

博士学位論文

ゲート絶縁膜/Ge 界面の反応機構の 解明と電子物性の制御に関する研究

Studies on clarification of reaction mechanisms
and control of electronic properties at
gate-insulator/Ge interfaces

2014 年度

名古屋大学大学院工学研究科結晶材料工学専攻
ナノ構造デバイス工学講座 財満研究室

柴山 茂久

目次

第 1 章 序論	1
1.1 情報通信量および消費電力の増大	1
1.2 新規構造および新規材料・新動作原理の導入による MOSFET の性能向上	3
1.3 Si の物性限界を打破するための新規チャネル材料の導入	7
1.4 高品質 high-k 絶縁膜/Ge ゲートスタック構造の構築	11
1.4.1 界面準位密度低減のための界面制御層の導入	11
1.4.2 high-k 絶縁膜/GeO ₂ /Ge 構造の構築における問題点	13
1.4.3 Al ₂ O ₃ /Ge 構造に対するポスト酸化	14
1.4.4 GeO ₂ の原子層堆積技術の必要性和 GeO ₂ 膜の化学的安定性の向上	15
1.5 本研究の目的	15
1.6 本研究の概要	16
第 2 章 試料作製および評価手法	21
2.1 試料作製	21
2.1.1 試料表面洗浄	21
2.1.2 原子層堆積法	21
2.1.3 MOS キャパシタ作製	23
2.2 評価手法	23
2.2.1 X 線光電子分光法	23
2.2.1.1 Ge 酸化物量の定量評価	23
2.2.1.2 Ge 酸化物の深さ評価	25
2.2.2 電気的特性評価	27
2.2.2.1 界面準位密度、 D_{it}	28

第 3 章 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構の解明と界

面構造および電気的特性に与える影響 35

3.1 はじめに	35
3.2 実験方法	36
3.3 結果および考察	38
3.3.1 熱処理雰囲気が電気的特性および界面構造に与える影響	38
3.3.1.1 電気的特性	38
3.3.1.2 界面構造	40
3.3.2 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構	49
3.3.3 AlGeO 膜および GeO_2 膜の形成過程の解明	55
3.3.4 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化が電気的特性に与える影響	62
3.4 まとめ	66

第 4 章 酸化プロセスにおいて絶縁膜/ Ge 界面の界面準位密度を決定づ

けている物理的要因の解明 70

4.1 はじめに	70
4.2 実験方法	71
4.2.1 $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタ	71
4.2.2 $\text{Al}/\text{GeO}_2/\text{Ge}$ MOS キャパシタ	73
4.3 結果および考察	74
4.3.1 界面準位密度分布	74
4.3.2 ミッドギャップ付近の界面準位密度を決定づけている物理パラメータ	78
4.3.3 ミッドギャップ付近の界面準位を形成している欠陥構造	82
4.3.4 酸化速度と界面欠陥の物理的關係	84
4.3.4.1 時間変化する界面欠陥密度分布	84

4.3.4.2 酸化による界面位置の移動~高速酸化によって低 D_{it} が得られる理由~	86
4.3.4.3 N_{it} の定式化と、算出した式を用いた計算結果	89
4.4 結論	92
第 5 章 パルス有機金属化学気相堆積法を用いた正方晶 GeO_2 薄膜形成 によるゲートスタック構造の化学的安定性の向上	95
5.1 はじめに	95
5.2 実験方法	97
5.3 結果および考察	98
5.3.1 パルス MOCVD 法により作製した GeO_2 薄膜の化学的安定性	98
5.3.2 パルス MOCVD 法により作製した GeO_2 薄膜の結晶構造	100
5.4 結論	104
第 6 章 結論	107
6.1 本研究の成果	107
6.2 今後の課題	111
謝辞	113
研究業績	115

第1章

序論

第1章 序論

1.1 情報通信量および消費電力の増大

情報通信技術（information and communication technology, ICT）の発展に伴い、我々の身の回りにはスマートフォンやパーソナルコンピュータといった情報通信機器が溢れている。図 1.1 は、Cisco 社および Ericsson 社による、各年毎の全世界中におけるモバイル機器の月間データトラフィックの予想図である。2018 年には、データトラフィックは 2014 年現在の約 5 倍にまで増大すると予測されている[1,2]。データトラフィックの増大は、一つの端末が扱う情報量の増大や、情報機器数の増大に由来するため、社会における情報通信活動全体の消費電力量の増大は避けられない。今後も情報通信技術の発展がますます加速していく世の中の動きを考慮すると、データトラフィックならびに消費電力量が爆発的に増加していくことは間違いない。これらの状況を打開するためには、情報通信機器の高速化および低消費電力化、とりわけ、その心臓部となる超大規模集積回路（ultra-large scale

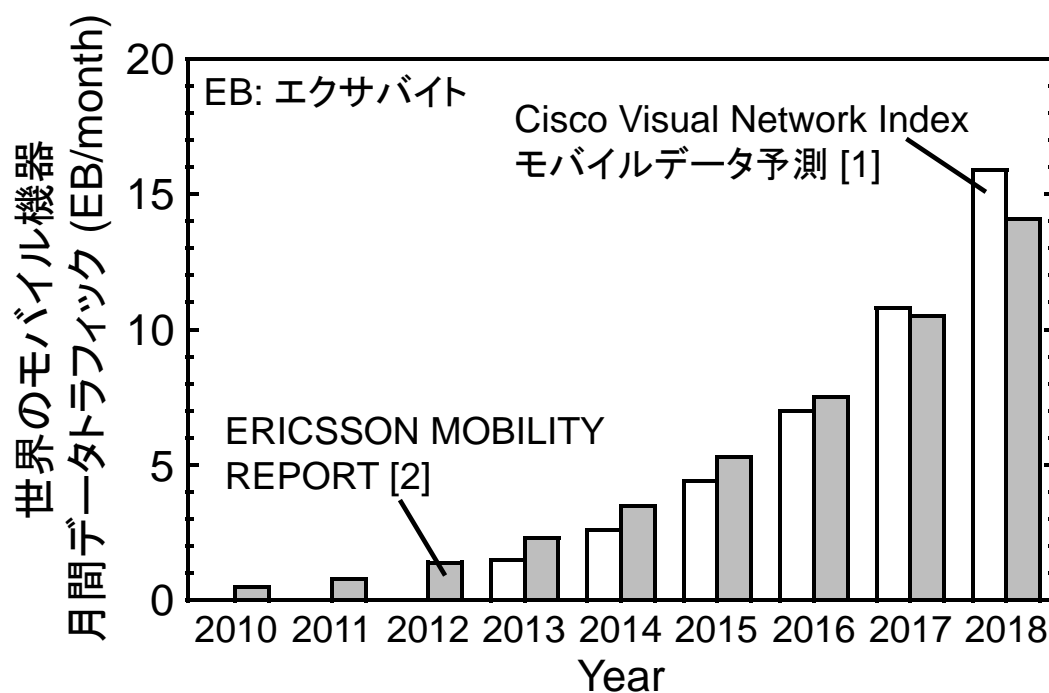


図 1.1 世界中のモバイル機器による月間データトラフィックの予測[1,2]。

integrated circuit, ULSI) の高性能化が必要不可欠である。

ULSI を構成する最小単位の基本素子の一つは、図 1.2 に示す金属-絶縁膜-半導体電界効果型トランジスタ (metal-oxide-semiconductor field-effect transistor, MOSFET) である。MOSFET は、ゲート、ソース、およびドレインと呼ばれる 3 つの電極から成る。ゲート電極は酸化膜/半導体構造上に形成する。n チャネル MOSFET (nMOSFET) の場合、p 型半導体を用い、ソースおよびドレイン領域はイオン注入法を用いて、n⁺型半導体になるように設計しておく。このとき、ゲート電極に印加する電圧 (V_g) により、酸化膜下部の半導体中に、キャリアの通過経路 (チャネル) が形成され、ソース-ドレイン間にドレイン電流 (I_d) が流れる。

図 1.3 に一例となる相補型 MOS (CMOS) ロジック回路の模式図を示す。この CMOS ロジック回路は、pMOSFET と nMOSFET を組み合わせて構成されるインバーター回路である。図中の G、S、および D はそれぞれ、ゲート、ソース、およびドレイン電極を示している。pMOS および nMOS のゲート電極は V_{in} と接続されており ($V_{in}=V_g$)、ドレイン電極は V_{out} と接続されている。図 1.4 は CMOS ロジック回路の V_{in} - V_{out} 特性である。 V_{in} が低電圧のとき ($V_{in}=V_g \sim 0$)、pMOS にはチャネルが形成され、スイッチが“on”になっている。一方、nMOS にはチャネルが形成されておらず、スイッチが“off”になっている。従って、 V_{out} は V_{DD} と等電位となるため、 $V_{out} \sim V_{DD}$ となる。ここで V_{in} を増大すると、pMOS および nMOS スwitchの状態はそれぞれ、“off”および“on”になるように変化する。最終的に $V_{in} \sim V_{DD}$ の時、 V_{out} はアースと等電位になるため、 $V_{out} \sim 0$ となる。CMOS ロジック回路においては、pMOS と nMOS のスイッチが変化している間のみ、ドレイン電流 (I_{dsat}) が流れ、それ以外の時は電流が流れない。従って CMOS ロジック回路は、理想的な低消費電力インバーター回路を実現する。

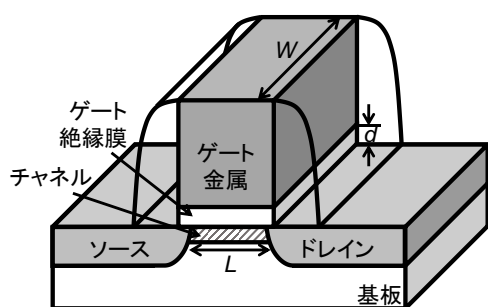


図 1.2 MOSFET の構造模式図。

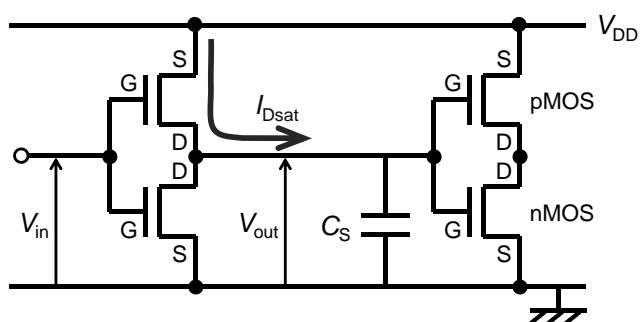
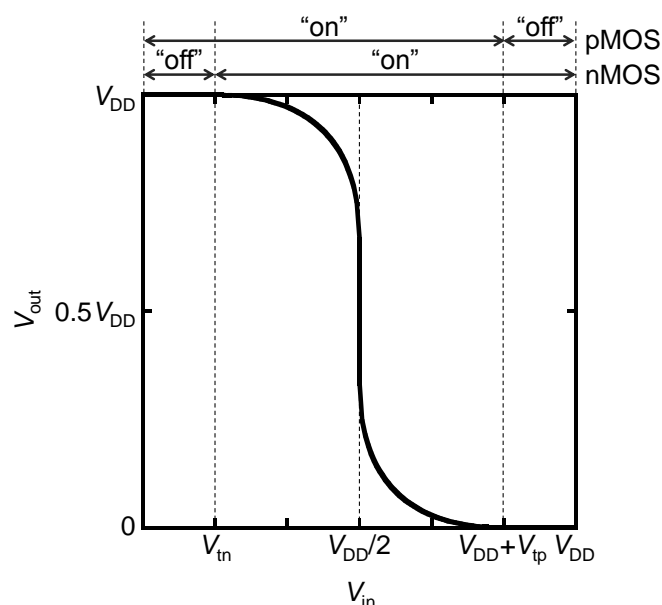


図 1.3 CMOS ロジック回路図。

図 1.4 CMOS インバーターの V_{in} - V_{out} 特性。

1.2 新規構造および新規材料・新動作原理の導入による MOSFET の性能向上

1947年にMOSFETの原型となる点接触型トランジスタが誕生[3]して以来、MOSFETの性能は目覚ましい速度で向上してきた。当初は、定電界スケーリング則に基づく単純な素子の微細化により、動作速度の向上、集積度の増大、および消費電力の低減を同時に達成できた。2000年頃に実用化された90nm世代までは、1チップに集積できるトランジスタの数は2年で2倍になるというMooreの法則に基づいて、素子の微細化が進められてきた[4]。この微細化による性能向上を可能にした要因の一つは、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低い界面

準位密度 (D_{it}) を有する、 SiO_2/Si 構造という界面構造のソリューションが早期から見つかったことである。しかしながら、微細化の進展にともなって、 SiO_2/Si 構造を用いたプレーナー型の MOSFET では、 SiO_2 の薄膜化によるゲート絶縁膜の直接トンネルリーク電流の増大や、チャネル長の縮小によるパンチスルー等のショートチャネル効果が顕在化してきた。ここでパンチスルーとは、ドレイン側に印加された電圧によって広がった半導体基板の空乏層が、ソース側の空乏層まで到達し、ゲート電圧が 0 の状態でも、ソース-ドレイン間に電流が流れてしまう現象である。これにより、ゲート電圧によるスイッチの on/off 制御が困難となるだけでなく、off 時のドレイン電流が増大するため消費電力の増大にもつながる。

現在では既に、単純な素子の微細化だけでは駆動電流の増大や消費電力の低減が望めない技術世代に突入しており、テクノロジーブースターと呼ばれる、微細化に頼らない種々の性能向上技術が MOSFET の性能向上を牽引している。ここで、既に Intel 社により導入されているデバイス技術を以下にまとめる[5]。まず、2003 年に発表された 90 nm 世代において初めて、チャネルに歪を印加し、キャリア移動度を向上させる歪 Si 技術が導入された[6-8]。次に、2008 年の 45 nm 世代において、高誘電率ゲート絶縁膜 (high-k 絶縁膜)、メタルゲート技術が導入された。このとき high-k 絶縁膜として用いられていた材料は $\text{HfSiON}(\epsilon_r \sim 10)$ であった。そして、2012 年の 22 nm 世代のデバイスにおいて初めて、3 次元チャネル構造の FinFET が導入された。FinFET とは、チャネルを 3 次元構造にして、チャネルの周囲をゲートで取り囲んだマルチゲート FET 構造の一つである。図 1.5 に、silicon on insulator (SOI) 基板を用いたマルチゲート FinFET の構造模式図を示す。SOI 上にチャネル部の半導体を形成することで、ドレイン側の空乏層のソース側への広がりを抑制できる。また、チャネル部をゲートで取り囲むことにより、チャネルに対するゲート電極の支配力を増大できるため、短いチャネル長領域までショートチャネル効果の抑制が期待できる。さらに、3 次元チャネル構造にすることで、プレーナー型と比べて、チャネル領域が増えるため、駆動電流の増大にも有効である。現在では、2012 年に Intel 社が世界で初めて実用化した Si チャネル FinFET が、ITRS が 2015 年までに達成するよう定めた目標値を満た

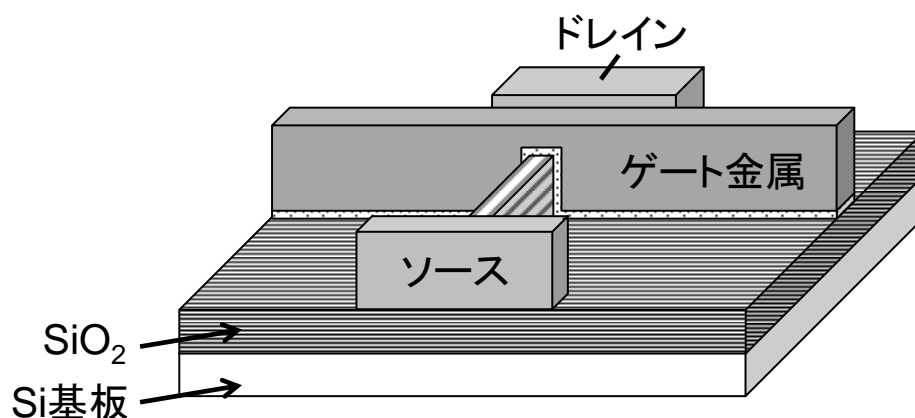


図 1.5 FinFET の構造模式図。

している[9]。当面は、Fin 幅の縮小や Fin 長の増大によって、FinFET の性能向上が可能であると考えられている。2014 年には、14 nm 世代の FinFET の断面構造も発表されており、今後益々の性能向上が期待できる構造である。

さらに近年では、超低電圧駆動・超低消費電力のデバイスを実現するため、ソース/チャネル間におけるトンネル電流を駆動電流として用いたトンネル FET が高い注目を集めている[10-13]。図 1.6 は、トンネル FET の off 状態および on 状態におけるエネルギーバンド構造の模式図である。トンネル FET は、ソース、チャネル、およびドレインを、それぞれ p 型、真性型、および n 型に設計する。この時、ゲート電圧によってチャネル領域のポテンシャルを変調すると、ソース/チャネル間にトンネル電流が流れる。トンネル FET は、このトンネル電流を動作電流に用いており、従来の MOSFET とは動作原理が異なるトランジスタである。ここで、従来の MOSFET とトンネル FET の、 $\log(I_d) - V_g$ 特性の模式図を図 1.7 に示す。従来の MOSFET では、ソースからドレインへの熱拡散電流を動作電流に用いるため、MOSFET にゲート電圧を印加した時に、ドレイン電流が一桁上昇するために必要な電圧値（サブスレッショルドスウィング、S 値）に 60 mV/decade という下限が存在する。一方、トンネル FET では、トランジスタ動作にトンネル電流を用いるため、サブスレッショルドスウィングの 60 mV/decade という下限を打破し、MOSFET と比較して急峻な

電流の立ち上がりを実現できると期待されている。動作電流を一定とした場合、動作電圧は、MOSFET と比較して最大半分以下にまで低減できると予測されている。

しかしながら、トンネル電流はソース/チャネル間のトンネル確率に比例し、トンネル確率は、ソース/チャネル領域に用いる材料のバンドギャップに指数関数的に変化する。そのため、トンネル FET は、必然的にオン抵抗が高く、駆動電流の増大が重要な課題である。トンネル FET における駆動電流の増大には、狭バンドギャップのチャネル材料を用いることが必要不可欠である。また、ゲート電圧の低減には、印加したゲート電圧によるチャネルのポテンシャル変調を無駄なく行える必要があるため、EOT の低減も重要な課題である。

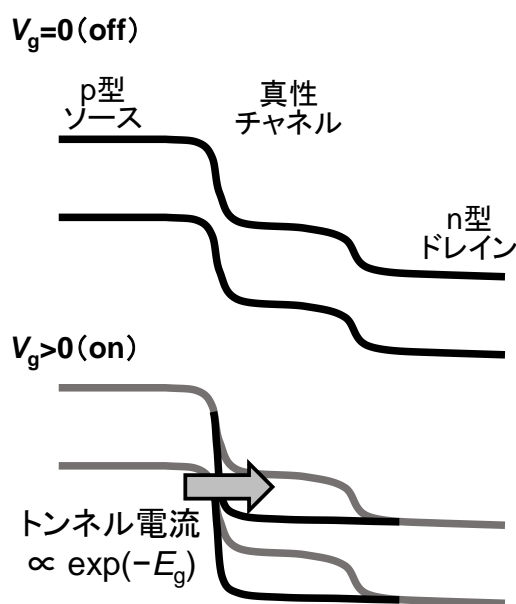


図 1.6 ゲート電圧、 $V_g = 0$ (off 状態) および $V_g > 0$ (on 状態) におけるトンネル FET のエネルギーバンド構造の模式図。

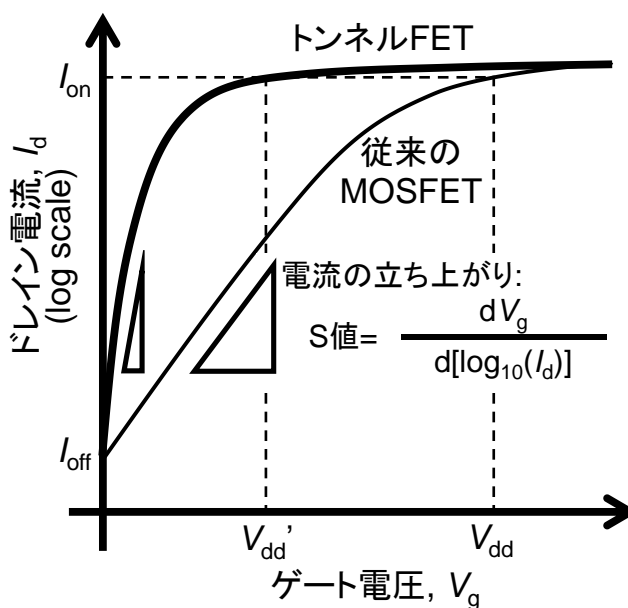


図 1.7 MOSFET およびトンネル FET の伝達特性 $(\log(I_d) - V_g \text{ 特性})$ の模式図。

1.3 Si の物性限界を打破するための新規チャネル材料の導入

図 1.8 は、ITRS ロードマップによる、各年毎のゲート長および SiO_2 等価膜厚 (equivalent oxide thickness, EOT) への要求値である[9]。図 1.9 に(a) Extended planer、(b) UTB FD、および(c) MG で想定している MOSFET の構造模式図を示す。図 1.8 から分かるように、1 チップに集積するトランジスタの数を増やすため、今後も素子の微細化は進む。2020 年には、

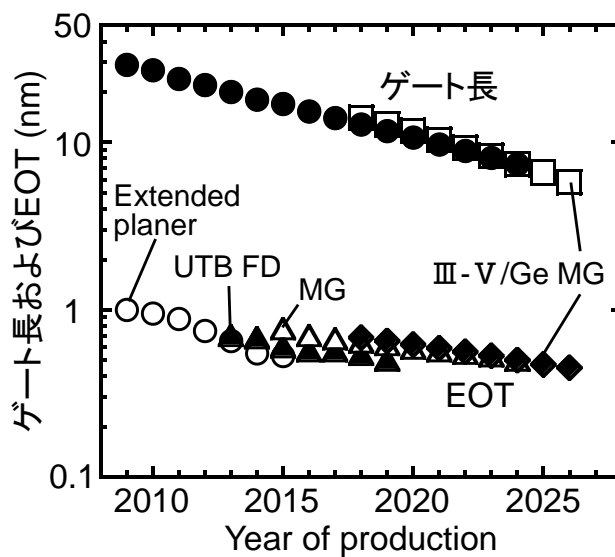


図 1.8 ゲート長および SiO_2 等価膜厚 (equivalent oxide thickness, EOT) の年間予測[9]。

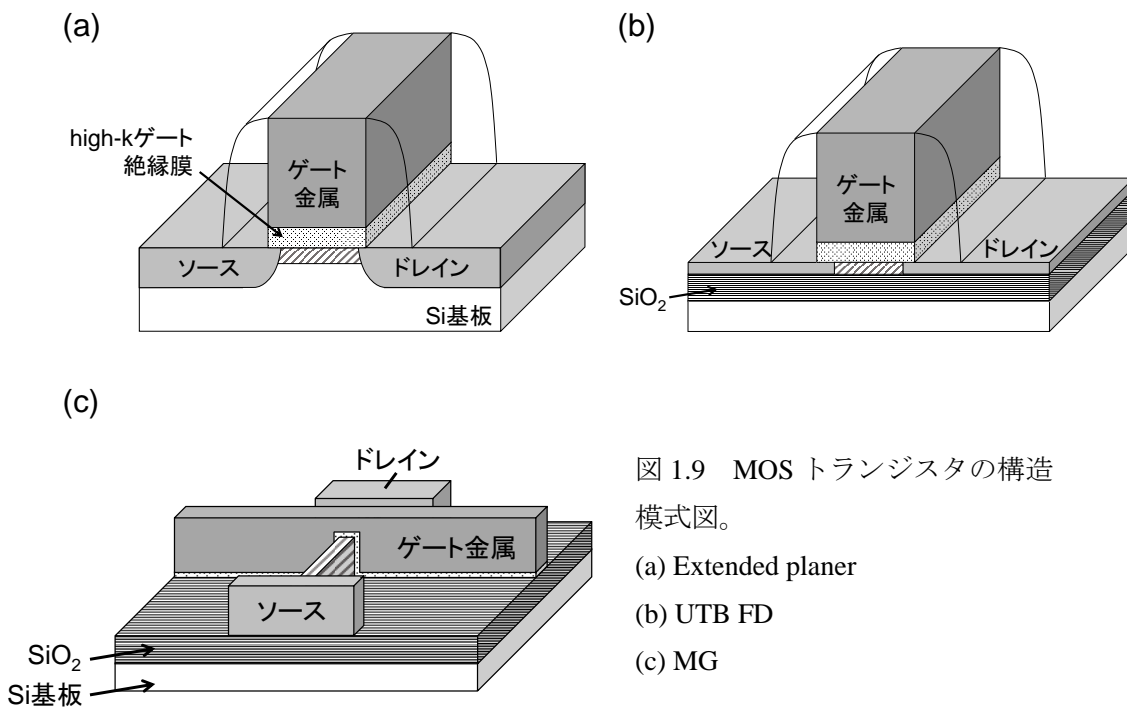


図 1.9 MOS トランジスタの構造模式図。

- (a) Extended planer
- (b) UTB FD
- (c) MG

ゲート長が 10 nm を切り、EOT は 0.5 nm 程度の厚さにまで到達する。また 2020 年頃からは、既に実用化されている MG に引き続き、チャネル材料をゲルマニウム (Ge) や III-V 族化合物半導体に置き換える技術の導入が想定されている。

表 1.1 に、Si や Ge、III-V 族化合物半導体のキャリア移動度、電子・正孔の有効質量、およびバンドギャップなどの物性値をまとめる[14]。Ge は Si と比較して、電子・正孔ともにキャリア移動度が大きく有効質量も小さい。2020 年頃の素子では、ソース端から射出されたキャリアが、チャネル中で散乱を受けずにドレインに到達するバリスティック伝導が支配的となる。バリスティック輸送効率の増大には、有効質量の軽い材料による、ソース端からのキャリア注入速度の増大が重要である。図 1.10 に示すように、駆動電流の増大により、同じゲート電圧においても高い駆動電流を得ることができる。また、駆動電流を一定とした場合には、ゲート電圧の低減が可能となる。一方、III-V 族化合物半導体は、Ge と比較して、電子移動度は遥かに高い値を有しているが、正孔移動度が低い。CMOS ロジック回路では、nMOS と pMOS の双方が必要であり、集積度の増大には、同程度の駆動電流を有する nMOS と pMOS を、同じサイズで設計することが重要である。従って、正孔移動度が低く、正孔の有効質量の大きい III-V 族化合物半導体のみを用いて高性能な CMOS の実現は困難であると考えられる。これに対し、コストの増大やプロセスの複雑化を避けるためには、IV 族半導体であり、従来の Si プラットフォームへのプロセス親和性が高いと考

表 1.1 Si、Ge、および III-V 族化合物半導体の物性値[14]。

	Si	Ge	GaAs	InP	InAs	InSb
μ_{electron} ($\text{cm}^2/\text{V}\cdot\text{s}$)	1600	3900	9200	5400	40000	77000
m_e^*/m_0	$m_t^*: 0.19$ $m_l^*: 0.916$	$m_t^*: 0.082$ $m_l^*: 1.467$	0.067	0.08	0.026	0.0135
μ_{hole} ($\text{cm}^2/\text{V}\cdot\text{s}$)	430	1900	400	200	500	850
m_h^*/m_0	$m_{\text{HH}}^*: 0.49$ $m_{\text{LH}}^*: 0.16$	$m_{\text{HH}}^*: 0.28$ $m_{\text{LH}}^*: 0.044$	$m_{\text{HH}}^*: 0.45$ $m_{\text{LH}}^*: 0.082$	$m_{\text{HH}}^*: 0.45$ $m_{\text{LH}}^*: 0.12$	$m_{\text{HH}}^*: 0.57$ $m_{\text{LH}}^*: 0.35$	$m_{\text{HH}}^*: 0.44$ $m_{\text{LH}}^*: 0.016$
Bandgap (eV)	1.12	0.66	1.42	1.34	0.36	0.17

m_0 : 電子の静止質量、 m_e^* : 電子の有効質量、 m_h^* : 正孔の有効質量

えられる Ge のみをチャネル材料に用いた CMOS が有望であると考えられる。

さらに Ge は、Si や他の III-V 族化合物半導体と比較してバンドギャップが小さい。そのため、ソース/チャネル間におけるキャリアのトンネル確率の増大が期待できるので、Ge はトンネル FET のチャネル材料としても期待できる。

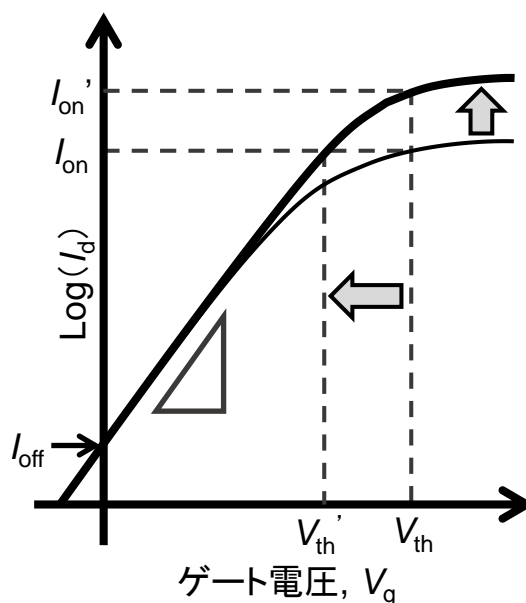


図 1.10 MOSFET の伝達特性 ($\log(I_d)$ - V_g 特性) の模式図。駆動電流の増大によって、同じゲート電圧 (V_{th}) における、動作電流の増大 ($I_{on} \rightarrow I_{on}'$)、および同じ動作電流 (I_{on}) における、ゲート電圧の低減 ($V_{th} \rightarrow V_{th}'$) の様子を模式的に示した。

また上述のように、EOT を低減するためには high-k ゲート絶縁膜は必須である。従って、Ge が実装されるデバイスでは、high-k 絶縁膜/Ge ゲートスタック構造が必要不可欠である。これらの新規チャネル材料は 10 年以上も前から着目されており、数多くの基礎研究が行われてきた。しかしながら、Ge や III-V 族化合物半導体を用いて MOSFET を試作しても、材料本来の性能を発揮できず、Si や歪 Si に敵わない低移動度の MOSFET しか実現できていなかった[15-17]。その要因は、 SiO_2/Si に匹敵する界面構造を、絶縁膜と Ge や III-V 族化合物半導体の界面構造で実現できなかったことにある。近年では、漸くその解が見つかり始め、デバイス性能も格段に向上している[18-20]。しかしながら、この界面構造制御という点だけでも、まだまだ課題が累積しており、実用化には至っていない。

現在では、Ge の次を担うチャネル材料として、 $\text{Ge}_{1-x}\text{Sn}_x$ が高い注目を集めている[ref]。 $\text{Ge}_{1-x}\text{Sn}_x$ は、Ge よりも電子・正孔共に有効質量の小さい材料であり、また、 $\text{Ge}_{1-x}\text{Sn}_x$ は Ge よりも狭バンドギャップであり、バンドギャップは Sn 組成により自由にチューニングできる[21]。特に、Sn 組成が 8%以上になると、 $\text{Ge}_{1-x}\text{Sn}_x$ は直接遷移化する[21]ことから、狭バンドギャップと直接遷移型半導体とを両立する超高 Sn 組成の $\text{Ge}_{1-x}\text{Sn}_x$ は、トンネル FET のチャネル材料として、極めて高いポテンシャルを有している。 $\text{Ge}_{1-x}\text{Sn}_x$ 研究の現状として、Ge 中への熱平衡固溶限を上回る Sn 組成を有する $\text{Ge}_{1-x}\text{Sn}_x$ の結晶成長に関する基礎研究が一段落し、結晶中の欠陥低減に向けて、成長技術を探索している状況である[22]。一部、デバイス試作を行っているグループもあるが、基礎研究が欠落しており、 $\text{Ge}_{1-x}\text{Sn}_x$ 本来の性能を引き出すレベルからは程遠いのが現状である[23]。

$\text{Ge}_{1-x}\text{Sn}_x$ では、Ge だけでなく Sn の挙動を理解した上で、プロセスを設計していく必要があるため、Ge 単体と比較して、材料性能を引き出すのが格段に難しくなると容易に予測できる。今後、 $\text{Ge}_{1-x}\text{Sn}_x$ を用いたデバイスを作製する際には、high-k 絶縁膜/Ge 界面構造制御技術の確立に向けて培った知見が基盤となることは間違いない。従って、現在だけでなく今後も見据えると、良質な high-k 絶縁膜/Ge 界面を形成できる技術の構築に留まらず、そのプロセスにおいて生じる反応を詳細に理解し、制御することが強く求められている。

以上の背景より、本研究では、高駆動力・低消費電力 MOSFET や、超低消費電力トンネル FET において有力な構造である high-k ゲート絶縁膜/Ge 構造において、Ge や high-k 絶縁膜の材料性能を十分に引き出す基盤となる、界面構造制御技術の確立を目指した。特に、high-k 絶縁膜および Ge の間で生じる反応を精緻に理解することや、Ge だけでなく $\text{Ge}_{1-x}\text{Sn}_x$ にも適用可能な技術開発を目指した。以下では、high-k 絶縁膜/Ge 界面構造制御に関する研究の現状および課題について説明し、本研究の目的を述べる。

1.4 高品質 high-k 絶縁膜/Ge ゲートスタック構造の構築

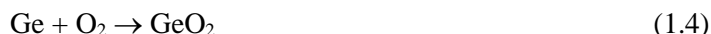
従来の微細化による MOSFET の高性能化を支えていた SiO_2/Si 構造は、極めて優れた界面特性を示す。単純な素子の微細化による高性能化が可能であったのは、この SiO_2/Si 構造の恩恵であったと言っても過言ではない。従って、次なるテクノロジーブースターの Ge チャンネルの導入において、 SiO_2/Si 構造に匹敵する良好な電気的特性を有する、high-k 絶縁膜/Ge 構造の構築が重要な鍵である。しかしながら、フォーミングガス (H_2/N_2 混合ガス) による熱処理を施した SiO_2/Si 界面と比較して、high-k 絶縁膜/Ge 界面の界面準位密度 (D_{it}) は、 $10^{12} \text{ eV}^{-1}\text{cm}^{-2}$ と非常に高いことが知られている[24-28]。この原因として、high-k ゲート絶縁膜の形成によって、元々存在していた Ge 酸化膜の分解反応が生じ、high-k/Ge 界面には、多数の欠陥が存在する低品質な Ge 酸化膜が形成されるためであると考えられている[24-28]。

ここで界面準位とは、絶縁膜/半導体界面付近に形成される欠陥に起因して生じるエネルギー準位のことである。半導体側のキャリアが界面準位にトラップされると、ゲート金属から半導体に伸びる電気力線の密度が、界面準位の無い理想的な系と比べて少なくなる。するとゲート電圧に対して、半導体に印加される電圧が小さくなるため、チャンネル領域を反転させるために必要なゲート電圧が増大する。その結果、トランジスタ特性の立ち上がりが急峻ではなくなり、トランジスタを on にする時の消費電力の増大が招かれる。さらに、界面準位にトラップされた電荷は、チャンネルを流れるキャリアのクーロン散乱の要因となり、実効的なキャリア移動度を低下させる[29]。従って、高品質な high-k 絶縁膜/Ge 界面構造を実現するためには、界面準位密度の低減が必要不可欠である。

1.4.1 界面準位密度低減のための界面制御層の導入

Ge ゲートスタック構造において $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するために、high-k 絶縁膜/Ge 界面に界面制御層を導入する方法が検討されている。現在、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できる構造として良く知られているのが GeO_2/Ge 構造である[30-32]。ただし、Ge を単純に酸化すれば、低 D_{it} を有する GeO_2/Ge 界面が形成できるわけではない。Si MOS 構

造の作製と比較して難しいのはこの点である。Ge 表面の酸化においては、実際のデバイス作製プロセスにおいて用いられる 400–600°C の温度範囲において、



という、酸化・分解反応が常に競合している。図 1.11 [33]は、これまでに報告されている Ge および GeO の蒸気圧[34-36]、および走査型トンネル顕微鏡観察により得られた Ge のエッチングと酸化に関する温度と、酸素分圧の関係[37]、GeO₂/Ge 構造において、GeO₂ のバンドギャップ中に準位が形成される 550°C での閾値圧力[38]の関係をまとめたものである。図 1.11 から、Ge の酸化には、3つの領域が存在し、それらは酸素分圧と温度に依存すると考えられる。領域Ⅰにおいては、式(1.5)の反応によって Ge 酸化物の分解が支配的に起きる。これに対し領域Ⅲにおいては、式(1.4)の反応によって Ge の酸化が進行し、酸化膜が形成される。領域Ⅰと領域Ⅲの間（領域Ⅱ）が、分解反応と酸化反応が強く競合し合う

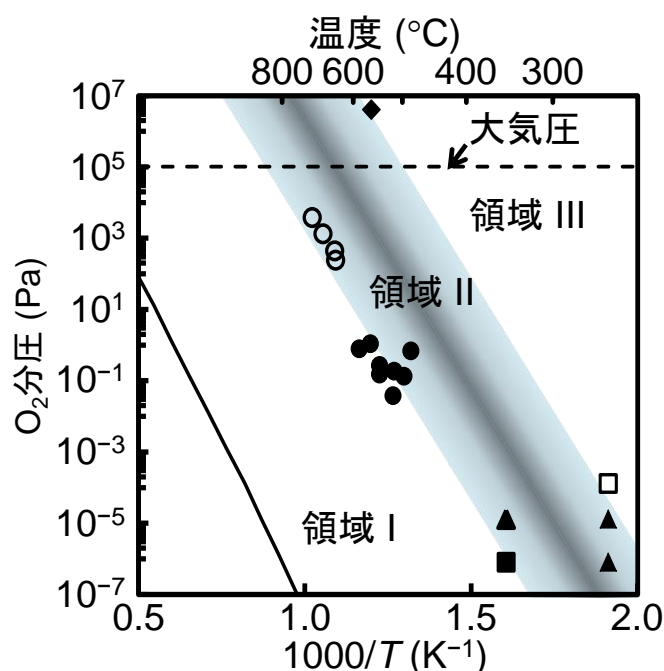


図 1.11 Ge および GeO の蒸気圧と酸素分圧、温度の関係[33-38]。

図中の黒線や記号は、それぞれ下記の意味である。

- Ge 蒸気圧[34]、● GeO 蒸気圧[35]、○ GeO 蒸気圧[36]、
- ◆ サブギャップ形成に関する閾値圧力[38]、
- エッチング、▲ エッチング+酸化、□ 酸化[37]。

領域であり、広い温度範囲において領域Ⅱが存在することがわかる。ここでは、領域Ⅰと領域Ⅱの閾値を GeO 蒸気圧から決め、領域Ⅱと領域Ⅲの閾値を、Kita らが求めた GeO₂ のサブギャップ形成に関する閾値圧力と、Sakai らが求めたエッチングと酸化が共存する領域と、酸化が起こる点から決めた。一般的には、低 D_{it} を有する GeO₂/Ge 界面を得るためには、領域Ⅲの条件で酸化を行うことが重要であると考えられる。

この考えに則り、酸素分圧を上げた高圧酸化プロセスなど、プロセス条件の工夫によって、低 D_{it} を有する GeO₂/Ge 界面を形成できることがわかっている[32]。しかしながら、GeO₂ の比誘電率は 6 と低く、GeO₂/Ge 構造のみでは EOT を低減できない[39]。EOT の低減には、high-k ゲート絶縁膜が必要不可欠であり、現在これらを組み合わせた high-k 絶縁膜/GeO₂/Ge 構造が高い注目を集めている。なお、ITRS の要求である 0.6 nm の EOT を実現するためには、比誘電率が 40 の higher-k ゲート絶縁膜を用いて、GeO₂ 膜厚は 1 nm 未満に設計しなければならない。従って、極薄 GeO₂ 膜/Ge 界面において、 10^{11} eV⁻¹cm⁻² 低 D_{it} を実現する必要がある、そのためには D_{it} を決定づけている物理的要因の理解が必要不可欠である。

1.4.2 high-k 絶縁膜/GeO₂/Ge 構造の構築における問題点

通常、Ge を酸化して作製した GeO₂ 膜はアモルファス構造となり、熱的・化学的に不安定である。従って、GeO₂/Ge 構造上に原子層堆積法で high-k 絶縁膜を堆積すると、還元性の有機金属原料によって GeO₂ 膜の分解反応が容易に生じ、high-k 絶縁膜中への Ge 原子の拡散が生じる[40,41]。これによって、high-k 絶縁膜の誘電率の低下や、GeO₂/Ge 界面の D_{it} の増加が招かれる恐れがある。これを防ぐための方法として、high-k 絶縁膜/GeO₂ 界面への還元保護層の挿入が有力と考えられる。現在、還元保護層として Al₂O₃ が着目されている。ただし、GeO₂/Ge 構造形成後に Al₂O₃ 膜を堆積する方法では、有機金属原料であるトリメチルアルミニウム (Al(CH₃)₃, TMA) 自身による GeO₂ の還元が生じる[42,43]ため、Al₂O₃/Ge 構造の形成後、Al₂O₃ 膜を介して Ge 表面を酸化（ポスト酸化）し、Al₂O₃/Ge 界面に GeO₂ 層を形成する必要がある。

1.4.3 Al₂O₃/Ge 構造に対するポスト酸化

Al₂O₃は酸素拡散バリア性の高い酸化膜であることが知られている[44]。そのため、Ge 表面を直接酸化する場合と比較して、Al₂O₃ 薄膜を介して Ge 表面の酸化を行う際は、Ge 表面に到達する酸素量が減少すると考えられる。Ge 表面に供給される酸素量の減少は、酸化プロセス時の酸素分圧の低減に相当するため、式(1.5)の分解反応が生じやすくなることが懸念される。実際、Al₂O₃/Ge 構造に対して、500°C におけるポスト熱酸化を行うと、Al₂O₃/Ge 界面にはGeO₂層が形成されず、Al₂O₃膜中にGe原子が拡散することが報告されている[45]。

一方、Zhang らによれば、300°C ポスト ECR プラズマ酸化によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できると報告されている[19,46,47]。彼らは、この原因について、Al₂O₃/Ge 界面に極薄 GeO_x 層が形成されるためと結論付けている。

しかしながら、Al₂O₃/Ge 構造に対するポスト酸化法は、高品質な Ge ゲートスタック構造を構築する上で必要不可欠な技術であるが、ポスト酸化によって Al₂O₃ と Ge 界面において生じる反応機構や、その反応による界面構造変化および電気的特性への影響に関する統一的な理解が欠落している。また、ポスト ECR プラズマ酸化によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} は実現できるものの、その物理的要因は、その理由と共に明らかになっていない。図 1.11 で説明したように、酸化プロセスにおいて酸化反応と分解反応は常に競合している。基本的に、 D_{it} は酸化反応と分解反応の競合によって決まると考えられるので、酸化および分解反応の競合を、どのようにモデル化し、定量的に扱うかが鍵になると考えられる。

物理的な知見に根差した技術でなければ、信頼性のあるデバイス作製技術にはなりえない。従って、Al₂O₃/Ge 構造に対するポスト酸化によって生じる反応や、界面構造変化、それらが電気的特性に与える影響の解明が急務であると考えられる。

1.4.4 GeO₂の原子層堆積技術の必要性とGeO₂膜の化学的安定性の向上

Al₂O₃/Ge 構造に対するポスト酸化による Ge ゲートスタック構築が高い注目を集めているが、プロセスが複雑であるため、実際のデバイス作製プロセスに組み込むのは困難である可能性が高い。また、Ge_{1-x}Sn_xに対する熱酸化によって、酸化膜中に Sn が容易に拡散し、酸化膜トラップ電荷密度の増大を招くことが知られている[48]。このように、Ge_{1-x}Sn_xに対する酸化プロセスは、下地のチャネル構造を破壊する可能性があるため、Ge_{1-x}Sn_xの界面構造を制御するためには、堆積プロセスを検討していく必要があると考えられる。所属研究室では、GeO₂膜の堆積技術に着目し、その技術を確立している[49]。GeO₂膜の堆積技術は、in-situ における堆積一貫での絶縁膜形成を可能にするため、プロセスの簡便性の点からも非常に重要な技術である。ただし、GeO₂膜を堆積法で作製する場合、次の high-k 絶縁膜堆積に対する還元保護層を用いることができない。そのため、GeO₂膜自身の熱的・化学的安定性の向上が極めて重要な課題となる。

1.5 本研究の目的

本研究では、次世代の高駆動力・低消費電力 Ge チャネル MOSFET および超低消費電力トンネル FET の実現に向けて、1 nm 未満の極薄 EOT と同時に、熱的・化学的な安定性に優れ、かつ $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を有する high-k 絶縁膜/Ge 構造を実現するための界面構造制御技術基盤の確立を目指した。この基盤技術の確立には、熱力学・反応速度論的観点から、酸化・堆積プロセス後の Ge ゲートスタック構造、および絶縁膜/Ge 界面における反応を精緻に理解することが重要と考えた。

初めに着目したのは、Al₂O₃/Ge 構造に対するポスト酸化法である。既に、ポスト ECR プラズマ酸化法によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できることが報告されている。この要因は、Al₂O₃/Ge 界面に極薄 GeO_x 層が形成されるためと結論付けられている。しかしながら、ポスト酸化によって Al₂O₃ と Ge の界面で生じる反応に関する理解は不十分であり、実際に GeO_x 層が形成されているという物理的な証拠も不十分である。

また、ポスト酸化後の界面準位密度は、酸化反応と分解反応の競合で決定されることが考えられるが、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するための具体的な酸化条件は、その物理的根

抛と共に明らかになっていない。そこで本研究では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化によって、 Al_2O_3 と Ge の間で生じる反応機構を解明し、ポスト酸化による界面構造変化を詳細に調べた。また、酸化プロセスにおいて絶縁膜/ Ge 界面の界面準位密度を決定づけている物理的要因を明らかにするために、様々な酸化プロセスを施した絶縁膜/ Ge 界面のエネルギー密度分布を系統的に調べた。

さらに次の世代を見据えると、 $\text{Ge}_{1-x}\text{Sn}_x$ チャンネルに対しては、 GeO_2 膜の堆積技術を用いた in-situ の堆積一貫プロセスによる絶縁膜形成技術が必要不可欠であると考えられる。しかしながら、 GeO_2 薄膜を堆積法で作製する場合、high-k 絶縁膜を GeO_2 膜上に形成する必要があるため、 GeO_2 薄膜の熱的・化学的安定性の向上が必要である。本研究では、堆積法および熱酸化法の2つの異なる手法によって作製した GeO_2 膜の物性の違いに着目し、 Ge ゲートスタック構造の化学的安定性を向上させる方法を明らかにすることを目的とした。

1.6 本研究の概要

第2章では、本研究における試料作製手法、および作製した試料の評価手法について述べる。第3章では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応や、ポスト熱酸化が界面構造や電気的特性に与える影響、およびその相関関係について述べる。第4章では、酸化プロセスにおいて D_{it} を決定づけている物理的要因について述べる。本研究の結果、 D_{it} と酸化速度が高い相関を示すことが分かった。本章では、酸化速度と D_{it} の物理的關係に関して、モデルを用いて考察し、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するための酸化条件について説明する。第5章では、パルス MOCVD 法によって作製した堆積 GeO_2 膜によって Ge ゲートスタックの化学的安定性を向上させる方法について調べた結果について述べる。なお、第2章から第5章にかけて述べる成果の一部は、著者自身らによるこれまでの研究報告に基づくものである[45,49-53]。最後に、第6章で本研究の成果をまとめ、今後の課題について述べる。

参考文献

- [1] Cisco 社ホームページ
[http://www.cisco.com/web/JP/solution/isp/ipngn/literature/white_paper_c11-520862.html].
- [2] ERICSSON, “*ERICSSON MOBILITY REPORT ON THE PULSE OF THE NETWORKED SOCIETY*” p. 11, June (2013).
- [3] J. Bardeen and W. H. Brattain, Phys. Rev. **74**, 230 (1948).
- [4] G. E. Moore, Tech. Dig. IEEE IEDM (1975) p. 11.
- [5] インテル社ホームページ [<http://www.intel.com/jp/index.htm>].
- [6] S. Takagi, J. L. Hoyt, J. Welser, and J. F. Gibbons, J. Appl. Phys. **80**, 1567 (1996).
- [7] J. Welser, J. L. Hoyt, and J. F. Gibbons, IEEE Elect. Dev. Lett. **15**, 100 (1994).
- [8] N. Sugii, K. Nakagawa, S. Yamaguchi, and M. Miyao, Appl. Phys. Lett. **75**, 2948 (1999).
- [9] International Technology Roadmap for Semiconductors (ITRS) 2012 Update
[<http://www.itrs.net/Links/2012ITRS/Home2012.htm>].
- [10] K. Tomioka, M. Yoshimura, and T. Fukui, Nano Lett. **13**, 5822 (2013).
- [11] Y. Yang, G. Han, P. Guo, W. Wang, X. Gong, L. Wang, K. L. Low, and Y. -C. Yeo, IEEE Trans. Electron and Dev. **60** (12), 4048 (2013).
- [12] N. Patel, A. Ramesha, and S. Mahapatra, Microelectronics J. **39**, 1671 (2008).
- [13] R. Iida, S.-H. Kim, M. Yokoyama, N. Taoka, S. -H. Lee, M. Takenaka, and S. Takagi, J. Appl. Phys. **110**, 124505 (2011).
- [14] S. Takagi, T. Irisawa, T. Tezuka, T. Numata, S. Nakaharai, N. Hirashita, Y. Moriyama, K. Usuda, E. Toyoda, S. Dissanayake, M. Shichijo, R. Nakane, S. Sugahara, M. Takenaka, and N. Sugiyama, IEEE Trans. Electron Devices **55**, 21 (2008).
- [15] N. Wu, Q. Zhang, D. S. H. Chan, N. Balasubramanian, and C. Zhu, IEEE Electron Dev. Lett. **27**(6), 479 (2006).
- [16] G. Nicholas, T. J. Grasby, D. J. F. Fulgoni, C. S. Beer, J. Parsons, M. Meuris, and M. M. Heyns, IEEE Electron Dev. Lett. **28**(9), 825 (2007).

- [17] T. Nishimura, K. Kita, and A. Toriumi, Appl. Phys. Express **1**, 051406 (2008).
- [18] C. H. Lee, T. Nishimura, K. Nagashio, K. Kita, and A. Toriumi, IEEE Trans. on Electron Dev. **58**(5), 1295 (2011).
- [19] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, and S. Takagi, IEEE Trans. Electron Dev. **59**(2), 335 (2012).
- [20] A. Toriumi, C. H. Lee, and T. Nishimura, ECS Trans. **64**(8), 55 (2014).
- [21] S. Gupta, B. M. Kope, Y. Nishi, and K. C. Saraswat, J. Appl. Phys. **113**, 073707 (2013).
- [22] T. Asano, N. Taoka, K. Hozaki, W. Takeuchi, M. Sakashita, O. Nakatsuka, and S. Zaima, Ext. Abstr. Of Solid State Devices and Materials, p. 554, 2014.
- [23] Y. Yang, G. Han, P. Guo, W. Wang, X. Gong, L. Wang, K. L. Low, and Y. C. Yeo, IEEE Trans. on Electron Dev. **60**(12), 4048 (2013).
- [24] Dimoulas, G. Mavrou, G. Vellianitis, E. Evangelou, N. Boukos, M. Houssa, and M. Caymax, Appl. Phys. Lett. **86**, 032908 (2005).
- [25] C. O. Chui, F. Ito, and K. C. Saraswat, IEEE Trans. Electron Dev. **53**, 1501 (2006).
- [26] C. O. Chui, F. Ito, and K. C. Saraswat, IEEE Trans. Electron Dev. **53**, 1509 (2006).
- [27] M. K. Bera, C. Mahata, A. K. Chakraborty, S. K. Nandi, J. N Tiwari, J. Y. Hung, and C. K. Maiti, Semicond. Sci. Technol. **22**, 1352 (2007).
- [28] V. V. Afanas'ev, Y. G. Fedorenko, and A. Stesmans, Appl. Phys. Lett. **87**, 032107 (2005).
- [29] S. Takagi, A. Toriumi, M. Iwase, and H. Tango, IEEE Trans. Electron Dev. **41**(12), 2357 (1994).
- [30] H. Matsubara, T. Sasada, M. Takenaka, and S. Takagi, Appl. Phys. Lett. **93**, 032104 (2008).
- [31] T. Sasada, Y. Nakakita, M. Takenaka, and S. Takagi, J. Appl. Phys. **106**, 073716 (2009).
- [32] A. Toriumi, S. K. Wang, C. H. Lee, M. Yoshida, K. Kita, T. Nishimura, and K. Nagashio, ECS Trans. **28** (2), 171 (2010).
- [33] 株式会社エヌ・ティー・エス “ナノエレクトロニクスにおける絶縁超薄膜技術-成膜技術と膜・界面の物性科学” , p. 278, 2012年7月20日 発行.
- [34] R. E. Honig, RCA review **23**, 567 (1962).

- [35] W. L. Jolly and W. M. Latimer, J. Am. Chem. Soc. **74**, 5757 (1952).
- [36] W. Bues and H. v. Wartenberg, Z. anorg. Chem. **266**, 281 (1951).
- [37] A. Sakai, Y. Wakazono, O. Nakatsuka, S. Zaima, and M. Ogawa, ECS Trans. **3**(7), 1197 (2006).
- [38] K. Kita, C. H. Lee, T. Nishimura, K. Nagashio, and A. Toriumi, ECS Trans. **16**(5), 187 (2008).
- [39] C. H. Lee, T. Tabata, T. Nishimura, K. Nagashio, K. Kita, and A. Toriumi, ECS Trans. **19** (1), 165 (2009).
- [40] F. Bellenger, M. Houssa, A. Delabie, V. Afanasiev, T. Conard, M. Caymax, M. Meuris, K. De Meyer, and M. M. Heyns, J. Electrochem. Soc. **155**, G33 (2008).
- [41] M. Sakashita, N. Kito, A. Sakai, H. Kondo, S. Zaima, Ext. Abstr. Of Solid State Devices and Materials, p. 30, 2007.
- [42] O. Kubaschewski, C. B. Alcock, and P. J. Spencer, "Materials Thermochemistry 6th ed.", Pergamon, Oxford, U. K., (1993).
- [43] K. Kato, S. Kyogoku, M. Sakashita, W. Takeuchi, H. Kondo, S. Takeuchi, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys., **50**, 10PE02 (2011).
- [44] T. Nabatame, T. Yasuda, M. Nishizawa, M. Ikeda, T. Horikawa, and A. Toriumi, Jpn. J. Appl. Phys. **42**, 7205 (2003).
- [45] S. Shibayama, K. Kato, M. Sakashita, W. Takeuchi, O. Nakatsuka, and S. Zaima, Thin Solid Films **520**, 3397 (2012).
- [46] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, and S. Takagi, Microelectron Eng. **88**, 1533 (2011).
- [47] R. Zhang, P. C. Huang, J. C. Lin, N. Taoka, M. Takenaka, and S. Takagi, IEEE Trans. Electron Dev. **60**, 927 (2013).
- [48] K. Kato, T. Asano, N. Taoka, M. Sakashita, W. Takeuchi, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **53**, 08LD04 (2014).
- [49] T. Yoshida, K. Kato, S. Shibayama, M. Sakashita, N. Taoka, W. Takeuchi, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **53**, 08LD03 (2014).

- [50] S. Shibayama, K. Kato, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Appl. Phys. Lett. **103**, 082114 (2013).
- [51] S. Shibayama, K. Kato, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Thin Solid Films **557**, 282 (2014).
- [52] S. Shibayama, K. Kato, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **53**, 08LD02 (2014).
- [53] S. Shibayama, T. Yoshida, K. Kato, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Appl. Phys. Lett. (*submitted*).

第2章

試料作製および評価手法

第2章 試料作製および評価手法

2.1 試料作製

本節では、本研究で用いた試料作製装置および試料作製工程について述べる。

2.1.1 試料表面洗浄

本研究では、In または Ga がドーピングされた p 型 Ge(001)基板、または Sb がドーピングされた n 型 Ge(001)基板を用いた。p または n 型 Ge(001)基板の抵抗率は $0.95\text{--}3.0\ \Omega\text{cm}$ であった。これらの Ge(001)基板に対して、表 2.1 に示す、希フッ酸 ($\text{HF}:\text{H}_2\text{O}=1:100$) および超純水を用いた化学洗浄を行った。希 HF および H_2O のサイクル数は 5–15 回とした。化学洗浄を行った試料は、速やかに真空チャンバーまたは酸化炉に導入した。

表 2.1 Ge 基板の化学洗浄工程。

プロセス	処理時間
超純水 overflow	5 min
希 HF (1 %) dip	1 min
超純水 overflow	1 min
N ₂ ブロー	

← サイクル

2.1.2 原子層堆積法

原子層堆積 (Atomic layer deposition, ALD) 法は、化学気相堆積 (Chemical vapor deposition, CVD) 法の一つで、絶縁膜を形成する手法として、よく用いられている。反応の自己停止の性質を有する有機金属原料と、 H_2O や O_3 といった酸化剤を交互に供給することで、絶縁膜を 1 層単位で形成できる。本研究では、Ge 基板上に Al_2O_3 および GeO_2 を堆積するために、Picosun Oy 製の ALD 装置 (SUNALE R-150B ALD リアクター) を用いた。それぞれの堆積条件を表 2.2 に示す。堆積時のキャリアガスに N_2 を用いた。 Al_2O_3 の堆積には、有機

金属原料および酸化剤として、トリメチルアルミニウム ($\text{Al}(\text{CH}_3)_3$, TMA) および H_2O を用い、堆積時のリアクター内温度は 300°C とした。一方 GeO_2 の堆積では、有機金属原料として、反応の自己停止機構を有する原料としてテトラエトキシゲルマニウム ($\text{Ge}(\text{OC}_2\text{H}_5)_4$, TEOG) を選択した。TEOG は模式的に図 2.1 に示す化学構造を有する材料であり、加水分解反応によって、TEOG 同士で縮退重合を起こし、 GeO_2 を形成していくことが知られている[1]。また酸化剤として O_3 を用いた場合、 $\text{Ge}(001)$ 基板表面の酸化が進行する懸念があるため、本研究では、酸化剤として H_2O を用いた。TEOG および H_2O の供給条件を制御することで、 GeO_2 の原子層堆積が可能である[2]。しかしながら、TEOG と H_2O は反応性が乏しいため、 GeO_2 堆積を行うためには、1 サイクル当たりの H_2O 供給量を増加させ、TEOG 中の Ge とリガンド間の結合を切ることが重要である。そこで、 H_2O の供給量を増大させるために、1 サイクル当たりの H_2O 供給時間を 1–60 s の間で変化させた。また、堆積時のリアクター内温度は 300°C とした。

表 2.2 Al_2O_3 および GeO_2 の堆積条件。

	Al_2O_3		GeO_2	
	TMA	H_2O	TEOG	H_2O
原料温度	室温	室温	90°C	40°C
供給ライン温度	室温	室温	$120 - 130^\circ\text{C}$	60°C
供給時間	0.1 s	1.0 s	0.1 s	1 – 60 s
N_2 流量	200 sccm	200 sccm	10 sccm	200 sccm
N_2 パージ時間	4.0 s	4.0 s	4.0 s	4.0 s

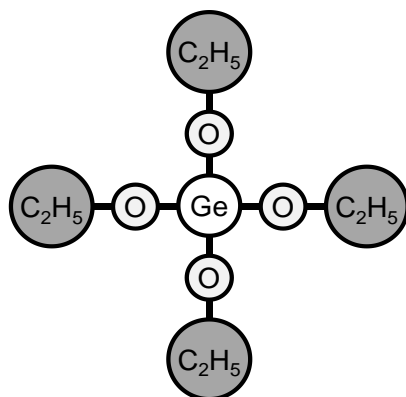


図 2.1 TEOG の化学構造式。

2.1.3 MOS キャパシタ作製

電気的特性評価のために、MOS キャパシタを作製した。Al ゲート電極は、絶縁膜上にメタルマスクを載せた試料に対する真空蒸着法によって形成した。また試料裏面の自然酸化膜を除去した後、再度、真空蒸着法を用いて、Al 裏面電極を形成した。

2.2 評価手法

本節では、本研究で用いた分析・評価手法およびこれら分析の測定条件に付いて述べる。

2.2.1 X 線光電子分光法

本研究では、X 線光電子分光 (X-ray photoelectron spectroscopy, XPS) 法および硬 X 線光電子分光 (Hard X-ray photoelectron spectroscopy, HAXPES) 法を用いて、Ge 酸化膜厚および Ge 酸化物面密度を評価した。XPS 測定は、ESCA LAB210 (Thermo VG Scientific K.K.) を用いて行った。線源として、単色化していない $\text{AlK}\alpha$ ($h\nu=1486.6\text{ eV}$) を用い、脱出角 (TOA) を 90° とした。また、HAXPES 測定は、大型放射光施設の SPring-8 (Super Photon ring 8 GeV) の BL46XU において行った。放射光のエネルギー ($h\nu$) は 7940 eV であり、TOA は 80° 、 30° 、 15° 、および 8° とした。

2.2.1.1 Ge 酸化物量の定量評価

本節では、Ge 基板上の Ge 酸化膜厚および Ge 酸化物面密度の評価方法について説明する。説明の例として、 $\text{Ge}3d_{5/2}$ スペクトルを用いる。

Ge 酸化膜中に Ge が均一に分布していると仮定すると、Ge 酸化膜厚 d は、 $\text{Ge}3d_{5/2}$ スペクトル中の Ge 基板ピーク面積強度 $I_{\text{Ge substrate}}$ および Ge 酸化物ピーク面積強度 $I_{\text{Ge oxide}}$ を用いて、下記のように表される。

$$\begin{aligned}
\frac{I_{\text{Ge oxide}}}{I_{\text{Ge substrate}}} &= \frac{X_{\text{Ge}}^{\text{Ge oxide}}}{X_{\text{Ge}}^{\text{Ge substrate}}} \times \frac{\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}}}{\lambda_{\text{Ge3d5/2}}^{\text{Ge substrate}}} \times \frac{\left\{1 - \exp\left(-\frac{d}{\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}} \sin \theta}\right)\right\}}{\exp\left(-\frac{d}{\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}} \sin \theta}\right)} \\
&= \frac{X_{\text{Ge}}^{\text{Ge oxide}}}{X_{\text{Ge}}^{\text{Ge substrate}}} \times \frac{\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}}}{\lambda_{\text{Ge3d5/2}}^{\text{Ge substrate}}} \times \left\{\exp\left(\frac{d}{\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}} \sin \theta}\right) - 1\right\} \quad (2.1)
\end{aligned}$$

ここで、それぞれのパラメータの定義を表 2.3 に示す。

表 2.3 XPS 解析における物理パラメータおよびその定義。

パラメータ	定義
$X_{\text{Ge}}^{\text{Ge substrate}}$	Ge基板中のGe原子数密度 (cm ⁻³)
$X_{\text{Ge}}^{\text{Ge oxide}}$	Ge酸化膜中のGe原子数密度 (cm ⁻³)
$\lambda_{\text{Ge3d5/2}}^{\text{Ge substrate}}$	Ge3d _{5/2} 軌道から放出された光電子が、Ge基板を通過する際の非弾性散乱平均自由行程(IMFP) (nm)
$\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}}$	Ge3d _{5/2} 軌道から放出された光電子が、Ge酸化膜を通過する際のIMFP (nm)
d	Ge酸化膜の厚さ (nm)
θ	光電子脱出角, TOA (deg.)

非弾性散乱平均自由行程 (Inelastic scattering mean free path, IMFP) は、光電子の運動エネルギー、光電子が通過する膜の密度、価電子数、およびバンドギャップに依存する[3]。しかしながら、形成した Ge 酸化膜の密度、 $X_{\text{Ge}}^{\text{Ge oxide}}$ やバンドギャップを正確に決定するのは困難であるため、 $\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}}$ を正確に決定することも困難である。従って d を決定するためには、Ge 酸化膜の結晶構造を仮定する必要がある。本研究では、Ge 酸化膜の結晶構造を、アモルファスと仮定して d を算出した[4]。一方、式(2.1)において、 d が $\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}} \sin \theta$ と比較して十分に小さいときには、式(2.1)は一次のテーラー展開によって、

$$\frac{I_{\text{Ge oxide}}}{I_{\text{Ge substrate}}} \approx \frac{X_{\text{Ge}}^{\text{Ge oxide}}}{X_{\text{Ge}}^{\text{Ge substrate}}} \times \frac{d}{\lambda_{\text{Ge3d5/2}}^{\text{Ge substrate}}} \times \frac{1}{\sin \theta} \quad (2.2)$$

と、近似できる。この時、分子の $X_{\text{Ge}}^{\text{Ge oxide}} \times d \text{ (cm}^{-2}\text{)}$ は、Ge 酸化物の面密度に相当する。Ge 酸化物面密度の評価においては、 $X_{\text{Ge}}^{\text{Ge oxide}}$ および $\lambda_{\text{Ge3d5/2}}^{\text{Ge oxide}}$ を決定する必要がある。そのため Ge 酸化物面密度は、Ge 酸化膜厚よりも正確に Ge 酸化物量を評価可能な物理量であると言える。

2.2.1.2 Ge 酸化物量の深さ評価

本研究では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して熱酸化を施した試料において、Ge 酸化物の深さ分布の評価を行うため、Ar イオンスパッタリングを併用した XPS 測定、および角度分解 XPS 測定を行った。以下ではそれらの手法の特徴を説明する。

I. Ar イオンスパッタリングを併用した XPS 測定

初めに、試料表面に対して XPS 測定を行う。その後、測定箇所に対して、Ar イオン (Ar^+) などの加速イオンを用いてエッチングを行い、エッチング後の試料表面に対して in-situ XPS 測定を行う。エッチングおよび XPS 測定を繰り返すことで、試料に含まれる Ge 酸化物の深さ方向の分析ができる。ただし本手法は、加速イオンによって試料表面を順次エッチングするため、破壊分析となる。従って、エッチング前後で試料中の化学結合状態が変化する可能性や、照射された Ar イオンによって、試料表面の元素が、試料奥方向に叩き込まれる（ノックオン）可能性もあるため、得られた測定結果は、本来の試料構造と異なる可能性がある点には注意が必要である。

II. 角度分解 XPS 測定

図 2.2 に、 $h\nu=1486.6$ eV の時の、 Al_2O_3 ピーク面積強度に対する Ge 酸化物ピーク面積強度比の TOA 依存性の計算結果を示す。計算では、(a) $\text{Al}_2\text{O}_3(1\text{ nm})/\text{GeO}_2(1\text{ nm})/\text{Ge}$ 構造および(b) $\text{GeO}_2(0.3\text{ nm})/\text{Al}_2\text{O}_3(1\text{ nm})/\text{Ge}$ 構造を仮定した。Ge 酸化物が $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に形成されている時、面積強度比は、TOA の減少にともなって減少し、Ge 酸化物が Al_2O_3 表面上に形成されている時、面積強度比は TOA の減少にともない増大する。従って、面積強度比の TOA 依存性から、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に含まれる Ge 酸化物の、 Al_2O_3 に対する深さを評価できる。

ここで図 2.3 に、Ge 基板および GeO_2 膜を通過する光電子の IMFP の、運動エネルギー依存性を示す。 GeO_2 膜の結晶構造はアモルファスと仮定した。図 2.3 より、実験室系の XPS 測定で用いられることの多い $\text{AlK}\alpha$ ($h\nu=1486.6$ eV) の場合、IMFP は 2–3 nm であることがわかる。例えば、絶縁膜の厚さが 2 nm で、TOA が 15° 以下の時、光電子が通過する見かけの絶縁膜の厚さは、約 3 倍の 6 nm 以上となる。従って、絶縁膜の厚さが比較的厚いとき、一般的な XPS 測定では、絶縁膜/Ge 界面付近の情報を正確に得ることができない。一方、

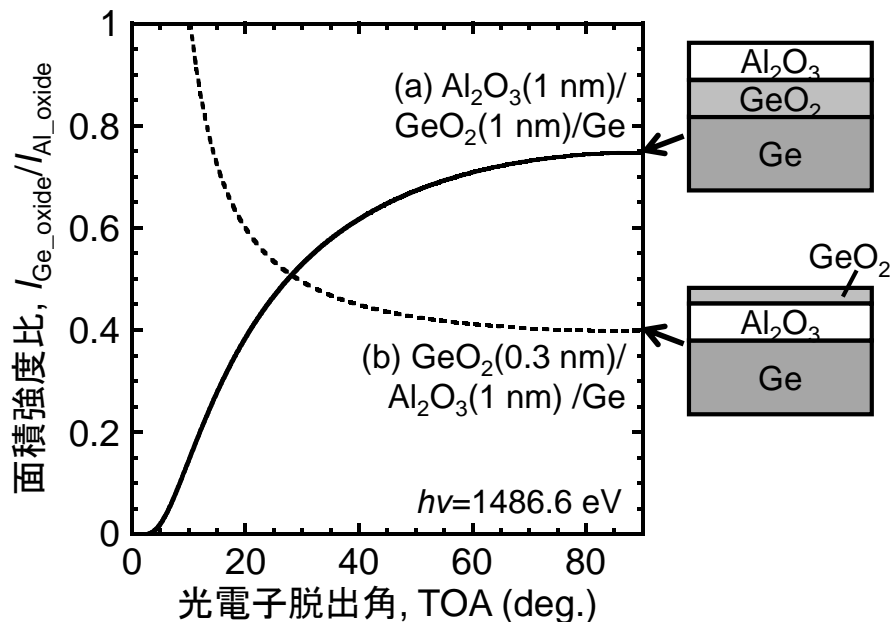


図 2.2 Al 酸化物ピーク面積強度に対する Ge 酸化物ピーク面積強度比, $I_{\text{Ge_oxide}}/I_{\text{Al_oxide}}$ の TOA 依存性の計算結果。計算では、 $h\nu=1486.6$ eV とし、(a) $\text{Al}_2\text{O}_3(1\text{ nm})/\text{GeO}_2(1\text{ nm})/\text{Ge}$ 構造および (b) $\text{GeO}_2(0.3\text{ nm})/\text{Al}_2\text{O}_3(1\text{ nm})/\text{Ge}$ 構造をそれぞれ仮定した。

$h\nu=7940\text{ eV}$ の HAXPES 測定では、約 10 nm の IMFP を実現できるため、TOA が 15° 以下の低角においても、絶縁膜/Ge 界面付近の情報を得ることが可能である。そこで本研究では、角度分解 HAXPES (AR-HAXPES) 測定を用いて、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対する Ge 酸化物の深さ評価を行った。なお、本研究における XPS および HAXPES 解析で用いた各パラメータの数値は、Appendix. 1 に示す通りである。

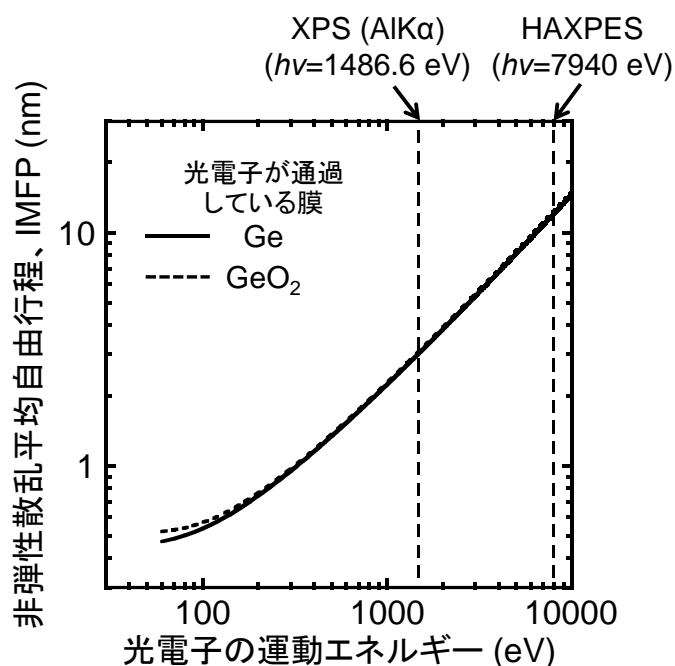


図 2.3 光電子が Ge またはアモルファス GeO_2 膜を通過する際の、非弾性散乱平均自由行程の、光電子の運動エネルギー依存性。

2.2.2 電気的特性評価

作製した MOS キャパシタの電気的特性を評価するために、MOS キャパシタの容量-電圧 (C - V) 特性およびコンダクタンス-電圧 (G - V) 特性の測定を行った。これらの測定を行うため、外部からの光および磁場を遮断できるテーブルトップ型極低温プローバー (ARK-HELIPS、ナガセ電子機器サービス)、および機械式冷凍機プローブステーション (CRX-4K2MBPC、レイクショア) を用いた。これらのプローバーでは、液体窒素および液体ヘリウムを用いて、低温での C - V および G - V 特性の測定が可能である。本研究では $110\text{--}300\text{ K}$ において、インピーダンスアナライザ (HP-4980A) を用いて、 C - V および G - V 測定を行った。測定周波数は $100\text{ Hz--}1\text{ MHz}$ とし、交流電圧は $20\text{--}50\text{ mV}$ とした。

2.2.2.1 界面準位密度

界面準位密度 (D_{it}) は、絶縁膜/Ge 界面の品質を定量評価する上で、極めて重要なパラメータである。本研究では、 D_{it} の評価に、表面ポテンシャルの揺らぎと少数キャリア応答も考慮した、低温コンダクタンス法を用いた[5,6]。

コンダクタンスの測定を行う際、測定温度 110–250 K において、MOS キャパシタのバンド構造が、空乏または弱反転状態になるように直流電圧, V_g を印加した。 V_g 印加後、MOS キャパシタが熱平衡状態になるまで十分に待ち、測定周波数を 100 Hz から 1 MHz まで変化させ、容量-周波数 (C - f) およびコンダクタンス-周波数 (G - f) 特性の測定を行った。本研究では、 V_g を印加してから、20 s 後に C - f 特性および G - f 特性の測定を行った。

これらの測定では図 2.4(a)の等価回路を仮定している。 C_m および G_m はそれぞれ、測定容量および測定コンダクタンスである。この等価回路は、酸化膜容量 (C_{ox}) を用いて、図 2.4(b)のように変換できる。 C_p および G_p は、回路変換後の並列容量およびコンダクタンスである。変換前後の回路のアドミタンスを考えることで、 G_p/ω は、 C_m 、 G_m 、および C_{ox} を用いて、以下のように表される。

$$\frac{G_p}{\omega} = \frac{\omega G_m C_{ox}}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (2.3)$$

ここで ω ($=2\pi f$) は角周波数である。式(2.3)から、 C - f 特性および G - f 特性の測定結果を用いて G_p/ω - f 関数を描けることがわかる。

一方、例えばバンドギャップ中に単一の界面準位が存在し、その界面準位と多数キャリアが応答する場合、等価回路は図 2.4(c)のように表される。基板は p 型を仮定した。 C_D は空乏容量、 C_S は界面準位容量、および R_{ps} は多数キャリアの正孔が界面準位に捕獲・放出される際の抵抗である。点線で囲われた部分のアドミタンスを算出すると、 G_p/ω は、以下のように表される。

$$\frac{G_p}{\omega} = \frac{C_S (\omega C_S R_{ps})}{1 + (\omega C_S R_{ps})^2} = \frac{C_S (\omega \tau_p)}{1 + (\omega \tau_p)^2} \quad (2.4)$$

τ_p は、正孔の界面準位による捕獲・放出の時定数である。従って、実験で求めた G_p/ω - f 関

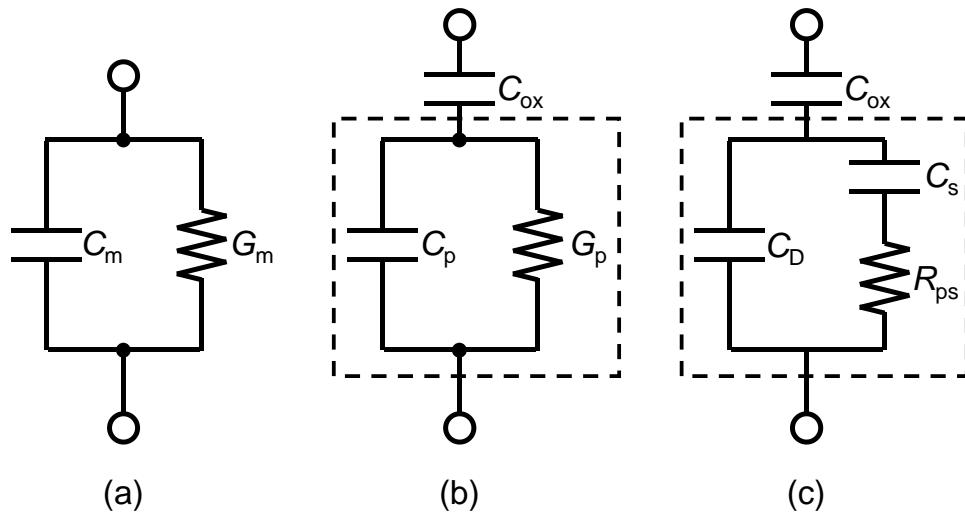


図 2.4 (a) C - V および G - V 測定時に想定している回路図、および(b) (a)の等価回路を、 C_{ox} を考慮して変換した回路図。(c) 空乏状態において、多数キャリアが単一の界面準位と応答している場合の等価回路図。

数を、理論的に求めた G_p/ω - f 関数でフィッティングすることにより、 D_{it} を求めることが可能である。また式(2.4)に対して相加・相乗平均を取ることで、 $\omega\tau_p=1$ のとき G_p/ω は最大値を取り、 $(G_p/\omega)_{max}=C_s/2$ となることがわかる。

図 2.5 は、Ge MOS キャパシタに対して、異なるゲート電圧印加時の C - f および G - f 測定結果から得られる G_p/ω - f 関数の一例である。 G_p/ω - f 関数は、測定周波数に対して最大値を持ち、その最大値の位置はゲート電圧の減少に対して、測定周波数が増大する方向にシフトする。この理由は、以下に示す正孔の界面準位による捕獲・放出の時定数 τ_p を用いて、次のように説明できる。

$$\tau_p = \frac{1}{v_{th}\sigma_p n_p} \exp\left(-\frac{\Delta E}{kT}\right) \quad (2.5)$$

v_{th} はキャリアの熱速度、 σ_p はキャリアが界面準位に捕獲・放出される際の捕獲断面積、 n_p は半導体表面におけるキャリア密度、 k はボルツマン定数、 T は測定温度、 ΔE はキャリア応答のエネルギー深さである。多数キャリアが界面準位と応答する場合、 ΔE は、Ge 表面におけるフェルミレベルと価電子帯上端の間（多数キャリアが正孔の場合）、または伝導帯下端の間（多数キャリアが電子の場合）のエネルギー差に相当する。測定温度が一定の時、

p 型 Ge 基板に印加するゲート電圧が減少すると、空乏状態からフラットバンド状態へとバンド構造が変化していき、Ge 表面の表面ポテンシャルが減少する。すると ΔE が増大するため、 τ_p は減少する。従って、 $\omega\tau_p=1$ が成り立つときの ω は増大するため、 G_p/ω - f 関数の最大値の位置は高周波数側にシフトする。つまり、様々な印加電圧における C - f 特性および G - f 特性を測定することで、界面準位のエネルギー深さ分布を得ることができる。

ここまでは、界面準位容量を評価するための $\omega\tau_p=1$ の条件を探すことを目的に、一定電圧下で、周波数を掃引する方法について説明してきた。この方法は、 τ_p を固定して ω を掃引していることに相当する。これに対して、一定の測定周波数において、半導体の表面ポテンシャルを変化させることでも、 $\omega\tau_p=1$ を満たす条件を探すことができる。図 2.6 は、測定周波数 1 MHz における G_p/ω - V_g 関数である。 V_g を変化させることは、半導体の表面ポテンシャルを変化させることに相当するため、ある印加電圧、 V_g において、 G_p/ω は最大値を持つ。従って、式(2.4)から、 G_p/ω の最大値および、その時の V_g から、界面準位密度および界面準位のエネルギー深さをそれぞれ評価できる。

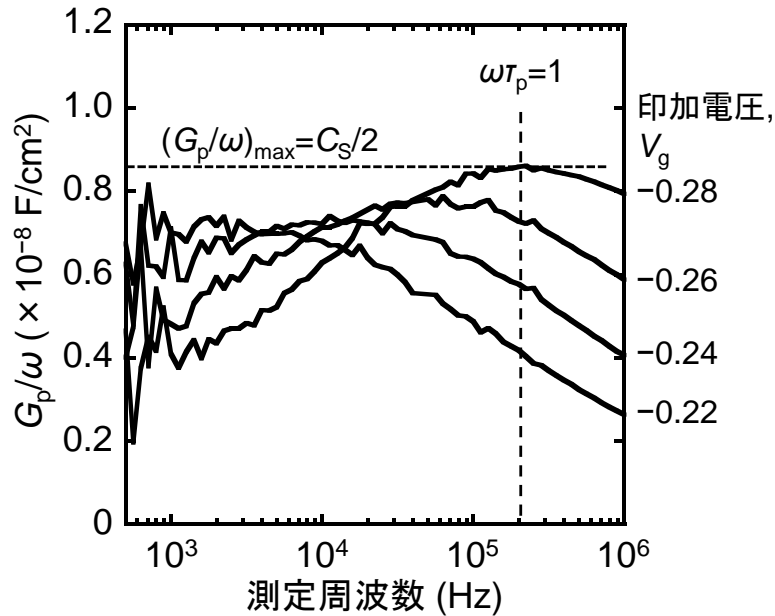
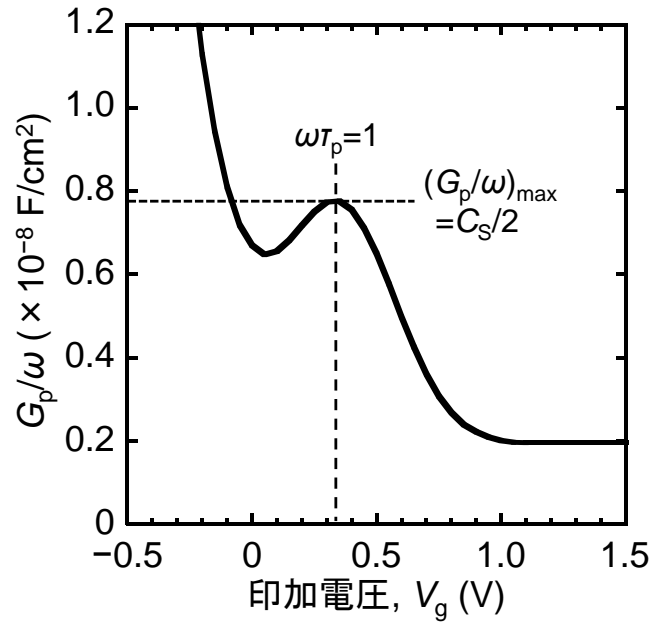


図 2.5 様々な印加電圧における G_p/ω - f 関数の例。

図 2.6 測定周波数 1 MHz における G_p/ω - V_g 関数の例。

最後に、 D_{it} を正確に定量評価するためには、理論的な等価回路を正確に組めるかどうか重要な鍵となる。本研究では、 D_{it} を精度よく評価するため、界面準位がバンドギャップ中に連続的に分布していること、および電極内で表面ポテンシャルに揺らぎがあることを考慮した。さらに Ge の場合、ミッドギャップ付近の D_{it} を評価するためには測定温度を 250 K 程度に設定する必要がある。しかしながら、この温度範囲では、少数キャリアが界面準位に捕獲・放出される応答成分が G_p/ω - f 関数に重畳してしまう。そのため、ミッドギャップ付近の D_{it} を評価するためには、界面準位と少数キャリアの応答成分も考慮した等価回路を組む必要がある。以上の理由から、本研究では、界面準位と多数キャリアおよび少数キャリアとの応答、界面準位のバンドギャップ中での連続分布ならびに、表面ポテンシャル揺らぎを考慮した、SSR モデルを用いて、 D_{it} を評価した[6]。

図 2.7 は、測定温度が 250 K における G_p/ω - f 関数の測定結果と、SSR モデルを用いてフィッティングを行った結果である。高周波数側には多数キャリアと界面準位との応答成分が、低周波数側には少数キャリアとの応答成分がそれぞれ確認できる。SSR モデルを用いたフィッティングにより、少数キャリアおよび多数キャリアと界面準位との応答が重畳した G_p/ω - f 関数から、図 2.7 のように、多数キャリア応答のみを抽出できるため、ミッドギャップ付近の深い位置に存在する界面準位まで正確に評価可能である。

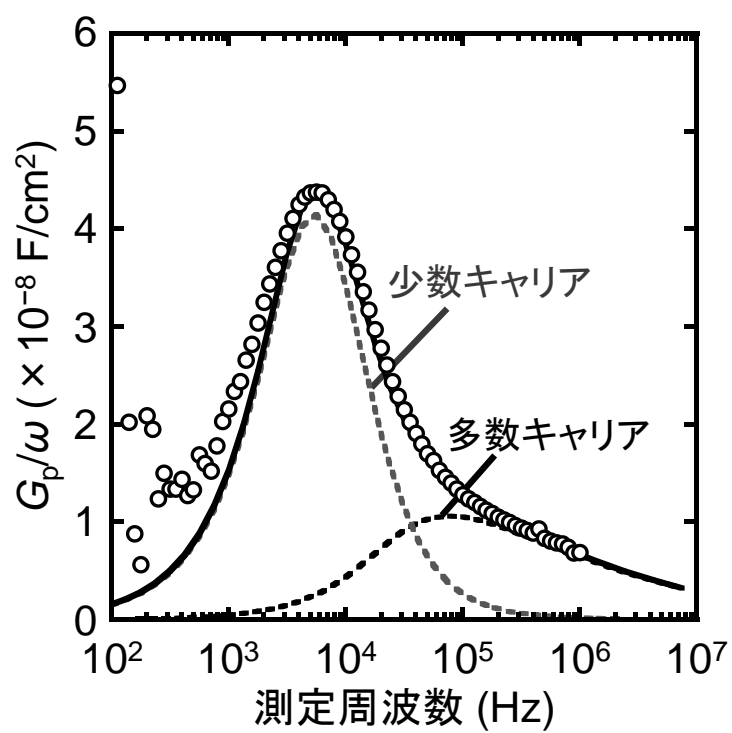


図 2.7 測定温度 250 K における G_p/ω 関数の例。測定結果を白丸、SSR モデルを用いたフィッティング結果を、実線または点線で表した。

Appendix XPS 解析で用いたパラメータ

I. 原子密度

i. $X_{\text{Ge}}^{\text{Ge}}$	Ge中のGe原子密度	$4.4 \times 10^{22} \text{ cm}^{-3}$ [7]
ii. $X_{\text{Ge}}^{\text{GeO}_2}$	GeO ₂ 中のGe原子密度 [4]	
	アモルファス	$2.1 \times 10^{22} \text{ cm}^{-3}$
	六方晶 (α -quartz)	$2.5 \times 10^{22} \text{ cm}^{-3}$
	正方晶 (rutile)	$3.6 \times 10^{22} \text{ cm}^{-3}$
iii. $X_{\text{Al}}^{\text{Al}_2\text{O}_3}$	Al ₂ O ₃ 中のAl原子密度	$4.7 \times 10^{22} \text{ cm}^{-3}$ [8]

II. 光イオン化断面積(C1sで規格化した値を示す。)

i. $\sigma_{\text{Ge}3d_{5/2}}^{\text{Ge}}$	Ge3d _{5/2} (AlK α , $h\nu=1487 \text{ eV}$)	0.842 [9]
ii. $\sigma_{\text{Al}2p_{3/2}}^{\text{Al}}$	Al2p _{3/2} (AlK α , $h\nu=1487 \text{ eV}$)	0.356 [9]
iii. $\sigma_{\text{Ge}2p_{3/2}}^{\text{Ge}}$	Ge2p _{3/2} (Hard X-ray, $h\nu=8000 \text{ eV}$)	29.1 [10]
iv. $\sigma_{\text{Al}1s}^{\text{Al}}$	Al1s (Hard X-ray, $h\nu=8000 \text{ eV}$)	25.7 [10]

III. 非弾性散乱自由行程(IMFP) [3]

i. $\lambda_{\text{Ge}3d_{5/2}}^{\text{Ge}}$	Ge中をGe3d _{5/2} から放出された光電子が通過する際のIMFP AlK α , $h\nu=1487 \text{ eV}$	3.0
ii. $\lambda_{\text{Ge}2p_{3/2}}^{\text{Ge}}$	Ge中をGe2p _{3/2} から放出された光電子が通過する際のIMFP Hard X-ray, $h\nu=8000 \text{ eV}$	10.4
iii. $\lambda_{\text{Ge}3d_{5/2}}^{\text{GeO}_2}$	GeO ₂ 中をGe3d _{5/2} から放出された光電子が通過する際のIMFP AlK α , $h\nu=1487 \text{ eV}$	2.8
iv. $\lambda_{\text{Ge}2p_{3/2}}^{\text{Al}_2\text{O}_3}$	Al ₂ O ₃ 中をGe2p _{3/2} から放出された光電子が通過する際のIMFP Hard X-ray, $h\nu=8000 \text{ eV}$	9.8
v. $\lambda_{\text{Al}1s}^{\text{Al}_2\text{O}_3}$	Al ₂ O ₃ 中をAl1sから放出された光電子が通過する際のIMFP Hard X-ray, $h\nu=8000 \text{ eV}$	9.3

参考文献

- [1] M. Javadi, Z. Yang, and J. G. C. Veinot, Chem. Commun. **50**, 6101 (2014).
- [2] T. Yoshida, K. Kato, S. Shibayama, M. Sakashita, N. Taoka, W. Takeuchi, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **53**, 08LD03 (2014).
- [3] S. Tanuma, C. J. Powell, and D. R. Penn, Surf. Interface Anal. **21**, 165 (1994).
- [4] Y. Kamata, Mater. Today 11 [1–2], 30 (2008).
- [5] E. H. Nicollian and J. R. Brews, “*MOS (Metal Oxide Semiconductor) Physics and Technology*”, John Wiley & Sons, (2003).
- [6] N. Taoka, Y. Yamamoto, M. Harada, Y. Yamashita, N. Sugiyama, and S. Takagi, J. Appl. Phys. **106**, 044506 (2009).
- [7] C. Kittel, “キッテル固体物理学入門（上）第8版” 丸善株式会社.
- [8] W. M. Yim, J. Appl. Phys. **45**, 1456 (1974).
- [9] J. H. Scofield, J. Electron Spectrosc. Relat. Phenom. **8**, 129 (1976).
- [10] J. H. Scofield, “*Theoretical photoionization cross sections from 1 to 1500 keV*”, CALIFORNIA UNIV., LIVERMORE. LAWRENCE LIVERMORE LAB, (1973).

第3章

Al_2O_3/Ge 構造に対するポスト熱酸化による反応機構
の解明と界面構造および電気的特性に与える影響

第3章 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構の解明と界面構造および電気的特性に与える影響

3.1 はじめに

低 SiO_2 等価膜厚 (EOT) や、低い界面準位密度 (D_{it}) を有する高品質な Ge ゲートスタック構造を形成するため、high-k 絶縁膜/ GeO_2/Ge 構造が着目されている[1-3]。しかしながら第一章で述べたように、熱力学的に考えると GeO_2 上に high-k 絶縁膜を堆積すると、 GeO_2 の還元が生じてしまう。その結果、 D_{it} の増大や、high-k 絶縁膜中への Ge の拡散にともなう絶縁膜の誘電率の低下が招かれる可能性がある[4,5]。そこで、high-k 絶縁膜/ GeO_2 界面に、界面保護層として Al_2O_3 を用いた high-k 絶縁膜/ $\text{Al}_2\text{O}_3/\text{GeO}_2/\text{Ge}$ 構造が着目されている。しかしながら、 GeO_2/Ge 構造の形成後に Al_2O_3 膜を堆積する場合、 Al_2O_3 膜形成にともなう GeO_2 の分解が懸念されるため、 Al_2O_3 膜を介して Ge 表面を酸化する ($\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化) ことが重要である。近年では、Zhang らによって、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト電子サイクロトロン共鳴 (ECR) プラズマ酸化を用いて、ミッドギャップ付近において $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} かつ 1 nm 以下の低 EOT を同時に実現できることが報告されている[6-8]。彼らはこの理由について、X 線光電子分光 (XPS) 法を用いて、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に極薄 GeO_x 層が形成されるためであると結論付けている。実際、彼らの報告している Ge3d スペクトル中では、化学量論的な GeO_2 は形成されておらず、 Ge^{3+} という非化学量論的な Ge 酸化物 (Ge サブオキサイド) が支配的に形成されている[6,7]。しかしながら、Si MOS 界面の場合では、界面における Si サブオキサイド成分の存在は、界面準位密度の増大に繋がることが知られている[9]。この事実を考慮すると、 $\text{Al}_2\text{O}_3/\text{Ge}$ の系に関しても、単純に界面に Ge サブオキサイド成分が増大しているだけとは考えにくい。

一方で、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化を施した構造や、 $\text{Al}_2\text{O}_3/\text{GeO}_2/\text{Ge}$ 構造に関しては、XPS 法を用いた構造分析が行われており、これらの界面には、 GeO_2/Ge 界面におけ

る Ge^{3+} と呼ばれる成分が支配的に形成されることが報告されている[10-12]。また、それらの報告によると、 Ge^{3+} 成分は、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化や、分子線堆積法による GeO_2/Ge 上における Al_2O_3 の堆積、反応性スパッタリング法による Ge 基板上への Al_2O_3 堆積中に、 Al_2O_3 中の Ge または GeO の拡散によって形成された AlGeO に由来するものであると結論付けている[10-12]。しかしながら、 Ge^{3+} 成分が AlGeO に由来するものであるという実験的証拠は示されていない。

化学的に安定かつ高品質なゲートスタック構造を実現するためには、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化法は必要不可欠である。それにも関わらず、ポスト酸化によって絶縁膜と Ge 表面の間で生じる反応や、界面構造の変化、それらの電気的特性との相関関係について、統一的な理解が不十分である。そこで本研究では、光電子スペクトルの詳細な解析を行い、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面における反応機構を詳細に調べた。反応機構を調べる上で簡単のために、大気圧下でのポスト熱酸化を行った。プラズマ酸化ではなく、大気圧酸化を用いた理由は、試料に供給されるイオンやラジカル密度が、プラズマソースやガス分圧、装置内での試料とプラズマソースとの位置関係等に依存し、熱酸化と比較して系が複雑になると考えられるためである。

3.2 実験方法

図 3.1 に、試料作製手順を示す。p 型および n 型の $\text{Ge}(001)$ 基板に対して、濃度 1% の希フッ酸と H_2O の交互洗浄を施した後、原子層堆積 (ALD) 法を用いて、基板温度 300°C において、膜厚 1 nm の 1st- Al_2O_3 膜を堆積した。 Al_2O_3 膜の堆積では、有機金属原料および酸化剤に、トリメチルアルミニウム ($\text{Al}(\text{CH}_3)_3$, TMA) および H_2O を用いた。TMA および H_2O の供給時間はそれぞれ、0.1 s および 1.0 s とした。その後、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、 $200\text{--}550^\circ\text{C}$ 、30 s–180 min の熱酸化を行った。比較のため、窒素のみの雰囲気における熱処理を行った試料も用意した。熱酸化を施した試料の構造を詳細に評価するため、XPS 法や高分解能ラザフォード後方散乱 (HR-RBS) 法による電子構造分析、および透過電子顕微鏡 (TEM) や透過電子回折 (TED) 法による断面構造や結晶構造の分析を行った。また、電気的特性

の評価を行うため、一部の試料については、MOS キャパシタを作製した。ゲート電流のリークを抑制するために、熱処理を施した 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造上に、再度 ALD 法を用いて、基板温度 300°C において、膜厚 3 nm の 2nd- Al_2O_3 膜を堆積した。最後に、真空蒸着法を用いて、Al ゲート電極および裏面電極を形成した。電気的特性を評価するため、100–300 K において容量-電圧 (C-V) 特性の測定を行い、界面準位密度 (D_{it}) を、コンダクタンス法を用いて評価した。

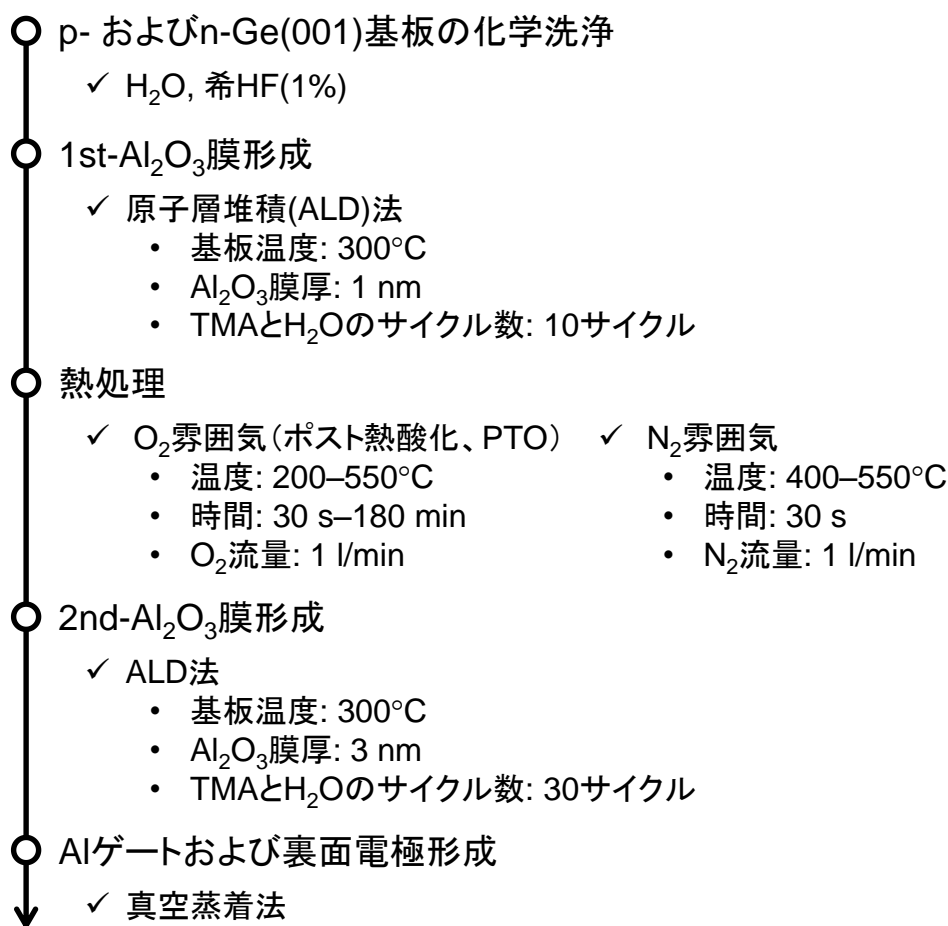


図 3.1 試料作製手順。

3.3 結果および考察

3.3.1 熱処理雰囲気が電気的特性および界面構造に与える影響

3.3.1.1 電気的特性

図 3.2 は、ポスト熱酸化（酸素熱処理）を施していない Al/2nd- Al_2O_3 /1st- Al_2O_3 /Ge MOS キャパシタの C - V 特性である。測定温度は 300 K であり、測定周波数は 100 kHz および 1 MHz である。 C - V 特性が、印加電圧 0–1 V 付近でハンプを持っていることから、1st- Al_2O_3 /Ge 界面には、多くの界面準位が存在していることがわかる。これに対して、1st- Al_2O_3 /Ge 構造に対して、酸素雰囲気または窒素雰囲気において熱処理を施した MOS キャパシタの C - V 特性を図 3.3 に示す。熱処理温度は 400–550°C で、熱処理時間は 30 s とした。窒素熱処理を施した試料では、いずれの C - V 特性からも、ハンプが確認できる。とりわけ、550°C の熱処理を施した試料については、ハンプの大きさが増大しているため、熱処理によって界面準位密度が増大したことが示唆される。一方、ポスト熱酸化を施した試料では、熱処理温度の増大にともない、ハンプの大きさが減少しているため、界面準位密度が減少していると期待できる。そこで、 G_p/ω - V_g 特性を用いて、界面準位密度を評価した。図 3.4 は、 $E_{\text{SF}} - E_v \sim 0.15$ eV（ミッドギャップ付近）における界面準位密度の、窒素および酸素雰囲気中における熱処理温度依存性である。 E_{SF} および E_v は、 C - V および G - V 測定時の Ge 表面におけるフェルミレベルおよび価電子帯端のエネルギー位置である。酸素熱処理を施した試料では、熱処理温度の増大にともない、界面準位密度が減少する。一方、窒素熱処理を施した試料では、450°C 以上の熱処理によって、界面準位密度が増大することがわかる。これらの界面準位密度の変化の要因を明らかにするために、熱処理前後の断面構造および化学結合状態を調べた。

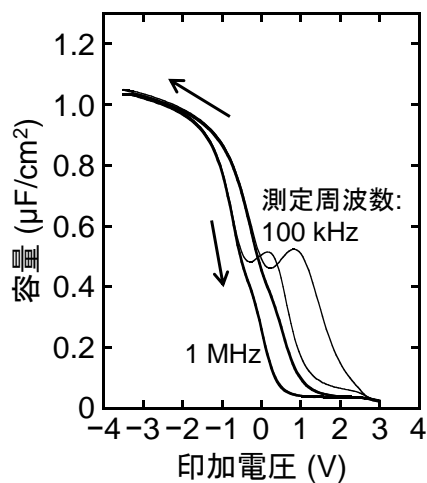


図 3.2 Al/2nd- Al_2O_3 /1st- Al_2O_3 /Ge MOS キャパシタの C - V 特性。測定温度は 300 K で、測定周波数は、100 kHz および 1 MHz である。

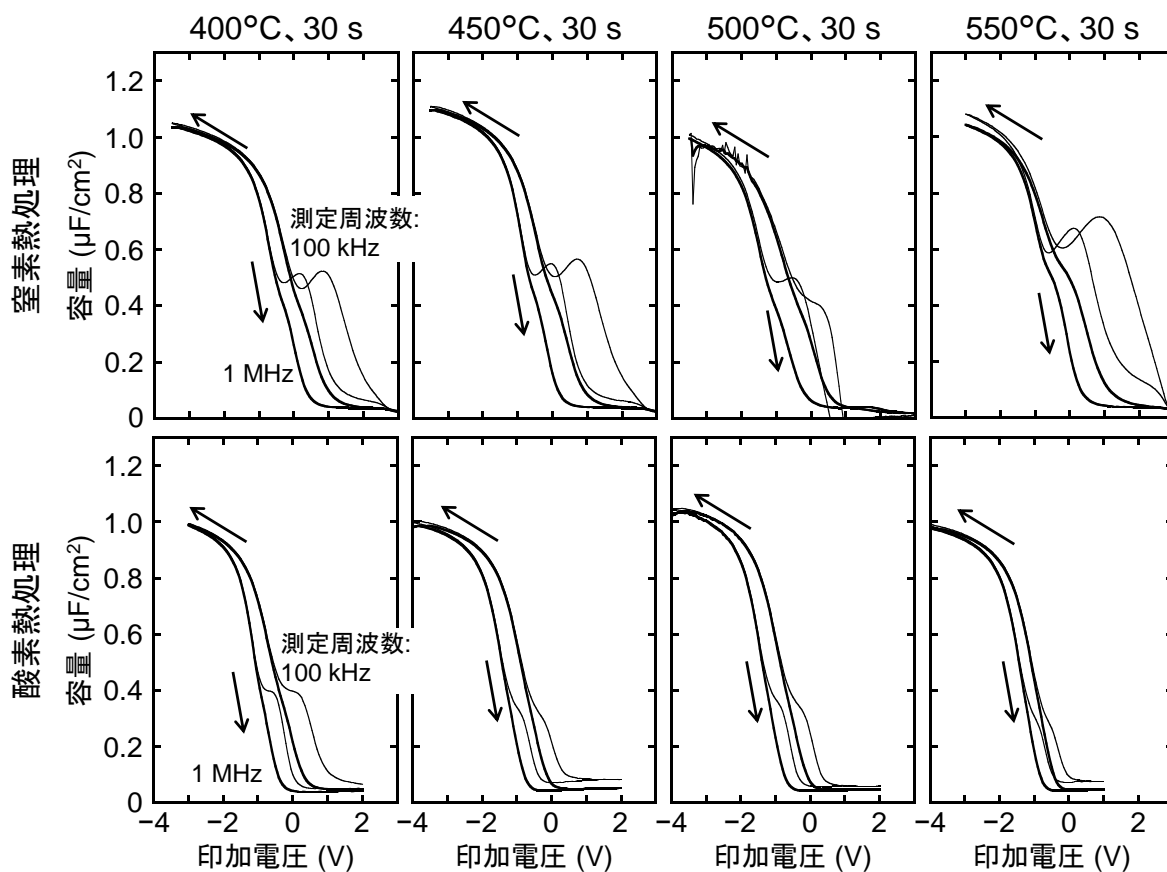


図 3.3 1st- Al_2O_3 /Ge 構造に対して、400–550°C、30 s の窒素熱処理または酸素熱処理を施した Al/2nd- Al_2O_3 /1st- Al_2O_3 /Ge MOS キャパシタの C - V 特性。測定温度は 300 K で、測定周波数は 100 kHz および 1 MHz である。

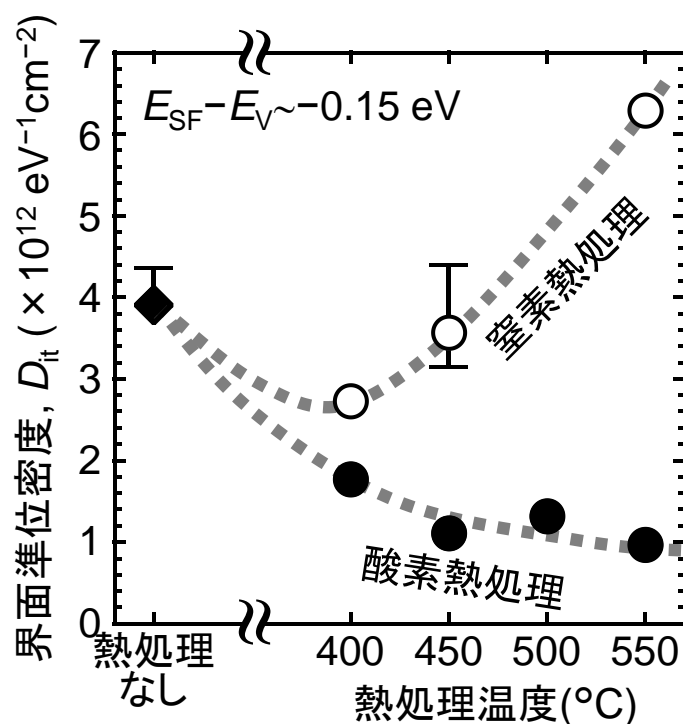


図 3.4 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、400–550°C、30 s の窒素熱処理または酸素熱処理を施した Al/2nd- Al_2O_3 /1st- $\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの界面準位密度。界面準位密度は、300 K において測定した 1 MHz の C - V 特性から得られた G_p/ω - V_g 特性より算出した。

3.3.1.2 界面構造

図 3.5 は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、(a) 熱処理を施していない試料、(b) 550°C、30 s の窒素熱処理を施した試料、(c) 400°C および(d) 550°C、30 s の酸素熱処理を施した試料の断面 TEM 像である。全ての試料に対して、膜厚 3 nm の 2nd- Al_2O_3 膜を堆積した。熱処理を施していない試料では、1st- Al_2O_3 膜と 2nd- Al_2O_3 膜の総膜厚が 4 nm であることがわかる。図 3.5 (b) の 550°C、30 s の窒素熱処理を施した試料では、1st- Al_2O_3 膜と 2nd- Al_2O_3 膜の総膜厚は 4 nm であり、膜厚に変化は見られない。一方、400°C および 550°C、30 s の酸素

熱処理を施した試料の 1st- Al_2O_3 膜と 2nd- Al_2O_3 膜の総膜厚はそれぞれ、4.2 nm および 4.7 nm であり、酸素熱処理によって膜厚が増大していることがわかる。特に、図 3.5(d)の 550°C、30 s の酸素熱処理を施した試料では、1st- Al_2O_3 膜の一部に周期構造が確認できる。図 3.6(a) および(b)は、熱処理を施していない試料、および 550°C、30 s の酸素熱処理を施した試料の TED パターンである。熱処理を施していない試料では、Ge 基板に由来する回折パターンが観察できる。これに対して、酸素熱処理を施した試料では、Ge 基板に由来する回折スポットに加えて、矢印で示すような 2 つの回折リングの一部が観察できる。これは、酸素熱処理によって 1st- Al_2O_3 膜の一部が、多結晶化したことを示唆している。また、同試料の他の観察場所においても、これらの回折リングが確認できたことから、膜の多結晶化が全体的に進行していると考えられる。回折リングの半径から、対応する面間隔を算出すると、それぞれ、0.16–0.18 nm および 0.27–0.29 nm と見積もられた。ここで、図 3.7 は、(a) 六方晶 Al_2O_3 、(b) 正方晶 GeO_2 、(c) 六方晶 GeO_2 、(d) 三斜晶 Al_2GeO_5 、および(e) 斜方晶 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ の粉末回折パターンの報告例である[13-17]。図中に、算出された面間隔を示した。算出された面間隔は、 Al_2O_3 や GeO_2 の報告値とは一致しないのに対して、 Al_2GeO_5 や $\text{Al}_6\text{Ge}_2\text{O}_{13}$ といった AlGeO 化合物の粉末回折パターンには、比較的よく一致した。この TED パターンの情報のみからでは、 AlGeO 化合物の組成および構造の同定は困難であるが、1st- Al_2O_3 膜の一部は、 AlGeO 化合物の多結晶を形成している可能性があることがわかった。

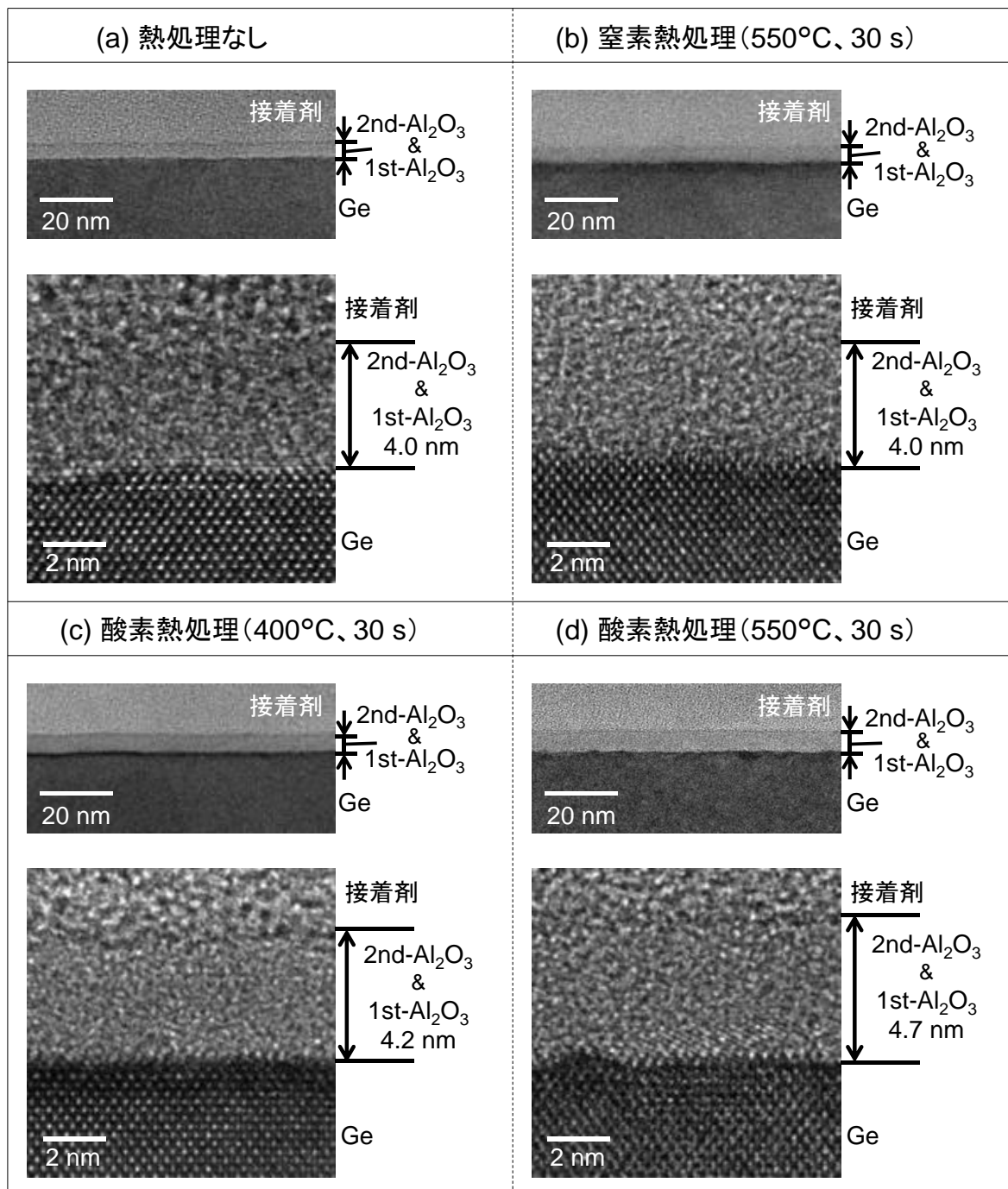


図 3.5 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して(a) 熱処理を施していない試料および、(b) 550°C、30 s の窒素熱処理、(c) 400°C、および(d) 550°C、30 s の酸素熱処理を施した試料の、2nd- Al_2O_3 /1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造の断面 TEM 像、および高分解能像。

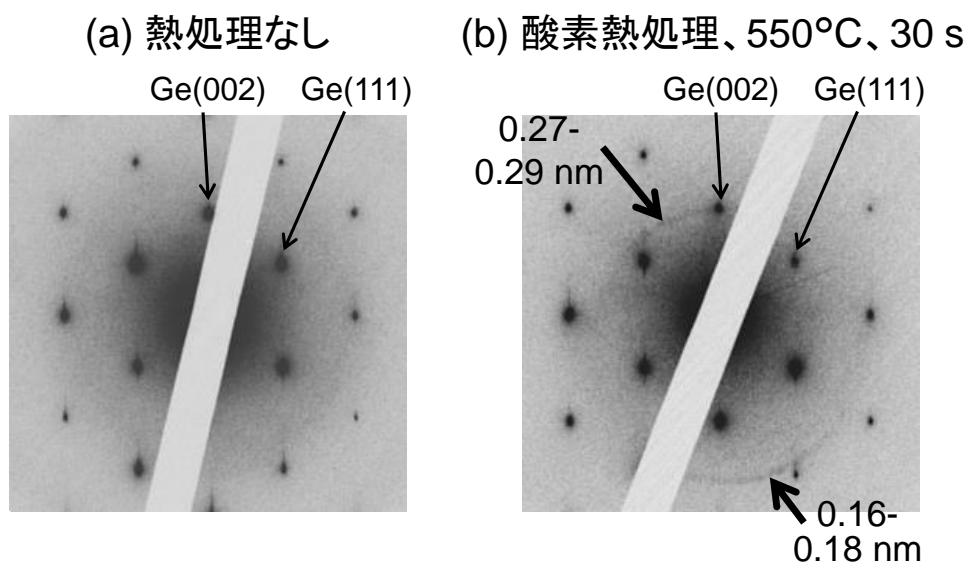


図 3.6 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して(a) 熱処理を施していない試料および、(b) 550°C、30 s の酸素熱処理を施した試料の、2nd- $\text{Al}_2\text{O}_3/1\text{st-}\text{Al}_2\text{O}_3/\text{Ge}$ 構造の TED パターン。

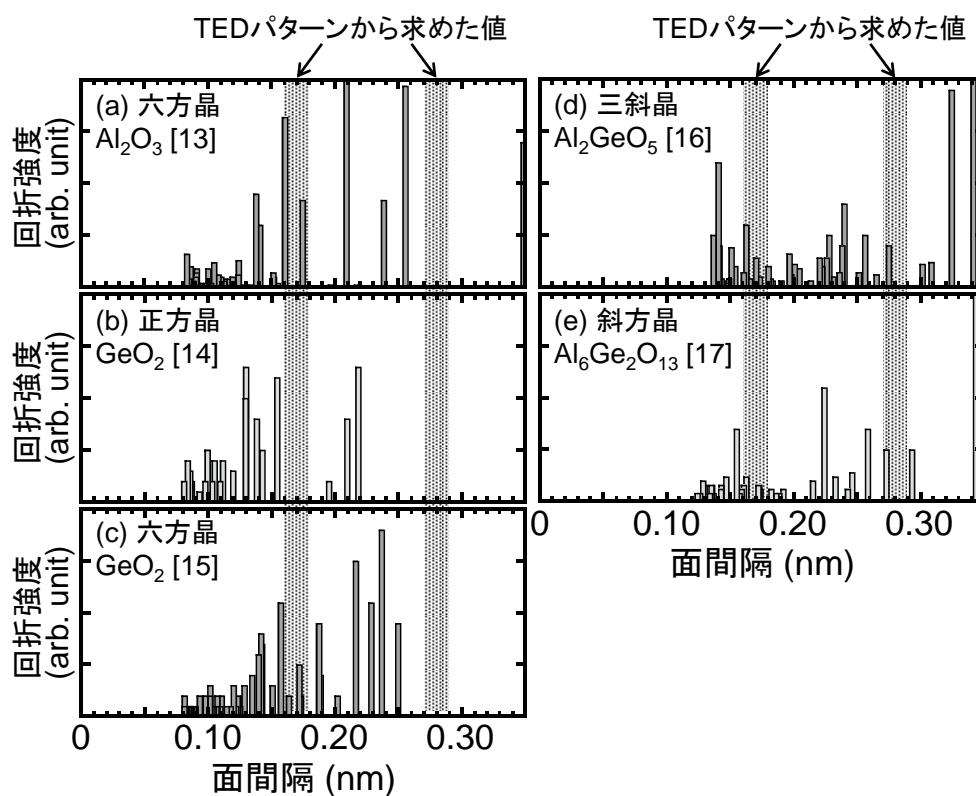


図 3.7 様々な結晶構造の Al_2O_3 、 GeO_2 、および AlGeO 化合物の、粉末回折パターン [13-17]。

図 3.8 は、(a) 550°C 、30 s の窒素熱処理前後、および(b) 400°C 、 500°C 、および 550°C 、30 s の酸素熱処理前後の $\text{Ge}3d$ 光電子スペクトルである。測定時の脱出角度 (TOA) は 90° とした。スペクトルの結合エネルギーは、Ge 基板のピーク位置が 29.4 eV になるように補正し、スペクトルの強度は、Ge 基板ピーク最大強度で規格化した。 550°C 、30 s の窒素熱処理を施した試料では、Ge 酸化物ピーク強度がわずかに増大する。一方、酸素熱処理を施した試料では、熱処理温度の増大にともない、Ge 酸化物ピーク強度が増大することがわかる。これらの界面構造を詳細に調べるために、Ar イオンスパッタリングを併用した XPS 法によって、Ge 酸化物の深さ方向の分布について調べた。図 3.9 に、(a) 熱処理を施していない試料、(b) 550°C 、30 s の窒素熱処理、および(c) 550°C 、30 s の酸素熱処理を施した試料に対して、断続的にスパッタリングによるエッチングを施した時の、 $\text{Ge}3d$ および $\text{Al}2p$ 光電子スペクトルを示す。それぞれのスペクトルに対して、結合エネルギーには Ge 基板ピークによる補正を施し、強度は Ge 基板ピークの最大強度による規格化を施した。Ar イオンスパッタリングを用いた XPS 測定は試料の破壊測定であるため、得られたスペクトル

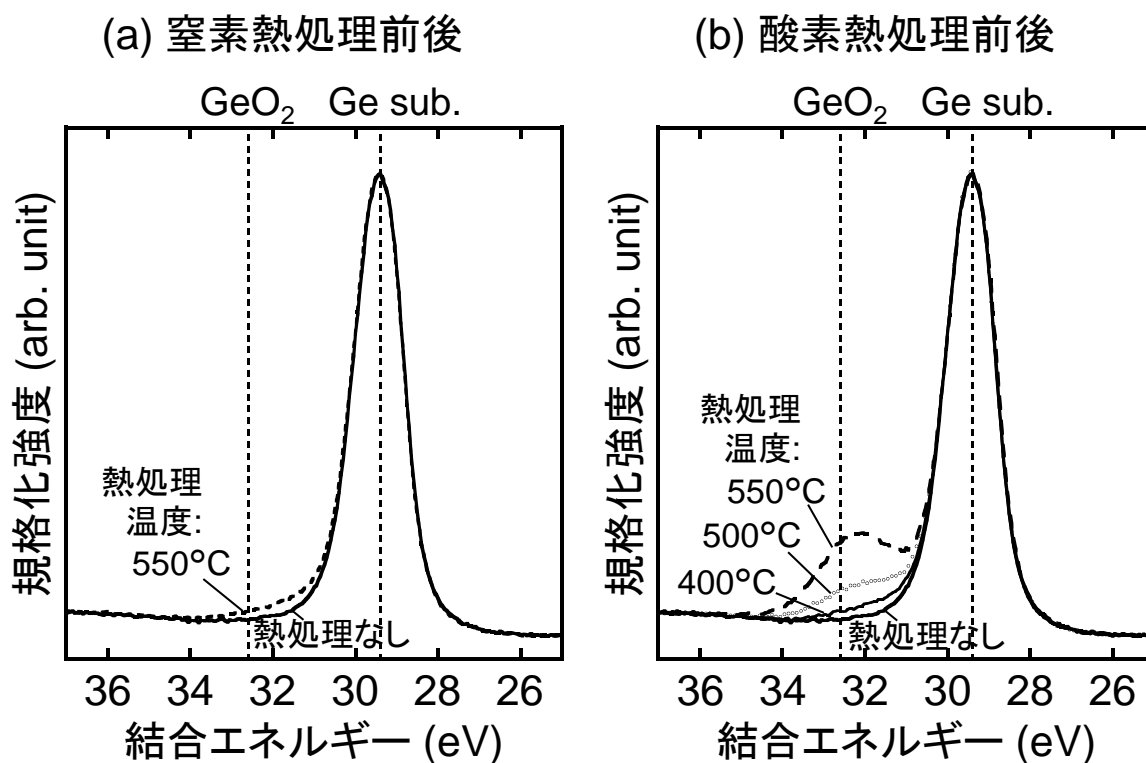


図 3.8 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して(a) 550°C 、30 s の窒素熱処理前後、および(b) 400°C 、 500°C 、および 550°C 、30 s の酸素熱処理前後の試料の $\text{Ge}3d$ 光電子スペクトル。

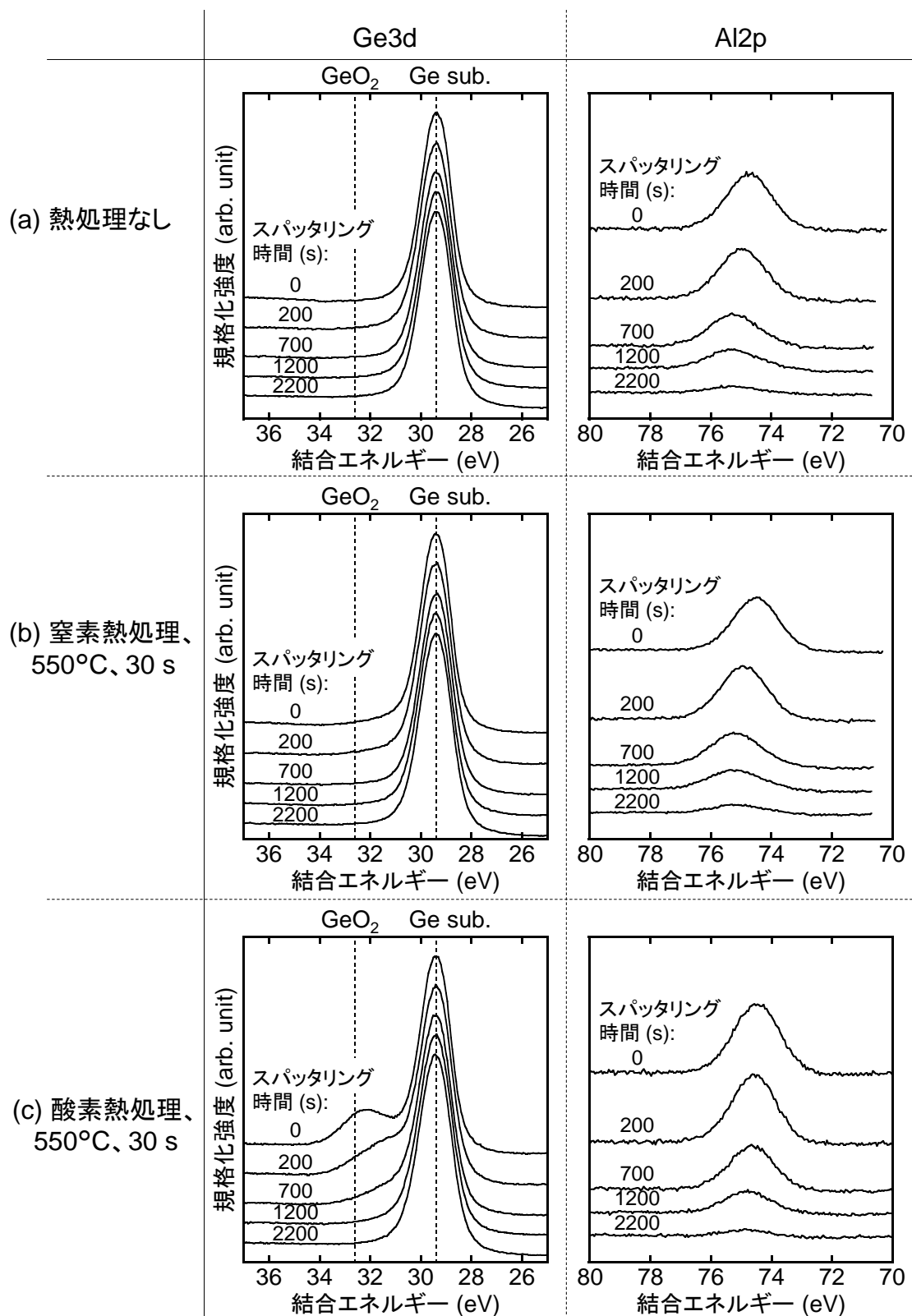


図 3.9 (a) 熱処理を施していない試料、(b) 550°C、30 s の窒素熱処理、および(c) 550°C、30 s の酸素熱処理を施した試料の、各 Ar イオンスパッタリング時間に対する Ge3d および Al2p 光電子スペクトル。

が、試料本来の化学結合状態とは異なるものになる可能性がある。実際、今回の結果でも、100 s の Ar イオンスパッタリングによって、元々存在していなかった Ge サブオキシサイド成分が強くなるなど、化学結合状態が大きく変化することを確認している。そこで、これらの結果に対して詳細な成分分離は行わず、Ge 酸化物面密度のみを定量的に評価した。

図 3.10 は、(a) 550°C の窒素熱処理前後、および(b) 酸素熱処理前後の Ge 酸化物面密度の Al 酸化物面密度依存性である。Ge 酸化物面密度は、 $\text{Ge}3d_{5/2}$ スペクトル中の Ge 基板ピークに対する Ge 酸化物ピーク面積強度の比から、式(2.2)を用いて算出した。一方、Al 酸化物面密度は、 $\text{Ge}3d_{5/2}$ スペクトル中の Ge 基板ピークに対する $\text{Al}2p_{3/2}$ スペクトルの Al 酸化物ピーク面積強度の比を用いて算出することが可能である。図 3.10 において、Al 酸化物面密度が 0 の点は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に相当し、Al 酸化物面密度が増大するに従って、酸化膜表面に近づくことに相当する。図 3.10(a)より、熱処理を施していない試料や、550°C の窒素熱処理により、酸化膜表面付近の Ge 酸化物量が僅かに増大するものの、熱処理前と比較して、ほとんど構造に変化が見られないことがわかる。Ge 上に Al_2O_3 を 300°C で堆積すると、その界面には、厚さ 0.1–0.2 nm の Ge 酸化物層が存在することが報告されている[18]。550°C の窒素熱処理によって増大した Ge 酸化物面密度は、膜厚換算で、最大 0.1 nm と見積もられる。従って、550°C の窒素熱処理を行った時には、界面に存在している僅かな GeO_2 の分解反応が生じ、分解した Ge が表面に拡散したと考えられる。

一方、図 3.10(b)からは、酸素熱処理温度の増大にともない、Al 酸化膜中に存在する Ge 酸化物面密度が増大することがわかる。また 550°C、30 s の酸素熱処理を施した試料においては、Ge 酸化物面密度が Al 酸化物面密度に対して線形に増大する。これは Ge 酸化物が Al 酸化物中に均一に分布することを示唆している。図 3.10(b)に示すように線形領域をフィッティングした。近似直線の勾配から、酸化膜中における Al と Ge の組成比が 3:2 と求められた。先述したように、断面 TEM 像および TED パターンの結果からは、 AlGeO 化合物が形成されている可能性がある。報告されている AlGeO 化合物の Al と Ge の組成比は、 $\text{Al}:\text{Ge}=3:1$ もしくは $2:1$ である。従って、図 3.10(b)から見積もられた Al に対する

Ge の組成は、報告値と合致していないことがわかる。この原因として、Ar イオンスパッタリング中に、Al 酸化膜内部に Ge 酸化物がノックオンされ、Al に対する Ge の組成を過剰に見積もっている可能性がある。より正確に試料構造中の Ge 酸化物の深さ分布を評価するためには、試料を非破壊で評価できる角度分解 XPS 法による評価が必要であると考えられる。

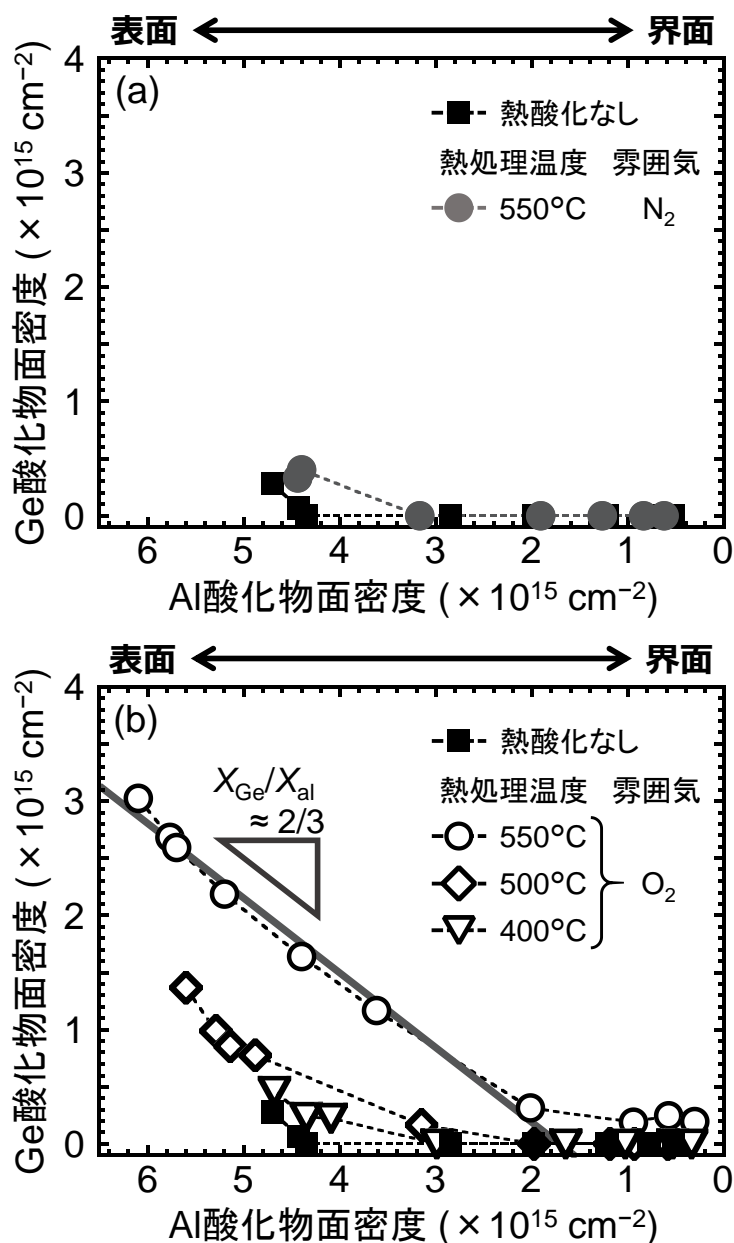


図 3.10 (a) 550°C 、30 s の窒素熱処理前後、および(b) 400°C 、 500°C 、および 550°C 、30 s の酸素熱処理前後の試料の Al 酸化物面密度に対する Ge 酸化物面密度依存性。

以上のことから、窒素熱処理では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に僅かに存在する GeO_2 と Ge 基板界面において、



という分解反応が生じる可能性があることがわかった。図 3.4 において、窒素熱処理によって界面準位密度が増大する原因は、界面における分解反応が支配的に生じるためであると考えられる。一方で、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して窒素熱処理を加えただけでは、界面構造の変化が起こらず、酸素熱処理を施した場合に、 Al_2O_3 と GeO_2 が混ざり、 AlGeO 化合物が形成されることが分かった。これは、 Al_2O_3 と Ge の界面への酸素供給によって初めて、 AlGeO 形成を導く反応が起きていると予測されるが、その反応の詳細について明らかにできていない。そこで、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化（酸素熱処理）で生じる化学反応をより詳細に理解するため、角度分解硬 X 線光電子（AR-HAXPES）法や、HR-RBS 法を用いて、熱酸化後の界面構造を詳細に調べた。

3.3.2 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構

図 3.11 は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ に対して、200°C から 500°C、10 min の熱酸化を施した試料の、HAXPES 測定 ($h\nu=7939\text{ eV}$) によって得られた $\text{Ge}2\text{p}_{3/2}$ 光電子スペクトルである。HAXPES 測定は、SPring-8 の BL46XU において実施した。測定時の TOA は 80°であった。各スペクトルに対して、Ge 基板ピークによる強度の規格化および、Ge 基板ピークが 1217 eV になるように、結合エネルギーの補正を行った。熱酸化温度の増大にともない、Ge 酸化物ピーク強度が増大し、Ge 酸化物ピーク位置が、化学量論的な GeO_2 (Ge^{4+}) に近づくことがわかる。

これらの試料の化学結合状態や、熱酸化によって生じる反応を詳細に調べるため、スペクトルに対して成分分離を行った。 SiO_2/Si 界面の例では、化学量論的な SiO_2 (Si^{4+}) に加えて、Si サブオキサイド (Si^{I} 、 Si^{2+} 、および Si^{3+}) と呼ばれる化学結合状態が存在する[19]。 GeO_2/Ge 界面においても同様に、化学量論的な GeO_2 (Ge^{4+}) と、Ge サブオキサイド (Ge^{I} 、 Ge^{2+} 、および Ge^{3+}) が存在すると考え、成分分離を行っている研究報告が多数存在する[20,21]。今回の系において、熱酸化による界面構造の変化を統一的に理解するため、Ge 酸化物の化学結合状態には、 GeO_2 (Ge^{4+})、Ge サブオキサイド (Ge^{I} 、 Ge^{II} 、および Ge^{III}) があると考えて、成分分離を行った。ただし、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に存在している Ge 原子と GeO_2/Ge 界面に存在している Ge 原子では、化学結合状態や原子配置が異なることが予測される。そこで本研究では、Ge サブオキサイド成分を、 Ge^{I} 、 Ge^{2+} 、および Ge^{3+} の代わりに、 Ge^{I} 、 Ge^{II} 、および Ge^{III} と記述した。

図 3.12 は、(a) 430°C および(b) 500°C の熱酸化を施した試料の $\text{Ge}2\text{p}_{3/2}$ スペクトルに対して、Ge 基板 (Ge^0)、Ge サブオキサイド (Ge^{I} 、 Ge^{II} 、および Ge^{III})、 GeO_2 (Ge^{4+}) の 5 成分で構成されるとして、ピーク分離を行った結果である。各ピークの結合エネルギーの差は、報告値の平均から、0.8 eV とした[20,21]。図 3.12 から、 $\text{Ge}2\text{p}_{3/2}$ スペクトルは、主に、 Ge^0 、 Ge^{III} 、および Ge^{4+} で構成されることがわかる。また、430°C の熱酸化を施した試料では、 Ge^{III} 成分のピーク強度が Ge^{4+} 成分のピーク強度よりも大きい。このことから、 Ge^{III} 成分が優先的に形成されていることがわかる。一方、熱酸化温度を 500°C に増大させると、 Ge^{III}

成分のピーク強度と比較して Ge^{4+} 成分のピーク強度が大幅に増大する。

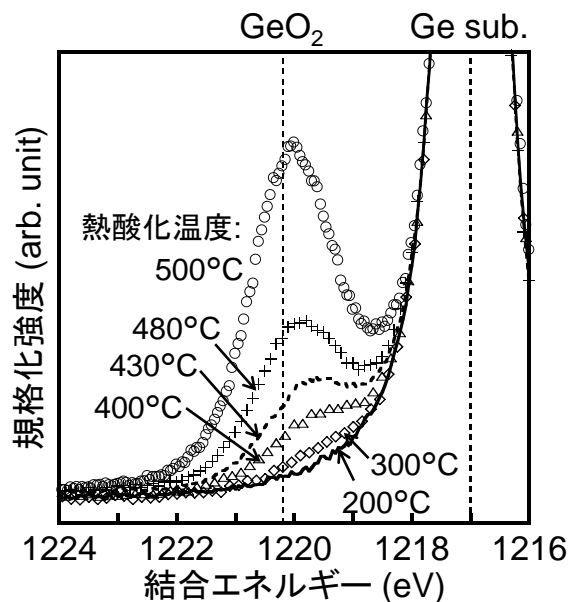


図 3.11 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、200–500°C、10 min のポスト熱酸化を施した試料の $\text{Ge}2p_{3/2}$ 光電子スペクトル。

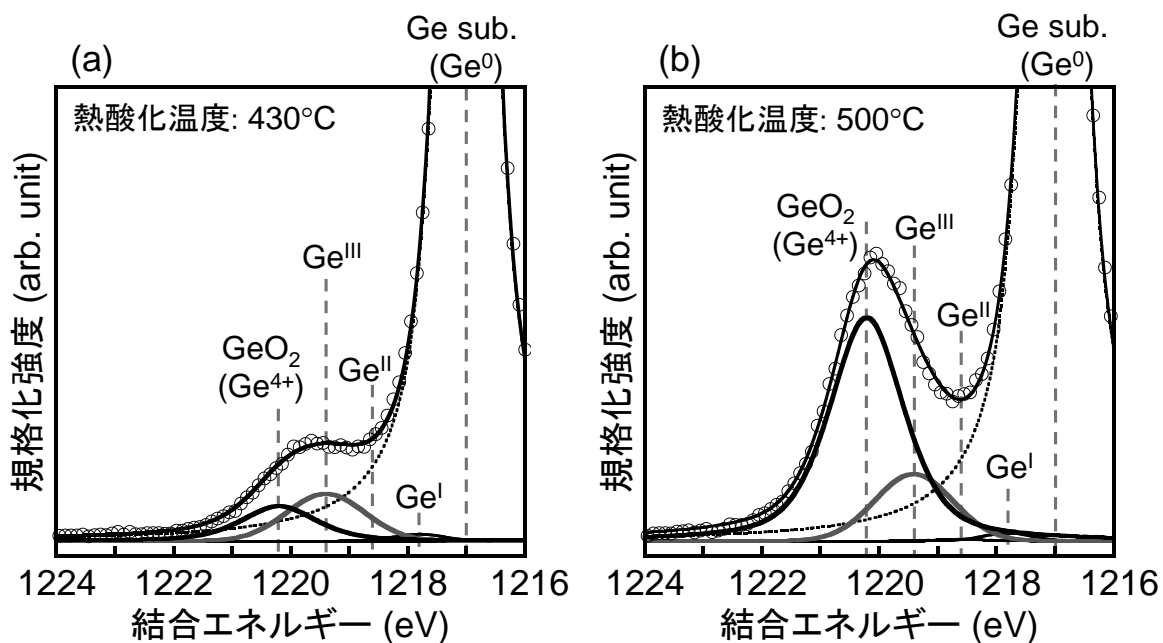


図 3.12 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して (a) 430°C、および (b) 500°C、10 min のポスト熱酸化を施した試料の、ピーク分離を施した $\text{Ge}2p_{3/2}$ 光電子スペクトル。スペクトルは、Ge 基板 (Ge^0)、Ge サブオキシド (Ge^{I} 、 Ge^{II} 、および Ge^{III})、および GeO_2 (Ge^{4+}) の 5 つの成分に分離した。

Ge^{III} および Ge^{4+} 成分からなる構造を理解するために、 Al_2O_3 に対する深さ分布を調べた。

図 3.13 は、 $\text{Al}1s$ 光電子スペクトルのピーク面積強度に対する、 $\text{Ge}2p_{3/2}$ 光電子スペクトル中の(a) Ge^{III} 成分、および(b) Ge^{4+} 成分のピーク面積強度の比の TOA 依存性である。1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、様々な熱酸化温度で、10 min の熱酸化を施した試料の結果を示している。 Ge^{III} 成分の面積強度比は、TOA の減少にともない減少する。これは、 Ge^{III} 成分に由来する酸化膜層は、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面付近において支配的に形成されることを示している。また TOA が 80° のとき、 Ge^{III} 成分の面積強度比は、熱酸化温度の増大にともない増大している。これは、 Ge^{III} 成分に由来する酸化膜層が共に、熱酸化温度の増大にともない厚くなることを示唆している。次に、 Ge^{4+} 成分に着目する。 Ge^{4+} 成分は 400°C 以上の熱酸化を施した試料の $\text{Ge}2p_{3/2}$ スペクトルにおいて検出できた。 Ge^{4+} 成分の面積強度比は、TOA の減少にともない増大する。これは Ge^{4+} 成分、即ち GeO_2 層が、 Al_2O_3 表面において支配的に形成されることを示している。これらの事実から、ポスト熱酸化中に、Ge 基板または Ge 酸化膜/Ge 界面から Ge 原子が放出され、放出された Ge 原子が Al_2O_3 層を拡散していると考えられる。

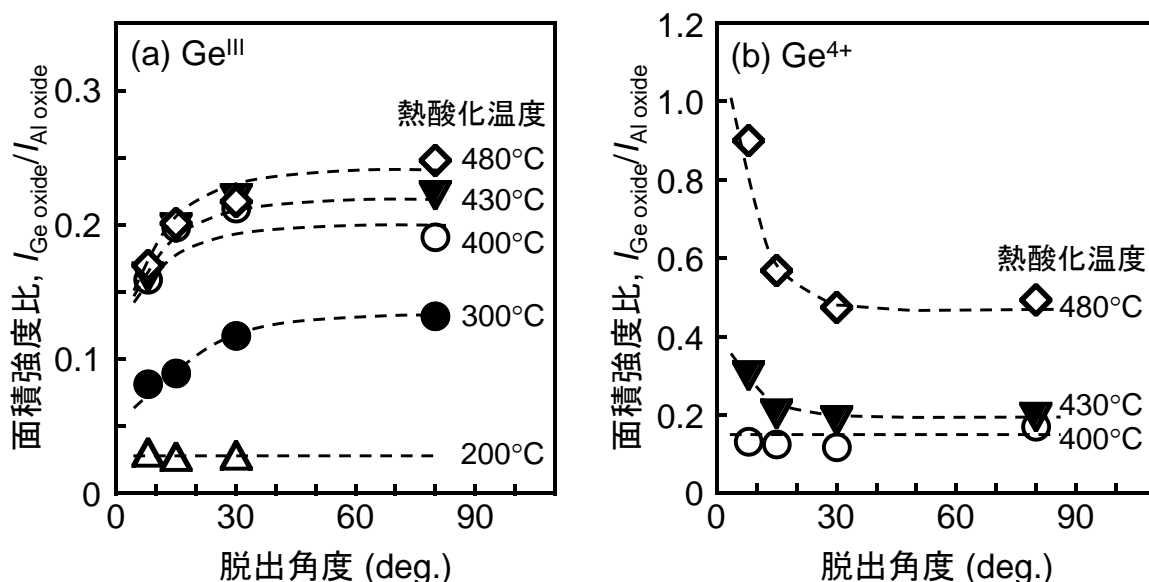


図 3.13 $\text{Al}1s$ 光電子スペクトルの Al 酸化物ピーク面積強度に対する、 $\text{Ge}2p_{3/2}$ 光電子スペクトル中の(a) Ge^{III} 成分、および(b) Ge^{4+} 成分のピーク面積強度の比の脱出角度依存性。

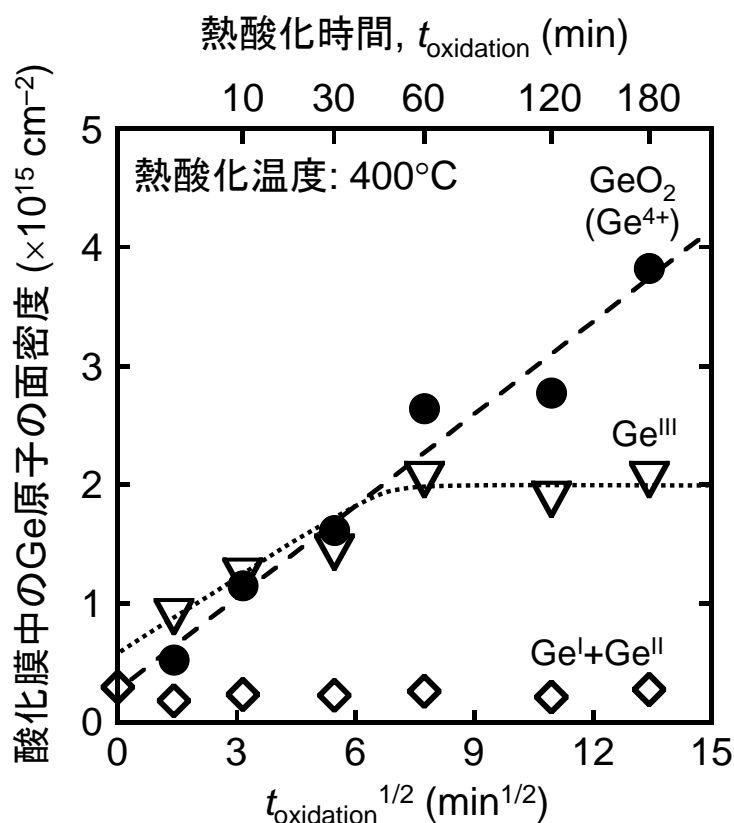


図 3.14 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、 400°C 、2–180 min のポスト熱酸化を施した試料の、 Ge^{I} 成分と Ge^{II} 成分の和 ($\text{Ge}^{\text{I}} + \text{Ge}^{\text{II}}$)、 Ge^{III} 成分、および Ge^{4+} 成分の Ge 酸化物面密度の、熱酸化時間の平方根に対する依存性。

ここで、Deal-Grove の理論によれば、ある酸化種の拡散によって酸化反応が律速している場合、酸化膜厚は酸化時間の平方根に対して、線形関係を示す[22]。そこで、各酸化物成分の面密度の、熱酸化時間依存性を調べた。Ge 酸化物面密度は、式(2.2)を用いて算出した。図 3.14 は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、 400°C 、2–180 min の熱酸化を施した試料の、 Ge^{I} および Ge^{II} 成分の和 ($\text{Ge}^{\text{I}} + \text{Ge}^{\text{II}}$)、 Ge^{III} 成分、 Ge^{4+} 成分の Ge 酸化物面密度の、熱酸化時間の平方根に対する依存性である。 $(\text{Ge}^{\text{I}} + \text{Ge}^{\text{II}})$ は、熱酸化時間の増大に対して、ほとんど変化が見られない。熱酸化時間が 2 min 付近では、 Ge^{III} 成分の面密度が、 Ge^{4+} 成分の面密度よりも大きいことがわかる。これは、 Ge^{III} 成分に由来する酸化膜層は、 GeO_2 層と比較して優先的に形成されることを示しており、図 3.12 および 3.13 で述べたことと合致している。さらに Ge^{III} 成分の面密度は、熱酸化時間が 60 min 付近までは増加する傾向が見られ、面密度が $2 \times 10^{15} \text{ cm}^{-2}$ 付近に到達すると、飽和することがわかる。この飽和領域において、酸化

膜中に存在する Al と Ge^{III} の組成を求めると、約 3 対 1 に相当することが分かった。この組成は、 AlGeO 化合物の一つである $\text{Al}_6\text{Ge}_2\text{O}_{13}$ に近い値を示している。図 3.5 および 3.6 で議論したように、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して 550°C 、30 s の熱酸化を施した試料においては、酸化膜の一部が多結晶の AlGeO 化合物を形成している可能性が高いことがわかっている。従って、 Ge^{III} 成分の面密度の増大は、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面付近における AlGeO 膜の形成を示唆しており、60 min 以上の熱酸化時間においては、全ての Al_2O_3 が既に $\text{Al}_6\text{Ge}_2\text{O}_{13}$ という安定組成になり、 Ge^{III} 成分の面密度が飽和したと考えられる。一方で、 Ge^{4+} 成分の面密度は、熱酸化時間の平方根に対して、飽和することなく線形に増大する。従って、 Ge^{4+} 成分の形成は、ある酸化種の拡散によって律速すると考えられる。 GeO_2 が Al 酸化膜表面において支配的に形成されることを考慮すると、Ge 基板または Ge 酸化膜/Ge 界面から放出された Ge 原子が Al_2O_3 表面まで拡散し、Al 酸化膜表面において、再度酸化されていると考えられる。

ポスト熱酸化による $\text{Al}_2\text{O}_3/\text{Ge}$ 界面における反応をより詳細に理解するために、 Ge^{I} 、 Ge^{II} 、 Ge^{III} 、および Ge^{4+} 成分の面密度の熱酸化温度依存性を調べた。図 3.15 は、 $\text{Ge}^{\text{I}}+\text{Ge}^{\text{II}}$ 、 Ge^{III} 成分、および Ge^{4+} 成分の面密度のアレニウスプロットである。全ての試料において、熱酸化時間は 10 min とした。図 3.15 中に、熱酸化を施していない試料の Ge 酸化物面密度を、点線で示した。 $\text{Ge}^{\text{I}}+\text{Ge}^{\text{II}}$ の面密度は、熱酸化温度に対して、ほとんど変化しないことがわかる。これは、熱酸化前に $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に存在していた Ge^{I} 成分や Ge^{II} 成分が、熱酸化後も Al 酸化膜/Ge 界面に残っていることを示している。次に、 Ge^{III} 成分の面密度は、 300°C から 500°C にかけて、単調に増大することがわかる。これは、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面付近において、 AlGeO 化合物の形成が進行することを意味する。熱酸化温度が 500°C 以上においては、 Ge^{III} 成分の面密度が $3 \times 10^{15} \text{ cm}^{-2}$ で、ほとんど変化していない。この値は図 3.14 における飽和時の面密度と近い値である。また図 3.15 中には、Al 酸化物の面密度の 1/3 となる値を破線で示してある。破線と飽和時の Ge^{III} 成分の面密度とよく一致することがわかる。これらのことから、熱酸化温度が 500°C 以上の時には、安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 層が既に形成されることが考えられる。一方、 Ge^{4+} 成分は、熱酸化温度の逆数の増大にともなって、一つの直線で

単調に増大することがわかる。 Ge^{III} 成分および Ge^{4+} 成分の直線の傾きが異なることから、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ および GeO_2 形成における支配的な反応機構が異なると考えられる。アレニウスプロットの直線の傾きから、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ および GeO_2 形成の見かけの活性化エネルギーは、それぞれ 0.20 および 1.1 eV と求められた。次節では、これらの反応機構について考察する。

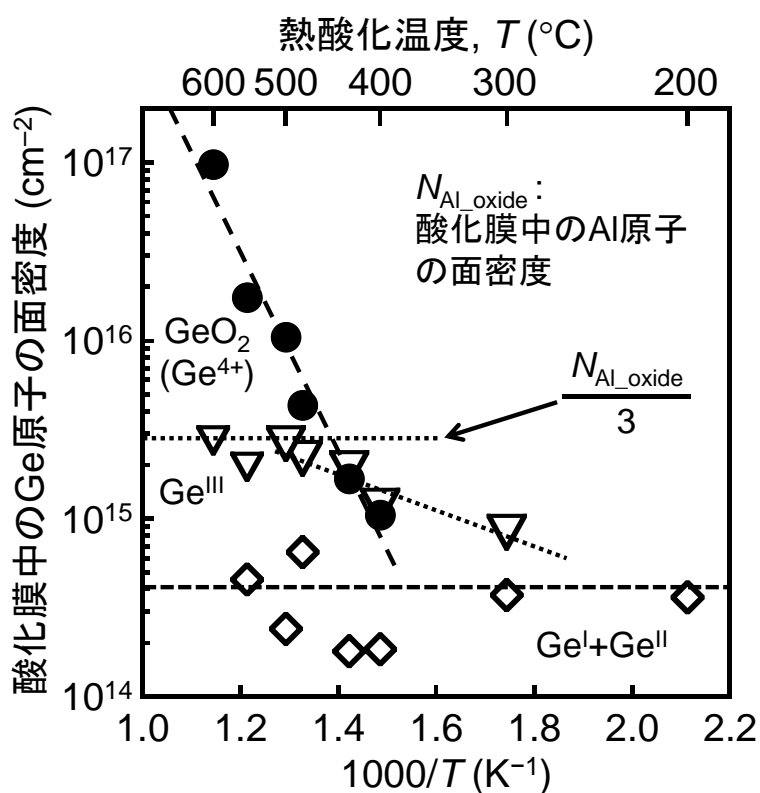


図 3.15 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、200–600°C、10 min のポスト熱酸化を施した試料の、 Ge^{I} 成分と Ge^{II} 成分の和 ($\text{Ge}^{\text{I}}+\text{Ge}^{\text{II}}$)、 Ge^{III} 成分、および Ge^{4+} 成分の Ge 酸化物面密度のアレニウスプロット。

3.3.3 AlGeO 膜および GeO_2 膜の形成過程の解明

前述したように、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、窒素熱処理を施しただけでは AlGeO 膜は形成されず、 Al 酸化膜表面において Ge 酸化膜が形成される。これは、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面にわずかに存在している GeO_2 と Ge 界面において、式(3.1)で表される分解反応が生じているためと考えられる。従って、 Al 酸化膜表面における Ge 酸化膜形成の反応機構を理解するためには、 GeO_2/Ge 界面における分解反応による $\text{GeO}(\text{g})$ の脱離過程を正しく理解する必要がある。

GeO_2/Ge 構造に対して窒素熱処理を施すと、 500°C 以上において、界面における熱分解反応が顕著になると報告されている[23,24]。この熱分解反応が生じると、 GeO_2 膜の厚さが減少するが、それは以下のように理解されている[25]。

初めに GeO_2/Ge 界面において、 Ge-O 結合の熱分解が生じる。結合が切れた酸素は Ge 表面のバックボンドに挿入され、 GeO_2/Ge 界面には酸素空孔 (V_O) が形成される。すると、結合の切れた Ge 原子や V_O の GeO_2 表面への拡散が起きる。 Ge 原子および O 原子の GeO_2 中での拡散は、 O の拡散係数が Ge の拡散係数よりも一桁大きいので、支配的な拡散種は V_O と考えられている[25]。つまり、 V_O 濃度の濃い GeO_2/Ge 界面から、 V_O 濃度の薄い GeO_2 表面へと、 V_O が拡散する。そして GeO_2 表面において、



の反応が生じ、 $\text{GeO}(\text{g})$ の脱離にともなって GeO_2 膜厚が減少する。

$\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対する窒素熱処理を施したとき、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に存在する GeO_2 と Ge の界面においても、同様の反応が生じていると考える。この場合、 V_O が Al 酸化膜表面へ拡散しても、 Al 酸化膜表面に GeO_2 は存在しないので、式(3.2)の反応は起こらない。 Al 酸化膜表面に GeO_2 が形成されていることを考慮すると、 Ge-O 結合の熱分解によって生じた Ge 原子が、 Al_2O_3 膜中を拡散し、 Al 酸化膜表面において GeO_2 膜が形成されていると考えられる。この反応は、次のようにまとめられる。

- (1) Ge 酸化膜/ Ge 界面における Ge-O 結合の熱分解反応
- (2) Al 酸化膜中の Ge 原子の拡散
- (3) Al 酸化膜表面における Ge の再酸化

3.3.2 節の図 3.14 で議論したように、Al 酸化膜上における GeO_2 膜の形成が、ある酸化種の拡散によって律速している。(1)–(3)の過程で、拡散過程は(2)のみであるから、1.1 eV の見かけの活性化エネルギーは、 Al_2O_3 膜中の Ge 原子の拡散の活性化エネルギーであると考えられる。

AlGeO 膜の形成は、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に酸素を供給した時にのみ生じることから、AlGeO 膜の形成には、界面に供給された酸素が重要な役割を果たしていると考えられる。 SiO_2/Si 界面では、界面の酸素濃度が高くなると、Si 基板表面にかかるストレスが増大する。このストレスを緩和するため、Si 基板表面から Si 原子が放出されることが、理論的および実験的に知られている[26]。同様の考察から、Ge 基板表面から Ge 原子が放出される可能性が考えられるが、前節までの XPS 法では、表面に形成された GeO_2 成分が強いため、Al 酸化膜/ Ge 界面における反応を詳細に調べることは困難である。そこで、HR-RBS 法を用いて、熱酸化を施した 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造における、それぞれの元素の深さプロファイル調べた。

図 3.16 は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、熱処理を施していない試料、450°C および 550°C、10 min の熱酸化を施した試料の高分解能 RBS スペクトルである。HR-RBS 測定は、プローブに 400 keV の He^+ イオンを用い、[114]チャネリング条件において行った。試料表面に対する He^+ の入射方向および検出器へのイオン放出方向は、図 3.17 の通りであり、それぞれの試料における散乱角 (θ_s) と出射角条件 (θ_e) を、表 3.1 に示す。図 3.16 から、スペクトルには、Ge、Si、Al および O に由来する 4 つのピークが確認できる。熱酸化温度の増大にともない、Ge ピークの立ち上がり位置に、新たにピークが形成されることがわかる。これは、Ge 基板上に Ge 酸化物が形成されることを示唆している。また、熱酸化温度の増大にともなって、O ピークのエネルギー方向への広がりが大きくなっていることから、絶縁膜の厚さが増大することがわかる。

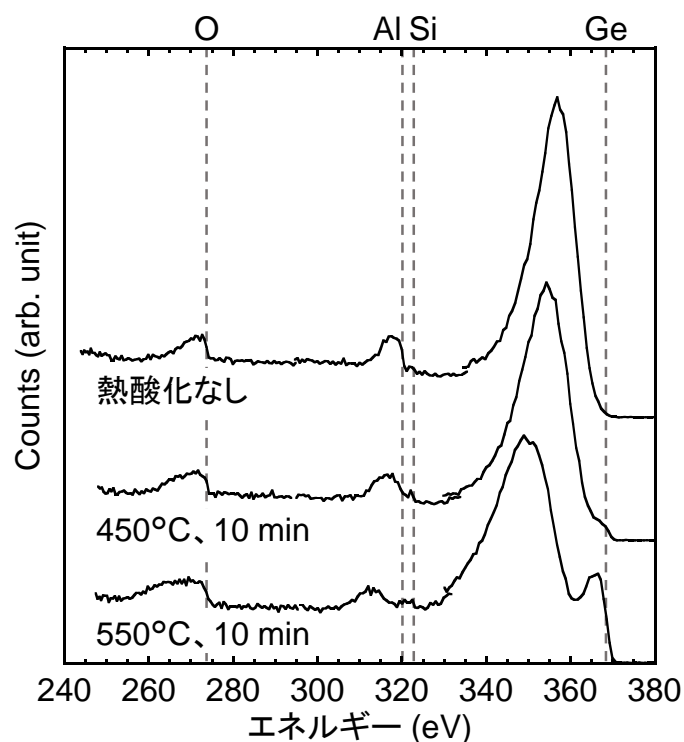


図 3.16 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、熱処理を施していない試料、450°C または 550°C、10 min のポスト熱酸化を施した試料の、[114]チャネリング条件における高分解能 RBS スペクトル。

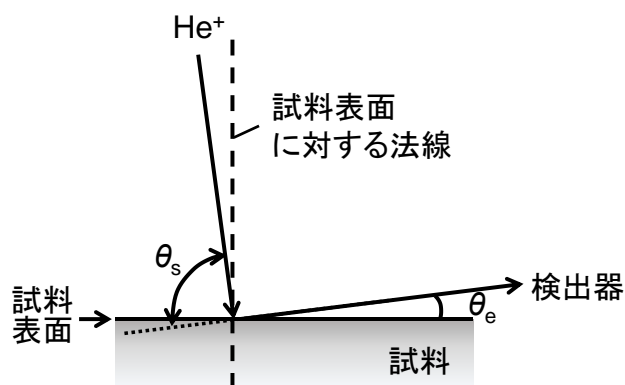


図 3.17 RBS 測定時の散乱角 (θ_s) およびイオン放出角 (θ_e) の定義。

表 3.1 RBS スペクトル実験における散乱角 (θ_s) およびイオン放出角 (θ_e) の条件。

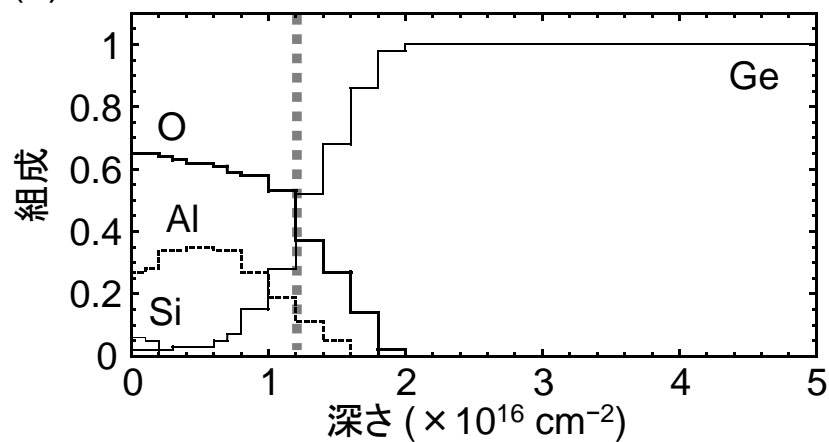
	θ_s (deg.)	θ_e (deg.)	
		[114]チャネリング	ランダム
As-deposited	75.2	4.7	7.7
450°C、10 min	75.2	4.3	7.3
550°C、10 min	75.2	4.5	7.5

図 3.18 は、[114]チャネリング条件において得られた RBS スペクトルと、ランダム散乱条件において測定した RBS スペクトルを用いて、算出した各元素の組成比の深さプロファイルである。RBS スペクトルを深さプロファイルに変換するには、図 3.16 で得た各元素の強度のバックグラウンドの差引を行った後、原子 1 個が単位長さ当たり進むのに失うエネルギー（阻止断面積 ($\text{eV}\cdot\text{cm}^2$)) で、バックグラウンド差引後の強度を除算すればよい。そのため、深さプロファイルの深さの単位は cm^{-2} となる。深さの単位は、各元素が含まれている膜の原子密度で除算することで cm に変換が可能であるが、原子密度は不明である。従って本研究では、深さの単位を cm^{-2} で扱う。また深さプロファイルにおける Al 酸化膜/Ge 界面の位置を、Ge の組成が 0.5 となる位置と仮定し、図中に点線で示した。

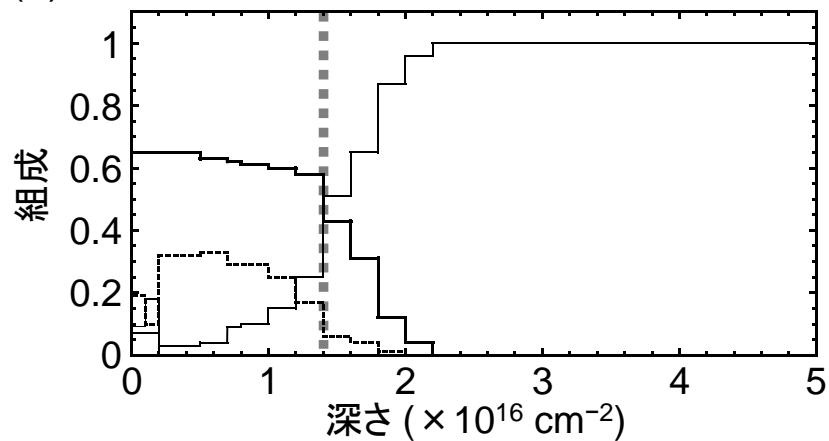
550°C の熱酸化を施した試料では、深さが 1×10^{16} – $2\times 10^{16} \text{ cm}^{-2}$ の範囲において、Ge、Al、および O が比較的均一に分布しており、その組成比が、約 2 : 6 : 13 になることがわかる。550°C、10 min の熱酸化を行った場合、既に安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成されている領域なので、先述した結果と合致することがわかる。ここで、全ての試料において表面付近に Si 成分が存在し、熱酸化温度の増大にともなって増大している。今回の実験において Si が混入した要因は明らかになっていないが、試料作製に用いた装置や炉は、Si 系材料の実験にも共用しているため、試料表面に吸着したコンタミである可能性が考えられる。これらは試料表面に吸着するのみであるから、現在考えている Ge 酸化物形成の反応に対して、深刻な影響を与えていないと考えられる。

次に Al 酸化膜/Ge 界面に着目すると、いずれの試料においても、深さの基準とした Al 酸化膜/Ge 界面位置において、Ge、O、および Al が存在することがわかる。このことから、Al 酸化膜/Ge 界面では化学量論的な GeO_2 は形成されず、 AlGeO 膜が形成され则认为られる。この場合、Ge 原子の供給源は、Ge 基板表面からと考えられ、 SiO_2/Si 界面における Si 放出のように、基板表面からの Ge 原子の放出によって、 AlGeO 膜が形成されていると推測される。以上より、 AlGeO 膜が形成されるまでには、下記の反応過程を要すると考えられる。

(a) 熱酸化なし



(b) 450°C、10 min



(c) 550°C、10 min

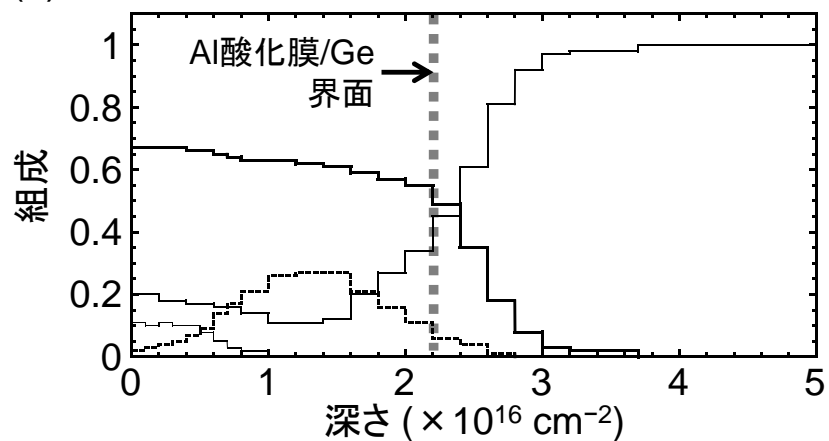


図 3.18 $1\text{st-Al}_2\text{O}_3/\text{Ge}$ 構造に対して、(a) 熱処理を施していない試料、(b) 450°C または(c) 550°C、10 min のポスト熱酸化を施した試料の、HR-RBS 測定によって得られた各元素の深さプロファイル。

- (1) Al_2O_3 膜中の酸素の拡散
- (2) Ge 基板表面からの Ge 原子の放出
- (3) Ge の Al_2O_3 中への拡散と反応

図 3.15 より、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 膜の形成における見かけの活性化エネルギーは 0.20 eV である。ここで、アモルファスの Al_2O_3 膜中の酸素の拡散の活性化エネルギーは 1.3 eV と報告されている[27]。 Al_2O_3 膜中の酸素の拡散の活性化エネルギーは、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 膜の形成における見かけの活性化エネルギーと一致しないことから、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 膜形成において支配的な反応機構は、(2)または(3)と考えられる。なお、今回得られたデータのみでは、(2)および(3)のどちらが支配的な反応機構であるかは明らかにできていない。

以上の結果より、 AlGeO 形成反応は、式(3.3)のように記述できると考えられる。



ここで、金属酸化物形成におけるエリンガム図に着目する。エリンガム図とは、標準自由エネルギーの温度依存性である。図中の実線は、反応前後の状態における自由エネルギーが等しい状態を示しており、線よりも標準自由エネルギーが低い領域においては、金属酸化物が形成された方がエネルギー的に安定であり、高い領域においては、金属元素と酸素として存在した方がエネルギー的に安定であることを意味する。系の標準自由エネルギーを下げるために、Ge と O_2 が存在すれば、 GeO_2 形成反応、



が進行すると考えられる。しかしながら今回、式(3.3)の AlGeO 形成反応が優先的に生じたということは、 GeO_2 よりも AlGeO を形成した方が系の標準自由エネルギーを下げることを意味している。従って、図 3.19 に示すように、 GeO_2 と Al_2O_3 の形成過程の間に、 AlGeO 形成過程が存在していると考えられる。なお、図中の AlGeO の標準自由エネルギーは模式的に示してあり、正確な値を示していない点に注意して欲しい。

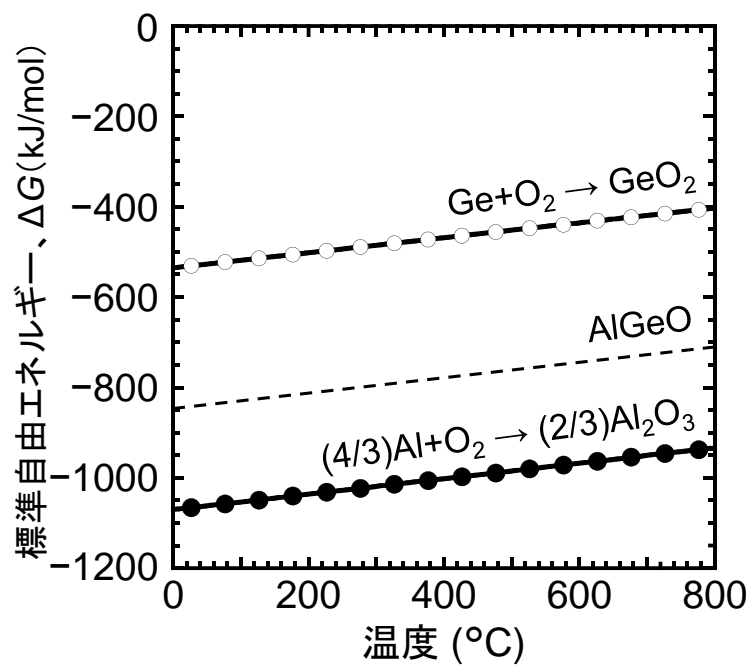


図 3.19 酸素 1 mol 当たりにおける金属酸化物形成の標準自由エネルギーの温度依存性 (エリングラム図)。標準自由エネルギーの計算には、報告値を用いた[28]。

3.3.4 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化が電気的特性に与える影響

前節までは、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構および界面構造変化を詳細に調べ、Al 酸化膜/Ge 界面から、 AlGeO 膜の形成が優先的に進行すること、Ge-O 結合の熱分解によって結合の切れた Ge 原子が Al 酸化膜表面に拡散し、Al 酸化膜表面において GeO_2 膜が形成されることがわかった。本節では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化が電気的特性に与える影響について述べる。

図 3.20 は、1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、様々な温度におけるポスト熱酸化を施した Al/2nd- $\text{Al}_2\text{O}_3/1\text{st-}\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの C - V 特性である。測定温度は 300 K であり、測定周波数は 1 kHz から 1 MHz とした。更に、 C - V 特性は、反転状態から蓄積状態にかけて電圧を掃引し、その後、蓄積状態から反転状態にかけて、反対方向に電圧を掃引した。図 3.20 から、酸化膜容量 (C_{ox}) が熱酸化温度の増大にともない減少することがわかる。これは、前述した熱酸化温度の増大にともなう酸化膜厚の増大に対応する。図 3.2 でも述べたように、ポスト熱酸化を施していない MOS キャパシタでは、1 V 付近にハンプが見られ、空乏状態から反転状態にかけて、容量の周波数分散が見られる。これは 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に、多くの界面準位が存在することを示唆する。一方で、300°C や 500°C のポスト熱酸化を施した試料の MOS キャパシタでは、ハンプの大きさが減少しており、0 V 付近の容量の周波数分散が減少している。これはポスト熱酸化によって、Al 酸化膜/Ge 界面の界面準位が減少したことを意味する。さらに、ポスト酸化を施した MOS キャパシタの C - V 特性は、ポスト熱酸化を施していないものと比べて低バイアス側にシフトしている。これはポスト熱酸化によって、Al 酸化膜中の正電荷が増大する、もしくは負電荷が減少するためと考えられる。またいずれの C - V 特性も、反時計回りのヒステリシスループを描いており、これは Al 酸化膜/Ge 界面付近に位置しているスローステイトと呼ばれる欠陥準位への、電子または正孔の、捕獲または放出が起きていることを意味している。先述したように、ポスト熱酸化によって、Al 酸化膜/Ge 界面には、 AlGeO 膜が形成される。これにより、Al 酸化膜中や Al 酸化膜/Ge 界面近傍において、欠陥の形成が生じるかどうかは、ゲートスタック構造の閾値電圧の制御の観点で極めて重要な問題である。そこで、ポスト熱酸化前後における

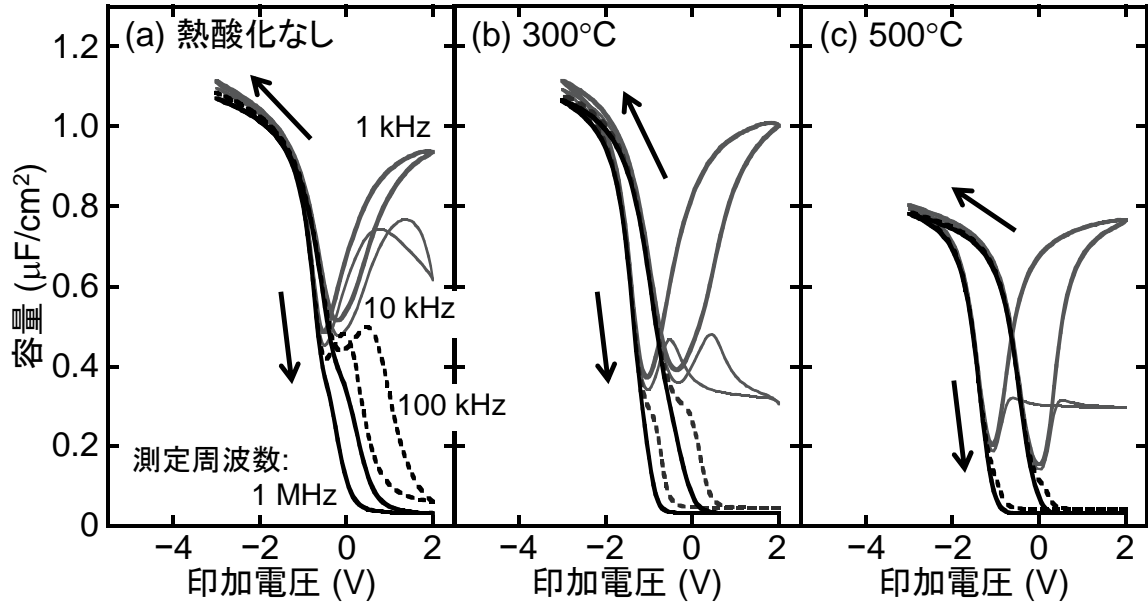


図 3.21 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、(a) 熱処理を施していない試料、(b) 300°C、または (c) 500°C、10 min のポスト熱酸化を施した試料の、Al/2nd- Al_2O_3 /1st- $\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの C - V 特性。測定温度は 300 K で、測定周波数は 1 kHz–1 MHz とした。

固定電荷密度 (N_{fix}) およびスローステイト密度 (N_{slow}) を評価した。

蓄積状態から反転状態に掃引した C - V 特性の方が、反転状態から蓄積状態に掃引した C - V 特性と比べて、急峻である。これは、蓄積状態から反転状態にかけて電圧を掃引した場合の方が、酸化膜中に注入される、または酸化膜から放出されるキャリアの数が少ないことを意味している。従って、 N_{fix} の評価には、蓄積状態から反転状態に電圧を掃引した場合の C - V 特性を用いた方が適切であると考えられる。そこで、蓄積状態から電圧掃引した C - V 特性のフラットバンド電圧 ($V_{\text{fb_measured}}$) と、理想 C - V 特性におけるフラットバンド電圧 ($V_{\text{fb_ideal}}$) の差から、 N_{fix} を評価した (式(3.5))。

$$N_{\text{fix}} = C_{\text{ox}}(V_{\text{fb_ideal}} - V_{\text{fb_measured}})/q \quad (3.5)$$

さらに、酸化膜中に可動イオンが存在する場合や、金属から酸化膜中に電荷注入が生じる場合、 C - V 特性は時計周りのヒステリシスを描く。しかしながら、今回得られた C - V 特性は全て、反時計回りのヒステリシスを描いているので、観測されたヒステリシスは、スローステイトによるものであると考えられる。従って、フラットバンド電圧におけるヒステリシス幅 (ΔV_{fb}) より、 N_{slow} を評価した (式(3.6))。

$$N_{\text{fix}} = C_{\text{ox}} \Delta V_{\text{fb}} / q \quad (3.6)$$

図 3.21 は、 N_{fix} および N_{slow} の、 Ge^{III} 成分の面密度依存性である。ポスト熱酸化を施していない試料と比べて、ポスト熱酸化を施した試料では、 N_{fix} および N_{slow} が増大する。従って、 Ge^{III} 成分、即ち AlGeO 膜の形成によって、 Al 酸化膜中や Al 酸化膜/ Ge 界面近傍の欠陥が増大すると考えられる。しかし一方で、 Ge^{III} 成分の面密度の増大に対して、 N_{fix} および N_{slow} はほとんど変化しない。従って、 AlGeO 膜の形成反応が進行しても、 Al 酸化膜中や Al 酸化膜/ Ge 界面近傍の欠陥が増大しないと考えられる。

図 3.22 は、表面ポテンシャル揺らぎ、および少数キャリアの応答を考慮した低温コンダクタンス法を用いて評価した D_{it} のエネルギー分布である[29]。 E_i は、 Ge 基板のミッドギャップである。熱酸化を施していない試料の D_{it} のエネルギー分布は、 $E_{\text{SF}} - E_i \sim -0.1 \text{ eV}$ において、ピークを持つことがわかる。これは、ポスト熱酸化を施す前の $\text{Al}_2\text{O}_3/\text{Ge}$ 界面には、ミッドギャップ付近に準位を作る界面欠陥が多数存在していることを示している。この界面欠陥の物理的起源は明らかにできていないが、 Ge のバックボンドに Ge 原子が 2 つ、酸

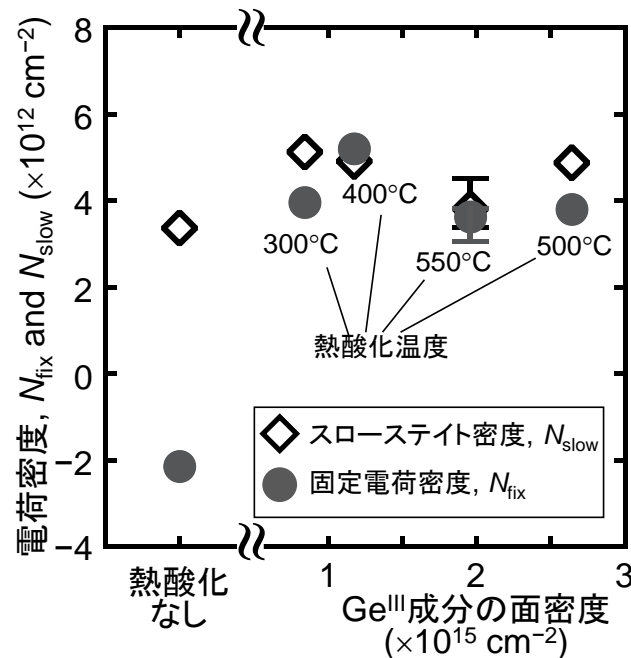


図 3.21 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、300–550°C、10 min のポスト熱酸化を施した試料の、 $\text{Al}/2\text{nd-}\text{Al}_2\text{O}_3/1\text{st-}\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの C - V 特性から求めたスローステイト密度および固定電荷密度の Ge^{III} 成分の面密度依存性。

素原子が1つ結合したダングリングボンドは、ミッドギャップ付近に準位を作ることが報告されている[30]。ミッドギャップ付近の界面準位密度は、熱酸化温度の増大にともなって減少するが、熱酸化温度が 500°C 以上の試料の D_{it} が、非常によい一致を示すことがわかる。熱酸化温度が 500°C 以上では、安定組成の $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が既に形成されている領域であることを考慮すると、ミッドギャップ付近の D_{it} は、界面における AlGeO の形成によって減少した可能性が考えられる。一方で、熱酸化温度が 500°C 以上の領域では、 Al 酸化膜上における GeO_2 膜の形成も生じている。これは、 Al 酸化膜/ Ge 界面において、 Ge-O 結合の熱分解反応が生じていることを意味する。従って、酸化反応によるミッドギャップ付近の D_{it} の低減と、 Ge-O 結合の熱分解反応によるミッドギャップ付近の D_{it} の増大がほとんど同じ割合で生じるために、熱酸化温度が 500°C 以上の領域の D_{it} のエネルギー分布が一致したと解釈することも可能である。ミッドギャップ付近の D_{it} を決めている物理的要因については、第4章で詳細に議論する。

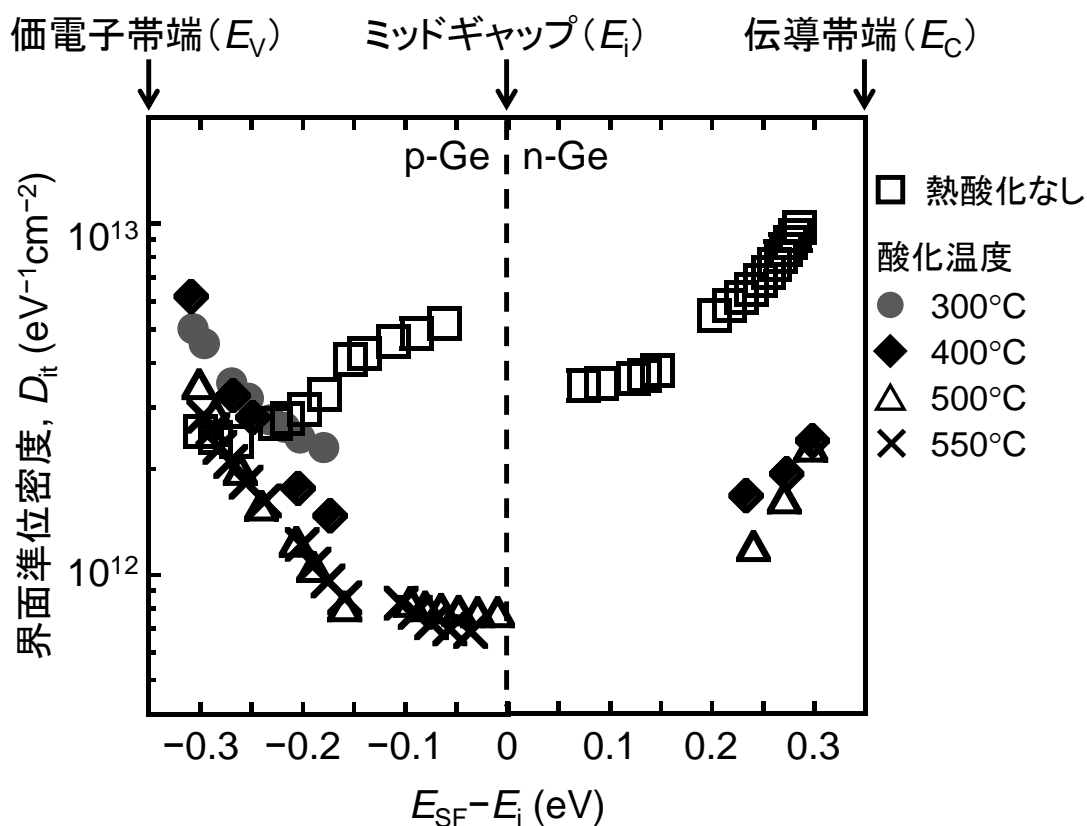


図 3.22 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、 $300\text{--}550^\circ\text{C}$ 、10 min のポスト熱酸化を施した試料の、 $\text{Al}/2\text{nd-}\text{Al}_2\text{O}_3/1\text{st-}\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの、界面準位密度 (D_{it}) のエネルギー深さ分布。

3.4 まとめ

化学的に安定かつ良質な界面特性を有する Ge ゲートスタック構造を実現するため、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応、それに伴う界面構造の変化、および電気的特性との関係について、詳細に調べた。

$\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対してポスト熱酸化を施した場合、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に酸素が供給されると、Ge 基板表面からの Ge 原子放出が起き、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面から AlGeO 化合物が形成されることがわかった。この AlGeO に関する化学結合状態は、XPS スペクトル中では Ge^{III} 成分として検出される。そして、熱酸化温度や熱酸化時間の増大にともない、最終的には、安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 層が形成されることがわかった。

このとき同時に、Ge 酸化膜/Ge 界面における Ge-O 結合の熱分解反応も同時に生じており、Al 酸化膜中に結合の切れた Ge 原子が拡散する。拡散した Ge 原子は Al 酸化膜表面において再酸化され、Al 酸化膜表面において GeO_2 が形成されることがわかった。 AlGeO 膜および GeO_2 膜形成における見かけの活性化エネルギーはそれぞれ 0.20 eV および 1.11 eV と見積もられ、支配的な形成過程が異なることがわかった。なお、1.11 eV の活性化エネルギーは、Al 酸化膜中の Ge 原子の拡散過程の活性化エネルギーであると考えられる。

ミッドギャップ付近の D_{it} は、 AlGeO の形成にともない減少することが分かった。また $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成される熱酸化温度が 500°C 以上では、 D_{it} に変化が見られなかったことから、 AlGeO の形成と D_{it} の低減に相関関係があると考えられる。一方で、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して窒素熱処理を行った場合に D_{it} が増大したことから、Ge-O 結合の熱分解反応が生じると、ミッドギャップ付近の D_{it} が増大する可能性が高い。 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成される領域では、同時に Ge-O 結合の熱分解反応も同時に生じているため、酸化と Ge-O 結合の熱分解が同じ割合で生じているため、 D_{it} に変化がなかったという解釈も可能である。本章では、 D_{it} の低減における物理的要因について、統一的な結論は得られていない。これに関して、第4章で詳細に議論する。

参考文献

- [1] F. Bellenger, M. Houssa, A. Delabie, V. Afanasiev, T. Conard, M. Caymax, M. Meuris, K. De Meyer, and M. M. Heyns, J. Electrochem. Soc. **155**, G33 (2008).
- [2] C. Henkel, O. Bethge, S. Abermann, S. Puchner, H. Hutter, and E. Bertagnolli, Appl. Phys. Lett. **97**, 152904 (2010).
- [3] Y. Fukuda, Y. Otani, T. Sato, H. Toyota, and T. Ono, J. Appl. Phys. **110**, 026108 (2011).
- [4] F. Bellenger, M. Houssa, A. Delabie, V. Afanasiev, T. Conard, M. Caymax, M. Meuris, K. De Meyer, and M. M. Heyns, J. Electrochem. Soc. **155**, G33 (2008).
- [5] M. Sakashita, N. Kito, A. Sakai, H. Kondo, S. Zaima, Ext. Abstr. Of Solid State Devices and Materials, p. 30, 2007.
- [6] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, S. Takagi, Microelectron Eng. **88**, 1533 (2011).
- [7] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, and S. Takagi, IEEE Trans. Electron Dev. **59**, 335 (2012).
- [8] R. Zhang, P. C. Huang, J. C. Lin, N. Taoka, M. Takenaka, and S. Takagi, IEEE Trans. Electron Dev. **60**, 927 (2013).
- [9] A. Stirling and A. Pasquarello, Phys. Rev. B **66**, 245201 (2002).
- [10] F. Bellenger, B. D. Jaeger, C. Merckling, M. Houssa, J. Penaund, L. Nyns, E. Vrancken, M. Caymax, M. Meuris, T. Hoffmann, K. D. Meyer, M. Heyns, IEEE Electron Dev. Lett. **31**(5), 402 (2010).
- [11] C. Radtke, N. M. Bom, G. V. Soares, C. Krug, and I. J. R. Baumvol, ECS Trans. **41**(3), 21 (2011).
- [12] S. Shibayama, K. Kato, M. Sakashita, W. Takeuchi, O. Nakatsuka, S. Zaima, Thin Solid Films **520**, 3397 (2012).
- [13] Powder Diffraction File (PDF) Database, International Centre for Diffraction Data (ICDD), PDF Card No. 00-042-1468 for Rhombohedral(Hexagonal)- Al_2O_3 .
- [14] Powder Diffraction File (PDF) Database, International Centre for Diffraction Data (ICDD), PDF Card No. 01-071-0651 for Tetragonal- GeO_2 .

- [15] Powder Diffraction File (PDF) Database, International Centre for Diffraction Data (ICDD), PDF Card No. 01-073-9108 for Hexagonal- GeO_2 .
- [16] Powder Diffraction File (PDF) Database, International Centre for Diffraction Data (ICDD), PDF Card No. 00-030-0017 for Triclinic- Al_2GeO_5 .
- [17] Powder Diffraction File (PDF) Database, International Centre for Diffraction Data (ICDD), PDF Card No. 00-019-0015 for Orthorhombic- $\text{Ge}_2\text{Al}_6\text{O}_{13}$.
- [18] K. Kato, S. Kyogoku, M. Sakashita, W. Takeuchi, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **50**, 10PE02 (2011).
- [19] P. J. Grunthaner, M. H. Hecht, F. J. Grunthaner, and N. M. Johnson, J. Appl. Phys. **61**, 629 (1987).
- [20] M. Matsui, H. Murakami, T. Fujioka, A. Ohta, S. Higashi, and S. Miyazaki, Microelec. Eng. **88**, 1549 (2011).
- [21] D. Schmeisser, R. D. Schnell, A. Bogen, F. J. Himpsel, D. Rieger, G. Landgren, and J. F. Morar, Sur. Science **172**, 455 (1986).
- [22] S. M. Sze and Kwok K. Ng, "Physics of Semiconductor Devices, second edition," John Wiley & Sons, Inc., (2006).
- [23] K. Kita, C. H. Lee, T. Nishimura, K. Nagashio, and A. Toriumi, ECS Trans. **19**(2), 101 (2009).
- [24] A. Toriumi, S. K. Wang, C. H. Lee, M. Yoshida, K. Kita, T. Nishimura, and K. Nagashio, ECS trans. **28**(2), 171 (2010).
- [25] S. K. Wang, K. Kita, T. Nishimura, K. Nagashio, and A. Toriumi, Jpn. J. Appl. Phys. **50**, 04DA01 (2011).
- [26] H. Kageshima and K. Shiraishi, Phys. Rev. Lett. **81**, 26 (1998).
- [27] T. Nabatame, T. Yasuda, M. Nishizawa, M. Ikeda, T. Horikawa, and A. Toriumi, Jpn. J. Appl. Phys. **42**, 7205 (2003).
- [28] O. Kubaschewski, C. B. Alcock, and P. J. Spencer, "Materials Thermochemistry 6th ed.", Pergamon, Oxford, U. K., (1993).

[29] N. Taoka, Y. Yamamoto, M. Harada, Y. Yamashita, N. Sugiyama, and S. Takagi, J. Appl. Phys. **106**, 044506 (2009).

[30] H. -C. Chang, S. -C. Lu, T. -P. Chou, C. -M. Lin, and C. W. Liu, J. Appl. Phys. **111**, 076105 (2012).

第4章

酸化プロセスにおいて絶縁膜/Ge 界面の
界面準位密度を決定づけている物理的要因の解明

第4章 酸化プロセスにおいて絶縁膜/Ge 界面の界面準位密度を決定づけている物理的要因の解明

4.1 はじめに

第3章では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対してポスト熱酸化 (PTO) を施した時に、 Al_2O_3 と Ge の界面で生じる反応、およびそれにとまなう界面構造変化と、電気的特性に対する影響を明らかにした。ミッドギャップ付近の D_{it} は、 AlGeO の形成にとまなうて減少し、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成される 500°C 以上の熱酸化を施した試料では、 D_{it} のエネルギー分布がよく一致した。このことから、 AlGeO の形成とミッドギャップ付近の D_{it} には何かしらの相関関係があると推測される。しかし一方で、 $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成されるのと同時に、Ge-O 結合の熱分解反応も生じている。つまり、酸化と熱分解反応が同じ割合で生じていたために、 D_{it} が変わらなかったと解釈することも可能である。第一章で述べたように、Ge 表面の酸化プロセスでは、Ge 表面の酸化反応と GeO_2/Ge 界面における Ge-O 結合の熱分解反応が競合している[1]。従って、Ge 酸化膜/Ge 界面における界面準位密度は、酸化プロセスに強く依存すると考えられ、低 D_{it} を実現するためには、Ge 酸化膜/Ge 界面における分解反応を制御した条件下での Ge 表面酸化が重要であると考えられる。

これまでの研究報告を鑑みると、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対してポストラジカル酸化 (PRO) を行った報告はあるものの、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} は実現できていない[2]。 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化で、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できている方法は、ポスト電子サイクロトロン共鳴プラズマ酸化 (PECRO) 法のみである[3]。そもそも、Ge 表面に対する酸化法で作製した GeO_2/Ge 構造についても、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} に至っていない報告も存在し[4,5]、低 D_{it} を実現するための明確な Ge 表面の酸化条件は、その物理的根拠と共に明らかになっていない。

本章では、酸化プロセスにおいて、 D_{it} を決定づけている物理的要因を明らかにするため、

様々な酸化プロセスを施して作製した Ge 酸化膜/Ge 界面の D_{it} を系統的に調べた。そして、界面準位が、酸化反応と Ge-O 結合の熱分解反応の競合により決定されるモデルを考案し、 D_{it} の定式化を行った。最後に、界面準位を決定づけている物理的要因について議論を行い、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するための酸化条件を明らかにした。

4.2 実験方法

本研究では、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造および GeO_2/Ge 構造の MOS キャパシタを作製した。本節では、それぞれの MOS キャパシタの作製手順について説明する。

4.2.1 $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタ

図 4.1(a)に、 $\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタの作製手順を示す。p 型 Ge(001)基板に対して希フッ酸洗浄を施した後、ALD 法を用いて、基板温度 300°C において、膜厚 1 nm の Al_2O_3 膜を堆積した。有機金属原料および酸化剤には、トリメチルアルミニウム ($\text{Al}(\text{CH}_3)_3$, TMA) および H_2O を用いた。1 サイクル当たりの TMA および H_2O の供給時間は 0.1 s および 1.0 s であり、TMA と H_2O の交互供給サイクル数は 10 回とした。その後、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、 $200\text{--}550^\circ\text{C}$ 、10 min のポスト熱酸化 (post-thermal oxidation, PTO) を施した。また一部の試料に対しては、 $50\text{--}500^\circ\text{C}$ 、5 min のポストラジカル酸化 (post-radical oxidation, PRO) を施した。酸素ラジカルは、リモート誘導結合型プラズマ源を用いて生成し、酸素分圧は $4\times 10^{-3} \text{ Pa}$ とした。その後、ゲート電流のリークを抑制するために、再度 ALD 法を用いて、基板温度 300°C において、膜厚 3 nm の Al_2O_3 膜を堆積した。TMA および H_2O の交互供給サイクル数は 30 回とした。最後に、真空蒸着法を用いて、Al ゲートおよび裏面電極を形成した。熱酸化を施していない試料および、 500°C 、10 min のポスト熱酸化を施した試料に関して、水素または窒素雰囲気において、 350°C 、30 min の電極形成後熱処理 (post metallization annealing, PMA) を行った。

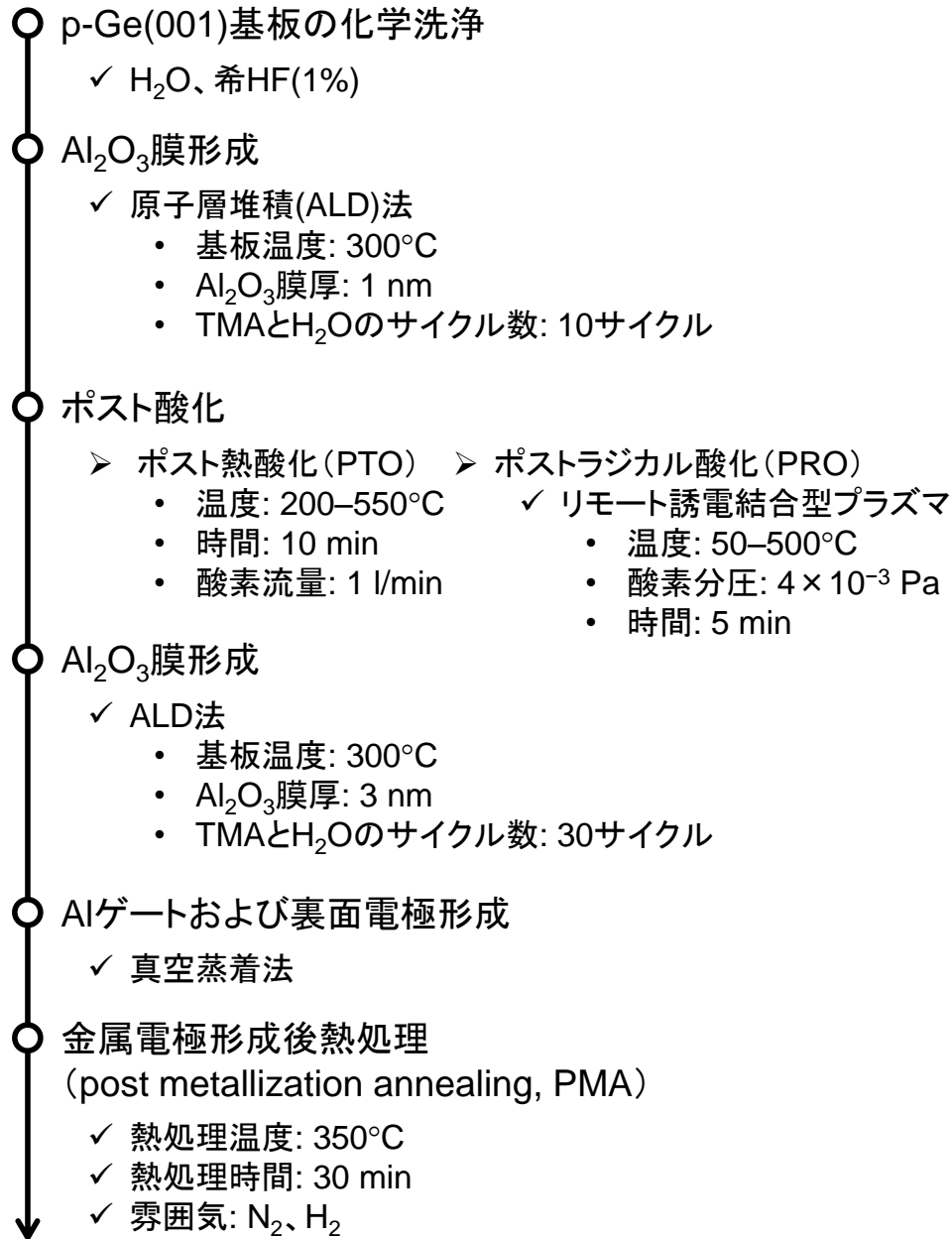


図 4.1(a) Al/Al₂O₃/Ge MOS キャパシタの作製手順。

4.2.2 Al/GeO₂/Ge MOS キャパシタ

図 4.1(b)に、GeO₂/Ge MOS キャパシタの作製手順を示す。p 型 Ge(001)基板に対して希フッ酸洗浄を施した後、熱酸化炉に試料を導入した。その後、400–600°C、10–130 min の熱酸化を行った。形成した Ge 酸化膜厚は、エリプソメトリ法によって 13–130 nm と評価された。これらの試料に対して、真空蒸着法を用いて、Al ゲートおよび裏面電極を形成した。その後、480°C、10 min の熱酸化を施した試料に対して、水素雰囲気において、350°C、30 min の PMA を行った。

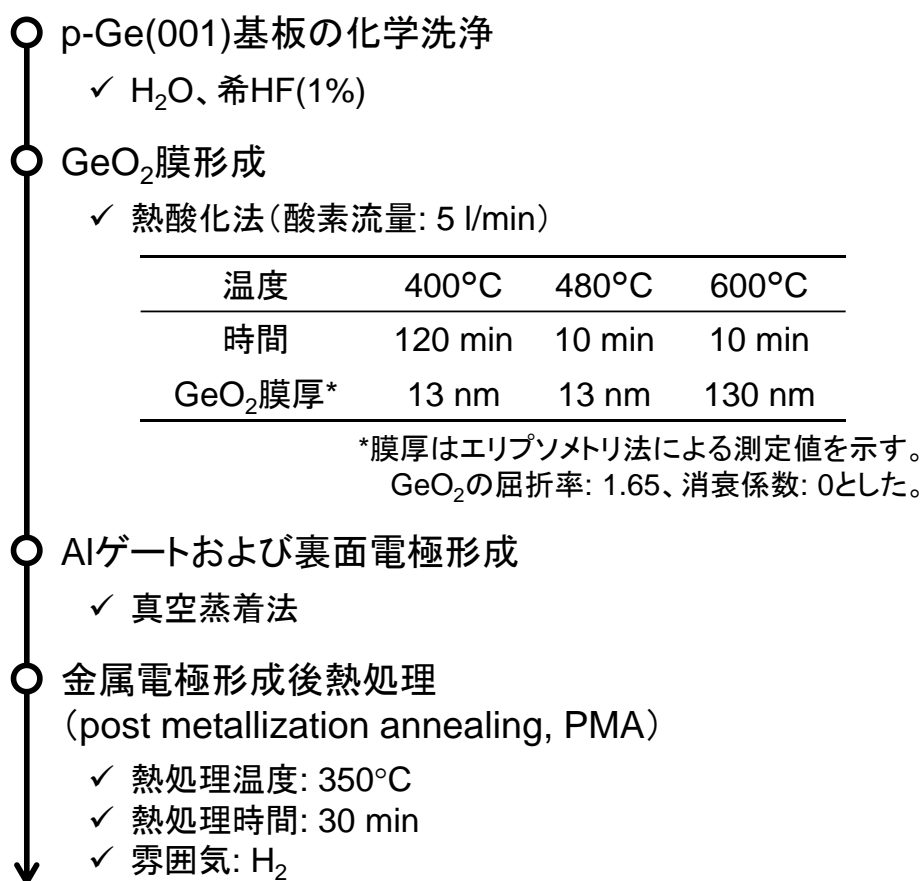


図 4.1(b) Al/GeO₂/Ge MOS キャパシタの作製手順。

4.3 結果および考察

4.3.1 界面準位密度分布

図 4.2 は、(a) 1st-Al₂O₃/Ge 構造に対して、300°C、10 min の PTO を施した Al/2nd-Al₂O₃/1st-Al₂O₃/Ge MOS キャパシタおよび、(b) 480°C、10 min の熱酸化で形成した Al/GeO₂/Ge MOS キャパシタの C - V 特性である。測定温度は 190 K で、測定周波数は 1 kHz–1 MHz とした。酸化膜容量 (C_{ox}) によって測定容量を規格化した。また、フラットバンド容量 (C_{fb}/C_{ox}) の位置を点線で示した。図 4.2 より、 C_{fb}/C_{ox} 付近における容量の周波数分散は、Al/2nd-Al₂O₃/1st-Al₂O₃/Ge MOS キャパシタの方が大きいことが分かる。これは、Al₂O₃/Ge 界面に存在する界面準位密度が、GeO₂/Ge 界面に存在する界面準位密度よりも大きいことを示唆している。

そこで、作製した MOS キャパシタの D_{it} のエネルギー深さ分布を低温コンダクタンス法により評価した[6]。図 4.3 は、1st-Al₂O₃/Ge 構造に対して(a) PTO または(b) PRO を施した Al/2nd-Al₂O₃/1st-Al₂O₃/Ge MOS キャパシタ、および (c) Al/GeO₂/Ge MOS キャパシタの D_{it} のエネルギー深さ分布である。 E_{SF} 、 E_i 、および E_V はそれぞれ、測定時の Ge 表面におけるフェルミレベル、Ge 基板の真性フェルミレベル（ミッドギャップ）、および Ge 基板の価電子帯端のエネルギー位置である。Al₂O₃/Ge 構造に対する PTO および PRO、また Ge 表面の熱酸化により、ミッドギャップ付近の D_{it} が低減されることがわかる。一方、価電子帯端の D_{it} は、いずれの試料においても $10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 台であり、酸化による低減は見られない。従って、ミッドギャップ付近に形成される界面準位と、価電子帯端に形成される界面準位の物理的要因は異なることが示唆される。

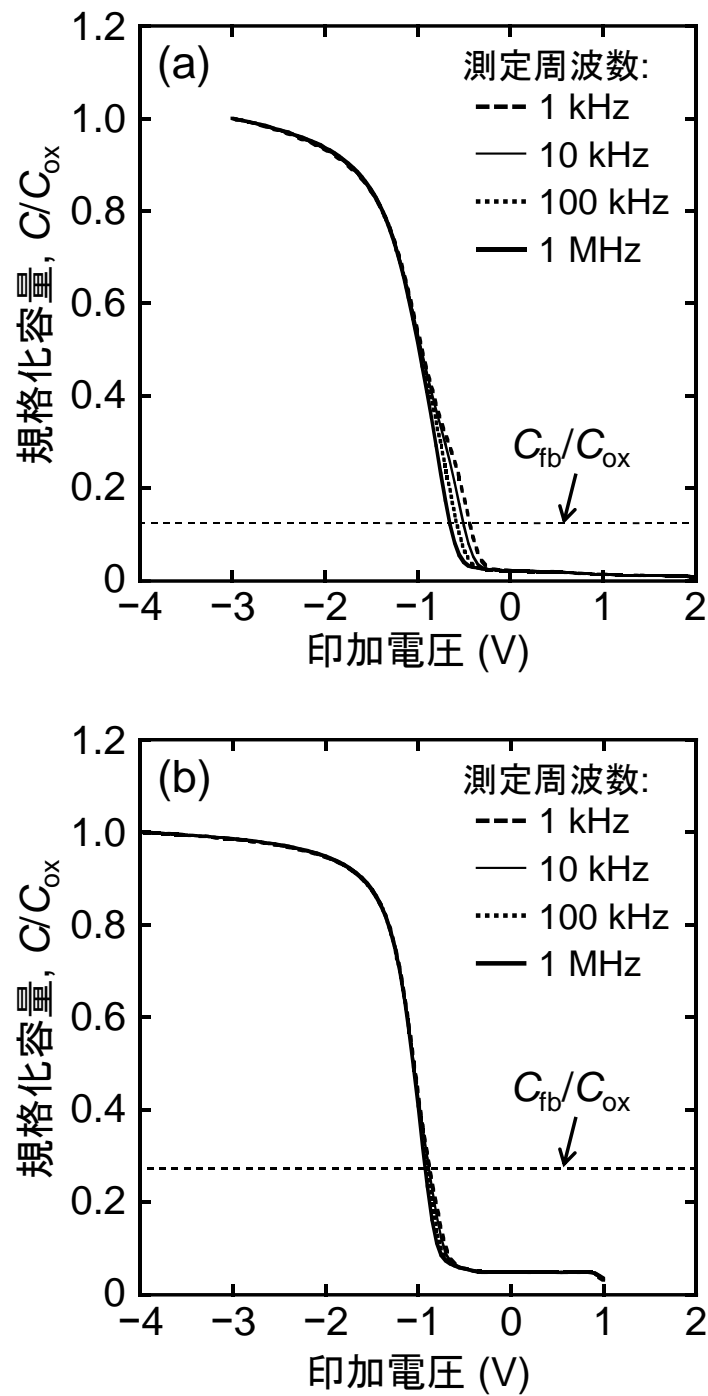


図 4.2 (a) Al/2nd-Al₂O₃/1st-Al₂O₃/Ge および(b) Al/GeO₂/Ge キャパシタの、酸化膜容量(C_{ox})によって規格化した C - V 特性。測定温度は 190 K であり、反転から蓄積状態にかけて電圧を掃引した。1st-Al₂O₃/Ge 構造に対するポスト熱酸化条件は 300°C、10 min であり、GeO₂/Ge 構造は、480°C、10 min の熱酸化で形成した。

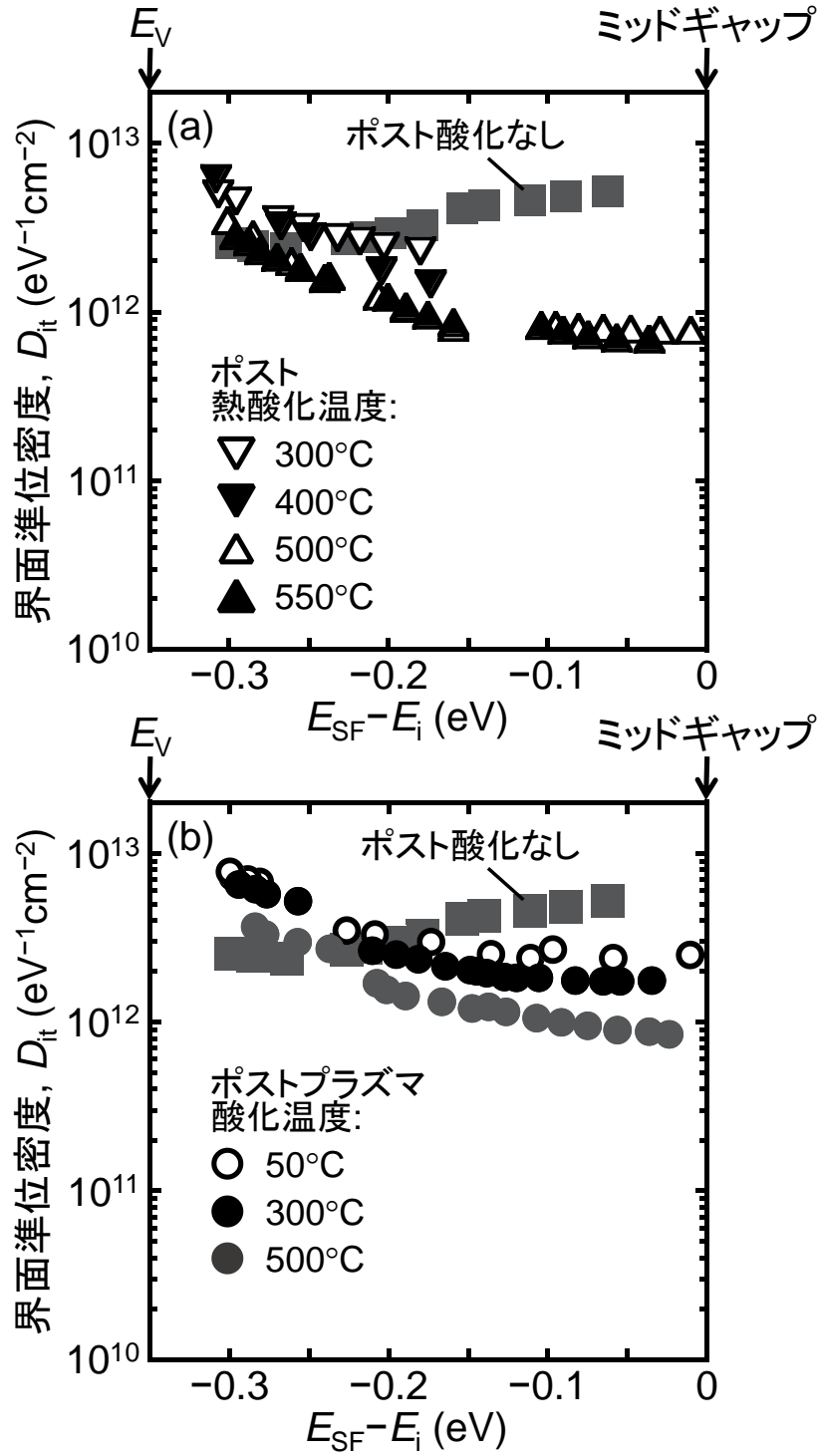


図 4.3 1st-Al₂O₃/Ge 構造に対して、(a) PTO または(b) PRO を施した Al/2nd-Al₂O₃/1st-Al₂O₃/Ge キャパシタの D_{it} のエネルギー深さ分布。

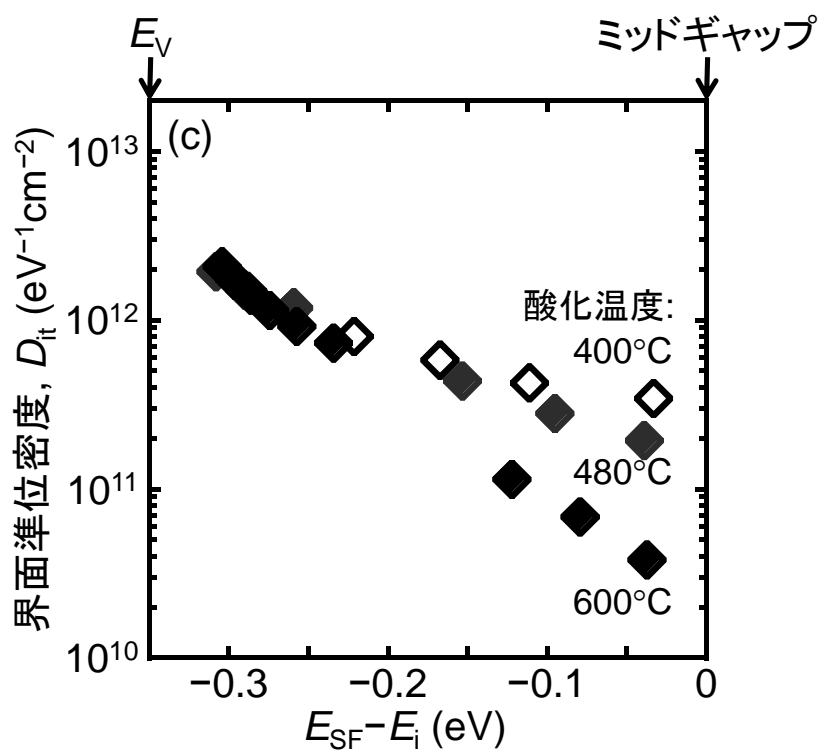


図 4.3(c) Al/GeO₂/Ge キャパシタの D_{it} のエネルギー深さ分布。

4.3.2 ミッドギャップ付近の界面準位密度を決定づけている物理パラメータ

図 4.3 より、ミッドギャップ付近の界面準位密度は、熱酸化温度の増大にともない減少することがわかる。一般的に D_{it} の低減には、高温での酸化が有効である[7]。図 4.4 は、図 4.3 に示した Al/Al₂O₃/Ge および Al/GeO₂/Ge MOS キャパシタの $E_{SF}-E_i \sim -0.15$ eV（ミッドギャップ付近）における D_{it} の酸化温度依存性である。図 4.4 には、本研究の結果だけでなく、過去に報告された結果もプロットしてある[3,7-9]。なお、表面ポテンシャル揺らぎを考慮せずに D_{it} を算出すると、実際の値よりも 2-3 倍低く見積もることになる可能性がある。そして第 2 章で述べたように、Ge の場合、低温でのコンダクタンス法を行わないと、多数キャリアと界面準位との応答を正しく評価できない可能性が高い。そこで本研究では、過去の結果を用いる際に、 D_{it} の評価に低温のコンダクタンス法を行い、表面ポテンシャル揺らぎを考慮しているものを選ぶよう注意した。用いた過去のデータにおける試料作製条件を表 4.1 にまとめる。酸化温度の増大にともなって D_{it} が低減しており、600°C 付近の高温領域において、 D_{it} が 10^{11} eV⁻¹cm⁻² 以下となる。これは、500°C 程度以上の高温熱酸化において、GeO₂/Ge 界面における粘性度が高くなり、界面のストレスが低減されるため、良質な界面が形成されるためと考えられている[10]。一方で、Al₂O₃/Ge 構造に対してポスト ECR プラズマ酸化を施した試料に関しては、酸化温度が 300°C という低温においても、 10^{11} eV⁻¹cm⁻² 以下の低 D_{it} を実現している。これは、高温酸化処理によるストレス緩和だけでは、 D_{it} の傾向を説明できないことを意味する。

一方で、GeO₂/Ge 構造や Al₂O₃/GeO₂/Ge 構造において、酸化膜厚の減少にともなって、 D_{it} が増大するという報告もある[11]。GeO₂/Ge 構造では、 10^{11} eV⁻¹cm⁻² 以下の低 D_{it} を実現するためには、多くの場合、10 nm 以上の GeO₂ 膜厚が必要である[7,8]。しかしながら、Al₂O₃/Ge 構造に対してポスト ECR プラズマ酸化を施した試料では、1 nm 未満の極薄 GeO_x においても 10^{11} eV⁻¹cm⁻² 以下の低 D_{it} を実現できる。従って、酸化温度や Ge 酸化膜厚だけで D_{it} の傾向を説明することは困難である。

ここで改めて図 4.3(a)-(c)に着目すると、Al₂O₃/Ge 構造のミッドギャップ付近の D_{it} は、GeO₂/Ge 構造と比較して一桁ほど大きいことがわかる。Al₂O₃ や GeO₂ を拡散して Ge 表面

に供給される酸素量に着目すると、 Al_2O_3 は酸素の拡散バリア性を有しているため、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造の方が Ge 表面に到達する酸素量は少ないと考えられる[12]。そこで、物理パラメータとして Ge の酸化膜形成速度に着目した。

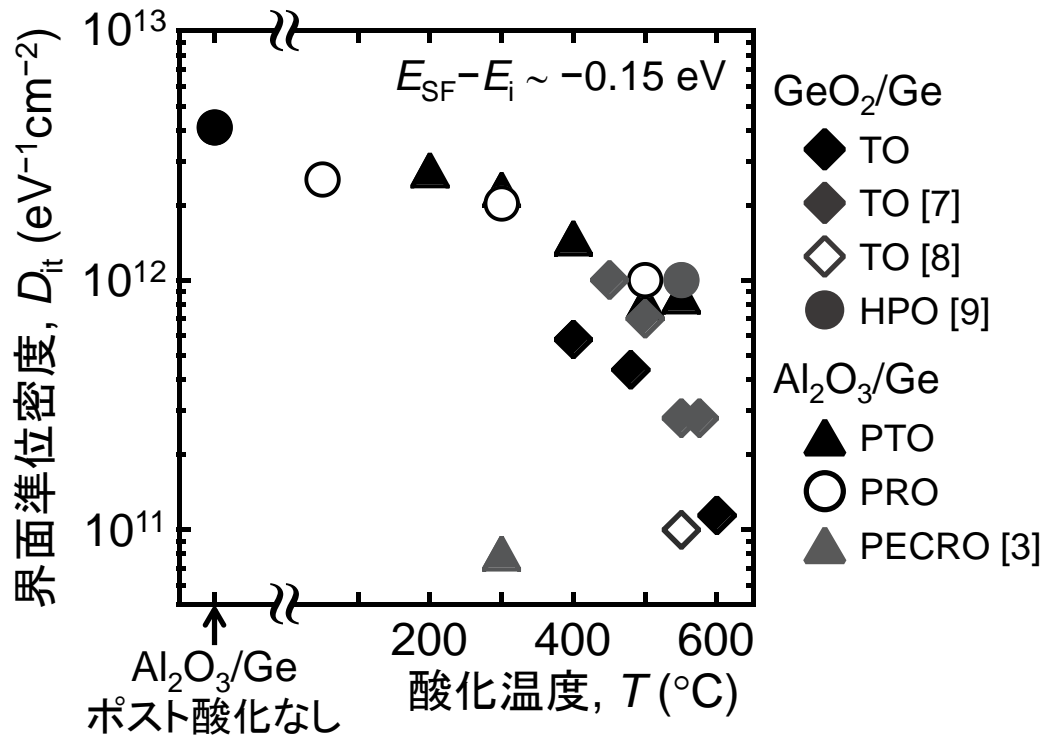


図 4.4 $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ および $\text{Al}/\text{GeO}_2/\text{Ge}$ MOS キャパシタの $E_{\text{SF}} - E_i \sim -0.15 \text{ eV}$ における D_{it} の熱酸化温度依存性[3,7-9]。TO および HPO はそれぞれ、熱酸化および高圧熱酸化である。

表 4.1 図 4.4 において参照した過去のデータの試料作製条件の詳細[3,7-9]。

プロット 記号	試料作製	酸化温度 ($^{\circ}\text{C}$)	酸化 時間	酸素 分圧	ECRプラズマ条件	参考 文献
◆	Ge表面の 熱酸化	400–575	–	大気圧	–	[7]
◇		550	30 min	大気圧		[8]
●		550	15 min	70 atm		[9]
▲	$\text{Al}_2\text{O}_3/\text{Ge}$ 構造の ポストECR プラズマ酸化	300	10 s	–	Ar: 9 sccm O ₂ : 3 sccm Power: 300, 500 W	[3]

図 4.5 は、 $E_{\text{SF}}-E_i \sim -0.15 \text{ eV}$ における D_{it} の Ge 酸化速度依存性である。GeO₂/Ge 構造の Ge 酸化膜厚はエリプソメトリ法により求めた。Al₂O₃/Ge 構造の場合、第 3 章において AlGeO 膜の形成と共にミッドギャップ付近の D_{it} が減少すること、および GeO₂ 膜は、Al 酸化膜上において形成されることから、AlGeO 膜の形成速度を、Ge 酸化速度として採用した。AlGeO 膜の厚さは、第 2 章の式(2.1)を用いて算出した。図 4.5 より、プロットがややばらついているものの、 D_{it} は Ge 酸化速度の増大にともない減少する傾向が見られる。このことから、ミッドギャップ付近の D_{it} が、Ge 酸化速度と、強い相関関係を有していることがわかる。一方、図 4.6 は、 $E_{\text{SF}}-E_i \sim -0.30 \text{ eV}$ (価電子帯付近) における D_{it} の Ge 酸化速度依存性である。価電子帯付近の D_{it} は、Ge 酸化速度に対して、ほとんど相関を示していないことがわかる。これは、価電子帯付近に準位を作る欠陥とミッドギャップ付近に準位を作る欠陥の起源が異なることを示す。本研究では、これらの欠陥の起源を解明できてはいないが、ミッドギャップ付近の界面準位密度と、Ge 酸化速度の物理的關係について理解するために、次に一つのモデルを提案する。

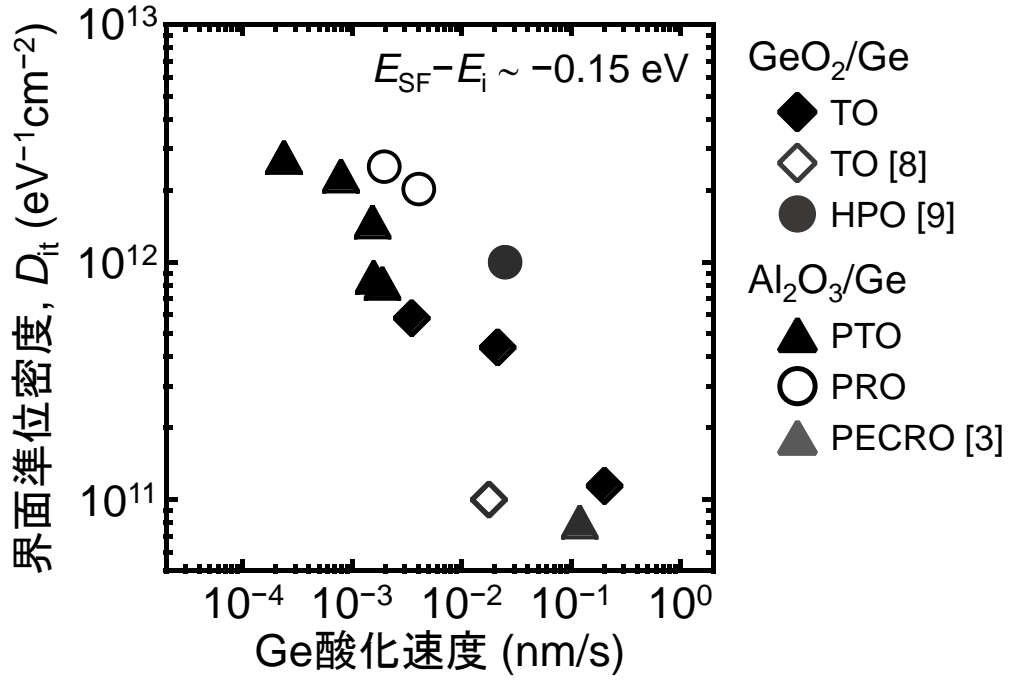


図 4.5 Al/Al₂O₃/Ge および Al/GeO₂/Ge MOS キャパシタの $E_{SF}-E_i \sim -0.15$ eV における D_{it} の Ge 酸化速度依存性[3,8,9]。

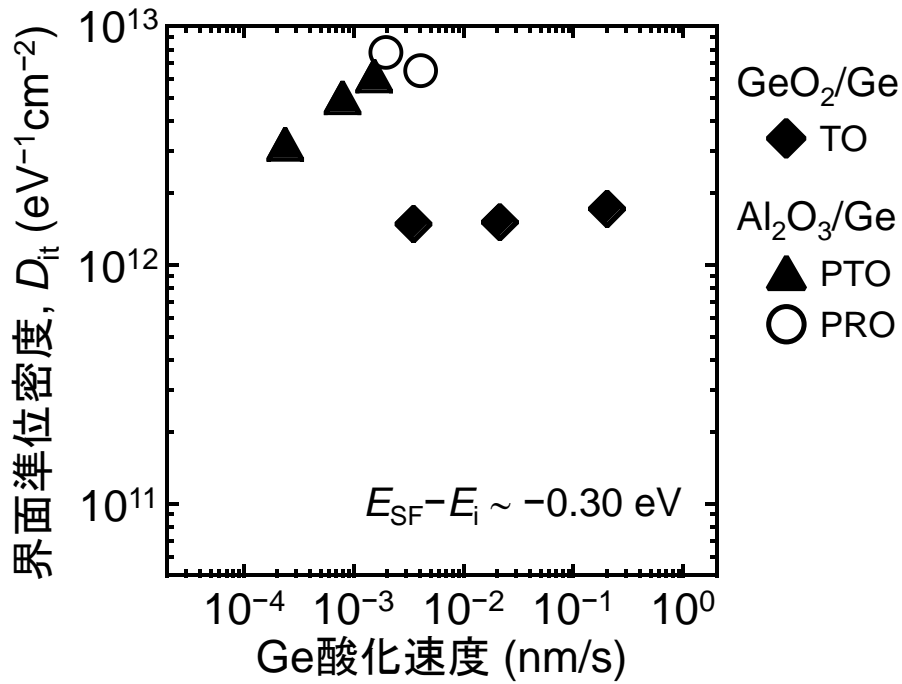


図 4.6 Al/Al₂O₃/Ge および Al/GeO₂/Ge MOS キャパシタの $E_{SF}-E_i \sim -0.30$ eV における D_{it} の Ge 酸化速度依存性。

4.3.3 ミッドギャップ付近の界面準位を形成している欠陥構造

モデルを考える際、Ge 酸化膜/Ge 界面において、どのような欠陥構造が形成されている可能性があるかを理解することが重要である。第1章で述べたように、Ge のバックボンドに Ge 原子が2つと、O 原子が1つ配位したダングリングボンド構造 ($\text{OGe}_2\equiv\text{Ge}^\bullet$) は、ミッドギャップ付近に準位を形成する[13]。そして、他の理論計算の報告によれば、 $\text{OGe}_2\equiv\text{Ge}^\bullet$ 構造に対する水素終端は不活性で、ダングリングボンド構造を形成する方がエネルギー的に安定であると予測されている[14]。

そこで、様々な MOS キャパシタに対して、窒素または水素雰囲気下における金属電極形成後熱処理 (post metallization annealing, PMA) を施し、界面準位密度のエネルギー分布を調べた。図 4.7 は、(a) ポスト酸化を施していない $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ 、(b) 500°C 、10 min の PTO を施した $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ および、(c) 480°C 、10 min の熱酸化で形成した $\text{Al}/\text{GeO}_2/\text{Ge}$ MOS キャパシタの、 350°C 、30 min の PMA 前後の D_{it} のエネルギー分布である。ポスト酸化を施していない $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタについては、窒素または水素雰囲気での PMA を行い、それ以外の試料については、水素雰囲気での PMA を行った。図 4.7(a)より、窒素または水素雰囲気における PMA を施した試料では共に、PMA 前後でミッドギャップ付近の D_{it} はほとんど変化せず、価電子帯付近の D_{it} が減少することがわかる。これは、ミッドギャップ付近に $\text{OGe}_2\equiv\text{Ge}^\bullet$ 構造が形成される可能性を示唆している。一方、価電子帯付近に準位を作る欠陥構造として、Ge のバックボンドに Ge 原子が3つ配位した構造 ($\text{Ge}_3\equiv\text{Ge}^\bullet$ 、Pb0 center) が考えられる[14,15]。この欠陥構造は、Ge の価電子帯端から 0.1 eV の深さに準位を作ることが知られている[15]。また Ge 酸化膜/Ge 界面において、 $\text{Ge}_3\equiv\text{Ge}^\bullet$ に対する H 終端が不活性であることも、理論的に予測されている[16]。本研究では、価電子帯付近の界面準位が、窒素雰囲気や水素雰囲気における PMA で、低減できた理由は明らかにできていない。

次に、図 4.7(b)および(c)から、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して PTO を施した試料や、熱酸化で形成した GeO_2/Ge 試料に関しても、水素雰囲気における PMA によって、ミッドギャップ付近の D_{it} はほとんど変化せず、価電子帯付近の D_{it} が減少する。これらの結果から、ポスト酸化前後における $\text{Al}_2\text{O}_3/\text{Ge}$ 界面、および GeO_2/Ge 界面において、ミッドギャップ付近に準

位を形成している欠陥は、 $\text{OGe}_2\equiv\text{Ge}^*$ 構造の可能性が高いと考えられる。また、物理的な理由は分かっていないが、水素雰囲気における PMA により、価電子帯付近の D_{it} は低減可能であることがわかった。本研究では、様々な MOS キャパシタにおいて、 $1\times 10^{12} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の D_{it} を得ることができた。

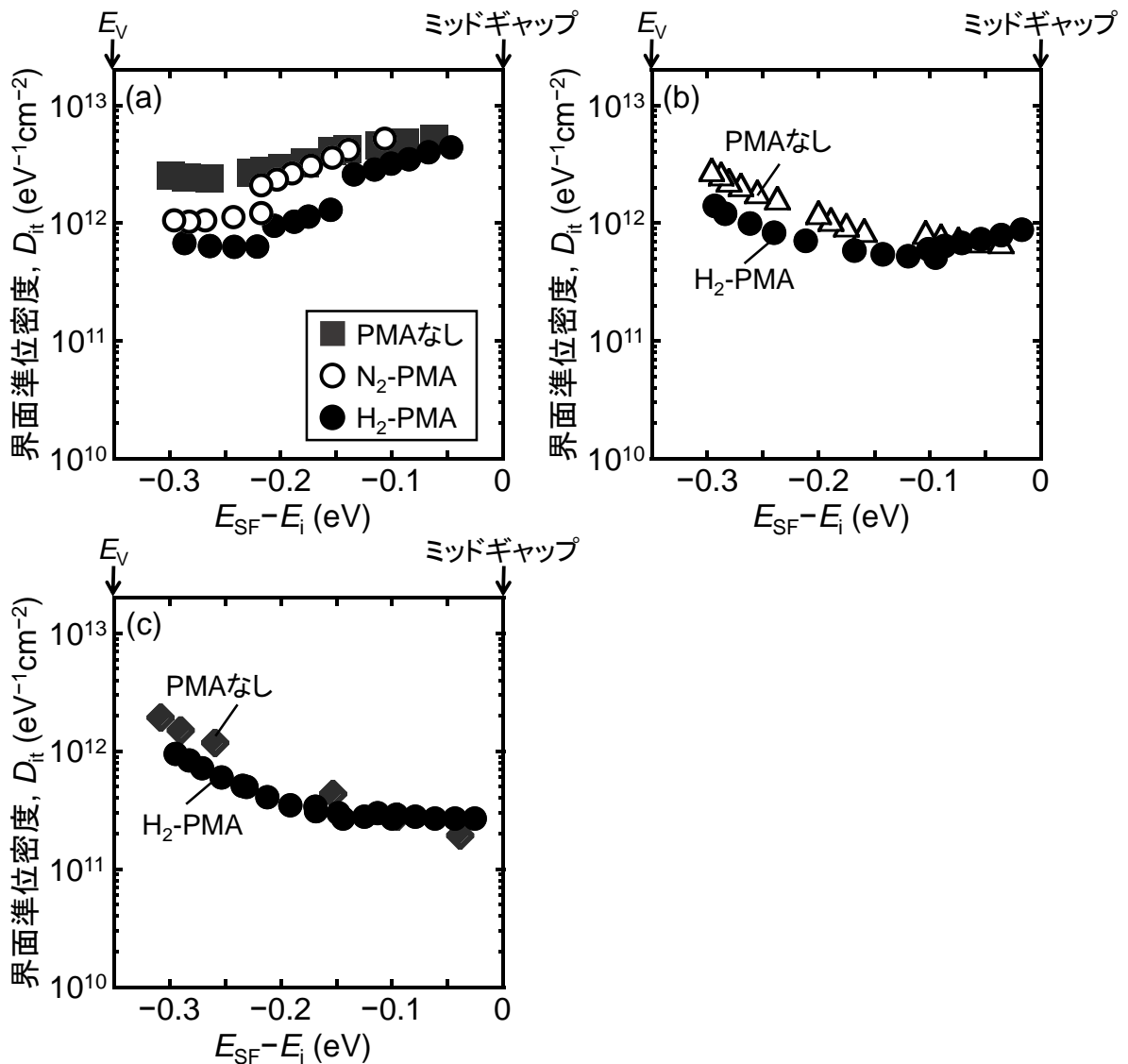


図 4.7 (a) 1st- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して熱酸化を施していない、または(b) 500°C 、10 min のポスト熱酸化を施した $\text{Al}/\text{Al}_2\text{O}_3/\text{Ge}$ MOS キャパシタ、および(c) 480°C 、10 min の熱酸化で作製した $\text{Al}/\text{GeO}_2/\text{Ge}$ MOS キャパシタの、PMA 前後の D_{it} のエネルギー密度分布。PMA を施していないキャパシタ、 N_2 または H_2 雰囲気中で 350°C 、30 min の PMA を施したキャパシタをそれぞれ、PMA なし、 N_2 -PMA および H_2 -PMA と表記した。

4.3.4 酸化速度と界面欠陥の物理的關係

本節では、ミッドギャップ付近の D_{it} と Ge 酸化速度の関係を物理的に理解するために、Ge 酸化膜/Ge 界面付近に形成される欠陥分布の酸化プロセス時間依存性と、Ge 表面の酸化にともなう界面位置の移動を考慮したモデルを提案する。

4.3.4.1 時間変化する界面欠陥密度分布

前節の議論より、ミッドギャップ付近に準位を形成する欠陥構造は、 $OGe_2 \equiv Ge^\bullet$ である可能性が高い。こうした Ge のバックボンドに酸素が配位したようなダングリングボンド構造は、図 4.8 に示すように、Ge 酸化膜/Ge 界面に多く存在し、Ge 基板深さ方向に分布を有していると考えられる。Ge 酸化膜/Ge 界面から Ge 基板深さ方向への距離を x 、Ge 酸化膜/Ge 界面付近に形成される欠陥密度を $N_{it}(x)$ とする。このとき、Ge 酸化膜/Ge 界面における欠陥密度、 $N_{it}(0)$ が D_{it} に比例すると考える。

また、こうしたダングリングボンド構造は、Ge-O 結合の熱分解などの分解反応により、容易に形成されることが考えられる。界面近傍における Ge-O 結合の熱分解は、熱活性過程である [17-19]。バックボンドに酸素が配位したダングリングボンド構造は、熱分解といった分解反応によって界面近傍に形成されることが考えられるので、 N_{it} は温度と時間の関数である。以下では、窒素熱処理のような熱処理プロセスにともなう、分解反応による欠陥形成について説明する。

図 4.9(a)および(b)は、温度が一定の場合における、 $N_{it}(x,t)$ および $N_{it}(0,t)$ のプロセス時間依存性の模式図である。熱処理前の欠陥密度分布、 $N_{it}(x,0)$ を $N_0(x)$ と定義する。Ge-O 結合数は有限であるから、プロセス時間の増加に伴い、 N_{it} の増加量は減少していき、最終的にはある分布関数 $N_{it}(x,\infty)$ に漸近すると考えられる。この時の $x=0$ における $N_{it}(0,\infty)$ は界面欠陥密度の最大値であり、 N_{it0} と表す。 N_{it} の熱処理時間に対する変化は、次式で表される。

$$\frac{dN_{it}(x,t)}{dt} = \frac{N_{it}(x,\infty) - N_{it}(x,t)}{\tau} \quad (4.1)$$

また、境界条件は、次式のように定義される。

$$N_{it}(x,0) = N_0 \times \exp\left(-\frac{x}{L_{it}}\right) \quad (4.2)$$

$$N_{it}(x,\infty) = N_{it0} \times \exp\left(-\frac{x}{L_{it}}\right) \quad (4.3)$$

ここで、 τ は欠陥形成プロセスの時定数である。また、 L_{it} は N_{it} が N_{it0}/e になる深さであり、 N_{it} の深さ分布を特徴づけるパラメータである。これらの境界条件を考慮して、速度方程式(4.1)を解くことで、 N_{it} を定式化できる。

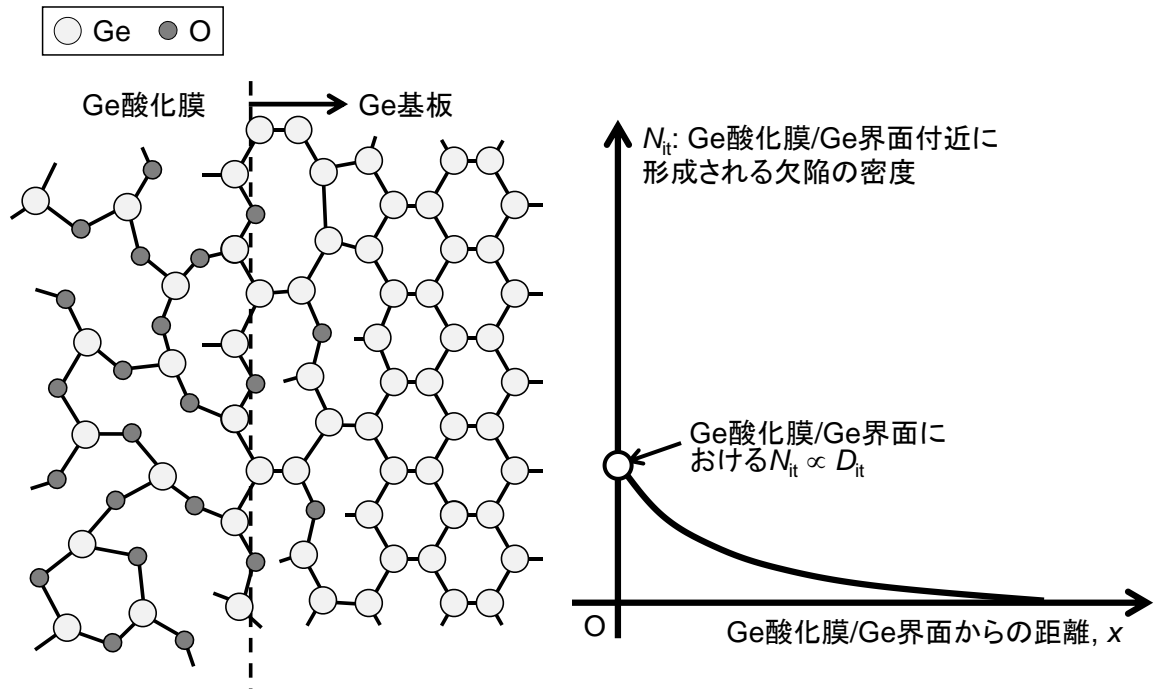


図 4.8 Ge 酸化膜/Ge 界面付近に形成された欠陥およびその欠陥が基板深さ方向に分布している模式図、および欠陥密度 (N_{it}) の定義。

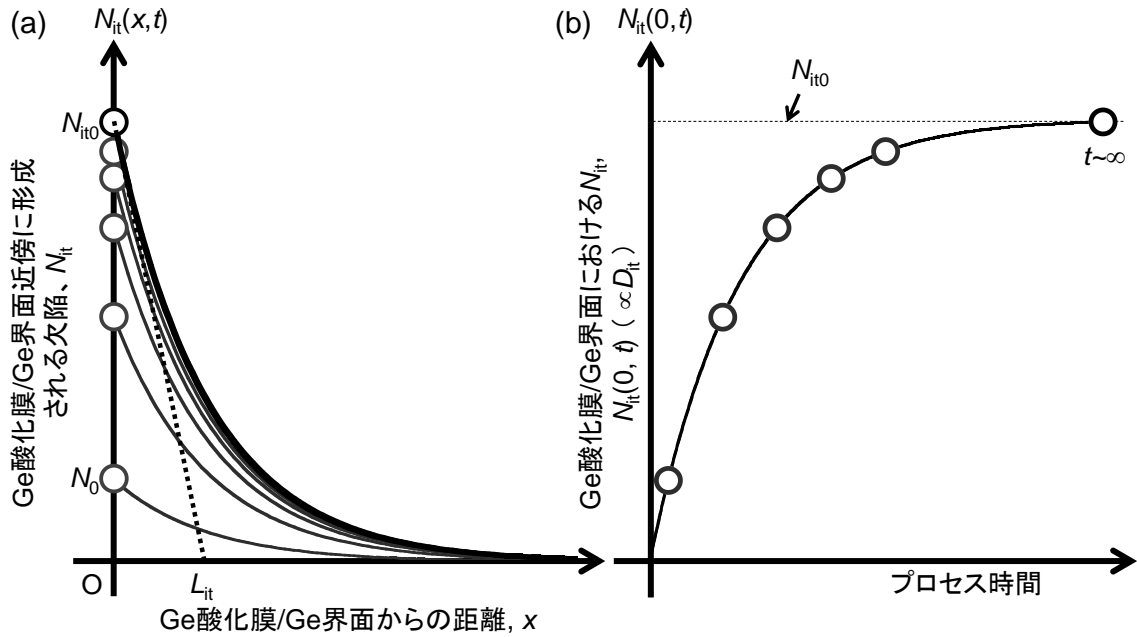


図 4.9 (a) 熱処理プロセス時間に依存して変化する N_{it} の深さ分布の模式図、および(b) Ge 酸化膜/Ge 界面における N_{it} 、 $N_{it}(0, t)$ のプロセス時間依存性。熱処理温度は一定と仮定している。

4.3.4.2 酸化による界面位置の移動~高速酸化によって低 D_{it} が得られる理由~

ここまでの議論では、熱処理プロセスによる Ge 酸化膜/Ge 界面近傍の欠陥密度分布、 N_{it} の時間変化について述べてきた。以降では、Ge 酸化膜/Ge 界面に酸素を供給し、Ge 表面が酸化される場合を考慮に入れたモデルについて説明する。Ge 酸化膜/Ge 界面に供給された酸素は、Ge 基板のバックボンドに挿入されていくため、Ge 表面の酸化によって、Ge 酸化膜/Ge 界面位置は、Ge 基板深さ方向に移動すると考えられる。従って、本モデルでは、Ge 酸化速度は単位時間当たりの Ge 酸化膜/Ge 界面位置の移動量と定義した。また、Ge 表面の酸化によって、界面近傍の欠陥は消滅すると仮定する。つまり、Ge 酸化膜/Ge 界面位置の移動により、Ge 表面酸化前後の Ge 酸化膜/Ge 界面位置に挟まれた領域の欠陥密度は、消滅すると考える。

図 4.10(a)は、欠陥形成速度が一定で、酸化速度が速い場合 (v_{high}) と遅い場合 (v_{low}) における酸化プロセス後の、 N_{it} の模式図である。欠陥形成速度は一定なので、酸化速度によらず N_{it} は同じ分布を示す。界面位置の移動距離は、Ge 酸化速度が速い場合の方が、遅い

場合よりも大きい。従って、高速酸化を行ったとき、Ge 酸化膜/Ge 界面位置における欠陥密度, $[N_{it}(v_{high} \times t, t)]$ は、低速酸化を行った場合の欠陥密度, $[N_{it}(v_{low} \times t, t)]$ よりも小さくなるため、高速酸化によって低 D_{it} が実現される。一方、図 4.10(b)は、酸化速度が一定で、欠陥形成速度が速い場合 (v_{dec}) と遅い場合 (v'_{dec}) における酸化プロセス後の、 N_{it} の模式図である。酸化速度が一定なので、プロセス後の界面位置は、欠陥形成速度によらず同じである。欠陥形成速度が速い方が、界面位置における欠陥密度が大きくなることが分かる。このように、界面位置における欠陥密度、即ち界面準位密度は、酸化による欠陥の消滅と分解による欠陥形成の競合によって決定される。

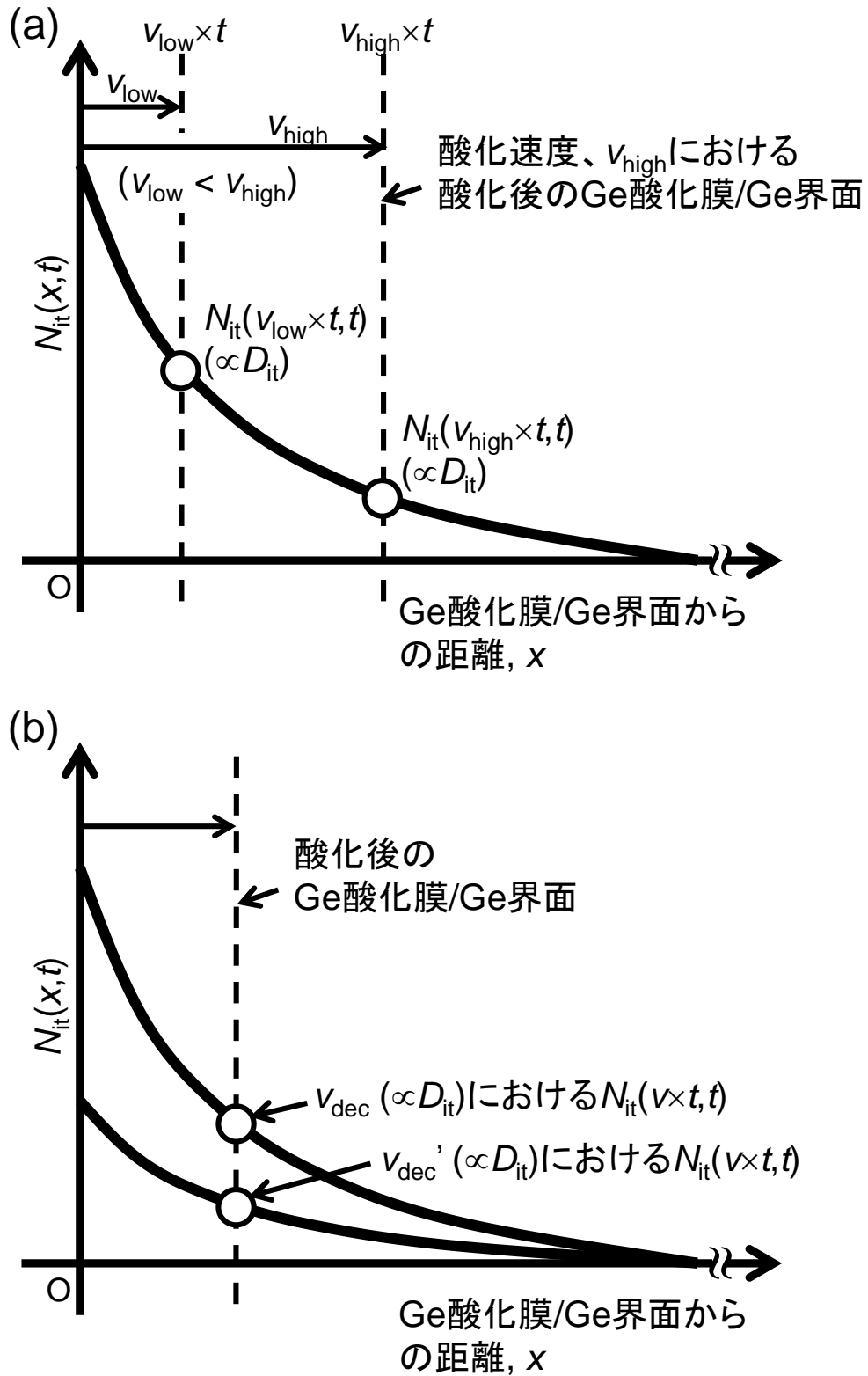


図 4.10 (a) 欠陥形成速度が一定で、酸化速度が速い場合および遅い場合 (v_{high} および v_{low}) における酸化プロセス後、および (b) 酸化速度が一定で、欠陥形成速度が速い場合および遅い場合 (v_{dec} および $v_{\text{dec}'}$) における酸化プロセス後の N_{it} 分布の模式図。

4.3.4.3 N_{it} の定式化と、算出した式を用いた計算結果

Ge 酸化膜/Ge 界面における N_{it} を求めるため、欠陥形成プロセスの速度方程式(4.1)に、酸化による界面位置の移動も考慮した速度方程式を立てた。その方程式について、式(4.2)および(4.3)を境界条件として解くと、Ge 酸化膜/Ge 界面における N_{it} は、以下のように表される。

$$N_{it}(v \times t, t) = N_0(v \times t) + \frac{N_{it0}}{\frac{v}{L_{it}/\tau} + 1} \left\{ 1 - \exp \left[\left(\frac{v}{L_{it}/\tau} + 1 \right) \left(-\frac{t}{\tau} \right) \right] \right\} \quad (4.4)$$

v および L_{it}/τ はそれぞれ、酸化速度および欠陥形成速度を意味する。式(4.4)において、酸化による欠陥の消滅と分解による欠陥形成の競合は、 $v/(L_{it}/\tau)$ の項で表現されている。ここで、酸化速度が十分に速い場合や、酸化時間が十分に長い場合、指数項の $\exp\{[v/(L_{it}/\tau)+1](-t/\tau)\}$ は、1 に対して十分に小さくなる。同時に、酸化プロセス前に存在していた欠陥は、界面位置の移動のためほとんど消滅し、 $N_0(v \times t)$ は 0 に近似できると考えられる。これらの仮定が成り立つとき、式(4.4)は、

$$N_{it}(v \times t) = \frac{N_{it0}}{\frac{v}{L_{it}/\tau} + 1} \quad (4.5)$$

と近似できる。本研究では、最も簡単なケースとして、式(4.5)を用いて N_{it} の算出を行う。式(4.5)を用いて N_{it} の定量化を行う際、酸化速度に加えて、欠陥形成速度 (L_{it}/v) は重要な物理パラメータである。そこで次に、この欠陥形成速度を見積もる。GeO₂/Ge 構造に対して N₂ 熱処理を行うと、Ge-O 結合の熱分解によって、GeO の熱脱離にともない GeO₂ 膜厚が減少する。そこで、GeO₂/Ge 構造に対して 600°C の N₂ 熱処理を施し、GeO₂ 膜厚の減少速度を見積もった。一部の試料に関して、GeO₂/Ge 構造に対する N₂ 熱処理を施した場合の GeO₂ 膜厚と時間の関係に関する報告を用いた[19,20]。

図 4.11 は、GeO₂ 膜厚減少速度の熱処理温度依存性である。実験結果および GeO₂ 膜厚の減少が一つの熱活性過程で記述できると仮定し、実験値から GeO₂ 膜厚減少速度を算出した[19,20]。その結果、熱処理温度が 400、500、および 600°C における GeO₂ 膜厚減少速度

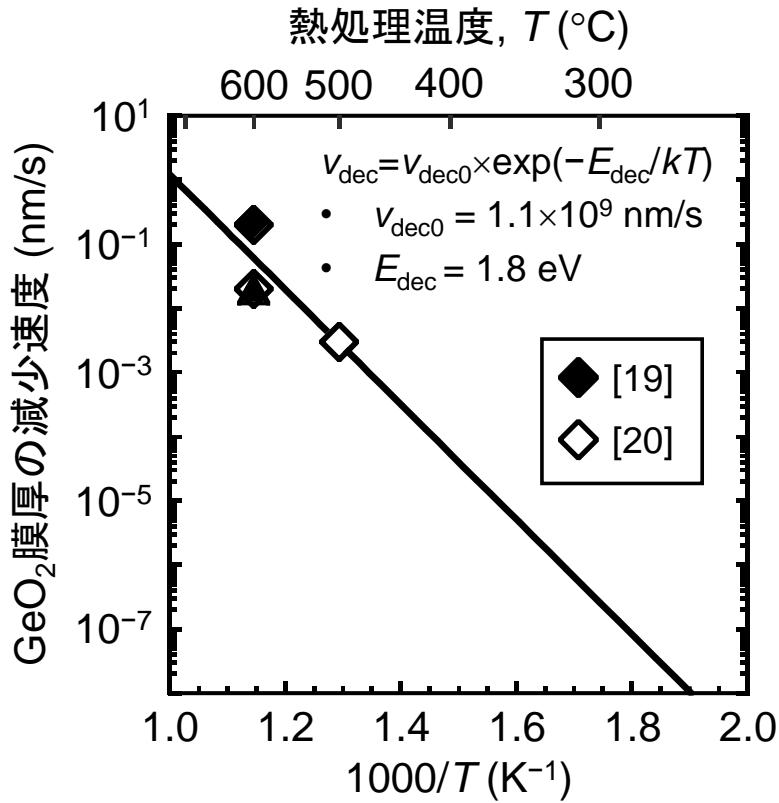


図 4.11 GeO₂ 膜厚の減少速度のアレニウスプロット。GeO₂ 膜厚の減少速度の導出には、報告値も用いた[19,20]。

はそれぞれ、 10^{-4} 、 10^{-3} 、および 10^{-2} nm/s と見積もられた。これらの温度が Ge デバイス作製プロセスにおいて用いられる主要な温度範囲であることを考慮し、欠陥形成速度は、 10^{-4} nm/s から 10^{-2} nm/s の範囲で、 D_{it} の算出を行った。

図 4.12 は、図 4.5 に、酸化速度および欠陥形成速度の関数として D_{it} を計算した結果を加えたものである。欠陥形成速度は、 10^{-4} 、 10^{-3} 、および 10^{-2} nm/s とした。また N_{it0} は、実験結果と計算結果が合うように、 $2.5 \times 10^{12} \text{ cm}^{-2}$ とした。 D_{it} の計算結果は、酸化速度の減少にともなって N_{it0} に漸近し、酸化速度の増大にともない減少する。さらに、酸化速度が一定の時、欠陥形成速度の増大にともなって、 N_{it0} に漸近しており、実験結果の傾向をよく再現することがわかる。従って、Midgap 付近において低 D_{it} を得るためには、欠陥形成速度を抑制した酸化速度の大きい酸化プロセスが求められる。特に、Ge デバイス作製プロセスにおいて用いられる温度における欠陥形成速度が 10^{-4} – 10^{-2} nm/s であることを考慮すると、 0.1 nm/s 以上の高速酸化によって、 $10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下の低 D_{it} を実現できると考えられる。

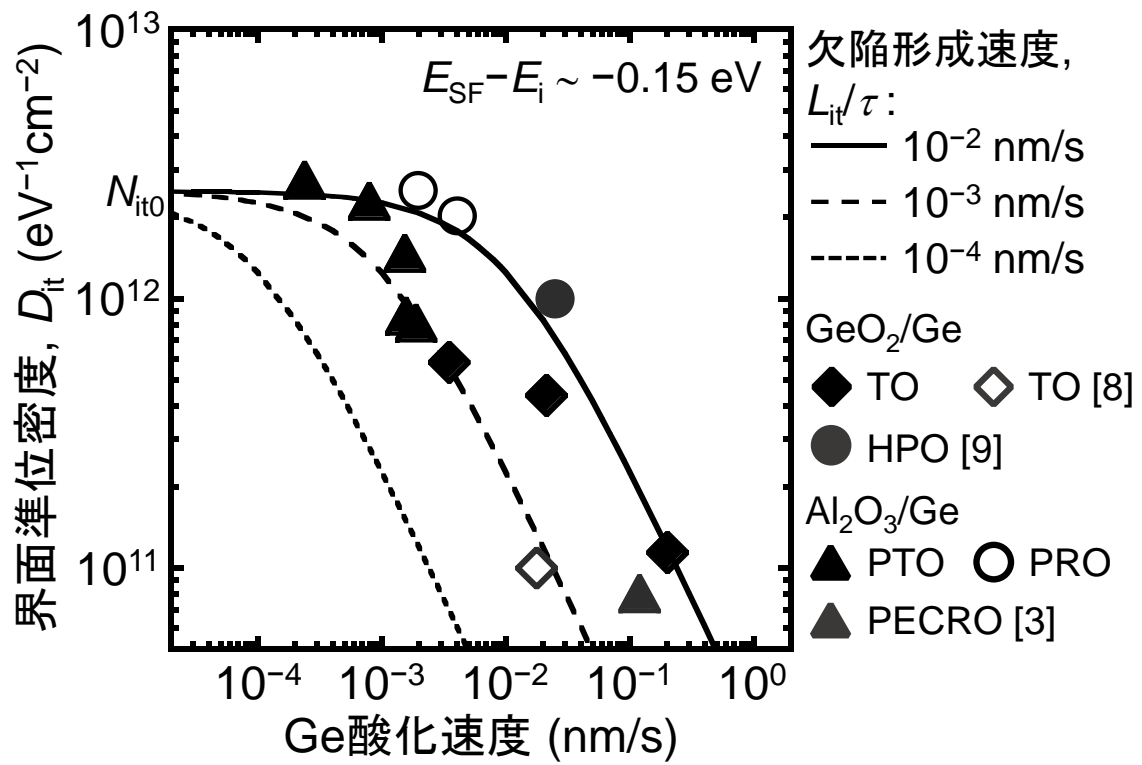


図 4.12 Ge 酸化速度および欠陥形成速度の関数として描いた N_{it} (D_{it}) の算出結果および、 D_{it} の酸化速度依存性の実験結果[3,8,9]。欠陥形成速度は、 10^{-2} 、 10^{-3} および 10^{-4} nm/s の場合を仮定し、 N_{it} を算出した。

4.4 結論

高駆動力な Ge チャネル MOSFET を実現するためには、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を有する Ge ゲートスタック構造の形成が重要である。本章では、様々な酸化プロセスを施した絶縁膜/Ge 界面の D_{it} を系統的に調べることで、酸化プロセスにおいて絶縁膜/Ge 界面の D_{it} を決定づける物理パラメータを解明した。また D_{it} と、その物理パラメータの物理的関係を考察するため、酸化プロセスにおいて、時間依存する欠陥密度分布と、界面位置の移動を考慮したモデルを考案した。

ミッドギャップ付近の D_{it} は、Ge のバックボンドに Ge 原子が 2 つと、O 原子が 1 つ配位したダングリングボンドによって形成される可能性が高いことがわかった。そして、 D_{it} の実験結果および計算結果から、ミッドギャップ付近の D_{it} は、Ge 酸化膜/Ge 界面における欠陥形成速度と、Ge 酸化速度、すなわち Ge 酸化膜/Ge 界面位置の移動速度の競合で決定されることが明らかになった。酸化プロセスにおいて、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するためには、高速での酸化と、欠陥形成速度の低減が重要であり、欠陥形成速度に対して、20–30 倍速い酸化速度における酸化を行うことが重要であることが分かった。Ge デバイス作製プロセスにおける温度範囲の 400–600°C における欠陥形成速度が 10^{-4} – 10^{-2} nm/s であることを考慮すると、0.1 nm/s 以上の高速酸化によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できると考えられる。

参考文献

- [1] S. K. Sahari, A. Ohta, M. Matsui, K. Mishima, H. Murakami, S. Higashi, and S. Miyazaki, J. Phys.: Conf. Ser. **417**, 012014 (2013).
- [2] K. Kato, S. Shibayama, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys. **52**, 04CA08 (2013).
- [3] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, and S. Takagi, IEEE Trans. Electron Dev. **59**, 335 (2012).
- [4] T. Hosoi, K. Kutsuki, G. Okamoto, M. Saito, T. Shimura, and H. Watanabe, Appl. Phys. Lett. **94**, 202112 (2009).
- [5] Y. Oniki, Y. Iwasaki, and T. Ueno, ECS Trans. **35**(3), 505 (2011).
- [6] N. Taoka, Y. Yamamoto, M. Harada, Y. Yamashita, N. Sugiyama, and S. Takagi, J. Appl. Phys. **106**, 044506 (2009).
- [7] H. Matsubara, T. Sasada, M. Takenaka, and S. Takagi, Appl. Phys. Lett. **93**, 032104 (2008).
- [8] T. Sasada, Y. Nakakita, M. Takenaka, and S. Takagi, J. Appl. Phys. **106**, 073716 (2009).
- [9] A. Toriumi, S. Wang, C.-H. Lee, M. Yoshida, K. Kita, T. Nishimura, and K. Nagashio, ECS Trans. **28** (2), 171 (2010).
- [10] M. Houssa, G. Pourtois, M. Caymax, M. Meuris, M. M. Heyns, V. V. Afanas'ev, and A. Stesmans, Appl. Phys. Lett. **93**, 161909 (2008).
- [11] M. Kobayashi, G. Thareja, M. Ishibashi, Y. Sun, P. Griffin, J. McVittie, P. Pianetta, K. Saraswat, and Y. Nishi, J. Appl. Phys. **106**, 104117 (2009).
- [12] T. Nabatame, T. Yasuda, M. Nishizawa, M. Ikeda, T. Horikawa, and A. Toriumi, Jpn. J. Appl. Phys. **42**, 7205 (2003).
- [13] H. -C. Chang, S. -C. Lu, T. -P. Chou, C. -M. Lin, and C. W. Liu, J. Appl. Phys. **111**, 076105 (2012).
- [14] M. Houssa, G. Pourtois, V. V. Afanas'ev, and A. Stesmans, Appl. Phys. Lett. **99**, 212103 (2011).
- [15] P. Broqvist, A. Alkauskas, and A. Pasquarello, Phys. Rev. B **78**, 075203 (2008).

- [16] K. Xiong, L. Lin, J. Robertson, and K. Cho, Appl. Phys. Lett. **99**, 032902 (2011).
- [17] S. K. Wang, K. Kita, T. Nishimura, K. Nagashio, and A. Toriumi, Jpn. J. Appl. Phys. **50**, 04DA01 (2011).
- [18] S. K. Wang, K. Kita, T. Nishimura, K. Nagashio, and A. Toriumi, Jpn. J. Appl. Phys. **50**, 10PE04 (2011).
- [19] K. Kita, C. H. Lee, T. Nishimura, K. Nagashio, and A. Toriumi, ECS Trans. **19**(2), 101 (2009).
- [20] Y. Oniki, H. Koumo, Y. Iwazaki, and T. Ueno, J. Appl. Phys. **107**, 124113 (2010).

第5章

パルス有機金属化学気相堆積法を用いた正方晶 GeO_2 薄膜形成によるゲートスタック構造の 化学的安定性の向上

第5章 パルス有機金属化学気相堆積法を用いた正方晶 GeO₂ 薄膜形成によるゲートスタック構造の化学的安定性の向上

5.1 はじめに

第3章および第4章では、Ge MOS 構造の界面構造制御に重点を置き、絶縁膜/Ge 界面における反応機構の理解や、独自に考案したモデルを用いて、 D_{it} を決定づける要因の物理的解明を行ってきた。近年ではGeに留まらず、Geの次を担うGe_{1-x}Sn_xチャネルを用いたデバイスへの期待が高まりつつあり、絶縁膜/Ge_{1-x}Sn_x界面構造制御に関する研究に取り掛かる時期に来ている。

第1章でも述べたように、酸化法で作製したGeO₂/Ge構造はミッドギャップ付近において $10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下の低 D_{it} を実現できることが知られている[1-5]。しかしながら、Ge_{1-x}Sn_xに対して酸化を行うと、Ge_{1-x}Sn_x中のSnの酸化膜中への拡散が生じ、酸化膜中で欠陥を作ることが報告されている[6]。Ge_{1-x}Sn_xに対する酸化プロセスにより、下地の構造の破壊のみならず、酸化膜中への新たな欠陥準位の形成が生じることを考慮すると、Ge_{1-x}Sn_xに対しては酸化ではなく、GeO₂膜の堆積が重要と考えられる。しかしながら、GeO₂膜を堆積法で作製する場合、その後のhigh-k絶縁膜はGeO₂膜上に直接堆積する必要がある。GeO₂膜上にhigh-k絶縁膜を堆積すると、GeO₂膜の分解が容易に生じ、high-k絶縁膜中へのGeの拡散にともなう誘電率の低下や、 D_{it} の増大が招かれる[7,8]。従って、こうした分解反応の抑制が必要不可欠であり、GeO₂膜自身の化学的安定性の向上が重要な課題である。

一般的に酸化法で作製したGeO₂膜はアモルファス構造である。一方、GeO₂には α -クウォーツと呼ばれる六方晶、およびルチルと呼ばれる正方晶という結晶構造が存在する。表5.1は、それぞれの結晶構造における原子密度、およびH₂Oに対する溶解度をまとめたものである。表5.1から分かるように、アモルファスおよび六方晶のGeO₂は膜密度が低く、水に溶解するのに対して、正方晶のGeO₂は膜密度が高く、水に対して不溶性である[9]。

従って、Ge 表面上に正方晶の GeO_2 を形成することで、従来のアモルファス GeO_2 膜に比べて、ゲートスタック構造の化学的安定性を向上できると考えた。相図によると、室温および大気圧下で、正方晶 GeO_2 は最も安定な構造である[10,11]。また理論計算からは、 $\text{GeO}_2/\text{Ge}(001)$ 界面では、六方晶や立方晶といった六配位構造がエネルギー的に最も安定な構造であると予測されている[12]。 GeO_2 と同様の価数を持つ ZrO_2 の場合、相図では、室温付近では単斜晶 ZrO_2 が安定な構造であり、正方晶は 1200°C 以上において安定な構造である[13]。それに関わらず、ALD 法やスパッタリング法といった堆積法を用いて、 $\text{Si}(001)$ や SiO_2/Si 上に ZrO_2 を形成すると、3 nm 程度の薄膜領域において、正方晶 ZrO_2 が形成されることが報告されている[14]。これは、正方晶 ZrO_2 の表面エネルギーが、単斜晶 ZrO_2 のバルクエネルギーよりも低く、エネルギー的に安定であるためと理解されている[14]。こうした理論計算や実験の結果から、 GeO_2 の場合でも、堆積法によって Ge 表面上に正方晶 GeO_2 を形成できる可能性があると期待できる。

これまでの研究で、テトラエトキシゲルマニウム (TEOG , $\text{Ge}(\text{OC}_2\text{H}_5)_4$) および H_2O の交互供給（パルス有機金属化学気相堆積（パルス MOCVD）法）によって、 GeO_2 の原子層堆積（ALD）を実現できることが分かっている[15]。本手法では、通常の ALD 法による絶縁膜堆積のように、TEOG と H_2O を交互に供給する。TEOG は、反応の自己停止を有する原料である。この時、TEOG と H_2O の供給サイクル数や、1 サイクル当たりの H_2O の供給量を、 H_2O の温度や供給時間などによって制御することで、 GeO_2 膜厚を、原子層単位で制御可能である[15]。なお、本研究で用いている TEOG および H_2O は、 100°C 程度のゾルゲル法による六方晶 GeO_2 ナノ粒子形成に用いられている材料である。ナノ粒子の形成は、

表 5.1 六方晶、正方晶、およびアモルファス GeO_2 の、 H_2O に対する溶解度および密度[9]。

結晶構造	GeO_2		
	六方晶	正方晶	アモルファス
H_2O に対する溶解度 (g/100 g H_2O)	0.453	0.00023	0.5184
密度 (g/cm ³)	4.228	6.239	3.637

TEOG の加水分解を利用している[16]。TEOG および H_2O を用いた原子層堆積で、加水分解に似た反応を利用していることを考慮すると、TEOG および H_2O を用いることで、結晶構造は異なるものの、結晶化した GeO_2 を形成できる可能性が高いと期待される。

実際、TEOG と H_2O を用いたパルス MOCVD 法によって作製した堆積 GeO_2 膜は、熱酸化法で作製した熱酸化 GeO_2 膜と比較して、 Al_2O_3 膜堆積時の GeO_2 膜のエッチング耐性に優れていることが分かっている[15]。

そこで本研究では、TEOG と H_2O を用いたパルス MOCVD 法によって、化学的に安定な正方晶 GeO_2 膜の形成を試み、その化学的安定性および結晶構造を詳細に調べた。

5.2 実験方法

図 5.1 に実験方法のフローチャートを示す。p 型 $\text{Ge}(001)$ 基板に希フッ酸および超純水の交互洗浄を施した後、速やかに真空チャンバに導入した。その後、TEOG と H_2O を用いたパルス MOCVD 法により、基板温度 300°C において、 Ge 基板上に膜厚 $0.42\text{--}1.81\text{ nm}$ の GeO_2 膜を堆積した。TEOG および H_2O の供給条件は、表 2.2 に示す。また比較のために、石英管中におけるドライ熱酸化法によって GeO_2/Ge 構造を作製した。熱酸化には MILA3000 を用い、酸素ガスを流量 5 l/min で流した。酸化温度を 300°C 、酸化時間を $5\text{--}720\text{ min}$ とした。 GeO_2 膜厚は XPS 法を用い、式(2.1)から算出した。膜厚を評価する際の GeO_2 の密度として、アモルファス構造の $2.09\times 10^{22}\text{ cm}^{-3}$ を仮定した[9]。

GeO_2 膜の化学的安定性を評価するために、堆積 GeO_2 膜および熱酸化 GeO_2 膜の超純水に対するエッチング速度を調べた。評価に用いた堆積 GeO_2 膜の厚さは 1.79 nm であり、1 サイクル当たりの H_2O 供給時間が 10 s 、TEOG と H_2O のサイクル回数は 100 回で作製した。また、比較用の熱酸化 GeO_2 膜は、熱酸化時間 720 min で作製し、厚さは 1.68 nm であった。これらの試料を超純水中に $1\text{--}60\text{ s}$ 間浸漬した。

さらに GeO_2 膜の結晶性の評価には、電子線エネルギー 10 keV の反射高速電子回折 (RHEED) 法を用いた。

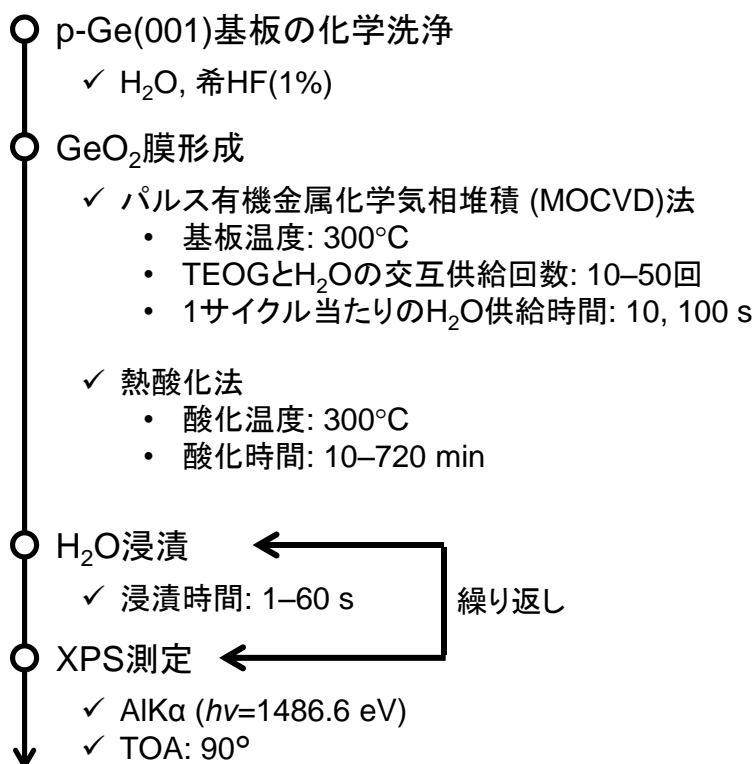


図 5.1 実験方法のフローチャート。

5.3 結果および考察

5.3.1 パルス MOCVD 法により作製した GeO_2 薄膜の化学的安定性

図 5.2(a)および(b)は、XPS 測定によって得られた堆積および熱酸化 GeO_2 膜の、超純水中への 4 s 間の浸漬前後の $\text{Ge}3d$ 光電子スペクトルである。スペクトルの結合エネルギーは、Ge 基板ピークが 29.4 eV となるように補正を行い、スペクトルの強度は、Ge 基板ピーク最大強度による規格化を行った。4 s の超純水への浸漬によって、熱酸化 GeO_2 膜はほとんど全て溶解するのに対して、堆積 GeO_2 膜はほとんど溶解しない。

図 5.3 は、 GeO_2 膜厚の、超純水への浸漬時間依存性である。堆積 GeO_2 膜の溶解速度は熱酸化 GeO_2 膜よりも遅く、堆積 GeO_2 膜が熱酸化 GeO_2 膜よりも水に対するエッチング耐性が高いことがわかる。また、超純水への浸漬時間が 10 s および 5 s 以上の領域においては、それぞれ堆積 GeO_2 膜および熱酸化 GeO_2 膜の膜厚が飽和する。飽和時の堆積 GeO_2 膜および熱酸化 GeO_2 膜の厚さは、それぞれ 0.21 および 0.14 nm であった。堆積後の膜厚飽

和時においても、堆積 GeO_2 膜は熱酸化 GeO_2 の 1.5 倍程度の実効的厚さを示す。ルチル構造や α クウォーツ型の GeO_2 膜の 1 分子分の厚さがそれぞれ、0.14 nm および 0.19 nm であることを考慮すると[17,18]、堆積 GeO_2 膜は、超純水に長時間浸漬した後でも、分子層 1 層以上は残ることを示唆している。従って、堆積 GeO_2/Ge 界面において、水に不溶性の正方晶 GeO_2 が形成される可能性が示唆される。そこで、 GeO_2 膜の結晶構造を詳細に調べるために、様々な膜厚の堆積 GeO_2 膜および熱酸化 GeO_2 膜の RHEED 観察を行った。

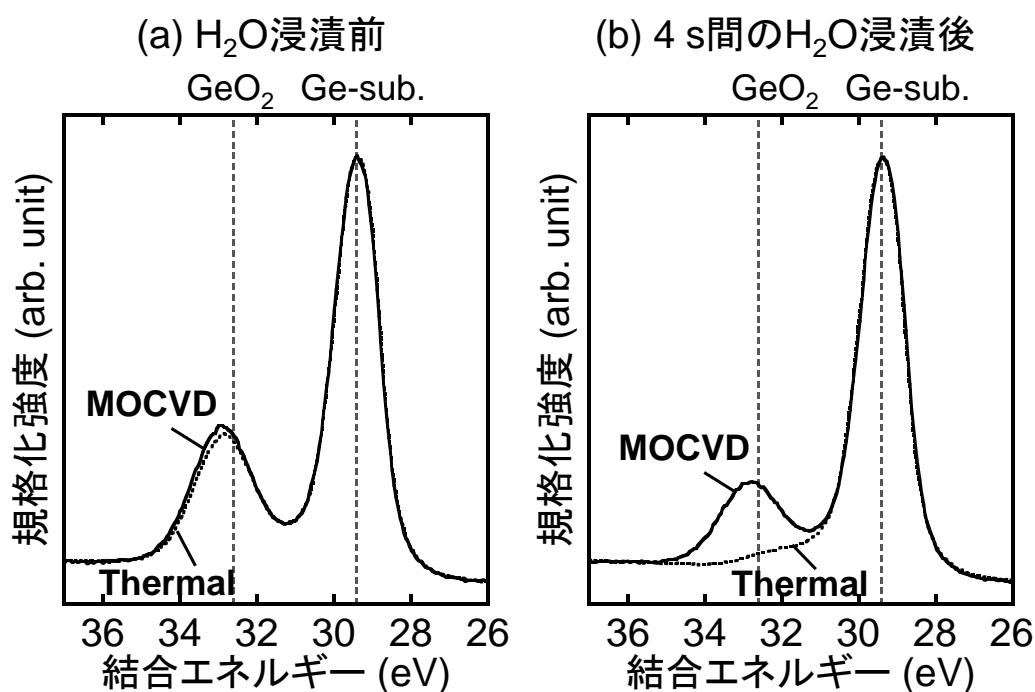
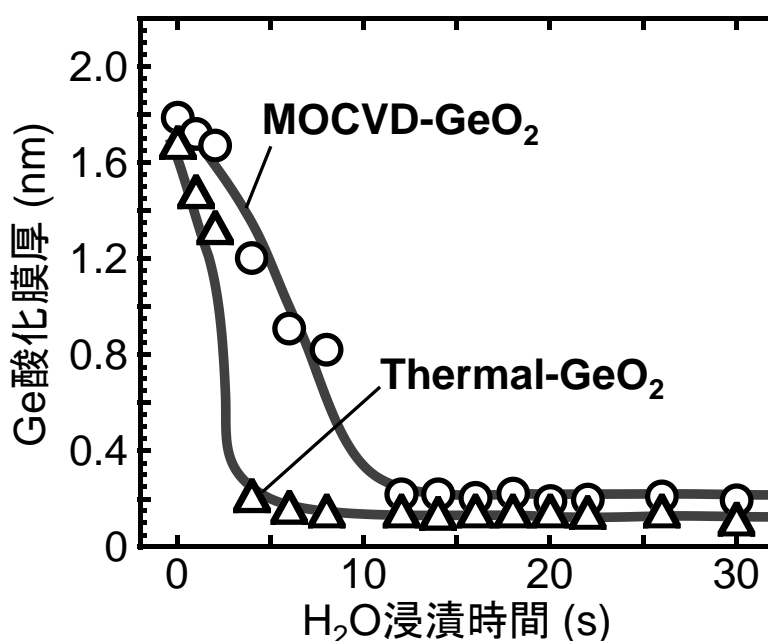


図 5.2 堆積 GeO_2/Ge 構造および熱酸化 GeO_2/Ge 構造の、(a) 4 s 間の超純水への浸漬前、および(b) 浸漬後の $\text{Ge}3d$ 光電子スペクトル。

図 5.3 Ge 酸化膜厚の H_2O 浸漬時間依存性。

5.3.2 パルス MOCVD 法により作製した GeO_2 薄膜の結晶構造

図 5.4 は、様々な膜厚の堆積 GeO_2 膜および熱酸化 GeO_2 膜の RHEED パターンである。RHEED パターンの観察に用いた試料の作製条件を表 5.2 にまとめた。膜厚が 0.42 nm の堆積 GeO_2 膜では、明瞭な回折リングが確認でき、多結晶 GeO_2 の形成が示唆される。また、膜厚が 0.50 nm の熱酸化 GeO_2 膜からも、回折リングパターンが確認された。回折リングに由来する結晶構造を調べるため、これら 2 つの試料の **AA'** 上の回折強度プロファイル調べた (図 5.5)。図 5.5 において、点線の位置は、回折リングのピーク位置に相当している。堆積 GeO_2 膜の回折ピーク強度は、熱酸化 GeO_2 膜の回折ピーク強度よりも大きい。2 種類の GeO_2 膜の厚さがほぼ同じであることを考慮すると、堆積 GeO_2 膜の方が、 GeO_2 膜の結晶化が進行していると考えられる。また、回折リングの半径から、多結晶 GeO_2 の面間隔を算出すると、平均 0.08 nm と見積もられた。

図 5.6(a)および(b)は、既に報告されている正方晶および六方晶の GeO_2 膜の粉末回折パターンである[19,20]。図 5.6 中に、RHEED パターンの回折リングから見積もられた面間隔を示した。図 5.6 から、RHEED パターンにおける回折リングは、正方晶や六方晶の GeO_2 膜に由来する可能性があることがわかる。RHEED パターンからのみでは、 GeO_2 膜中の支

配的な結晶構造が、正方晶か六方晶かを区別することは難しいが、堆積 GeO_2 膜が、水に対する高いエッチング耐性を有していることも考慮すると、本結果からも、堆積 GeO_2/Ge 界面には、水に不溶性の正方晶 GeO_2 膜が形成されている可能性が示唆される。

さらに、堆積 GeO_2 膜の RHEED パターンの回折リングは、膜厚の増大にともない不明瞭になる。これは、堆積 GeO_2 膜厚の増大にともない GeO_2 膜中のアモルファス成分が増大するためと推測される。一方、膜厚が 1.12 nm の熱酸化 GeO_2 膜の RHEED パターンはハローパターンを示しており、支配的な結晶構造が既にアモルファスになっていると考えられる。これらの結果から、多結晶 GeO_2 膜は、 GeO_2/Ge 界面に優先的に形成されと考えられる。従って、堆積 GeO_2/Ge 構造では、界面に、正方晶の多結晶 GeO_2 膜が形成される結果、水に対するエッチング耐性や、還元性金属原料を用いた high-k 絶縁膜堆積時におけるエッチング耐性などの、 GeO_2 膜の化学的安定性が向上すると考えられる。

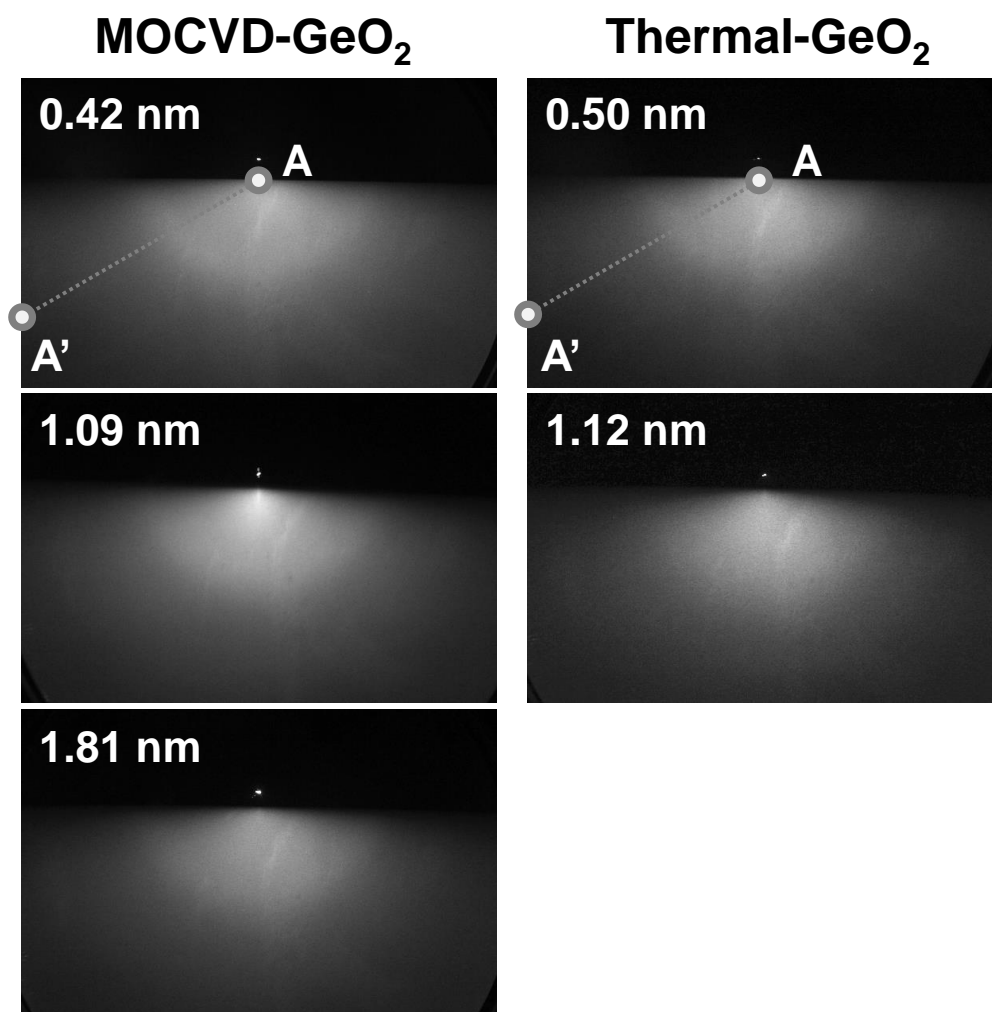


図 5.4 様々な Ge 酸化膜厚を有する堆積 GeO_2/Ge 、および熱酸化 GeO_2/Ge 構造の RHEED パターン。試料の詳細を、表 5.2 にまとめた。

表 5.2 RHEED 観察に用いた試料の詳細。

GeO ₂ 膜 形成手法	1サイクル当たりの H ₂ O供給時間 (s/cycle)	TEOGとH ₂ Oの 供給サイクル数 (cycle)	酸化時間 (min)	GeO ₂ 膜厚* (nm)
パルス MOCVD	60	10		0.42
	300	20		1.09
	300	40		1.81
熱酸化			3	0.50
			120	1.12

*XPS法を用いて、式(2.1)より算出。 GeO_2 の密度はアモルファスを仮定。

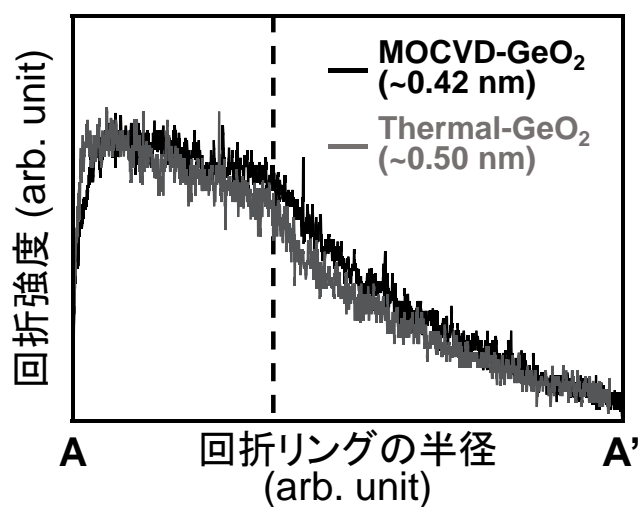


図 5.5 堆積 $\text{GeO}_2(0.42 \text{ nm})/\text{Ge}$ 、および熱酸化 $\text{GeO}_2(0.50 \text{ nm})/\text{Ge}$ 構造の RHEED パターンにおける、**AA'**上の回折強度のラインプロファイル。

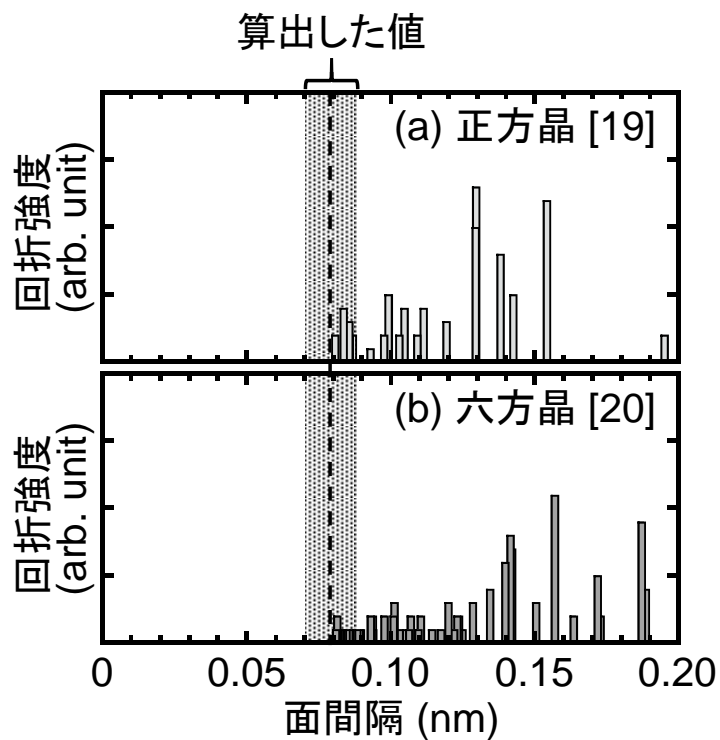


図 5.6 正方晶 GeO_2 および六方晶 GeO_2 の粉末回折パターン[19,20]。回折リング半径より算出した面間隔を、長方形で示した。

5.4 結論

高品質なゲート絶縁膜/Ge 界面の形成には、Ge ゲートスタック構造の化学的安定性の向上が重要である。本研究では、パルス MOCVD 法を用いた GeO_2 膜の堆積プロセスによって、Ge 表面上に作製した GeO_2 膜は、熱酸化法によって作製した GeO_2 膜と比較して、水に対するエッチング耐性が向上することが明らかになった。また堆積 GeO_2 膜は多結晶であり、正方晶からなる構造を有している可能性を示した。

パルス MOCVD 法は、化学的に安定な正方晶 GeO_2 を Ge 表面上に直接形成できるため、簡便なデバイス作製プロセスでありながら高品質な Ge ゲートスタック構造も実現できる可能性があることが明らかになった。

参考文献

- [1] H. Matsubara, T. Sasada, M. Takenaka, and S. Takagi, *Appl. Phys. Lett.* **93**, 032104 (2008).
- [2] T. Sasada, Y. Nakakita, M. Takenaka, and S. Takagi, *J. Appl. Phys.* **106**, 073716 (2009).
- [3] M. Kobayashi, G. Thareja, M. Ishibashi, Y. Sun, P. Griffin, J. McVittie, P. Pianetta, K. Saraswat, and Y. Nishi, *J. Appl. Phys.* **106**, 104117 (2009).
- [4] C. H. Lee, T. Tabata, T. Nishimura, K. Nagashio, K. Kita, and A. Toriumi, *Appl. Phys. Express* **2**, 071404 (2009).
- [5] A. Wada, R. Zhang, S. Takagi, and S. Samukawa, *ECS Trans.* **50** (9), 1085 (2012).
- [6] K. Kato, T. Asano, N. Taoka, M. Sakashita, W. Takeuchi, O. Nakatsuka, and S. Zaima, *Jpn. J. Appl. Phys.* **53**, 08LD04 (2014).
- [7] F. Bellenger, M. Houssa, A. Delabie, V. Afanasiev, T. Conard, M. Caymax, M. Meuris, K. De Meyer, and M. M. Heyns, *J. Electrochem. Soc.* **155**, G33 (2008).
- [8] M. Sakashita, N. Kito, A. Sakai, H. Kondo, S. Zaima, *Ext. Abstr. Of Solid State Devices and Materials*, p. 30, 2007.
- [9] Y. Kamata, *Mater. Today* **11** [1–2], 30 (2008).
- [10] V. V. Brazhkin, A. G. Lyapin, *J. Phys.: Condens. Matter* **15**, 6059 (2003).
- [11] M. Micoulaut, L. Cormier, G. S. Henderson, *J. Phys.: Condens. Matter* **184**, R753 (2006).
- [12] S. Saito and T. Ono, *Phys. Rev. B* **84**, 085319 (2011).
- [13] J. P. Abriata, R. Versaci, J. Garces, *Bull. Alloy Phase Diagr.* **3**, 2940 (1990).
- [14] K. Kato, T. Saito, S. Shibayama, M. Sakashita, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, *Thin Solid Films* **557**, 192 (2014).
- [15] T. Yoshida, K. Kato, S. Shibayama, M. Sakashita, N. Taoka, W. Takeuchi, O. Nakatsuka, and S. Zaima, *Jpn. J. Appl. Phys.* **53**, 08LD03 (2014).
- [16] M. Javadi, Z. Yang, and J. G. C. Veinot, *Chem. Commun.* **50**, 6101 (2014).
- [17] T. Yamanaka, R. Kurashima, and J. Mimaki, *Z. Kristallogr.* **215**, 424 (2000).
- [18] J. Glinnemann, H. E. King Jr, H. Schulz, Th. Hahn, S. J. La Placa, and F. Dacol, *Z. Kristallogr.*

198, 177 (1992).

[19] J. Haines, J. M. Léger, C. Chateau, and A. S. Pereira, *Phys. Chem. Minerals* **27**, 575 (2000).

[20] J. Haines, O. Cambon, E. Philippot, L. Chapon, and S. Hull, *J. Solid State Chem.* **166**, 434 (2002).

第6章

結論

第6章 結論

6.1 本研究の成果

高駆動力・低消費電力 Ge チャネル MOSFET や、超低消費電力トンネル FET の実現に向けて、0.6 nm 程度の極薄 EOT を有する絶縁膜、および $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低い界面準密度 (D_{it}) かつ、熱的・化学的安定性に優れる high-k 絶縁膜/Ge 界面構造制御技術の確立が重要な課題である。低 EOT と低 D_{it} を両立するためには、high-k 絶縁膜/GeO₂/Ge 構造が必要不可欠である。しかしながら、GeO₂ 膜および GeO₂/Ge 構造が熱的・化学的に不安定であるため、GeO₂ 膜上に high-k 絶縁膜を堆積すると、GeO₂ 膜の分解が生じ界面特性が劣化する恐れがある。現在、Ge ゲートスタック構造の熱的・化学的安定性を向上させるために、high-k 絶縁膜/GeO₂ 界面に還元保護層として Al₂O₃ 層を挿入する方法が注目されている。特に、Al₂O₃/Ge 構造に対するポスト ECR プラズマ酸化によって、Al₂O₃/Ge 界面に極薄 GeO_x 層を形成し、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できると報告されている。しかしながら、Al₂O₃/Ge 構造に対するポスト酸化による反応機構、および界面構造と電気的特性に与える影響に関する理解は不十分である。第3章において、本現象を詳細に調べ、Al₂O₃/Ge 構造に対してポスト熱酸化による反応機構を解明し、反応が界面構造と電気的特性に与える影響を明らかにした(第3章)。また、Al₂O₃/Ge 構造に対するポスト酸化プロセスにおいて、低 EOT と低 D_{it} を両立するためには、 D_{it} を決定づけている物理的要因の理解が非常に重要である。酸化プロセスでは、Ge 表面の酸化反応と Ge 酸化膜/Ge 界面における Ge-O 結合の熱分解反応が常に競合する。第4章では、様々な酸化プロセスを施した試料を系統的に調べ、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するため、 D_{it} を決定づけている物理的要因の解明を目指した。

また本研究では、Ge の次を担うチャネル材料として、Ge_{1-x}Sn_x にも着目した。既に、Ge_{1-x}Sn_x に対する酸化によって、酸化膜中への Sn の拡散が生じ、酸化膜中で欠陥を形成す

ることが知られている。従って、酸化によって下地のチャネル構造の破壊が生じるため、 $\text{Ge}_{1-x}\text{Sn}_x$ に対しては、酸化法ではなく、 GeO_2 膜の堆積技術が必要不可欠と考えられる。しかしながら、堆積プロセスにおいては、high-k 絶縁膜を GeO_2 上に直接堆積する必要があるため、 GeO_2 膜の化学的安定性の向上が必要不可欠となる。第5章では、パルス有機金属化学気相堆積法および熱酸化法という2つの異なる方法を用いて作製した GeO_2 膜の物性の違いに着目し、 GeO_2 膜自身の熱的・化学的安定性を向上させる方法を明らかにした（第5章）。

以下に、本研究で得られた結果（各章のまとめ）と、今後の課題をまとめる。

-第3章- $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応機構の解明と界面構造および電気的特性に与える影響

化学的に安定かつ良質な界面特性を有する Ge ゲートスタック構造を実現するため、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト熱酸化による反応、それに伴う界面構造の変化、および界面特性との相関関係について、詳細に調べた。

はじめに、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対して、単純に窒素熱処理を行った場合、 Al_2O_3 膜表面上に Ge 酸化物が析出し、 D_{it} が増大することがわかった。このことから、窒素熱処理によって、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に残っている僅かな Ge 酸化膜と Ge の界面において、Ge-O 結合の熱分解反応が生じると考えられる。

一方、 $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対してポスト熱酸化を施した場合、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面に酸素が供給されると、Ge 基板表面からの Ge 原子放出にともない、 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面から AlGeO 膜が形成されることが分かった。この AlGeO 成分は、XPS スペクトル中では Ge^{III} 成分として検出される。また、熱酸化温度や熱酸化時間の増大にともない、安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ 層が形成されることがわかった。 $\text{Al}_2\text{O}_3/\text{Ge}$ 界面において、 GeO_2 形成よりも AlGeO 形成が優先的に起こることから、 GeO_2 よりも熱力学的に安定な AlGeO 相が存在すると考えられる。

さらに、ポスト熱酸化プロセスにおいて、Ge 酸化膜/Ge 界面において生じる Ge-O 結合

の熱分解反応も同時に生じていることがわかった。結合の切れた Ge 原子は Al 酸化膜中に拡散し、Al 酸化膜表面まで拡散した Ge 原子は再酸化され、Al 酸化膜表面において GeO_2 が形成される。従って、Al 酸化膜上において GeO_2 が形成されている領域では、Ge-O 結合の熱分解反応が支配的に生じていると考えられるので、 D_{it} の増大を招く可能性があることがわかった。

界面構造と電気的特性との関係については、 AlGeO の形成にともなってミッドギャップ付近の D_{it} が減少し、安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成される領域では、 D_{it} が一致していた。この D_{it} の傾向に関して、安定な $\text{Al}_6\text{Ge}_2\text{O}_{13}$ が形成される領域では、Al 酸化膜上における GeO_2 膜の形成も生じるため、酸化反応と分解反応が同じ割合で生じるために、 D_{it} が一致すると解釈することも可能であり、本章で結論を出すことはできなかった。これについては、第4章で追加の議論を行った。なお、 AlGeO 膜の形成は、 AlGeO 膜中や Al 酸化膜/Ge 界面近傍に位置する固定電荷密度やスローステイト密度を増加させないことが分かった。

-第4章- 酸化プロセスにおいて絶縁膜/Ge 界面の界面準位密度を決定づけている物理的要因の解明

$\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対するポスト酸化によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するため、様々な酸化プロセスを施した絶縁膜/Ge 界面の D_{it} を系統的に調べ、酸化プロセスにおいて絶縁膜/Ge 界面の D_{it} を決定づける物理パラメータを解明した。また、 D_{it} と物理パラメータの物理的関係を理解するため、酸化プロセスにおいて、欠陥密度分布のプロセス時間依存と、酸化による界面位置の移動を考慮したモデルを考案した。

Midgap 付近の D_{it} を形成する欠陥構造が、Ge のバックボンドに Ge 原子が2つと、O 原子が1つ配位したダングリングボンド ($\text{OGe}_2\equiv\text{Ge}'$) である可能性が高いことがわかった。 D_{it} の実験結果、様々な報告値、および考案したモデルに基づいた計算結果から、Midgap 付近の D_{it} は、Ge 酸化膜/Ge 界面における欠陥形成速度と、Ge 酸化速度、すなわち Ge 酸化膜/Ge 界面位置の移動速度の競合で決定されることが明らかになった。そして、酸化プロ

セスにおいて $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現するためには、欠陥形成速度を低減した、高速での酸化が重要であることがわかった。Ge デバイス作製プロセスにおける温度範囲が $400\text{--}600^\circ\text{C}$ であり、その範囲における欠陥形成速度が $10^{-4}\text{--}10^{-2} \text{ nm/s}$ であることを考慮すると、 0.1 nm/s 以上の高速酸化によって、 $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ 以下の低 D_{it} を実現できると考えられる。

-第5章- パルス有機金属化学気相堆積法を用いた正方晶 GeO_2 薄膜形成によるゲートスタック構造の化学的安定性の向上

高品質な絶縁膜/ $\text{Ge}_{1-x}\text{Sn}_x$ 界面の形成において、 GeO_2 膜の堆積技術が必要不可欠である。また、high-k 絶縁膜堆積時の GeO_2 膜の還元反応を抑制するためには、 GeO_2 膜自身の、熱的・化学的安定性の向上、すなわち正方晶 GeO_2 膜の形成が重要な課題である。

パルス MOCVD 法を用いた GeO_2 膜の堆積プロセスによって、熱酸化法と比較して、熱的・化学的に安定な GeO_2 膜を、Ge 表面上に形成できることが明らかになった。パルス MOCVD 法により作製した GeO_2 膜は、熱酸化法によって作製した GeO_2 膜よりも、水に対するエッチング耐性が向上することがわかった。結晶構造の観点からも、パルス MOCVD 法によって、化学的に安定な正方晶 GeO_2 を Ge 表面上に直接形成できる可能性が示唆される結果を得ることができた。従って、パルス MOCVD 法を用いることで、堆積一貫の簡便なデバイス作製プロセスによって、高品質な high-k 絶縁膜/ GeO_2 /Ge ゲートスタック構造を実現できる可能性があることがわかった。本技術に関して、今後更なる研究の進展が期待される。

6.2 今後の課題

本論文では、界面準位密度を、酸化速度と分解速度を用いて統一的に整理した。しかしながら、界面準位を形成している欠陥構造および、その欠陥の形成要因に関しての理解は不十分である。現状のモデルでは、堆積プロセスにより作製した堆積 GeO_2/Ge 構造の界面準位密度が何によって支配的に決定づけられているかを整理することはできておらず、界面準位の物理的起源とその制御要因の解明に向けて、更なる研究が必要と考える。絶縁膜/ Ge 界面における半導体表面側に印加されるストレスによって、界面準位密度を統一的に整理できると理論的に予測しているものもあり[1]、界面ストレスが界面準位の形成に大きな影響を与えている可能性は高い。

また今後、 $\text{Ge}_{1-x}\text{Sn}_x$ チャネルの導入という観点だけでなく、3次元チャネル構造の FET が実用化されていることも考慮すると、 GeO_2 の原子層堆積技術が必要不可欠な技術となるのは間違いない。しかしながら、 GeO_2 膜の原子層堆積技術は、まだまだ基礎研究段階である。従って、今後多くの知見を積み重ねて、成熟した技術に昇華されていく必要がある。

本研究において、 Ge 表面上において正方晶の GeO_2 を形成することで、in-situ の堆積一貫プロセスにより、high-k/ GeO_2/Ge ゲートスタック構造を作製できる可能性を示した。本技術は大変魅力的であり、 GeO_2 膜自身の熱的・化学的安定性の更なる向上が必要不可欠である。第3章において、 GeO_2 よりも、 AlGeO という熱力学的安定相が存在することがわかった。このことから、 GeO_2 中に Al を混ぜることで、 GeO_2 の熱的安定性の向上が期待できる。また、 Al 以外の他元素 ($\text{M}=\text{Y}, \text{Zr}, \text{Nb}, \text{etc.}\dots$) においても、 Ge-O-M 結合が形成されるとエネルギー的に安定になると計算されている[2]。また、Lu らは、 GeO_2 と希土類金属酸化膜の Co-スパッタリング法による GeO_2 膜への第三元素のドーピングを行い、特に Y のドーピングによって、 GeO_2 膜の熱的・化学的安定性の向上に成功している[3]。従って、 GeO_2 膜の熱的安定性の向上のためには、 GeO_2 堆積中に第三元素をドーピングした Ge 酸化膜の形成が重要であると考えられる。

参考文献

- [1] M. Houssa, M. Scarrozza, G. Pourtois, V. V. Afanas'ev, and A. Stesmans, Appl. Phys. Lett. **98**, 141901 (2011).
- [2] A. Chroneosa and A. Dimoulas, J. Appl. Phys. **111**, 023714 (2012).
- [3] C. Lu, C. H. Lee, W. Zhang, T. Nishimura, K. Nagashio, and A. Toriumi, Appl. Phys. Lett. **104**, 092909 (2014).

謝辞

本論文「ゲート絶縁膜/Ge 界面の反応機構の解明と電子物性の制御に関する研究」は、筆者が名古屋大学大学院工学研究科結晶材料工学専攻博士課程後期課程において行った研究をまとめたものです。

本研究を行うにあたり、素晴らしい研究環境を与えて頂くと共に、終始ご指導ご鞭撻を賜りました名古屋大学エコトピア科学研究所 財満鎮明教授に謝意を表すと共に厚く御礼申し上げます。また、本論文をご査読いただき、貴重なご意見を賜りました名古屋大学大学院工学研究科 浅野秀文教授、白石賢二教授、中塚理准教授に深く感謝の意を申し上げます。

日々の研究生生活において、多大なるご支援・ご指導を頂きました名古屋大学大学院工学研究科 田岡紀之特任准教授（現 ドイツ IHP）、坂下満男助教、竹内和歌奈助教、加藤公彦博士（現 日本学術振興会海外特別研究員）に深く感謝致します。

本研究における硬 X 線光電子分光測定は、大型放射光施設 SPring-8 のビームライン BL46XU で行われました（課題番号: 2011B0026、2012B1575）。御支援いただいた公益財団法人高輝度光科学研究センターの孫珍永博士、崔芸涛博士、陰地宏博士に感謝いたします。また、本研究における高分解能ラザフォード後方散乱測定は、京都大学大学院工学研究科 木村健二教授、中嶋薫准教授のご指導のもと行われました。中嶋准教授には、測定から解析まで、懇切丁寧にご指導いただきました。深く感謝申し上げます。

名古屋大学大学院財満研究室卒業生の吉田鉄兵君とは、共同研究者として、 GeO_2 の堆積技術の確立を目指してお互いに切磋琢磨し合い、本研究の遂行においても多大なるご協力を頂きました。深く御礼申し上げます。また日々の研究生生活における事務処理等について、多大なる便宜を図って頂いた松永直子氏、岩田まゆみ氏に御礼申し上げます。

日々の研究生生活において、公私共にお世話になりました名古屋大学大学院財満研究室の学生の皆様、応用物理学会名古屋大学スチューデントチャプター所属の学生の皆様方に、深く感謝いたします。特に、共に博士課程後期課程の卒業を目指した財満研究室の

Yunsheng Deng 博士（既卒）、浅野孝典君、山羽隆君、池進一君には、日々励まし合い、切磋琢磨し合える素晴らしい日々を送らせて頂きました。多大なる苦勞をかけましたが、私のことを理解し、多くのご助力を頂いたことに心より感謝申し上げます。

最後に、私の進学を許し、普段の研究生活を温かく見守り、支えて下さった両親、兄、姉、祖母（故人）に心より感謝の意を申し上げます。本当にありがとうございました。

研究業績リスト

1-1 主要論文

- [1] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Improvement of $\text{Al}_2\text{O}_3/\text{Ge}$ interfacial properties by O_2 -annealing
Journal: Thin Solid Films vol. 520, pp. 3397-3401 (2012)
- [2] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Understanding of interface structures and reaction mechanisms induced by Ge or GeO diffusion in $\text{Al}_2\text{O}_3/\text{Ge}$ structure
Journal: Appl. Phys. Lett. vol. 103, pp. 082114-1-4 (2013)
- [3] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Impacts of AlGeO formation by post thermal oxidation of $\text{Al}_2\text{O}_3/\text{Ge}$ structure on interfacial properties
Journal: Thin Solid Films vol. 557, pp. 282-287 (2014)
- [4] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Importance of Ge surface oxidation with high oxidation rate in obtaining low interface state density at oxide/Ge interfaces
Journal: Jpn. J. Appl. Phys. vol. 53, pp. 08LD02-1-6 (2014)
- [5] **Shigehisa Shibayama**, Teppei Yoshida, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Formation of chemically stable tetragonal GeO_2 on the Ge surface with pulsed metal-organic chemical vapor deposition
Journal: Appl. Phys. Lett. *submitted*.

1-2 その他の論文(第二著者以降)

- [1] Kusumandari, Wakana Takeuchi, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
Title: Characterization of Damage of $\text{Al}_2\text{O}_3/\text{Ge}$ Gate Stack Structure Induced with Light Radiation during Plasma Nitridation
Journal: Jpn. J. Appl. Phys. vol. 51, pp. 01AJ01-1-5 (2012)
- [2] Kusumandari, Wakana Takeuchi, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Effect of Light Exposure during Plasma Processing on Electrical Properties of GeO_2/Ge Structures
Journal: Jpn. J. Appl. Phys. vol. 52, pp. 01AC04-1-6 (2013)

- [3] Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Interfacial Reaction Mechanisms in $\text{Al}_2\text{O}_3/\text{Ge}$ Structure by Oxygen Radical Process
Journal: Jpn. J. Appl. Phys. vol. 52, pp. 04CA08-1-7 (2013)
- [4] Kimihiko Kato, Takatoshi Saito, **Shigehisa Shibayama**, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Stabilized formation of tetragonal ZrO_2 thin film with high permittivity
Journal: Thin Solid Films vol. 557, pp. 192-196 (2014)
- [5] Teppei Yoshida, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Noriyuki Taoka, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Interface properties of $\text{Al}_2\text{O}_3/\text{Ge}$ structures with thin Ge oxide interfacial layer formed by pulsed metal organic chemical vapor deposition
Journal: Jpn. J. Appl. Phys. vol. 53, pp. 08LD03-1-6 (2014)

2-1 国際会議発表 (第一著者)

- [1] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Improvement of $\text{Al}_2\text{O}_3/\text{Ge}$ interfacial properties by O_2 -annealing
Conference: 7th International Conference on Silicon Epitaxy and Heterostructures (ICSI-7)
Place&Date: Leuven (Belgium), 2011/8/28-9/1 (presentation: 2011/8/30)
Presentation: Poster, 1029
- [2] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Thermal Oxidation Mechanism of Ge through Al_2O_3 Layer Formed on Ge Substrate
Conference: International Union of Materials Research Societies – International Conference on Electronic Materials 2012 (IUMRS-ICEM 2012)
Place&Date: Yokohama (Japan), 2012/9/23-28 (presentation: 2012/9/28)
Presentaton: Oral, B-1-O28-010
- [3] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: AlGeO Formation near $\text{Al}_2\text{O}_3/\text{Ge}$ Interface with Post Thermal Oxidation
Conference: 6th International Workshop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar “Atomically Controlled Processing for Ultralarge Scale Integration”
Place&Date: Sendai (Japan), 2013/2/22-23 (presentation: 2013/2/23)
Presentaton: Poster, (2)

- [4] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Impacts of AlGeO Formation by Post Thermal Oxidation of Al₂O₃/Ge Structure on Interface Properties
 Conference: The 8th International Conference on Silicon Epitaxy and Heterostructures (ICSI-8) and 6th International Symposium on Control of Semiconductor Interfaces (ISCSI-VI)
 Place&Date: Fukuoka (Japan), 2013/6/2-6 (presentation: 2013/6/6)
 Presentaton: Oral, B3-4
- [5] **Shigehisa Shibayama**, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Reduction of Interface States Density Due to Post Oxidation with Formation of AlGeO Layer at Al₂O₃/Ge Interface
 Conference: 224th The Electrochemical Society (ECS) Meeting
 Place&Date: SanFrancisco (USA), 2013/10/27-11/1 (presentation: 2013/10/30)
 Presentaton: Oral, 2248
 Proceeding: ECS Trans. vol. 58, issue 9, pp. 301-308 (2013)
- [6] **Shigehisa Shibayama**, Kimihiko Kato, Noriyuki Taoka, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Quantitative Guideline for Formation of Ge MOS Interface with Low Interface State Density
 Conference: International Workshop on DIELECTRIC THIN FILMS FOR FUTURE ELECTRON DEVICES - SCIENCE AND TECHNOLOGY -
 Place&Date: Tokyo (Japan), 2013/11/7-11/9 (presentation: 2013/11/7)
 Presentaton: Oral, S1-3

2-2 国際会議発表 (第二著者以降)

- [1] Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Interfacial Reaction Mechanism in Al₂O₃/Ge Structure by Oxygen Radical
 Conference: International Conference on Solid State Devices and Materials (SSDM 2012)
 Place&Date: Kyoto (Japan), 2012/9/25-27 (presentation: 2012/9/26)
 Presentaton: Poster, PS-1-2
- [2] Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Control of Al₂O₃/Ge interfacial structures by post oxidation technique using oxygen radical
 Conference: 5th International Symposium on Advanced Plasma Science and its Applications for Nitrides and Nanomaterials (ISPlasma 2013)
 Place&Date: Nagoya (Japan), 2013/1/28-2/1 (presentation: 2013/2/1)
 Presentaton: Poster, P4010A

- [3] Noriyuki Taoka, Masashi Kurosawa, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Feasibility of Ge Device Fabrication by Low Temperature Processes on ULSI Circuits
 Conference: 6th International Workshop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar “Atomically Controlled Processing for Ultralarge Scale Integration”
 Place&Date: Sendai (Japan), 2013/2/22-23 (presentation: 2013/2/23)
 Presentaton: Oral(Invited), C-4
- [4] Teppei Yoshida, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Noriyuki Taoka, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Interface Properties of $\text{Al}_2\text{O}_3/\text{Ge}$ MOS Structures with Thin Ge Oxide Interfacial Layer Formed by Pulsed MOCVD
 Conference: International Workshop on DIELECTRIC THIN FILMS FOR FUTURE ELECTRON DEVICES - SCIENCE AND TECHNOLOGY -
 Place&Date: Tokyo (Japan), 2013/11/7-11/9 (presentation: 2013/11/7)
 Presentaton: Oral, S1-4
- [5] Akihiro Suzuki, Yunsheng Deng, **Shigehisa Shibayama**, Masashi Kurosawa, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
 Title: Low Schottky barrier height contacts with Sn electrode for various orientation n-Ge substrates
 Conference: Advanced Metallization Conference 2014: 24th Asian Session IWAPS Joint Conference
 Place&Date: Tokyo (Japan), 2014/10/22-24 (presentation: 2014/10/23)
 Presentaton: Poster, P-13
- [6] Osamu Nakatsuka, Yunsheng Deng, Akihiro Suzuki, **Shigehisa Shibayama**, Masashi Kurosawa, Wakana Takeuchi, Mitsuo Sakashita, Noriyuki Taoka, and Shigeaki Zaima
 Title: Development of metal/Ge contacts for engineering Schottky barriers
 Conference: JSPS International Core-to-Core Program Workshop on Atomically Controlled Processing for Ultra-large Scale Integration
 Place&Date: Leuven (Belgium), 2014/11/13,14 (presentation: 2014/11/13)
 Presentaton: Oral, Talk 2.2

3-1 国内会議発表(第一著者)

- [1] **柴山 茂久**, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明
 Title: 熱処理による $\text{Al}_2\text{O}_3/\text{Ge}$ 界面構造制御
 Conference: 2011 年(平成 23 年) 春季 第 58 回応用物理学関係連合講演会
 Place&Date: 神奈川工科大 (神奈川), 2011/3/24-27 (presentation: 2011/3/27)
 Presentaton: 口頭, 27a-kw-10

- [2] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対する酸素熱処理の界面特性に及ぼす効果
Conference: シリコン材料・デバイス研究会 (SDM)
Place&Date: 名古屋大 (名古屋), 2011/7/4 (presentation: 2011/7/4)
Presentaton: 口頭, SDM-(10)
Proceeding: 応用物理学会分科会シリコンテクノロジー, vol. 137, pp. 48-53
- [3] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ ゲートスタック構造に対する酸素熱処理の化学結合状態および界面特性に与える効果
Conference: 第 11 回 日本表面科学会中部支部 学術講演会
Place&Date: 豊田工科大 (豊田), 2011/12/24 (presentation: 2011/12/24)
Presentaton: 口頭, 16
- [4] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ に対する酸素熱処理が電気的特性および化学結合状態に与える効果
Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 17 回研究会)
Place&Date: 東レ総合研修センター (三島), 2012/1/20,21 (presentation: 2012/1/20)
Presentaton: ポスター, P-7
Proceeding: Extended Abstracts of the 17th Workshop on Gate Stack Technology and Physics, pp. 129-132
- [5] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対する酸素熱処理温度依存性およびその界面反応機構
Conference: 2012 年 (平成 24 年) 春季 第 59 回応用物理学関係連合講演会
Place&Date: 早稲田大 (東京), 2012/3/15-18 (presentation: 2012/3/16)
Presentaton: 口頭, 16p-A4-10
- [6] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造への酸素熱処理および酸素ラジカル処理による界面反応機構の解明
Conference: シリコン材料・デバイス研究会 (SDM)
Place&Date: 名古屋大 (名古屋), 2012/6/21 (presentation: 2012/6/21)
Presentaton: 口頭, SDM-(6)
Proceeding: 応用物理学会分科会シリコンテクノロジー, vol. 149, pp. 27-32
- [7] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造に対する熱酸化機構の解明
Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 18 回研究会)
Place&Date: ニューウェルシティー湯河原 (熱海), 2013/1/25,26 (presentation: 2013/1/25)
Presentaton: 口頭, (10)
Proceeding: Extended Abstracts of the 18th Workshop on Gate Stack Technology and Physics, pp. 39-42

- [8] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造の熱酸化による界面構造変化と界面特性との相関関係
Conference: 2013 年 (平成 25 年) 春季 第 60 回応用物理学関係連合講演会
Place&Date: 神奈川工大 (神奈川), 2013/3/27-30 (presentation: 2013/3/28)
Presentaton: 口頭, 28p-G2-11
- [9] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造における酸化機構の解明と界面反応がその特性に及ぼす影響
Conference: シリコン材料・デバイス研究会 (SDM)
Place&Date: 機会振興会館 (東京), 2013/6/18 (presentation: 2013/6/18)
Presentaton: 口頭, SDM-(3)
Proceeding: 電子情報通信学会技術研究報告, vol. 113, pp. 13-18
- [10] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: 界面反応機構に基づく $\text{Al}_2\text{O}_3/\text{Ge}$ 界面構造制御
Conference: 2013 年 (平成 25 年) 秋季 第 74 回応用物理学会秋季学術講演会
Place&Date: 同志社大 (京都), 2013/9/16-20 (presentation: 2013/9/17)
Presentaton: 口頭, 17p-B5-18
- [11] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: $\text{Al}_2\text{O}_3/\text{Ge}$ 構造の後熱酸化による AlGeO 形成にともなう界面特性の改善
Conference: 応用物理学会 SC 東海地区学術講演会 (JSAP SCTS2013)
Place&Date: 名古屋大 (名古屋), 2013/11/16 (presentation: 2013/11/16)
Presentaton: ポスター, P7
- [12] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: 低界面準位密度を有する Ge MOS 構造を実現する Ge 表面の酸化条件
Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 19 回研究会)
Place&Date: ニューウェルシティー湯河原 (熱海), 2014/1/24,25 (presentation: 2014/1/24)
Presentaton: 口頭, (4)
Proceeding: Extended Abstracts of the 19th Workshop on Gate Stack Technology and Physics, pp. 13-16
- [13] 柴山 茂久, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: 酸化プロセスにおける絶縁膜/Ge 界面の界面準位密度を決定づける物理的要因
Conference: 2014 年 (平成 26 年) 春季 第 61 回応用物理学関係連合講演会
Place&Date: 青山学院大 (神奈川), 2014/3/17-20 (presentation: 2014/3/18)
Presentaton: 口頭, 18p-D8-6

- [14] **柴山 茂久**, 吉田 鉄兵, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
 Title: パルス MOCVD 法により作製した GeO_2 薄膜を用いたゲートスタック構造の界面構造と電気的特性
 Conference: 2014 年 (平成 26 年) 秋季 第 75 回応用物理学会秋季学術講演会
 Place&Date: 北海道大 (札幌), 2014/9/17-20 (presentation: 2014/9/19)
 Presentaton: 口頭, 19p-A17-11
- [15] **柴山 茂久**, 吉田 鉄兵, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
 Title: パルス MOCVD 法を用いた $\text{Ge}(001)$ 基板上における正方晶 GeO_2 膜の形成
 Conference: 応用物理学会 SC 東海地区学術講演会 (JSAP SCTS2014)
 Place&Date: 名古屋大 (名古屋), 2014/11/8 (presentation: 2014/11/8)
 Presentaton: ポスター, P17
- [16] **柴山 茂久**, 吉田 鉄兵, 加藤 公彦, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
 Title: GeO_2 薄膜の正方晶形成による化学的安定性の向上
 Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 20 回研究会)
 Place&Date: 東レ総合研修センター (三島), 2015/1/30,31 (presentation: 2015/1/30)
 Presentaton: ポスター, P21

3-2 国内会議発表 (第二著者以降)

- [1] Kusumandari, Wakana Takeuchi, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
 Title: “Evaluation of Light Induced Damages in Plasma Process on Electrical Properties of $\text{Al}_2\text{O}_3/\text{Ge}$ Gate Stack Strcture”
 Conference: シリコン材料・デバイス研究会 (SDM)
 Place&Date: 名古屋大 (名古屋), 2011/7/4 (presentation: 2011/7/4)
 Presentaton: 口頭, SDM-(8)
 Proceeding: 応用物理学会分科会シリコンテクノロジー, vol. 137, pp. 38-43
- [2] Kusumandari, Wakana Takeuchi, Kimihiko Kato, **Shigehisa Shibayama**, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
 Title: “Effect of Light Exposure during Plasma Process on Electrical Properties of $\text{Au}/\text{Al}_2\text{O}_3/\text{Ge}$ MOS Capacitor”
 Conference: 第 11 回 日本表面科学会中部支部 学術講演会
 Place&Date: 豊田工科大 (豊田), 2011/12/24 (presentation: 2011/12/24)
 Presentaton: 口頭, 4

- [3] Kusumandari, Wakana Takeuchi, Kimihiko Kato, Shigehisa Shibayama, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: “Effect of Light and Air Exposures on Electrical Properties of GeO_2/Ge and $\text{Al}_2\text{O}_3/\text{Ge}$ Gate Stack Structures”
Conference: Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (AWAD2012)
Place&Date: Naha (Okinawa), 2012/6/27-29 (presentation: 2012/6/28)
Presentaton: Oral, 58
- [4] 吉田 鉄兵, 加藤 公彦, 柴山 茂久, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: テトラエトキシゲルマニウムを用いた原子層堆積法による Ge 酸化物の形成
Conference: 2012 年 (平成 24 年) 秋季 第 73 回応用物理学会秋季学術講演会
Place&Date: 愛媛大 (愛媛), 2012/9/11-14 (presentation: 2012/9/12)
Presentaton: 口頭, 12p-F4-3
- [5] 吉田 鉄兵, 加藤 公彦, 柴山 茂久, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: テトラエトキシゲルマニウムを用いた極薄 Ge 酸化膜の形成
Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 18 回研究会)
Place&Date: ニューウェルシティー湯河原 (熱海), 2013/1/25,26 (presentation: 2013/1/25)
Presentaton: ポスター, P-8
Proceeding: Extended Abstracts of the 18th Workshop on Gate Stack Technology and Physics, pp. 151-154
- [6] 吉田 鉄兵, 加藤 公彦, 柴山 茂久, 坂下 満男, 竹内 和歌奈, 田岡 紀之, 中塚 理, 財満 鎮明
Title: テトラエトキシゲルマニウムによる極薄 GeO_2 膜の形成
Conference: シリコン材料・デバイス研究会 (SDM)
Place&Date: 機会振興会館 (東京), 2013/6/18 (presentation: 2013/6/18)
Presentaton: 口頭, SDM-(2)
Proceeding: 電子情報通信学会技術研究報告, vol. 113, pp. 7-12
- [7] 吉田 鉄兵, 加藤 公彦, 柴山 茂久, 坂下 満男, 田岡 紀之, 竹内 和歌奈, 中塚 理, 財満 鎮明
Title: MOCVD 法により形成した極薄 GeO_2 を用いた $\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ 構造の電気的特性および構造評価
Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 19 回研究会)
Place&Date: ニューウェルシティー湯河原 (熱海), 2014/1/24,25 (presentation: 2014/1/24)
Presentaton: ポスター, P-4
Proceeding: Extended Abstracts of the 19th Workshop on Gate Stack Technology and Physics, pp. 131-134

- [8] 黒澤 昌志, 柴山 茂久, 加藤 元太, 山羽 隆, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明

Title: $\text{Si}_{1-x}\text{Sn}_x$ 薄膜におけるバンドギャップナローウイングの初観測

Conference: 2014 年 (平成 26 年) 秋季 第 75 回応用物理学会秋季学術講演会

Place&Date: 北海道大 (札幌), 2014/9/17-20 (presentation: 2014/9/19)

Presentaton: 口頭, 19p-A16-17

- [9] 鈴木 陽洋, 鄧云生, 柴山 茂久, 黒澤 昌志, 坂下 満男, 中塚 理, 財満 鎮明

Title: Sn/Ge 界面の結晶構造およびショットキー障壁高さの Ge 面方位依存性

Conference: 応用物理学会 SC 東海地区学術講演会 (JSAP SCTS2014)

Place&Date: 名古屋大 (名古屋), 2014/11/8 (presentation: 2014/11/8)

Presentaton: ポスター, P15

- [10] 鈴木 陽洋, 鄧云生, 柴山 茂久, 黒澤 昌志, 坂下 満男, 竹内 和歌奈, 中塚 理, 財満 鎮明

Title: Sn/Ge コンタクトにおけるフェルミレベルピニングの軽減およびショットキー障壁高さの低減

Conference: ゲートスタック研究会 –材料・プロセス・評価の物理– (第 20 回研究会)

Place&Date: 東レ総合研修センター (三島), 2015/1/30,31 (presentation: 2015/1/30)

Presentaton: 口頭, 5-4

4 受賞等

- [1] 柴山 茂久, 第 13 回 (2011 年度) 日本表面科学会中部支部 学術講演会 講演奨励賞

- [2] 柴山 茂久, 応用物理学会 SC 東海地区学術講演会 2013 (JSAP SCTS 2013) 支部学術講演会発表奨励賞

5 その他

- [1] 柴山 茂久

Title: 次世代高駆動力集積回路に向けた GeO_2 膜の原子層堆積手法の開発

Journal: 名古屋大学工学研究科情報誌「PRESSe」, No. 36, 2014 年 12 月