博士学位論文

IV 族三元混晶薄膜の結晶成長および電子物性制御に関する研究

Study on crystal growth and control of electronic property of group-IV semiconductor ternary alloy layers

2015 年度

名古屋大学大学院工学研究科結晶材料工学専攻

ナノ構造デバイス工学講座　財満研究室

山羽　隆

目次

第 1 章 序論 1

1.1 本研究の背景 1

1.2 研究課題および目的 2

1.2.1 光電融合デバイス応用に向けた IV 族半導体レーザー 2

1.2.2 太陽電池応用に向けた C 系三元混晶の導入 4

1.2.3 三次元集積デバイス応用に向けた多結晶半導体の形成 6

1.2.4 二軸圧縮歪 Ge 層の形成に向けた高品質 $Si_{1-x}Ge_x$ の導入 7

1.3 本研究の概要 9

第 2 章 実験方法 19

2.1 試料作製 19

2.1.1 基板表面洗浄方法 19

2.1.2 分子線ビームエピタキシー法 19

2.1.3 高周波多元マグネトロンスパッタリング法 20

2.2 評価手法 21

2.2.1 X 線回折法 21

2.2.2 XRD ω ロッキングカーブ 22

2.2.3 ラザフォード後方散乱 22

第 3 章 $Ge_{1-x-y}Si_xSn_y$/Ge の結晶成長およびエネルギーバンド構造の評価 28

3.1 はじめに 28

3.2 試料作製方法 29

3.3 実験結果および考察 30

3.3.1 $Ge_{1-x-y}Si_xSn_y$ 層の成長および構造評価 30

3.3.2 $Ge_{1-x-y}Si_xSn_y$ 層のエネルギーバンド構造の解明 33

3.4 結論 36

第 4 章 C 系 IV 族三元混晶半導体の結晶成長および光学特性評価 50

4.1 はじめに 50

4.1.1 直接遷移型 IV 族半導体に向けた $Ge_{1-x-y}Sn_xC_y$ 三元混晶 50

4.1.2 太陽電池応用に向けた $Si_{1-x-y}Sn_xC_y$ 三元混晶 51

4.1.3 $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップ計算 52
4.2 試料作製方法 53
4.3 実験結果および考察 54
4.3.1 $Ge_{1-x-y}Sn_xC_y$ 層の結晶成長および光学特性評価 54
4.3.2 $Si_{1-x-y}Sn_xC_y$ 層の結晶成長およびエネルギーバンド構造評価 59
4.4 結論 62

第 5 章 SiO_2 上のアモルファス $Ge_{1-x-y}Si_xSn_y$ の多結晶成長および電気的特性の評価 82
5.1 はじめに 82
5.2 試料作製方法 83
5.3 実験結果および考察 83
5.3.1 Sn 導入によるアモルファス $Si_{1-x}Ge_x$ 中の結晶化の促進 83
5.3.2 多結晶 $Ge_{1-x-y}Si_xSn_y$ 中の格子置換位置 Sn 組成評価 86
5.3.3 多結晶 $Ge_{1-x-y}Si_xSn_y$ 層の電気的特性評価 87
5.4 結論 88

第 6 章 歪 Ge 層の形成に向けた Traveling Liquidus-Zone 法を用いて作製した $Si_{1-x}Ge_x$ 基板の結晶構造評価 98
6.1 はじめに 98
6.2 試料作製方法 98
6.3 実験結果および考察 99
6.3.1 TLZ-SiGe 基板のバルクの結晶構造評価 99
6.3.2 歪 Ge 層成長のための TLZ-SiGe 基板の表面構造評価 101
6.4 結論 103

第 7 章 総括 113
7.1 本研究の成果 113
7.2 今後の展望 117

第 1 章 序論

1.1 本研究の背景

IV 族系材料においてダイヤモンド構造をとる元素は、C、Si、Ge、および Sn が挙げられる。特に、Si および Ge は、超々大規模集積回路（ultra-large scale integrated circuit, ULSI）の基本素子である金属-絶縁膜-半導体電界効果トランジスタ（metal-oxide-semiconductor field effect transistor, MOSFET）のチャネル材料として応用されている。さらに Si は、電子デバイスだけでなく、現在、太陽電池などの光学デバイスにも用いられている[1]。また、ULSI および太陽電池において、更なる性能向上に向けて新規構造および新規材料の導入が提案されている。新規材料については、従来の Si プロセスとの親和性を考慮すると、IV 族半導体の導入が要求される。また、それぞれの素子における性能向上に向けてエネルギーバンドギャップおよびキャリア移動度などの電子物性の制御が重要な課題となる。

表 1.1 にダイヤモンド構造の C、Si、Ge、および Sn のエネルギーバンドギャップおよび格子定数を示す[2]。エネルギーバンドギャップおよび格子定数は、それぞれの材料によって異なることから、IV 族半導体は混晶形成により物性を制御できる。従来のダイヤモンド構造を有する IV 族半導体混晶としては、$Si_{1-x}Ge_x$ が挙げられる。$Si_{1-x}Ge_x$ は、Si や Ge に歪を印加させるストレッサー層や、Si とのヘテロ構造における光学デバイス応用として研究されている[3-6]。

また、近年、Sn を導入した混晶においても注目されている。Sn の伝導帯端の最下点は Γ 点であり、Sn 組成 10%以上の $Ge_{1-x}Sn_x$ および Sn 組成 40%以上の $Si_{1-x}Sn_x$ において、理論計算により直接遷移化することが報告されている[7, 8]。そのため、$Ge_{1-x}Sn_x$ および $Si_{1-x}Sn_x$ は、発光効率の高い光学デバイス素子や高移動度チャネル材料としての応用が期待されている。一方で、二元混晶材料においては、エネルギーバンドギャップおよび格子定数が一意に決まる。

本論文においては、IV 族三元混晶半導体の形成に着目した。C、Si、Ge および Sn を用いた三元混晶を形成することで、格子定数とエネルギーバンドギャップを独立して制御できる。三元混晶材料の一つに、$Ge_{1-x-y}Si_xSn_y$ が挙げられる。Si および Sn の組成比を Si:Sn=3.7:1 に調整することによって、Ge と格子整合した $Ge_{1-x-y}Si_xSn_y$ を形成できる。図 1.1 に Moontragoon ら

による第一原理計算を用いた $Ge_{1-x-y}Si_xSn_y$ のエネルギーバンドギャップの計算結果を示す[9]。図中の斜線は、Ge と $Ge_{1-x-y}Si_xSn_y$ の格子定数の格子ミスフィット量を表す。特に、格子ミスフィット量 0%は、Ge と格子整合する条件を表す。この理論計算の結果から、$Ge_{1-x-y}Si_xSn_y$ のエネルギーバンドギャップは、Ge と格子整合しながら、0.7～1.2 eV に調整できることがわかる。そのため、下地の格子定数に合わせた三元混晶の形成によって、高い結晶性を有し、エネルギーバンドギャップなどの物性値を制御できると考えられる。このように、三元混晶半導体の形成によって、高いデバイス設計の自由度を実現できる。

また、Ge については電子・正孔共に Si よりも高い移動度を有することから、MOSFET のチャネル材料として広く研究が行われている。表 1.2 に、IV 族および III-V 族半導体の電子および正孔の移動度を示す[10]。Ge は、他の半導体と比べ、正孔移動度が高い材料である。また、図 1.2 に面内二軸等方歪を印加した Ge の正孔移動度の理論計算結果を示す[11]。図 1.2 に示すように、Ge への圧縮歪印加によって正孔移動度の向上が期待できる。このことから圧縮歪 Ge は、高移動度チャネル材料としての応用が期待される。

1.2 研究課題および目的

1.2.1 光電融合デバイス応用に向けた IV 族半導体レーザー

従来の ULSI への高速・大容量通信が可能な光通信技術の導入により、ULSI の低消費電力化および高機能化が期待できる[12]。この新規構造に向けて、図 1.3 に示すように従来の Si プラットホーム上への半導体レーザー、導波路、および受光器の導入が必要である。導波路および受光器の材料としては、それぞれ Si および Ge が提案されている[13]。一方、従来の半導体レーザーにおいて、高い発光効率を有する直接遷移型である III-V 族化合物半導体が提案されている[13]。Si プラットホーム上への高品質な III-V 族半導体の形成は難しく、Si 上への III-V 族化合物半導体の張り合わせ法などが提案されているが、プロセスが複雑になることから課題が残る[14]。そこで、従来の Si プラットホーム上への光学デバイスの形成において、親和性の高い IV 族半導体材料の導入が必要と考えられる。

近年、直接遷移型半導体となる $Ge_{1-x}Sn_x$ の研究が広くなされている。特に、90K の低温において $Ge_{1-x}Sn_x$ の光励起レーザー発振が報告されている[15]。一方で、室温での半導体レーザ

ーの動作のためには、十分なバンドオフセットを有する type-I エネルギーバンド構造による、発光層のキャリア閉じ込めが不可欠である。図 1.4 に type-I エネルギーバンド構造による量子井戸構造を示す。type-I エネルギーバンド構造は、広いバンドギャップ材料（クラッド層）で狭いバンドギャップ材料（活性層）を挟んだエネルギーバンド構造であり、狭バンドギャップ領域に電子および正孔を閉じ込められる。

Si および Ge の電子親和力が同程度であることを考えると、無歪の Si、Ge、および $Si_{1-x}Ge_x$ を用いたヘテロ接合における伝導帯のバンドオフセットは 0.01 eV 程度となる。一方、室温において type-I エネルギーバンド構造によってキャリアを閉じ込めるためには、k_BT=0.026 eV を超える価電子帯および伝導帯バンドオフセットが必要となる。ここで、k_B および T はそれぞれボルツマン定数および温度を示す。そのため、十分なオフセットを確保するためには、$Si_{1-x}Ge_x$ の系において、歪印加によるエネルギーバンド構造の変調が必要になる。実際に、$Si_{1-x}Ge_x$ 系において、十分なバンドオフセットを得るためには、1.0%を超える歪量が必要となる[16-19]。しかし、歪の導入は、プロセスやデバイス構造作製に制限を与える。つまり、無歪系の IV 族半導体の type-I エネルギーバンド構造を用いることで、Si 系 ULSI プラットホーム上においてデバイス設計の自由度を向上できると考えられる。

本研究では、歪を用いない type-I エネルギーバンド構造実現のために、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合構造に着目した。$Ge_{1-x-y}Si_xSn_y$/Ge および $Ge_{1-x-y}Si_xSn_y$/$Ge_{1-x}Sn_x$ ヘテロ構造において、type-I エネルギーバンド構造となることが理論予測されており、トンネルトランジスタおよびレーザーなどへの応用が提案さている[20-22]。Moontragoon らによるエネルギーバンドギャップ計算および Jaros による価電子帯バンドオフセット計算を用いて $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合のエネルギーバンド構造を計算した結果を図 1.5 に示す[9, 23]。また、図中に点線で Ge の価電子帯および伝導帯のエネルギー位置を示す。$Ge_{1-x-y}Si_xSn_y$ の Si および Sn 組成は Ge と格子整合する条件（Si:Sn=3.7:1）である。図 1.5 に示すように、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合において、type-I エネルギーバンド構造となることがわかる。しかし、十分な価電子帯および伝導帯オフセットの値を得るためには、熱平衡固溶限を超える Sn 組成 6%以上の $Ge_{1-x-y}Si_xSn_y$ 層の形成が必要である。表 1.3 に Si および Ge 中における Sn の熱平衡固溶限を示す[24-27]。バルク Si および Ge 中の Sn の熱平衡固溶限は、それぞれ 0.1 および 1.0 at.%と非常に低く、

容易に Sn 析出が起こる。そのため、高 Sn 組成の $Ge_{1-x-y}Si_xSn_y$ 層の成長に向けて、Sn 組成および格子ミスフィット量が $Ge_{1-x-y}Si_xSn_y$ 薄膜の結晶性に与える影響について評価した。また、エネルギーバンドギャップおよび価電子帯の評価を行い、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合のエネルギーバンド構造の実験的な実証を目指した。

1.2.2 太陽電池応用に向けた C 系三元混晶の導入

前節で述べたように、IV 族系材料のバンドエンジニアリングにより、光学デバイス応用が期待できる。特に、ワイドギャップを有するダイヤモンド C を導入した三元混晶を用いることで、Si や Ge のワイドギャップ化が期待できる。光学デバイスの一つに太陽電池が挙げられる。現在の太陽電池の主流な材料は単結晶および多結晶の Si であり、太陽光発電の電力の 85%を占めている[1, 28]。研究レベルでは単結晶 Si において変換効率 25.6%が達成されている[29]。

しかし、結晶 Si の変換効率の理論限界は 29%とされており、これ以上の変換効率の飛躍的な向上は難しい[1]。その要因の一つとして、太陽光スペクトルと太陽電池セルのバンドギャップのエネルギー差によって生じる損失が挙げられる。図 1.6 に Air Mass（AM）1.5 のとき太陽光スペクトルを示す[30]。AM とは、空気の層による吸収に起因する実際の太陽光スペクトルを特徴づけるものであり、大気外では AM0、地球表面上の垂直入射では、AM1 であり、AM1.5 とは、地球の表面で使用される標準のスペクトルとみなされる。また、図中に Si 系太陽電池の可変換領域を示しており、短波長側の太陽光の一部および長波長側の太陽光を電力に変換できないことがわかる。これらの損失が発生する過程の概略図を図 1.7 に示す。バンドギャップ以下のエネルギーに対応する長波長の光は、電子・正孔対を生成できないため、吸収されない（図 1.7 中①）。また、そのバンドギャップと一致したエネルギーの光を吸収すると、キャリア生成が起こる（図 1.7 中②）。しかし、エネルギーバンドギャップよりも大きなエネルギーのフォトンが吸収された場合、過剰なエネルギーはすぐに熱などの形で失われる（図 1.7 中③）。すなわち、バンドギャップとフォトンのエネルギーの差程度が損失となる。これらの損失は、材料のバンドギャップに依存し、単結晶 Si にかぎらず単一接合太陽電池の理論的な変換効率の限界は 26～30%となる[1]。

太陽電池セルの変換効率の更なる向上にむけて、接合型太陽電池、中間バンド型太陽電池、ホットキャリア太陽電池などの高性能太陽電池が提案されている[1]。本研究においては、バンドギャップ由来の損失を抑制し高変換効率を達成できる接合型太陽電池に着目した。接合型太陽電池は、異なるエネルギーバンドギャップを有する材料の多層構造の太陽電池である。幅広いエネルギーを有する太陽光のスペクトルを、適したエネルギーバンドギャップ層において吸収するために、熱損失および透過損失を共に低減できる構造である。

現在までに、IV 族半導体を用いた接合型太陽電池としては、アモルファス Si（a-Si）および微結晶 Si（nc-Si）を用いた構造が提案されている[29]。a-Si および nc-Si のエネルギーバンドギャップはそれぞれ 1.4 eV および 1.1 eV である。この構造の現在報告されている最大の変換効率は、11.8%である[29]。Si 系単接合型太陽電池の変換効率よりも低くなる要因としては、アモルファス構造由来の光劣化や短いキャリア拡散長が挙げられる。そこで、IV 族系接合型太陽電池において、より高い変換効率を実現するためには、結晶半導体の導入が必要不可欠である。単結晶による接合形成においては、高い結晶性を得られる格子整合系の材料を選ぶ必要がある。そこで、Si や Ge よりもワイドギャップ材料である C を導入した三元混晶半導体に着目した。

しかし、C の Si および Ge 中への平衡固溶限が非常に低いことから（表 1.3）、C を用いたワイドギャップ化は非常に困難であると考えられる[24-27]。また、C を含む三元混晶半導体として $Si_{1-x-y}Ge_xC_y$ が挙げられるが、過去の報告において、C 組成増大に伴い、表面ラフネスの増大や SiGe および SiC の相分離などが発生するため、高 C 組成化の実現が難しい[30]。そのため、本論文では、$Si_{1-x-y}Sn_xC_y$ および $Ge_{1-x-y}Sn_xC_y$ 薄膜に着目した。理論計算により、Ge または Si 母相中における C-C 結合に比べ、Sn-C 結合の安定化が報告されており[31]、Sn および C の Ge または Si 中への同時添加により、熱平衡固溶限を超える Sn および C 組成の導入が期待できる。そこで、$Si_{1-x-y}Sn_xC_y$ および $Ge_{1-x-y}Sn_xC_y$ 薄膜の結晶成長を行い、その Sn および C の同時添加の結晶性および格子置換位置 C 組成への効果を調べた。また、Sn および C 組成がエネルギーバンド構造に与える影響を調べた。

1.2.3 三次元集積デバイス応用に向けた多結晶半導体の形成

従来の ULSI の性能向上は、基本素子である MOSFET の微細化による集積度の増大で実現してきた。しかし、微細化の進展にともなって、ショートチャネル効果、パンチスルーなどの物理限界の影響によりスケーリング則に従った微細化だけでは性能向上は測れないことが次第に明らかになってきた[32]。そこで、MOSFET の微細化技術だけに依らない性能向上の手法として、三次元集積デバイスが挙げられる。図 1.8 に三次元集積デバイスの概要図を示す。図に示す通り、三次元集積デバイスは素子を縦方向に堆積させることにより更なる集積度の向上を実現できる構造である[33]。三次元集積デバイスの形成において、トランジスタを三次元的に積層していくので、絶縁膜上への結晶成長技術が必須となる。

絶縁膜上の結晶半導体の形成手法に、張り合わせ法が挙げられる。しかし、張り合わせ法においては、ミスアラインやウェハー加工時のダメージ等が問題となる。そのため、絶縁膜上における多結晶成長技術が必要となると考えられる。アモルファス構造の多結晶化の手法に固相結晶化（solid phase crystallization, SPC）法が挙げられる。SPC 法を用いた絶縁膜上における多結晶半導体の成長技術は、デバイス形成の高い設計自由度を実現できる。一方、多結晶薄膜の形成を考えたとき、既に形成されている金属配線や他の素子を維持するために 450ºC 以下の低温における製造プロセスが必要である[33]。また、デバイスの低消費電力化に向けて、高移動度およびトランジスタの低いオフリーク電流となる材料の導入が必要である。オフリーク電流 I_{leak} は、以下の(1.1)式を用いて表すことができる[34]。

$$I_{leak} \approx \exp\left(\frac{E_{\mathrm{g}}}{k_{\mathrm{B}}T}\right) \tag{1.1}$$

ここで、E_{g} はエネルギーバンドギャップを表す。上記の式より、エネルギーバンドギャップの増加に伴い、オフリーク電流が低減することがわかる。

そこで、本研究においては、多結晶 $Si_{1-x}Ge_x$ に着目した。図 1.9 に多結晶 $Si_{1-x}Ge_x$ のエネルギーバンドギャップと SPC 法を用いた多結晶 $Si_{1-x}Ge_x$ の結晶化温度の Ge 組成依存性を示す[35]。Si 組成 20%以上を有する $Si_{1-x}Ge_x$ のエネルギーバンドギャップは Si と同程度となり、$Si_{1-x}Ge_x$ を用いることで Si 程度の低いオフリーク電流が期待できる。しかし、Si 組成 20%以上の多結晶 $Si_{1-x}Ge_x$ の形成温度は 550～700ºC と高温の熱処理が必要であり[35]、三次元集積デバイスへの導入が困難である。

過去の報告において、アモルファス Si やアモルファス $Si_{1-x}Ge_x$ の結晶化温度低減について、Si および Ge と低い共晶温度を持つ Ni や Al を導入した金属誘起結晶化（metal induced crystallization, MIC）法が報告されている[36-38]。しかし、金属が膜中に残留し、深い欠陥準位を形成することによる移動度の低減が課題となる。

本研究では、アモルファス $Si_{1-x}Ge_x$ への Sn 導入に着目した。Ge-Sn 系および Si-Sn 系の状態図をそれぞれ図 1.10(a)および 1.10(b)に示す。状態図から Si-Sn 系および Ge-Sn 系は共晶系であり、共晶温度は共に 231ºC と低く[39, 40]、低温での結晶化が期待できる。さらに、Sn はダイヤモンド構造を有するため、結晶 $Si_{1-x}Ge_x$ 中の格子置換位置に導入することができる。そのため、III-V 族や金属材料と異なり、Sn 導入は Si プロセスとの親和性が高いと考えられる。

加えて、多結晶 $Ge_{1-x}Sn_x$ の低温成長が報告されている[41, 42]。近年、Sn の液相横方向成長の手法によって、アモルファス Ge の 240ºC の低温における多結晶化が報告されている[41]。また、SPC 法を用いた絶縁膜上の $Ge_{1-x}Sn_x$ 層の結晶化についても報告されている[42]。SPC 法を用いて、430ºC 熱処理によって Sn 組成 2%の $Ge_{1-x}Sn_x$ の多結晶成長を行っている。また、多結晶 Ge 層の正孔移動度 20 cm^2/V-s と比べ、Sn 組成 2%の導入によって正孔移動度が 100 cm^2/V-s に向上することが報告されている[42]。

一方、$Si_{1-x}Ge_x$ 中への Sn 導入において、Sn の Si および Ge 中の熱平衡固溶限が低く（表 1.3）、Sn の析出が課題となる。また、絶縁膜上における $Ge_{1-x-y}Si_xSn_y$ の多結晶成長については報告がなく、その構造については、未解明の部分が多い。そこで、本論文において、$Si_{1-x}Ge_x$ 中への Sn 導入が結晶化に与える影響を調べ、その結晶構造およびキャリア移動度の評価を行った。

1.2.4 二軸圧縮歪 Ge 層の形成に向けた高品質 $Si_{1-x}Ge_x$ の導入

表 1.2 で示した様に、Ge は電子・正孔共に Si と比較して MOSFET 用のキャリア移動度が高く、正孔の移動度という点においては、III-V 族などの材料を上回っている。そのため、Si に代わるチャネル材料として広く研究がなされている[10]。また、チャネル中の半導体への歪印加によってバンド構造を変化させ、キャリア移動度の向上が報告されている[11]。圧縮歪を印加させることで、正孔移動度の向上が期待できる。近年、$Si_{0.3}Ge_{0.7}$ 層を用いた歪量 1.3%の

圧縮歪を印加した Ge 層を用いた量子井戸電界効果トランジスタ（quantum well field effect transistor, QWFET）によって、歪 Si 層と比較して 4 倍の正孔移動度が実現されている[43]。Ge に面内等方性歪を印加するためには、Ge と格子定数の異なるバッファ層上に歪 Ge 層をエピタキシャル成長させる必要がある。二軸圧縮歪 Ge チャネルの作製には、ストレッサー層として Ge よりも格子定数の小さい歪緩和 $Si_{1-x}Ge_x$ バッファ層が通常用いられる。従来、このストレッサー層は、Si(001)基板上に歪緩和 $Si_{1-x}Ge_x$ 層をヘテロエピタキシャル成長することで作製されてきた。これまで、歪緩和 $Si_{1-x}Ge_x$ 層の形成手法としては組成傾斜法や固相拡散など様々な報告がされている[44-46]。

Si(001)基板上に成長した $Si_{1-x}Ge_x$ 層においては、$Si_{1-x}Ge_x$/Si(001)基板界面への 60º 転位の導入によって歪緩和が生じる。この 60º 転位のバーガースベクトルは、基板表面に対して傾斜しているため、$Si_{1-x}Ge_x$ バッファ層には微小傾斜などのモザイク構造が本質的に現れる[46]。そのため、$Si_{1-x}Ge_x$ バッファ層およびその上に形成される歪 Ge 層においては、このモザイク構造に起因した結晶性の乱れや表面ラフネスの形成が問題となる。さらに、歪緩和の過程においては、$Si_{1-x}Ge_x$ バッファ層に一部の貫通転位が残留することがあり、これらが歪 Ge 層に引き継がれる結果、その結晶性の劣化や Ge 層の歪緩和の誘発なども問題となる。したがって、高品質な歪 Ge 層成長のためには、モザイク構造や貫通転位のない高品質な完全歪緩和 $Si_{1-x}Ge_x$ 層が必要となる。

本研究では、traveling liquidus zone（TLZ）法を用いた $Si_{1-x}Ge_x$ の形成に着目した。TLZ 法は、バルク $Si_{1-x}Ge_x$ を形成する手法である。その形成手法については、第 6 章に述べる。TLZ 法における報告はいくつかあるものの、歪 Ge 層堆積に向けたバルク $Si_{1-x}Ge_x$ の詳細な結晶性については未解明である。さらに、TLZ 法を用いて作製した $Si_{1-x}Ge_x$ 上へのエピタキシャル成長のための表面処理の確立が重要である。実際に、$Si_{0.5}Ge_{0.5}$ 基板上へ薄膜 Ge 層を堆積させているが、X 線回折法による回折ピークが確認できておらず、その結晶性については説明がない[47]。したがって、本研究においては、TLZ 法を用いて作製した $Si_{1-x}Ge_x$ 基板の表面構造を理解し、歪 Ge 層成長を行った。

1.3 本研究の概要

2 章では、試料作製方法および試料の評価を示す。3 章では、$Ge_{1-x-y}Si_xSn_y$ 薄膜の Sn 組成およびミスフィット量が結晶性に与える影響および $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造のエネルギーバンド構造について述べる[48, 49]。4 章では、C 系 IV 族三元混晶のエピタキシャル成長および光学特性の評価について述べる[50, 51]。5 章では、SiO_2 上への $Ge_{1-x-y}Si_xSn_y$ 層の多結晶成長を行い、その結晶構造および電気特性の評価について述べる[52]。6 章では、TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 基板を用いた歪 Ge 層形成に向けた基板の結晶構造および表面構造の評価および、$Si_{1-x}Ge_x$ 基板上への歪 Ge 層の成長について述べる[53]。7 章において、本研究の成果をまとめ、今後の展望を示す。

参考文献

[1] 山口真史, M. A. グリーン, 大下祥雄, 小島信明, “太陽電池の基礎と応用　シリコンから有機・量子ナノまで” (丸善株式会社), (2010).

[2] O. Madelung, Semiconductors: Data Handbook (Springer, Heidelberg, 2004) 3rd ed.

[3] M. L. Lee, C. W. Leitz, Z. Cheng, A. J. Pitera, T. Langdo, M. T. Currie, G. Taraschi, E. A. Fitzgerald, and Dimitri A. Antoniadis, Appl. Phys. Lett. **79**, 3344 (2001).

[4] Y. Shimura, N. Tsutsui, O. Nakatsuka, A. Sakai, and S. Zaima, Jpn. J. Appl. Phys. **48**, 04C130 (2009).

[5] Y. Bai, K. E. Lee, C. Cheng, M. L. Lee, and E. A. Fitzgerald, J. Appl. Phys. **104**, 084518 (2008).

[6] K. L. Wang and R. P. G. Karunasiri, J. Vac. Sci. Technol. B **11**, 1159 (1993).

[7] Y. Chibane and M. Ferhat, J. Appl. Phys. **107**, 053512 (2010).

[8] N. Cherkashin, M. J. Hÿtch, F. Houdellier, F. Hüe, V Paillard, A. Claverie, A. Gouyé, O. Kermarrec, D. Rouchon, M. Burdin and P. Holliger, Appl. Phys. Lett. **94**, 141910 (2009).

[9] P. Moontragoon, R. A. Soref, and Z. Ikonic, J. Appl. Phys. **112**, 073106 (2012).

[10] S. Takagi, T. Tezuka, T. Irisawa, S. Nakaharai, T. Maeda, T. Numata, K. Ikeda, and N. Sugiyama, Mater. Sci. and Eng. B **135**, 250 (2006).

[11] M. V. Fischetti and S. E. Laux, J. Appl. Phys. **80**, 2234 (1996).

[12] Y. Arakawa, T. Nakamura, Y. Urino, and T. Fujita, IEEE Commun. Mag. **51**, 72 (2013).

[13] R. A. Soref, IEEE J. Quantum Electron. **12**, 1678 (2007).

[14] G. Roelkens, *et al*., Materials Today **10**, 36 (2007).

[15] S. Wirths, R. Geiger, N. von den Driesch, G. Mussler, T. Stoica, S. Mantl, Z. Ikonic, M. Luysberg, S. Chiussi, J. M. Hartmann, H. Sigg, J. Faist, D. Buca, and D. Grützmacher, Nature Photonics **9**, 88 (2015).

[16] M. Virgilio and G. Grosso, J. Phys.: Condens. Matter. **18**, 1021 (2006).

[17] C. Li, Q. Yang, H. Wang, H. Wei, J. Yu, and Q. Wang, J. Appl. Phys. **87**, 8195 (2000).

[18] K. Y. Wang, W. P. Huang, H. H. Cheng, G. Sun, R.A. Soref, R. J. Nicholas, and Y. W. Suen, Appl. Phys. Lett. **91**, 072108 (2007).

[19] Y.-H. Kuo, Y. K. Lee, Y. Ge, S. Ren, J. E. Roth, T. I. Kamins, D. A. B. Miller, and J. S. Harris, IEEE J. Sel. Top. Quantum Electron. **12**, 1503 (2006).

[20] S. Sant and A. Schenk, IEEE J. Electron Devices Soc. **3**, 164 (2015).

[21] J. Menendez and J. Kouvetakis, Appl. Phys. Lett. **85**, 1175 (2004).

[22] G. Sun, R. A. Soref, and H. H. Cheng, J. Appl. Phys. **108**, 033107 (2010).

[23] M. Jaros, Phys. Rev. B **37**, 7112 (1988).

[24] D. Thurmbore, F. A. Thurmbore, and M. Kowalchilk, J. Chem.Phys. **25**, 799 (1956).

[25] Bai, K. E. Lee, C. Cheng, M. L. Lee, and E. A. Fitzgerald, J. Appl. Phys. **104**, 084518 (2008).

[26] emiconductor – Basic Data 2nd revised Edition, edited by O. Madelung (Springer, Berling, 1996).

[27] Okinaka, Y. Hamana, T. Tokuda, J. Ohta, and M. Nunoshita, J. Cryst. Growth **249**, 78 (2003).

[28] 小長井誠, 山口真史, 近藤道雄, “太陽電池の基礎と応用”（培風館）, (2010).

[29] M. A. Green, K. Emery, Y. Hishikawa, W. Warta, and E. D. Dunlop, Prog. Photovolt: Res. Appl. **22**, 710 (2014).

[30] A. Sakai, Y. Toige, M. Okada, H. Ikeda, Y. Yasuda, and S. Zaima, Appl. Phys.Lett. **79**, 3242 (2001).

[31] A. Chroneos, Phys. stat. sol. (b) **244**, 3206 (2007).

[32] 高木信一, 応用物理, **74**, 1158 (2005).

[33] J. H. Park, M. Tada, D. Kuzum, P. Kapur, H. Y Yu, H. S. P. Wong, K. C. Saraswat, International Electron Devices Meeting Tech. Dig., 389 (2008).

[34] S. M. Sze, Physics of Semiconductor Devices 2nd Edition, A Wiley Interscience publication (1981).

[35] S. Yamaguchi, N. Sugii, S. K. Park, K. Nakagawa, and M. Miyao, J. Appl. Phys. **89**, 2091 (2001).

[36] P. J. van der Zaag, M. A. Verheijen, S. Y. Yoon, and N. D. Young, Appl. Phys. Lett. **81**, 3404 (2002).

[37] Z. M. Wang, J. Y. Wang, L. P. H. Jeurgens, and E. J. Mittemeijer, Phys. Rev. B **77**, 045424 (2008).

[38] J. H. Kim and J. Y. Lee, Jpn. J. Appl. Phys. Part 1 **35**, 2052 (1996).

[39] R.W. Olesinski and G.J. Abbaschian, Bull. Alloy Phase Diagrams **5**, 273 (1984).

[40] R.W. Olesinski and G.J. Abbaschian, Bull. Alloy Phase Diagrams **5**, 265 (1984).

[41] M. Kurosawa, N. Taoka, M. Sakashita, O. Nakatsuka, M. Miyao, and S. Zaima, Appl. Phys. Lett. **103**, 101904 (2013).

[42] W. Takeuchi, N. Taoka, M. Kurosawa, M. Sakashita, O. Nakatsuka, and S. Zaima, Appl. Phys. Lett. **107**, 022103 (2015).

[43] R. Pillarisetty, B. Chu-Kung, S. Corcoran, G. Dewey, J. Kavalieros, H. Kennel, R. Kotlyar, V. Le, D. Lionberger, M. Metz, N. Mukherjee, J. Nah, W. Rachmady, M. Radosavljevic, U. Shah, S. Taft, H. Then, N. Zelick, and R. Chau, IEEE Int. Electron Devices Meet. 150 (2010).

[44] Y. Shiraki and A. Sakai, Surf. Sci. Rep. **59**, 153 (2005).

[45] 酒井朗，財満鎭明，応用物理, **75**, 426 (2006).

[46] N. Taoka, A. Sakai, S. Mochizuki, O. Nakatsuka, M. Ogawa, and S. Zaima, Thin Solid Films **508**, 147 (2006).

[47] K. Kinoshita, O. Nakatsuka, S. Yoda, and S. Zaima, Thin Solid Films **520**, 3279 (2012).

[48] T. Yamaha, O. Nakatsuka, S. Takeuchi, W. Takeuchi, N. Taoka, K. Araki, K. Izunome, and S. Zaima, ECS Trans. **50**, 907 (2012).

[49] T. Yamaha, S. Shibayama, T. Asano, K. Kato, M. Sakashita, W. Takeuchi, O. Nakatsuka, and S. Zaima, Appl. Phys. Lett. **108**, 061909 (2016).

[50] T. Yamaha, K. Terasawa, H. Oda, M. Kurosawa, W. Takeuchi, N. Taoka, O. Nakatsuka, and S. Zaima, Jpn. J. Appl. Phys **54**, 04DH08 (2015).

[51] T. Yamaha, M. Kurosawa, W. Takeuchi, O. Nakatsuka, and S. Zaima, J. Appl. Phys **54**, 08KA11 (2015).

[52] T. Yamaha, M. Kurosawa, W. Takeuchi, O. Nakatsuka, and S. Zaima, Solid State Electronics **110**, 54 (2015).

[53] T. Yamaha, O. Nakatsuka, N. Taoka, K. Kinoshita, S. Yoda, and S. Zaima, Thin Solid Films **557**, 129 (2014).

表 1.1 IV 族半導体の Γ、L、および X 点のエネルギーバンドギャップおよび格子定数[2]。

	Energy bandgap (eV)			Lattice constant (nm)
	Γ	L	X	
C	6.02	9.23	5.91	0.356
Si	3.30	2.10	1.12	0.543
Ge	0.81	0.66	1.16	0.566
Sn	-0.41	0.14	0.90	0.649

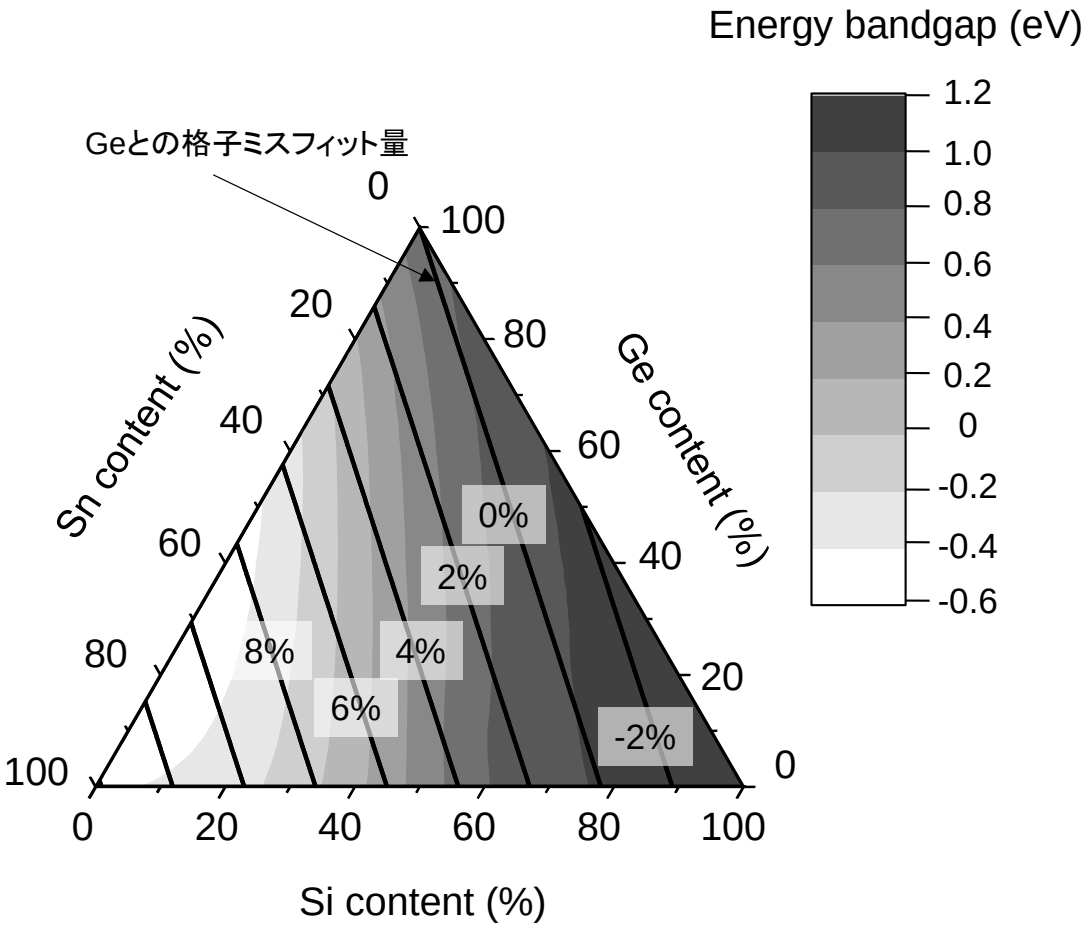


図 1.1 $Ge_{1-x-y}Si_xSn_y$ のエネルギーバンドギャップの各元素組成に対する依存性[9]。図中の直線は、バルク Ge との格子ミスフィット量を示す。

表 1.2 主な IV 族半導体および III-V 族化合物半導体の電子および正孔の移動度[10]。

	Si	Ge	GaAs	InP	InAs	InSb
$\mu_{electron}$ (cm^2/Vs)	1600	3900	9200	5400	40000	77000
μ_{hole} (cm^2/Vs)	430	1900	400	200	500	850

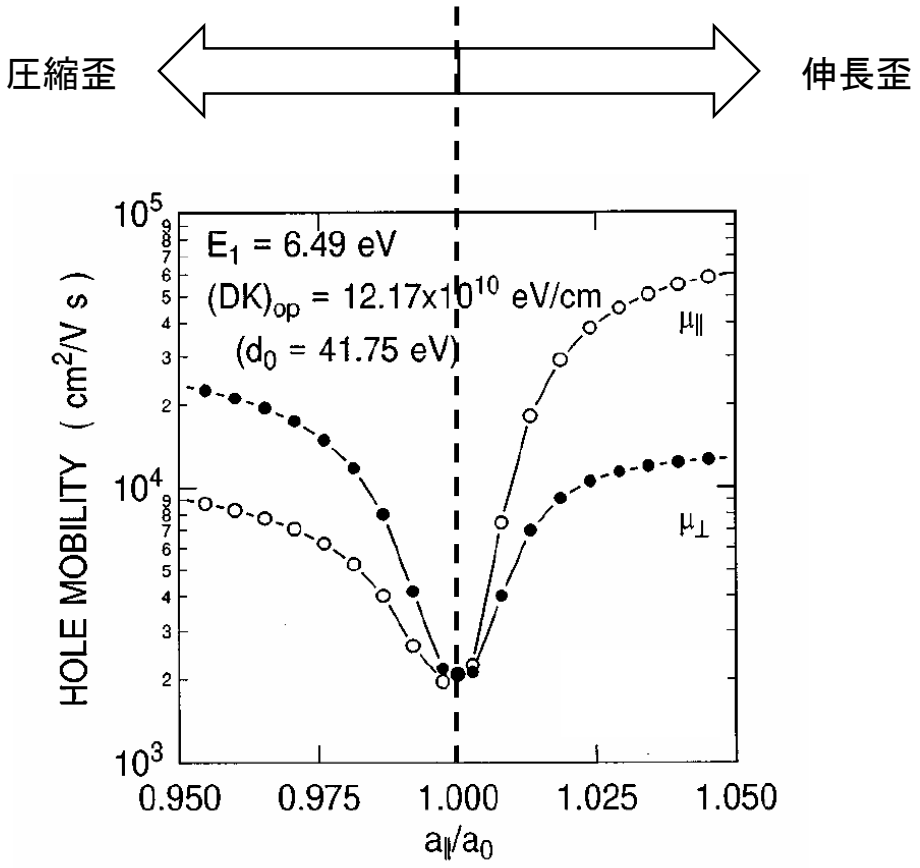


図 1.2 理論計算による Ge の二軸等方歪に対する正孔の移動度[11]。

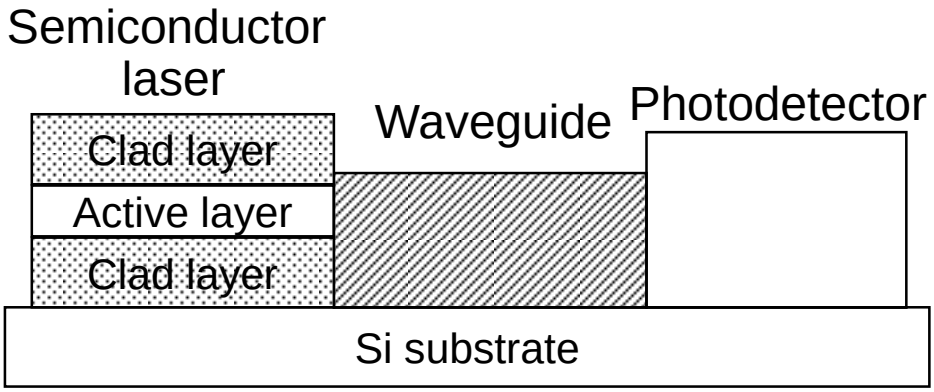


図 1.3 Si プラットホーム上の受発光素子の概要図。

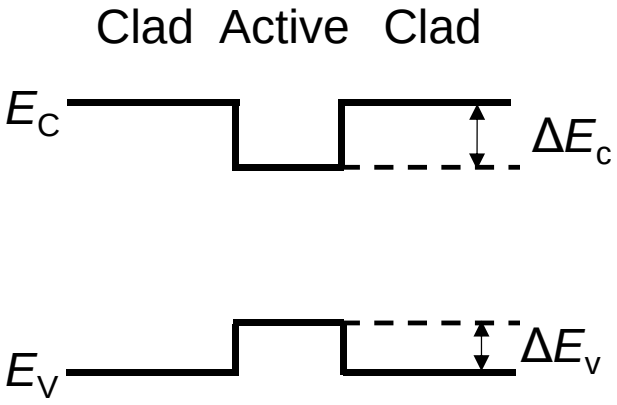


図 1.4 type-I エネルギーバンド構造による量子井戸構造。

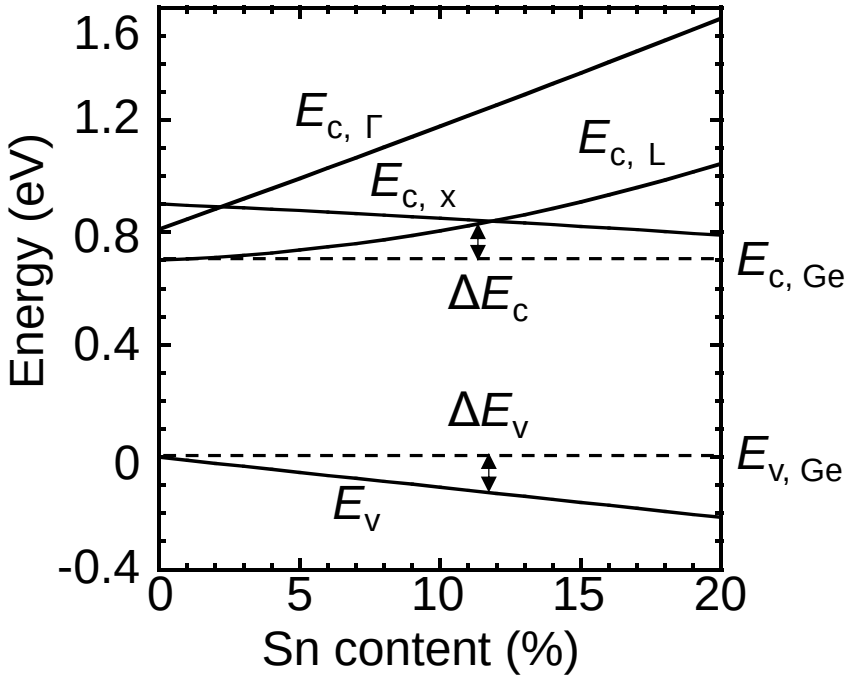


図 1.5 $Ge_{1-x-y}Si_xSn_y$/Ge のエネルギーバンド構造の理論計算結果。縦軸の基準は、Ge の価電子帯とした。点線は、Ge の価電子帯および伝導帯のエネルギー位置を表す。実線は、$Ge_{1-x-y}Si_xSn_y$ の価電子帯および伝導帯を示す。ここで、$Ge_{1-x-y}Si_xSn_y$ の Si および Sn 組成は、Si:Sn=3.7:1 とした。

表 1.3 C および Sn の Si または Ge 中の熱平衡固溶限[24-27]。

	Solid solubility limit (at.%)	
	In bulk Si	In bulk Ge
C	～10^{-5}	～10^{-15}
Sn	0.1	1.0

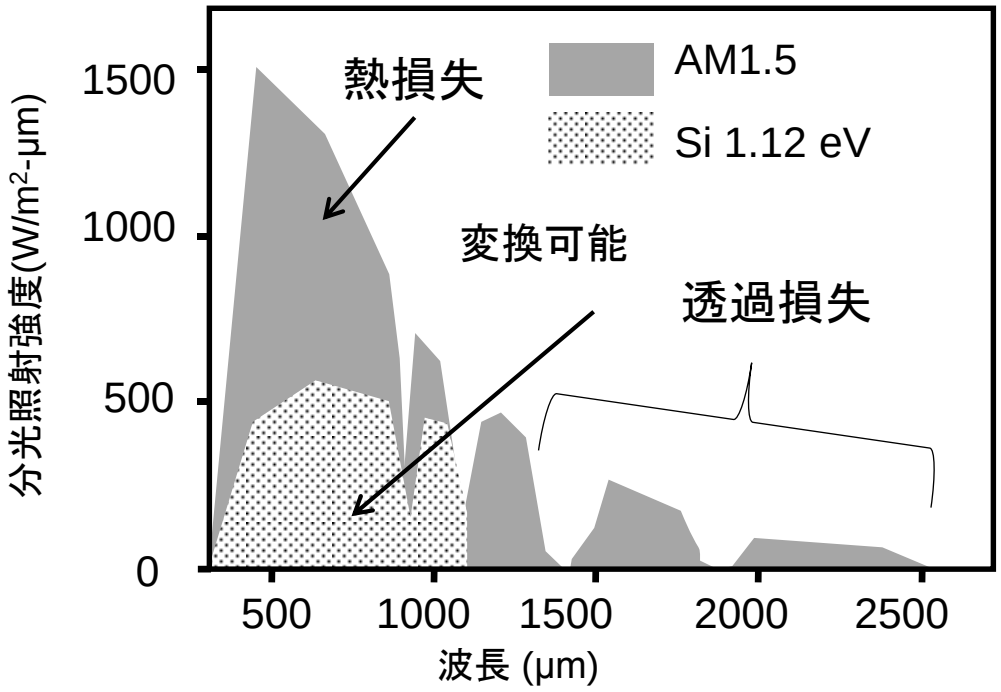


図 1.6 AM 1.5 の太陽光スペクトルおよび Si 太陽電池の可変換領域。

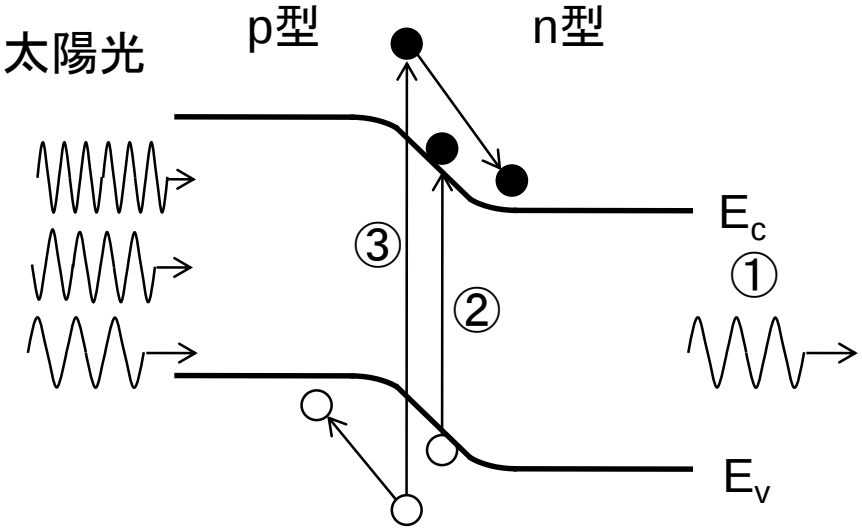


図 1.7 太陽電池のエネルギーバンド構造の模式図。①透過損失。②損失なしのキャリア生成。③熱損失の発生したキャリア生成。

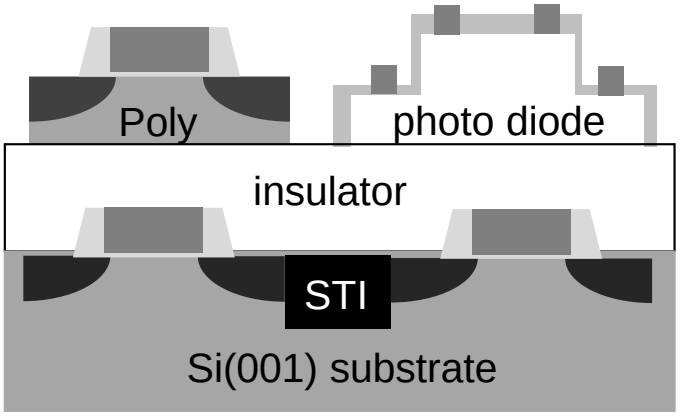


図 1.8 三次元集積デバイスの概要図。

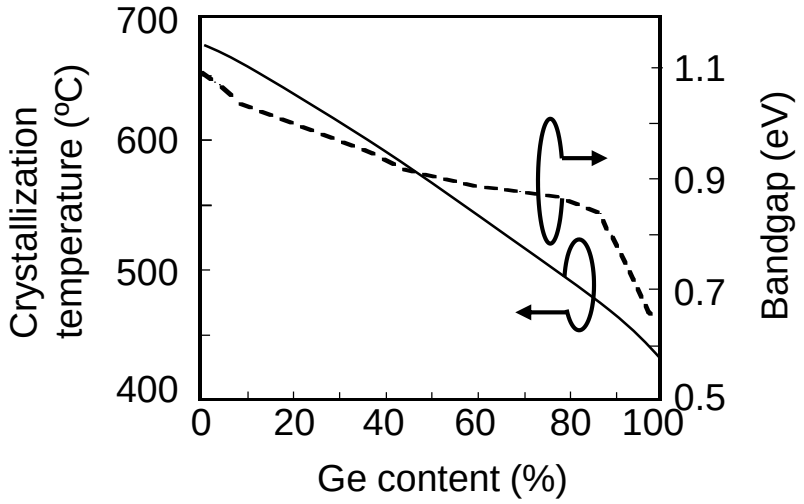


図 1.9 $Si_{1-x}Ge_x$ の SPC 法による結晶化温度およびエネルギーバンドギャップの Ge 組成依存性。

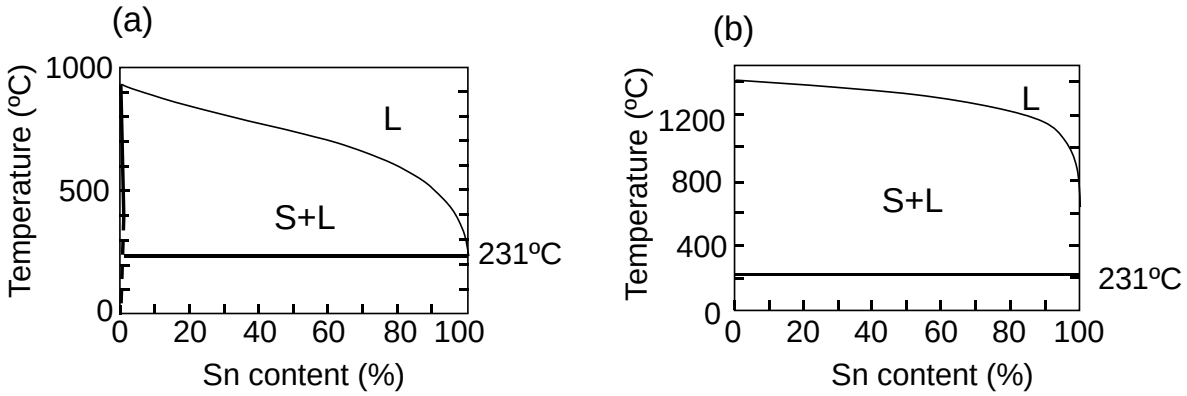


図 1.10 (a) Ge-Sn および(b)Si-Sn の状態図[39, 40]。

第 2 章 実験方法

2.1 試料作製

本節では、本研究で用いた試料作製手法について述べる。

2.1.1 基板表面洗浄方法

本研究で用いた Si および Ge 基板の洗浄方法を示す。Si 基板においては、40ºC に加熱したアンモニア溶液（H_2O:H_2O_2:NH_4OH=200:6:1）、15 min および超純水、10 min による化学洗浄を施した後、真空チャンバー内で 850ºC、15 min の熱処理によって清浄表面を得た。また、Ge 基板に対しては、アンモニア洗浄（H_2O: NH_4OH=4:1）、10 min および硫酸洗浄（H_2O:HN_3OH=7:1）、5 min および超純水を用いて洗浄を行い、真空チャンバー内において、430ºC、30 min の熱処理を施し、清浄表面を得た。TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 基板の洗浄法については、6 章で詳細を示す。

2.1.2 分子線ビームエピタキシー法

$Ge_{1-x-y}Si_xSn_y$ および Ge エピタキシャル層の形成手法として固体ソース分子線エピタキシー（molecular beam epitaxy, MBE）法を用いた。固体ソース MBE 法とは 10^{-8} Pa 以下の超高真空中において、ルツボ中の固体原料を蒸発または昇華させ分子線とし、数百 ºC に保った基板に物理蒸着する手法である。そのため蒸着速度は基板表面の吸着サイト密度や温度に依存しない。つまり、蒸着速度は原料を蒸発または昇華させる温度のみに依存するため、原子層オーダーで急峻な界面を有するヘテロエピタキシャル層の作製が容易である。

図 2.1 に本研究で用いた固体ソース MBE 装置の概略図を示す。固体ソース MBE 装置は成長室および試料交換室の 2 つのチャンバーからなり、両室側はゲートバルブによって隔てられている。試料導入時には試料交換室を大気から油回転ポンプで 10 Pa 以下まで排気し、その後ターボ分子ポンプによってさらに高真空まで排気した。そのためマグネティックトランスファーロッドによって、成長室を大気にさらすことなく、試料交換室と成長室間とで試料を搬送できる。成長室の排気はクライオポンプによって行った。このとき液体窒素シュラウド

の併用により成長室の真空度は 10^{-8} Pa に到達できる。成長中の真空度は 10^{-7}～10^{-6} Pa であった。このとき、成長室の真空度はヌードイオンゲージで計測した。Ge および Sn はそれぞれクヌーセン・セルによって蒸着した。また、Si は電子銃を用いて蒸着した。成長中は基板ホルダーを回転させ、成長膜の面内均一性を向上させた。基板の加熱は基板ホルダー裏側に設置したカーボンヒーターによって行った。また、基板温度を基板ホルダーとヒーター間に設置した熱電対によって制御した。加速電圧 25 kV の反射高速電子線回折（reflection high energy electron diffraction, RHEED）を使用してその場観察することにより、基板の清浄表面および成長層の結晶性を確認した。

2.1.3 高周波多元マグネトロンスパッタリング法

本研究において $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ 薄膜は、高周波（radio frequency, RF）マグネトロンスパッタリング法を用いて作製した。RF マグネトロンスパッタリング法とは、真空チャンバー内に低圧のガスを導入し、基板と原料ターゲット間に高周波電圧を印加してプラズマを発生させ、イオン化した不活性ガス原子を原料ターゲットに衝突させて、はじき出された原料を基板に堆積させる手法である。本研究では不活性ガスである Ar を使用した。スパッタリング法は、真空蒸着法では困難な高融点材料や合金材料なども含めた幅広い材料を原料ターゲットとして利用できる。そこで、本研究では高融点の C を堆積させるため、RF マグネトロンスパッタリング法を使用した。

図 2.2 に、本研究に用いた三元 RF マグネトロンスパッタリング装置の概略図を示す。本装置は成長室および試料交換室の 2 つのチャンバーからなっており、チャンバー間はゲートバルブによって隔てられている。成長室には Ge、Sn、および C の固体原料が設置されており、各原料に印加する電圧を独立に制御することで、各原料の蒸着レートを制御し、薄膜組成を調整した。$Si_{1-x-y}Sn_xC_y$ 薄膜を成長させる際には、Ge と Si の固体原料を入れ替えて行った。

試料導入時には、試料交換室を大気圧の状態からロータリーポンプで 50 Pa 以下まで排気し、その後ターボ分子ポンプにより高真空まで排気した。試料交換室と成長室の試料移動にはトランスファーロッドを使用した。成長室の排気にもロータリーポンプとターボ分子ポンプを使用し、基底真空度は 10^{-7} Pa 台に達した。成長中は Ar ガスを 10 sccm 導入し、ターボ

分子ポンプと成長室の間のバタフライバルブを用いて排気量を調整し、成長室内の圧力を 1 Pa に保持した。成長中は面内均一性の向上のため、試料ホルダーを 10 rpm の速度で回転させた。基板の加熱は、試料ホルダー裏側に設置された SiC コーティングのカーボンヒーターを用いた。また基板温度を、試料ホルダーとカーボンヒーター間に設置された熱電対により制御した。

本装置には、試料交換室内に RHEED が設置されており、これを用いて基板表面の清浄化および堆積させた薄膜の結晶構造を確認した。

2.2 評価手法

本節では、上記の手法で作製した試料の評価手法を述べる。

2.2.1 X 線回折法

エピタキシャル薄膜の歪構造および結晶性評価には、2 次元逆格子空間マッピング（2 dimensional reciprocal space mapping, 2DRSM）が可能な X 線回折（XRD）装置（Phillips 社製 X'pert PRO MRD）を使用した。X 線源は Cu kα を用いた。図 2.3 に装置の光学系配置を示す。フィラメント（フィラメント電流 40 mA）と Cu との間に高電圧（45 kV）を掛けることによって、放出された特性 X 線（Cu Kα1 波長 0.154056 nm）が X 線ミラーによってモノクロメータに集光される。モノクロメータに入射した X 線からは、波長および角度が Bragg 条件を充たす指向性の高い単一波長だけが取り出される。単色化された X 線は試料に照射され、その散乱波が検出器によって検出される。このとき入射波の波数ベクトル $\boldsymbol{k}$ と散乱波の波数ベクトル $\boldsymbol{k}$'との成す角を 2θ とする。

図 2.4 に試料台の各回転軸を示す。また、図 2.5 に 2 次元逆格子空間マッピングの実空間での測定原理図を示す。試料に Si(001)基板を用いた 2 次元逆格子空間マッピングにおいては入射波数ベクトル $\boldsymbol{k}$ を[110]軸に沿って入射する場合、(004)面と入射波数ベクトル $\boldsymbol{k}$ との成す角を ω、[110]軸を回転軸とした回転角を ψ、(004)面内の回転角を φ とする。図 2.5 中において紙面を測定試料の(110)面とすると、この面内に $\boldsymbol{k}$、$\boldsymbol{k}$'が存在する。図 2.6 に対応する逆格子空

間での測定原理図を示す。図 2.6 中において ω と 2θ を変化させることによって逆格子空間において(224)逆格子点上をマッピングできる。

2.2.2 XRD ω ロッキングカーブ

結晶性評価において、XRD ω ロッキングカーブ測定を行った。図 2.5 において、2θ を回折面に対応する値に固定し、入射角 ω の値を変えながら測定する。ヘテロエピタキシャル成長の際に生じる歪緩和等で生じる面内微小傾斜などのモザイシティによって、入射角 ω のピークが広がる。この回折ピークの全幅半値幅（full width at half maximum, FWHM）を評価することで定量的に結晶性を比較できる。

2.2.3 ラザフォード後方散乱

三元系の薄膜中の組成比評価のために、ラザフォード後方散乱（Rutherford backscattering spectrometry, RBS）を用いて行った。試料に対して 0º または 40º で入射した He イオン 1.8 MeV に加速し試料に入射すると、入射イオンの一部は試料中の原子核により弾性散乱を受ける。散乱イオンのエネルギーは対象原子の質量および深さにより異なる。この散乱イオンのエネルギーと収量から、深さ方向の試料の元素組成を得ることができる。

Ge 上に $Ge_{1-x-y}Si_xSn_y$ の測定結果の例を図 2.7 に示す。Si、Ge および Sn の原子は、それぞれ channel number が 489、706 および 767 のときにピークを持つ。Ge 付近の立ち上がり以降は、膜中の Ge だけでなく基板中の Ge 原子による影響を受ける。膜厚が薄い場合（数十 nm）、基板からの立ち上がりに重なってしまい、薄膜中由来の Ge のピークを切り分けることが困難である。そのため、以下の手順によって評価を行った。

組成導出の評価手法の概略図を図 2.8 に示す。Ge のピークの立ち上がりの高さをバルク Ge 由来のものであると仮定すると、Ge が 100%の密度で存在するときの強度を見積もることができる。このときのピーク強度を $I_{Ge\text{-}sub}$ とする。Si と Sn のバルク Ge と同じ密度で層中に存在するときの高さをそれぞれ、$I_{Si100\%}$および $I_{Sn100\%}$を導出する。ピークの高さが、$I_{Si100\%}$および $I_{Sn100\%}$だった場合、Ge の密度と同等である。測定結果から見積もった $Ge_{1-x-y}Si_xSn_y$ 中の Si および Sn の強度をそれぞれ I_{Si} および I_{Sn} と置く。$I_{Si}/I_{Si100\%}$および $I_{Sn}/I_{Sn100\%}$が薄膜内に存在する

Si および Sn の割合である。バルク中の Ge の原子数密度を N_{Ge} と置くと、$Ge_{1-x-y}Si_xSn_y$ 中の単位体積当たりの原子数 n は、$n_x=N_{Ge}\times I_x/I_{x100\%}$ と書ける。つまり、導出した n_{Si} および n_{Sn} を用いると、Si および Sn の組成比を見積もられる。

次に求める原子の組成比を C_x、格子定数を a_x と置く。原子数の合計 n_{sum} は、$n_{sum}=n_{Si}+n_{Ge}+n_{Sn}$ となる。組成は、$C_x=n_x/n_{sum}$ と書ける。また、バルクでの $Ge_{1-x-y}Si_xSn_y$ の格子定数は、$a_{GeSiSn}=a_{Si}\times C_{Si}+n_{Ge}\times C_{Ge}+n_{Si}\times C_{Sn}$ となる。つまり、$Ge_{1-x-y}Si_xSn_y$ の密度は、$n_{sum}=8/(a_{GeSiSn})^3$ とかける。ここで、未知数は n_{Ge} および n_{sum} である。これらの式から $Ge_{1-x-y}Si_xSn_y$ 中の Ge の密度が導出できるので、以上の方法から、各原子の組成を導出できる。

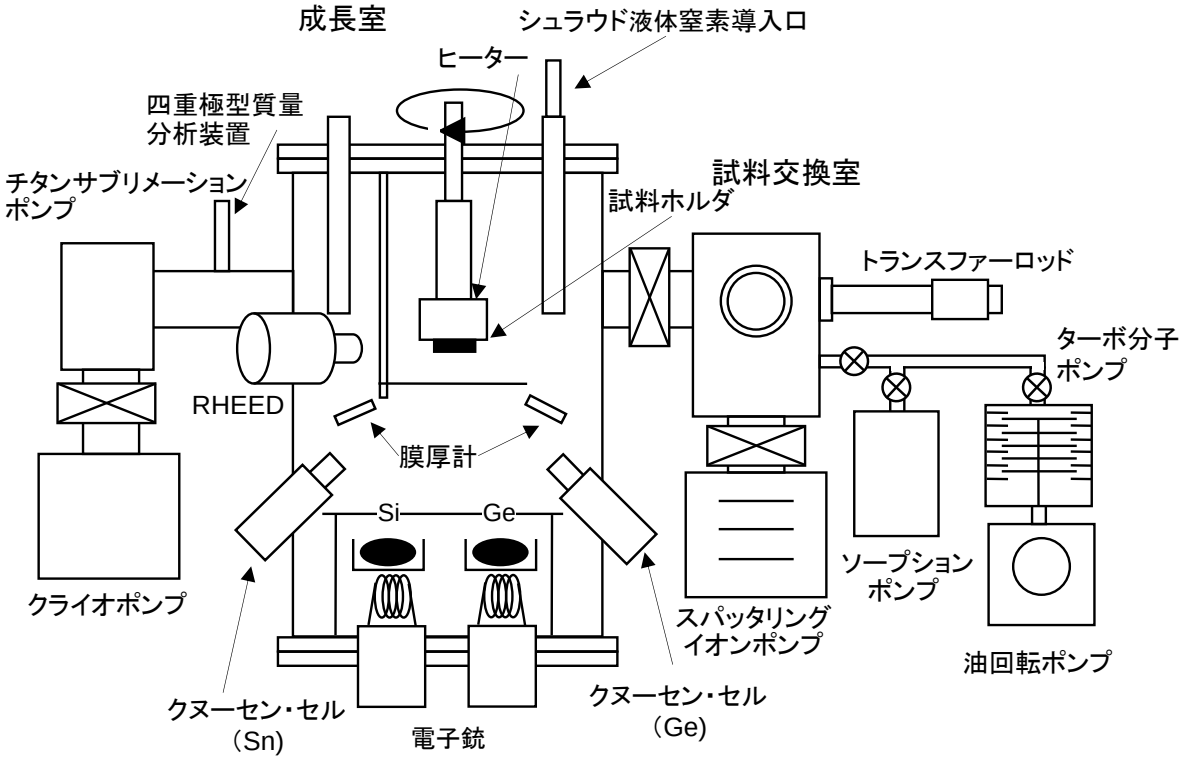


図 2.1 固体ソース分子線エピタキシー装置。

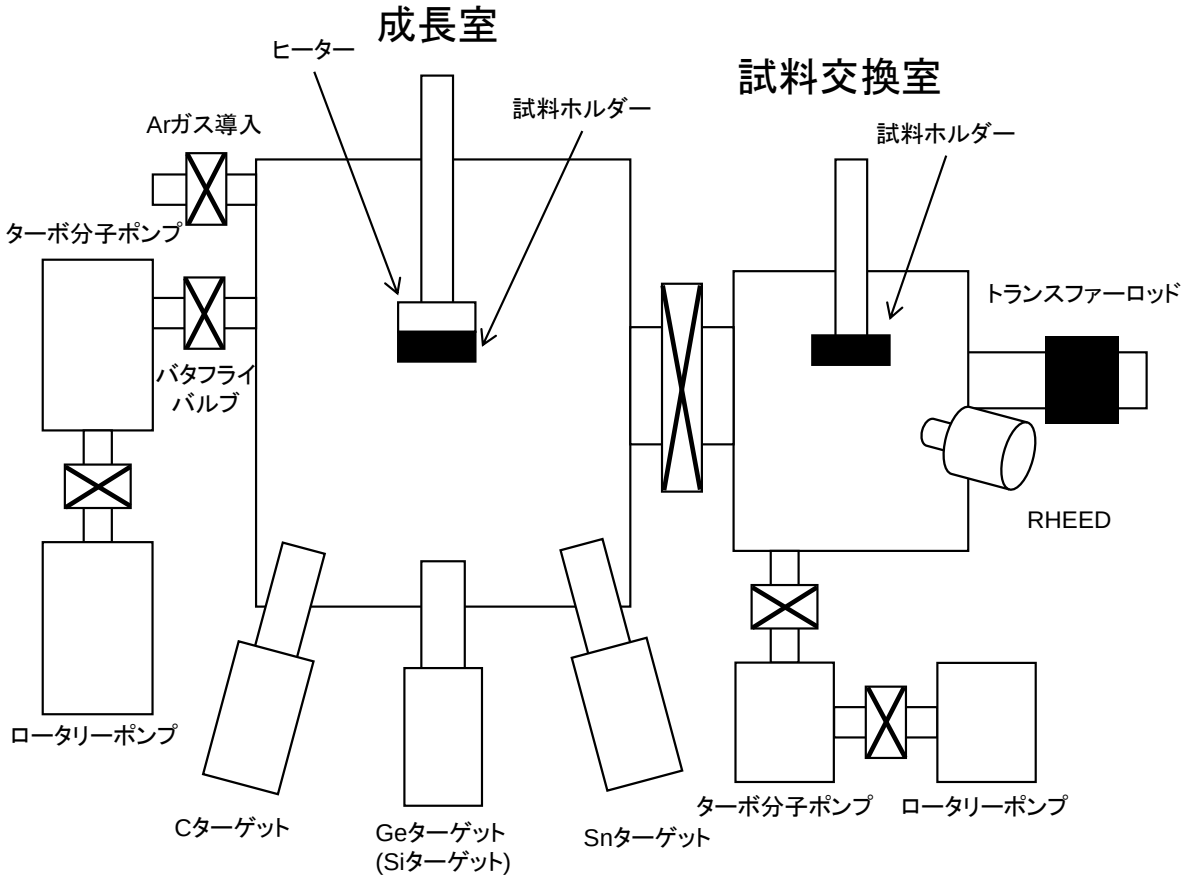


図 2.2 三元 RF マグネトロンスパッタリング装置。

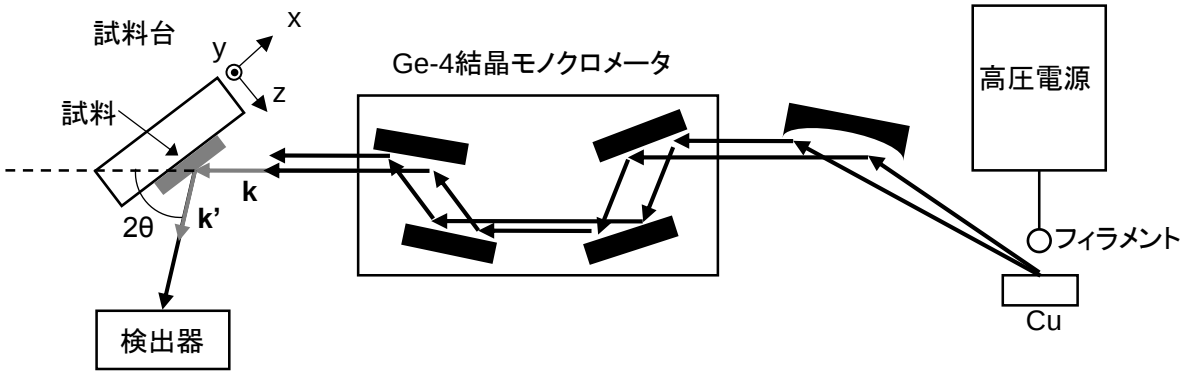


図 2.3 装置の光学系配置。

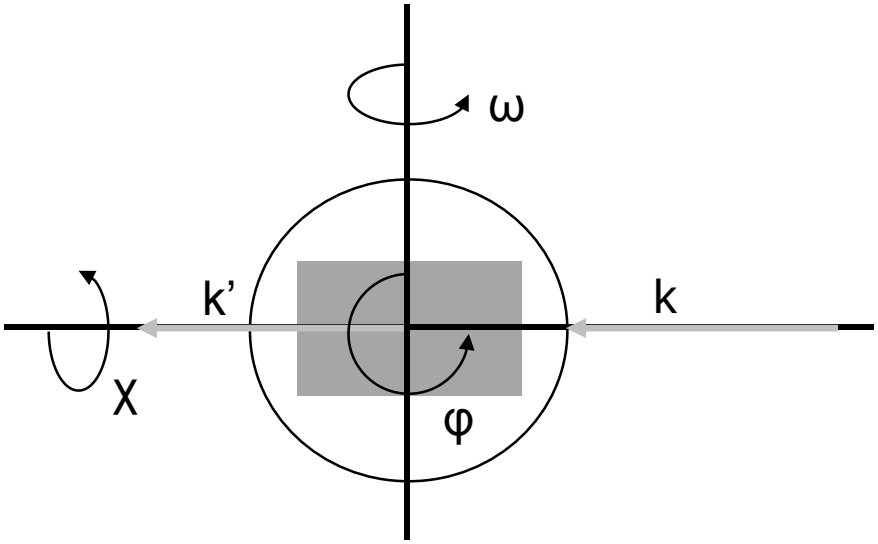


図 2.4 試料台の各回転軸。

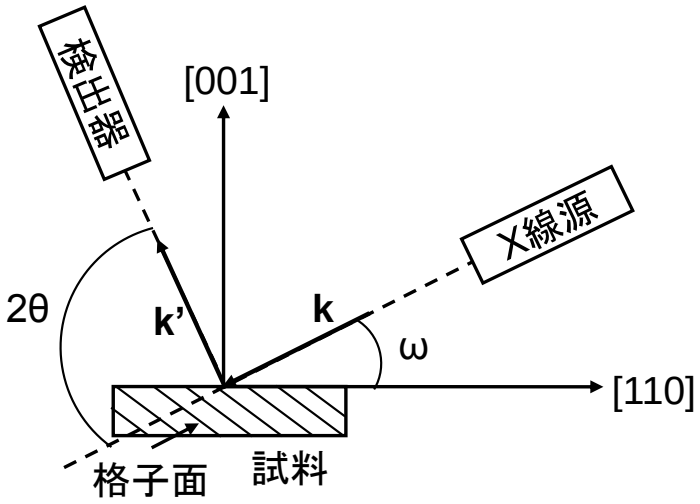


図 2.5 2 次元逆格子マッピングの実空間での測定原理図。

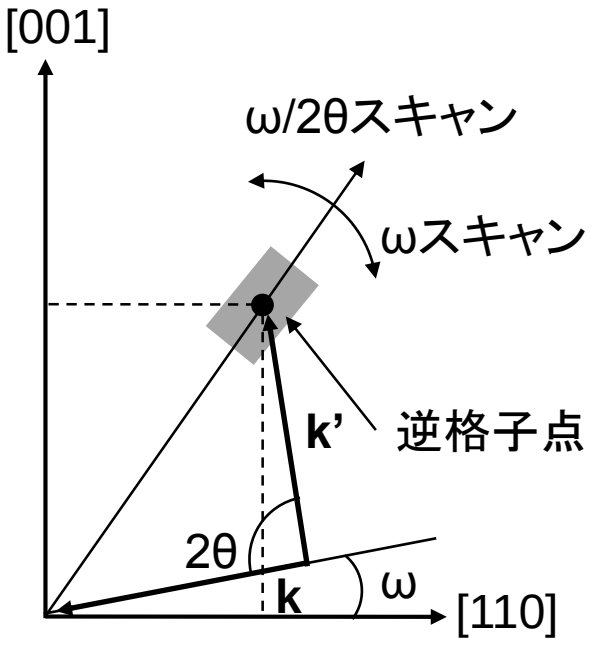


図 2.6 2 次元逆格子マッピングの逆空間での測定原理図。

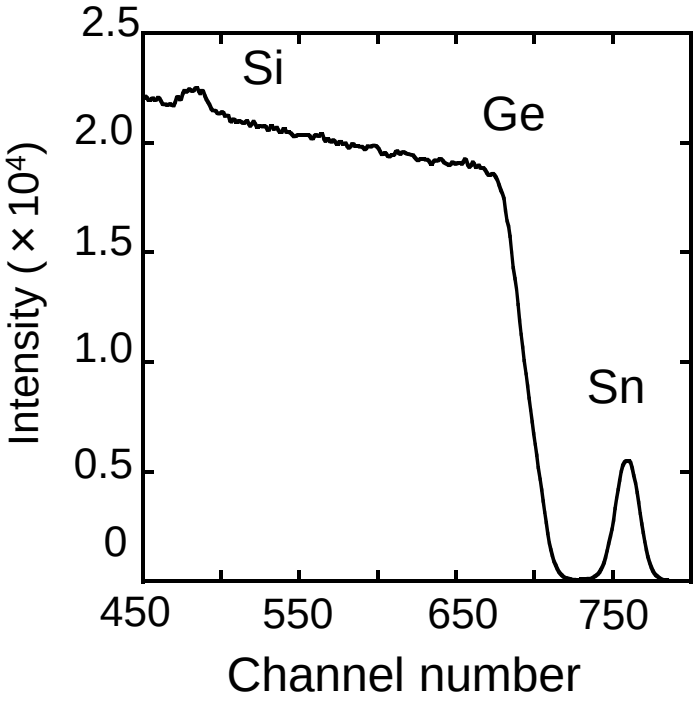


図 2.7 $Ge_{1-x-y}Si_xSn_y$/Ge 試料における RBS 測定結果の例。

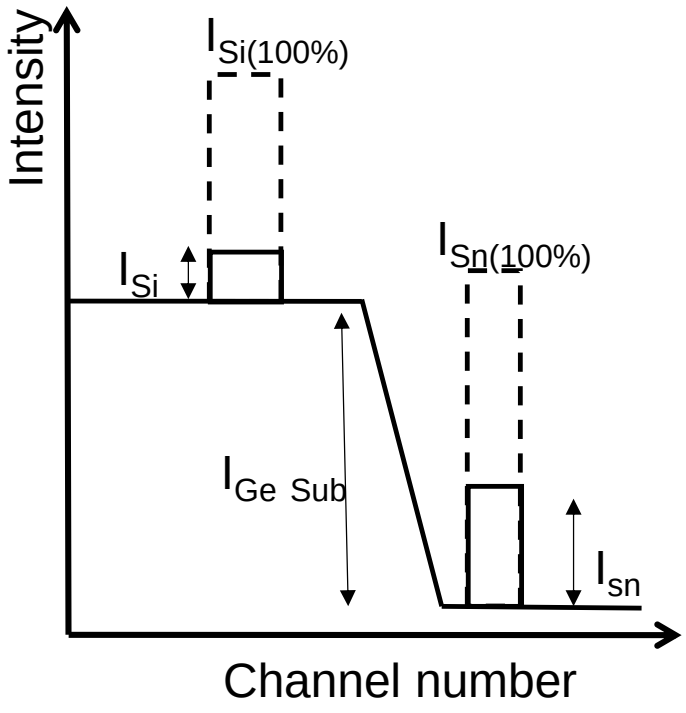


図 2.8 RBS による組成導出の流れの概略図。

第 3 章 $Ge_{1-x-y}Si_xSn_y$/Ge の結晶成長およびエネルギーバンド構造の評価

3.1 はじめに

光電融合デバイスにおける IV 族半導体レーザーの導入に向けて、直接遷移化が期待できる $Ge_{1-x}Sn_x$ が注目されており、実際に、90K の低温領域においてレーザー発振を実現している[1]。$Ge_{1-x}Sn_x$ を用いた IV 族半導体レーザーの光電融合デバイスへの導入に向けて、広いバンドギャップ半導体材料で狭いバンドギャップ半導体材料を挟んだ type-I エネルギーバンド構造が必要である。type-I エネルギーバンド構造は、電子および正孔双方を同じ半導体層に閉じ込められる。また、光電融合デバイスへの応用を考えると、III-V 族、II-VI 族化合物半導体に比べ、Si 系 ULSI への親和性が高い IV 族半導体を用いた半導体レーザーが必要である。また、無歪系の IV 族半導体の type-I エネルギーバンド構造を用いることで、Si 系 ULSI プラットホーム上において設計の自由度を向上できると考えられる。

本研究では、歪を用いない type-I エネルギーバンド構造実現のために、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造に着目した。IV 族系三元混晶の $Ge_{1-x-y}Si_xSn_y$ は、組成の操作によって、Ge と格子整合しながらバンドギャップを 0.7～1.2 eV に調整できると考えられている[2, 3]。また、理論計算より $Ge_{1-x-y}Si_xSn_y$/Ge および $Ge_{1-x-y}Si_xSn_y$/$Ge_{1-x}Sn_x$ ヘテロ構造において、type-I エネルギーバンド構造となることが予測されており、トンネルトランジスタおよびレーザーなどへの応用が提案さている[4, 5]。しかし、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造の type-I エネルギーバンド構造の実験的な実証、および定量的な評価は報告されていない。また、過去の理論計算から、$Ge_{1-x-y}Si_xSn_y$/Ge を用いた伝導帯および価電子帯のバンドオフセット 0.026 eV を実現するためには、Sn 組成 6%以上の $Ge_{1-x-y}Si_xSn_y$ 層が必要であると考えられる[6, 7]。

加えて、$Ge_{1-x-y}Si_xSn_y$ 層成長の課題としては、バルク Ge および Si 中への Sn の熱平衡固溶限が非常に低いために生じる Sn 析出が挙げられる。過去の $Ge_{1-x-y}Si_xSn_y$ 成長の報告において、Xie らは、Ge および Si 基板上への化学気相堆積法による Sn 組成 2～12%を有する $Ge_{1-x-y}Si_xSn_y$ 成長を行っている[8]。また、Lin らによって MBE 法を用いて III-V 族化合物半導体である InGaAs/GaAs(001)構造上への Sn 組成 5～9%の $Ge_{1-x-y}Si_xSn_y$ 層の成長が報告されている[9]。一

方で、格子ミスフィット量および Sn 組成に対する $Ge_{1-x-y}Si_xSn_y$ の結晶性への影響および $Ge_{1-x-y}Si_xSn_y$ 層中の Sn 原子の熱処理耐性については報告されていない。

本研究において、エネルギーバンド構造の評価を行うために、Si および Sn 組成比を制御することによって、Ge 基板上への低歪の $Ge_{1-x-y}Si_xSn_y$ 層のエピタキシャル成長を行い、その結晶性の Sn 組成および格子ミスフィット量依存性および熱処理耐性について評価した。また、$Ge_{1-x-y}Si_xSn_y$ 中での Sn 原子の原子配列を評価した。さらに、光学測定および光電子分光測定を用いて、$Ge_{1-x-y}Si_xSn_y$/Ge 構造のエネルギーバンド構造を評価した。

3.2 試料作製方法

$Ge_{1-x-y}Si_xSn_y$ 層成長に n-Ge(001)ウェハを基板として用いた。Ge(001)基板に化学洗浄および熱処理を施し清浄表面を得た。この Ge 基板を超高真空中において、MBE 法を用いて膜厚 30～200 nm の $Ge_{1-x-y}Si_xSn_y$ 層を 200ºC において堆積させた。$Ge_{1-x-y}Si_xSn_y$ 層の Si および Sn 組成は、それぞれ 7～46%および 3～18%とした。ここで、Si と Sn との組成比については、Ge 基板との格子ミスフィット量低減のために、Si:Sn=3.7:1 となるように設計した。また、一部の試料は、N_2 雰囲気中において、400～600ºC、30 min の熱処理を施した。

$Ge_{1-x-y}Si_xSn_y$ 層中の原子配列を評価するために、比較試料としてマグネトロンスパッタリング法を用いて、Sn 層およびエピタキシャル $Si_{1-x}Sn_x$ 層を Si(001)基板上に堆積させた。ここで、Sn 層および $Si_{1-x}Sn_x$ 層の堆積温度は、それぞれ室温および 350ºC とした。原子配列の評価には、X 線吸収微細構造（X-ray absorption fine structure, XAFS）法を用いた。XAFS 測定について、Ge の K 殻吸収スペクトルについては、あいちシンクロトロン光センターの BL5S1、Si の K 殻および Sn の L 殻吸収スペクトルについては BL6N1 を用いた。

エネルギーバンド構造評価の比較用試料として、$Si_{1-x}Ge_x$/Si 試料および Ge/Ge 試料を用意した。$Si_{1-x}Ge_x$ 層については、Si(001)基板に化学洗浄および熱処理後に、MBE 法を用いて、Si 組成 25%または 52%、膜厚 100 nm の $Si_{1-x}Ge_x$ 層を成長させた。$Si_{1-x}Ge_x$ 層の成長温度は 550ºC とした。また Ge 層については、成長温度 200ºC において、膜厚 30 nm のものを Ge 基板上に成長させた。価電子帯端スペクトルの評価は、SPring-8（Super Photon ring-8 GeV）の BL47XU にて行った。

3.3 実験結果および考察

3.3.1 $Ge_{1-x-y}Si_xSn_y$ 層の成長および構造評価

図 3.1(a)～3.1(c)に Ge 基板上に成長した $Ge_{1-x-y}Si_xSn_y$ 層の RBS 測定結果を示す。図 3.1(a)の $Ge_{1-x-y}Si_xSn_y$ 層が 100 nm であり、イオンの入射角が 0º、図 3.1(b)および図 3.1(c)の試料おいて $Ge_{1-x-y}Si_xSn_y$ 層は 30 nm であり、$Ge_{1-x-y}Si_xSn_y$ 層が薄いため、試料を 40º 傾けてイオンを入射させた。図 3.1(a)においては、Si 組成が低く、Si 由来のピークは Ge 基板由来のスペクトルに埋もれている。一方、図 3.1(b)および 3.1(c)においては、Si のピークは現れているが、$Ge_{1-x-y}Si_xSn_y$ 中の Ge のピークは基板の信号に埋もれてしまう。それぞれの RBS の結果から 2 章に示した解析方法を用いて各元素の組成を導出した。今回、作製した $Ge_{1-x-y}Si_xSn_y$ 層中の Sn 組成は 3%、8%、および 18%と見積もられた。しかし、RBS のランダムスペクトルからの組成の見積もりでは Sn 原子が格子置換位置か格子間位置かにかかわらず、膜中に存在する原子の組成比を導出するので、実際に原子が格子置換位置に存在するかは決定できない。そこで、RBS および XRD の結果を用いて格子置換位置 Sn 組成を導出した。

図 3.2(a)に Si 組成 28%および Sn 組成 8%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料の Ge224 回折周りの XRD-2DRSM の測定結果を示す。縦および斜めの破線は、それぞれ歪緩和および Ge 基板上に pseudomorphic に成長したダイヤモンド構造の回折ピークの現れる位置を表している。$Ge_{1-x-y}Si_xSn_y$ 層由来の回折ピークは、縦の破線上に現れていることから、Ge 基板に対して $Ge_{1-x-y}Si_xSn_y$ 層が pseudomorphic に成長することがわかる。$Ge_{1-x-y}Si_xSn_y$ 層の回折ピークは Ge 基板に非常に近い位置に現れる。これは、成長した $Ge_{1-x-y}Si_xSn_y$ 層が Ge と格子整合することを意味する。図 3.2(b)に、Sn 組成 3%、8%、および 18%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料の Ge004 回折周りの XRD 2θ-ω の測定結果を示す。それぞれの試料においても、$Ge_{1-x-y}Si_xSn_y$ 層の回折ピークが確認できることから、$Ge_{1-x-y}Si_xSn_y$ 層がエピタキシャル成長することがわかる。また、XRD の結果から明瞭な膜厚フリンジが観察できる。この結果は、$Ge_{1-x-y}Si_xSn_y$ 層および Ge 基板の界面が極めて急峻かつ平坦な構造であることを示す。また、XRD-2DRSM の結果から、Sn 組成 3%および 18%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料についても、Ge 基板に対して pseudomorphic に成長することを確認した。

$Ge_{1-x-y}Si_xSn_y$層中の Si、Ge、および Sn 組成について RBS を用いて導出した。加えて、XRD の結果から格子置換位置 Sn 組成を導出した。以下に、$Ge_{1-x-y}Si_xSn_y$層が pseudomorphic に成長する際の格子定数の計算式を示す。

$$a_p = a_{GeSiSn}x + (a_{GeSiSn} - a_{Ge})\frac{2\nu_{GeSiSn}}{1\text{-}\nu_{GeSiSn}} \quad (3.1)$$

ここで a_p、a_{GeSiSn} および a_{Ge} は、それぞれ pseudomorphic に成長した $Ge_{1-x-y}Si_xSn_y$ の[001]方向の格子定数、バルク構造を仮定した $Ge_{1-x-y}Si_xSn_y$ の格子定数およびバルク Ge の格子定数であり、ν_{GeSiSn} は $Ge_{1-x-y}Si_xSn_y$ の Poisson 比である。Ge、Si、および Sn の Poisson 比はそれぞれ 0.273、0.280、および 0.356 であり、これらの Poisson 比を用いて組成に線形で近似して、ν_{GeSiSn} を計算した。Si-Ge 系は全率固溶であるため RBS より求めた Si および Ge の組成比を用い、(3.1)式から格子置換位置 Sn 組成を見積もった。この評価結果から、$Ge_{1-x-y}Si_xSn_y$ の歪量および格子置換位置の組成を求めた結果を表 3.1 にまとめる。表中の歪量の正および負の値は、それぞれ伸長および圧縮の歪量を表す。$Ge_{1-x-y}Si_xSn_y$ 層の歪量は、0.56%以下と見積もられ、高い格子置換位置 Sn 組成 15%の $Ge_{1-x-y}Si_xSn_y$ 層においても、歪量を小さく設計することで Ge 基板上に形成できることがわかった。

次に $Ge_{1-x-y}Si_xSn_y$ 層および $Ge_{1-x}Sn_x$ 層の結晶性を評価するために、2 章の XRD の節で述べた ω ロッキングカーブの測定を行い、回折ピークの FWHM を評価した。Ge 基板、$Ge_{1-x-y}Si_xSn_y$ 層、および $Ge_{1-x}Sn_x$ 層の回折ピークの FWHM の Ge に対するミスフィット量および Sn 組成依存性を図 3.3 に示す。それぞれのミスフィット量は、XRD-2DRSM の測定結果から見積もった。Ge 基板の FWHM は 0.01º と非常に小さく、結晶性が高い。$Ge_{1-x}Sn_x$ においては、Sn 組成 4%の低い領域においては、高い結晶性を維持しいている。一方、Sn 組成 17%の $Ge_{1-x}Sn_x$ においては、$Ge_{1-x}Sn_x$ および Ge とのミスフィット量は 2.5%と大きくなり、ω ロッキングカーブの FWHM は、0.8º まで増加する。この結果から、$Ge_{1-x}Sn_x$ 層の Sn 組成増加に伴いミスフィット量が増加し、結晶性が悪化することがわかる。一方、$Ge_{1-x-y}Si_xSn_y$ 層においては、Sn 組成が増加しても同時に導入している Si によりミスフィット量は小さく抑えられる。ミスフィット量が小さいため、Sn 組成 15%の $Ge_{1-x-y}Si_xSn_y$ 層においても Ge とのミスフィット量は、0.56%であり、ω ロッキングカーブの回折ピークの FWHM は 0.1º 程度である。この結果から、高 Sn 組成の $Ge_{1-x-y}Si_xSn_y$ 層においても、高い結晶性を有することがわかる。$Ge_{1-x-y}Si_xSn_y$ 層において、Si お

よび Sn の歪補償によって Ge 基板とのミスフィット量が低減し、歪応力を抑えられるため、$Ge_{1-x-y}Si_xSn_y$ 層の結晶性を維持できると考えられる。

次に、図 3.4(a)に Sn 組成 3%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料の熱処理前および 400～600ºC、30 min 熱処理後の Ge 004 回折周りの XRD 2θ-ω プロファイルを示す。図 3.4(a)において、Sn 組成 3%の $Ge_{1-x-y}Si_xSn_y$ 層の回折ピークの位置および広がりは変わらず、600ºC の熱処理においても結晶構造を維持することがわかる。図 3.4(b)に Sn 組成 3%、8%、および 15%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料および Sn 組成 4.3%の $Ge_{1-x}Sn_x$/Ge 試料の面直方向の格子定数の熱処理温度依存性を示す。ここで、面直方向の格子定数は、XRD 2θ-ω 測定の結果を用いて評価した。Sn 組成 4.3%の $Ge_{1-x}Sn_x$ は、600ºC 熱処理により、格子定数が低下する。これは、Sn の析出が原因と考えられる。また、Sn 組成 15%の $Ge_{1-x-y}Si_xSn_y$ 層については、400ºC 熱処理によって格子定数が著しく低減しており、Sn 析出が生じることがわかる。また、Sn 組成 3%および 8%の $Ge_{1-x-y}Si_xSn_y$ 層の格子定数は、熱処理温度を増加させてもほとんど変化しない。Sn 組成 4.3%の $Ge_{1-x}Sn_x$ 層に比べ、Sn 組成 8%の $Ge_{1-x-y}Si_xSn_y$ 層が高い熱処理耐性を有することがわかる。これらの結果より、Si および Sn の同時添加による歪補償により、$Ge_{1-x-y}Si_xSn_y$ 層中の格子置換位置 Sn の安定化を確認した。

次に、三元混晶中の原子配列について XAFS 測定を行った。XAFS 測定において、Si および Sn 組成がそれぞれ 16%および 4%、46%および 12%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料、Sn 組成 4%の $Ge_{1-x}Sn_x$/Ge 試料、および Sn 組成 3%の $Si_{1-x}Sn_x$/Si 試料を用いた。それぞれの試料について、XRD の結果から基板に対してエピタキシャル成長していることを確認した。次に、これらの $Ge_{1-x-y}Si_xSn_y$ 層の Ge 原子および Si 原子の K 殻の吸収スペクトルを示す。また、比較として、それぞれ Ge 基板および Si 基板の結果も示す。図 3.5(a)より、$Ge_{1-x-y}Si_xSn_y$ 層についても Ge 母相であるため、吸収スペクトルが Ge 基板と同様な傾向を得た。また、Si の K 殻吸収スペクトルにおいて、$Ge_{1-x-y}Si_xSn_y$ 層の 1900 eV 以降のスペクトル形状が Si 基板と異なることがわかる（図 3.5(b)）。Ge および Si の内殻準位の急峻な立ち上がり位置（Ge: 11.0 keV, Si: 1.838 keV）よりも高エネルギーの領域においては、広域 X 線吸収微細構造（extended X-ray absorption fine structure, EXAFS）と呼び、Ge および Si 周辺の原子配列に由来する散乱によって波打ち構造となる。次に、これらの $Ge_{1-x-y}Si_xSn_y$ 層の Ge 原子の K 殻および Si 原子の K 殻の吸収スペクトルから、EXAFS 振動を導出し、フーリエ変換を行った結果をそれぞれ図 3.6(a)および

3.6(b)に示す[10]。そこで、それぞれのフーリエ変換後のプロファイルのピークトップは、第一近接の原子との距離に依存する。図 3.6(a)より、2.2 Å 辺りのピークトップの位置が Si 組成増加に伴い、低減することがわかる。これは、Ge 原子に対して、第一近接の Si 原子の増加が要因であると考えられる。また、図 3.6(b)より、Si に対する結合状態の 2.0 Å および 2.5 Å の二つのピークが現れる。この 2.5 Å 付近のピークは、Si よりも原子サイズの大きな Ge または Sn と結合していることを示唆する。

次に Sn 原子の L 殻由来の吸収スペクトルを評価した。図 3.7 に Sn/Si、Sn 組成 5%の $Ge_{1-x}Sn_x$/Ge、Sn 組成 4%および 12%を有する $Ge_{1-x-y}Si_xSn_y$/Ge、および Sn 組成 3%の $Si_{1-x}Sn_x$/Si 試料の Sn 原子の L 殻由来の吸収スペクトルの結果を示す。Sn/Si 試料については、ダイヤモンド構造ではない β-Sn となると考えられる。他の試料とスペクトルが異なることから、どの試料においても、膜中の格子置換位置に Sn 原子が取り込まれていると考えらえる。また、$Ge_{1-x}Sn_x$ および $Ge_{1-x-y}Si_xSn_y$ 試料の Sn の L 殻の吸収スペクトルは、Sn 組成に関わらず、同様なスペクトル形状である。一方、$Si_{1-x}Sn_x$ の Sn の L 殻由来のスペクトルは入射エネルギー4480 eV よりも高エネルギー側において、異なる波打ち構造を有することがわかる。つまり、$Ge_{1-x-y}Si_xSn_y$ 中の Sn 原子は、Ge 原子と優先して結合することを示唆する。また、Matsutani らによる第一原理計算によって、Ge 母相中の Si および Sn 原子の原子配列について、第八近接が最安定であると報告されている[11]。また、Si 母相中における Ge および Sn 原子は、第一近接が最安定であると報告されている。このことから、本実験結果と良い一致を示す。

3.3.2 $Ge_{1-x-y}Si_xSn_y$ 層のエネルギーバンド構造の解明

本節では、$Ge_{1-x-y}Si_xSn_y$/Ge のヘテロ接合のエネルギーバンド構造について評価した。評価に用いた試料構造を表 3.1 に示す。Si 基板上に成長した Si 組成 25%または 52%、膜厚 100 nm の $Si_{1-x}Ge_x$ 層については、XRD-2DRSM の評価よりほぼ完全に歪緩和しており、膜中の歪量はともに 0.01%程度と見積もられた。

三元混晶における組成と光学特性の関係を明らかにするため、分光エリプソメトリー法によって、光学特性を評価した。分光エリプソメトリー法により測定した Sn 組成 3〜15%の $Ge_{1-x-y}Si_xSn_y$/Ge の消衰係数の結果を図 3.8(a)に示す。Si および Sn の組成増大によって立ち上

がり位置が高エネルギー側シフトすることがわかる。この結果から 2 eV 周辺においてスペクトルの立ち上がりを確認した。図 3.8(b)にバルク Ge の *E-k* 分散関係を示す。この図から 2 eV 程度のギャップはΓ 点から L 点の間の直接遷移過程に関連することがわかる。この遷移のエネルギーギャップを E_1 と呼ぶ。また、Ge においては、Γ 点から L 点の間の価電子帯においてすぐ下に価電子帯が存在し、その遷移を $E_1+\Delta_1$ と呼ぶ。消衰係数のスペクトルにおいては、E_1 および $E_1+\Delta_1$ の二つのピークが現れる。Si、Ge、および α-Sn の E_1 の値は、それぞれ 3.46 eV、2.11 eV、および 1.32 eV である[12]。Si および Sn の組成増大により $Ge_{1-x-y}Si_xSn_y$ の E_1 が高エネルギー側にシフトする。つまり、Si および Sn 導入による、特に Si 導入の影響によりバンドギャップが広がっていることを示唆する。

次に、図 3.8(a)に示した吸収スペクトルの低エネルギー側の立ち上がりを評価し、$Ge_{1-x-y}Si_xSn_y$ のエネルギーバンドギャップを見積もった。分光エリプソメトリーを用いて測定した消衰係数を用いて、吸収係数(α)を求めた。図 3.9 に Sn 組成 3%、8%、および 15%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料の Tauc プロットの結果を示す。間接遷移半導体において、$\alpha^{1/2}$ は、フォトンエネルギーE に比例する[13]。

$$(\alpha h\nu)^{1/2} = \mathrm{A}(E_g - h\nu) \qquad (3.2)$$

ここで、E_gはバンドギャップ、hはプランク定数、νは振動数を表す。ここで、本測定に用いた $Ge_{1-x-y}Si_xSn_y$は、理論計算の結果から間接遷移型と考え、$\alpha^{1/2}$とした[13]。図3.9に示すように、$\alpha^{1/2}$のスペクトルの立ち上がりが線形であることがわかる。ここで、バンドギャップは最小二乗法を用いて線形近似を行い、バックグラウンドとの交点からバンドギャップを導出した。また、SiおよびSn組成増加に伴い、$Ge_{1-x-y}Si_xSn_y$層のバンドギャップが高エネルギー側にシフトする。ここで、Sn組成3%、8%、および15%の$Ge_{1-x-y}Si_xSn_y$層のエネルギーバンドギャップは、それぞれ0.864±0.005、1.132±0.008、および1.15±0.03 eVと見積もられた。Moontragoonらの計算手法を用い、本測定で用いた$Ge_{1-x-y}Si_xSn_y$のエネルギーバンドギャップを評価すると、Sn組成3%、8%、および15%の$Ge_{1-x-y}Si_xSn_y$層のエネルギーバンドギャップは、それぞれ0.71、0.84、および 0.87 eVとなり、SiおよびSn組成増加に伴いバンドギャップが増加しており、定性的に一致する。光学測定の結果から、SiおよびSnの組成制御により$Ge_{1-x-y}Si_xSn_y$三元混晶のエネルギーバンドギャップの制御が可能であることがわかる。

次に、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造の価電子帯オフセットを評価するために、HAXPES を用いて、価電子帯スペクトルおよび $Ge2p_{3/2}$、Si1s、および $Sn3d_{5/2}$ の内殻準位のスペクトルを測定した。$Ge_{1-x-y}Si_xSn_y$/Ge 試料および Si_xGe_{1-x}/Si の脱出角は、それぞれ 30º および 87º とした。また、HAXPES においてフォトンエネルギーは、7939.4 eV であり、Ge 中の非弾性散乱平均自由行程（inelastic mean free path, IMFP）は、10 nm と見積もられているため[14]、膜のみのスペクトルを測定できると考えられる。Ge/Ge 試料、$Ge_{1-x-y}Si_xSn_y$/Ge 試料、および $Si_{1-x}Ge_x$/Si 試料の価電子帯スペクトルを図 3.10 に示す。本研究において測定した試料は Ge 母相であるため、それぞれの価電子帯スペクトルの横軸は $Ge2p_{3/2}$ を用いて補正を行った。また、図 3.10 において、Ge/Ge 試料の価電子帯端を 0 eV とした。立ち上がりの位置について、最小二乗法を用いて線形近似を行い、バックグラウンドとの交点を価電子帯端として評価した。$Ge_{1-x-y}Si_xSn_y$/Ge および $Si_{1-x}Ge_x$/Si の価電子帯端の結合エネルギーは Ge/Ge と比べ、増加することがわかる。これは、Ge の価電子帯端に比べ、$Ge_{1-x-y}Si_xSn_y$ および $Si_{1-x}Ge_x$ の価電子帯端が低エネルギー側に存在することを示唆する。

図 3.10 の結果から見積もった $Ge_{1-x-y}Si_xSn_y$ および $Si_{1-x}Ge_x$ の Ge との価電子帯端オフセット ΔE_v の Si 組成依存性を図 3.11 に示す。図 3.11 から、$Ge_{1-x-y}Si_xSn_y$ および $Si_{1-x}Ge_x$ について Si 組成増加に伴い、バンドオフセットが増加することがわかる。図 3.12 に Si、Ge、および Sn の価電子帯および伝導帯のエネルギーバンド構造を示す。図 3.12 に示すように、Si の価電子帯端は、Ge の価電子帯端よりも低いエネルギー位置である。この結果、Si 組成増加に伴い、$Ge_{1-x-y}Si_xSn_y$ および $Si_{1-x}Ge_x$ の価電子帯が下がることがわかる。また、$Ge_{1-x-y}Si_xSn_y$ の ΔE_v は $Si_{1-x}Ge_x$ に比べて小さい。これは、Sn の価電子帯端が Si や Ge に比べ高いエネルギーを有するためと考えられる。Ge に対する Sn 組成 8%および 15%の $Ge_{1-x-y}Si_xSn_y$ の ΔE_v は 0.1 eV 程度と見積もられ、0.026 eV よりも十分大きく、室温で正孔を閉じ込められるオフセットであると考えられる。

上記の結果を用い、$Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合のエネルギーバンド構造を評価した。$Ge_{1-x-y}Si_xSn_y$ の価電子帯および伝導帯のエネルギーバンド構造の Sn 組成依存性を図 3.13 に示す。まず、バンドギャップおよび ΔE_v をそれぞれ分光エリプソメトリーおよび HAXPES を用いて評価し、そこから伝導帯側のオフセット ΔE_c を見積もった。図中の破線は、Ge の伝導帯

および価電子帯端を示す。また、Moontragoon らによる $Ge_{1-x-y}Si_xSn_y$ の X 点、L 点および Γ 点のエネルギーバンドギャップおよび Jaros による $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合における価電子帯オフセットの理論計算結果を用いて実線で表す[6, 7]。このとき、$Ge_{1-x-y}Si_xSn_y$ の Si および Sn 組成比は、Ge に格子マッチングする条件である Si:Sn=3.7:1 とした。図 3.13 中において、四角のプロット点においては、HAXPES を用いて評価した価電子帯オフセットの値である。また、丸のプロット点は、$Ge_{1-x-y}Si_xSn_y$ の価電子帯端のエネルギーに分光エリプソメトリーを用いて評価したエネルギーバンドギャップの値を足して求められた値を示す。つまり、四角および丸のプロット点はそれぞれ $Ge_{1-x-y}Si_xSn_y$ の価電子帯端および伝導帯端を表す。ここで、Sn 組成 3%の $Ge_{1-x-y}Si_xSn_y$ の伝導帯端のエネルギー位置は Ge よりも高いエネルギーであるが、価電子帯は Ge と同程度であることから、バンドオフセットが十分でないことがわかる。一方、Sn 組成 8%以上の $Ge_{1-x-y}Si_xSn_y$ 試料について、ΔE_c および ΔE_v は、それぞれ 0.39 eV および 0.1 eV と見積もられた。これは、Si および Sn の L 点の伝導帯端が Ge に比べて、それぞれ 1.25 eV および 0.17 eV 高くなるためである。また、X 点の伝導帯端については、Si は Ge に比べ 0.18 eV 低く、Sn においては、1.25 eV 高エネルギーとなる。このことから、図 3.13 に示すように、Sn 組成 8～15%の領域において、伝導帯側および価電子帯において室温の k_BT の 3 倍程度の十分なオフセットの値を得た。

3.4 結論

Ge 基板上へ格子整合系 $Ge_{1-x-y}Si_xSn_y$ 層をエピタキシャル成長させ、その結晶性の Sn 組成および格子ミスフィット量依存性の解明を行った。格子置換位置 Sn 組成 3～15%を有する低歪量の $Ge_{1-x-y}Si_xSn_y$ 層を pseudomorphic に成長させた。また、$Ge_{1-x-y}Si_xSn_y$ 層の Ge 基板とのミスフィット量低減により、高 Sn 組成の $Ge_{1-x-y}Si_xSn_y$ においても高い結晶性を維持できた。また、$Ge_{1-x}Sn_x$ と比べ、$Ge_{1-x-y}Si_xSn_y$ 中の格子置換位置 Sn に関して高い熱処理耐性を有していることがわかった。さらに、XAFS を用いて評価を行い、Si、Ge および Sn 原子周りの原子配列を評価した。この結果から $Ge_{1-x-y}Si_xSn_y$ 三元混晶中において、Sn 原子は Ge 原子と結合していることを示唆する結果を得た。

さらに、Si 組成 41%および Sn 組成 15%において、Ge 基板に対して低い歪量を維持しながら、エネルギーバンドギャップ 1.15 eV を得られた。また、HAXPES を用いて価電子帯のバンドオフセットを評価した。その結果から、Sn の導入によって、価電子帯端オフセットを低減できることがわかった。これらの結果から、Sn 組成 8〜15%の領域において、$3k_BT$ を超える伝導帯および価電子帯オフセットを有することを実験的に実証した。以上の結果から、Si 系 ULSI 上の光学デバイス応用に向けた IV 族系材料バンドエンジニアリング材料である $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造が type-I エネルギーバンド構造を有することがわかった。

参考文献

[1] S. Wirths, R. Geiger, N. von den Driesch, G. Mussler, T. Stoica, S. Mantl, Z. Ikonic, M. Luysberg, S. Chiussi, J. M. Hartmann, H. Sigg, J. Faist, D. Buca, and D. Grützmacher, Nature Photonics **9**, 88 (2015).

[2] Y.-Y. Fang, J. Xie, J. Tolle, R. Roucka, V. R. D'Costa, A. V. G. Chizmeshya, J. Menendez and J. Kouvetakis, J. Am. Chem. Soc. **130**, 16095 (2008).

[3] H. Lin, R. Chen, W. Lu, Y. Hou, T. I. Kamis, and J. S. Harris, Appl. Phys. Lett. **100**, 141908 (2012).

[4] S. Sant and A. Schenk, IEEE J. Electron Devices Soc. **3**, 164 (2015).

[5] G. Sun, R. A. Soref, and H. H. Cheng, J. Appl. Phys. **108**, 033107 (2010).

[6] P. Moontragoon, R. A. Soref, and Z. Ikonic, J. Appl. Phys. **112**, 073106 (2012).

[7] M. Jaros, Phys. Rev. B **37**, 7112 (1988).

[8] J. Xie, A. V. G. Chizmeshya, V. R. D'Costa, J. Menedez, and J. Kouvetakis, Chem. Mater. **22**, 3779 (2010).

[9] H. Lin, R. Chen, W. Lu, Y. Huo, T. I. Kamins, and J. S. Harris, Appl. Phys. Lett. **100**, 141908 (2012).

[10] 太田俊明編 "X 線吸収分光法 -XAFS とその応用-"(アイピーシー) (2002).

[11] R. Matsutani, K. Sueoka, and E. Kamiyama, Phys. Status Solidi C **11**, 1718 (2014).

[12] O. Madelung, Semiconductors: Data Handbook (Springer, Heidelberg, 2004) 3rd ed

[13] J. Tauc, R. Grigorovici, and A. Vancu, Phys. Status Solidi **15**, 627 (1966).

[14] K. Kobayashi, M. Yabashi, Y. Takata, T. Tokushima, S. Shin, K. Tamasaku, D. Miwa, T. Ishikawa, H. Nohira, T. Hattori, Y. Sugita, O. Nakatsuka, A. Sakai, and S. Zaima, Appl. Phys. Lett. **83**, 1005 (2003).

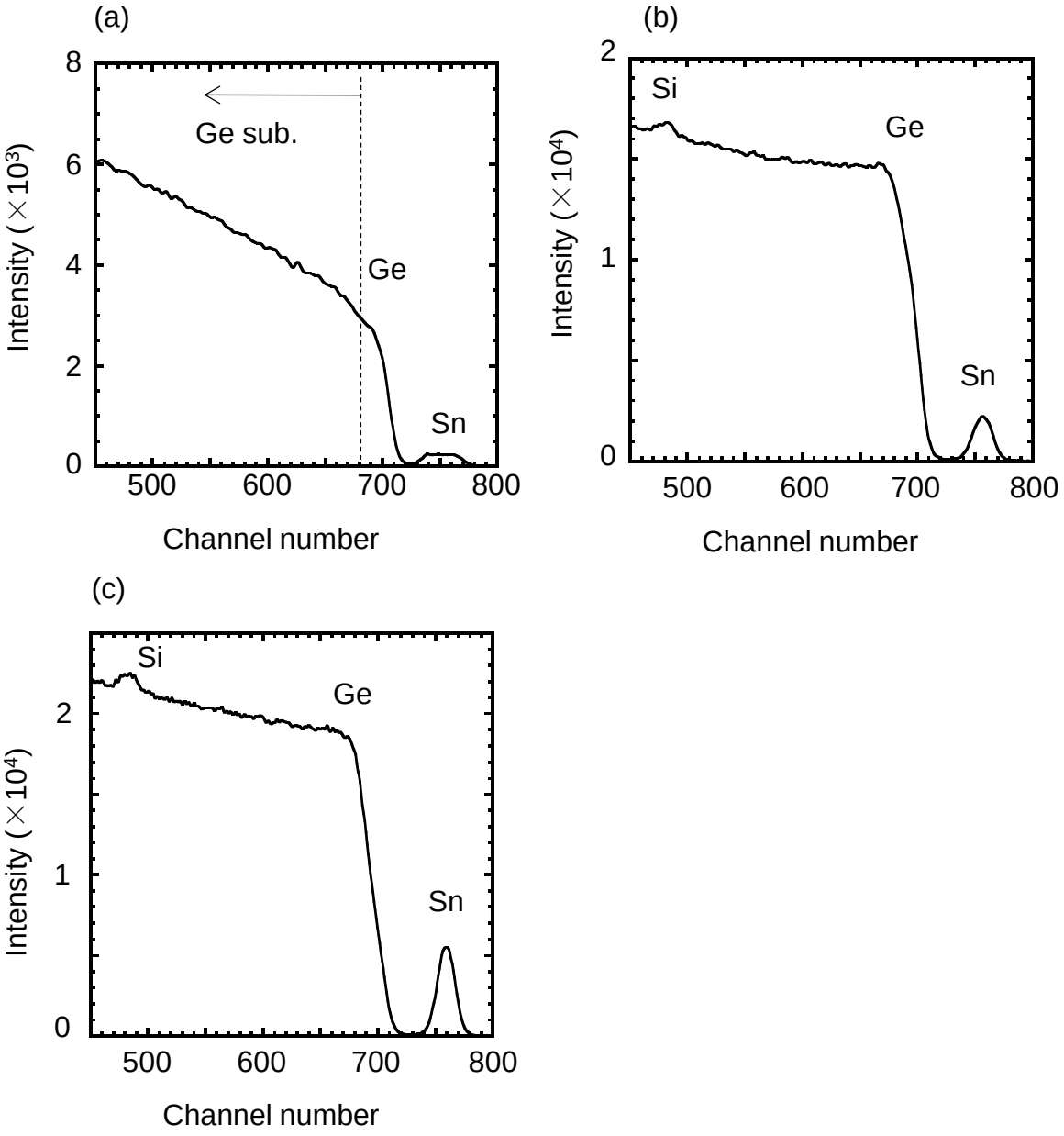


図 3.1 Si および Sn 組成がそれぞれ(a)7%および 3%、(b)28%および 8%、および(c)40%および 18%の $Ge_{1-x-y}Si_xSn_y$/Ge 試料の RBS 測定結果。

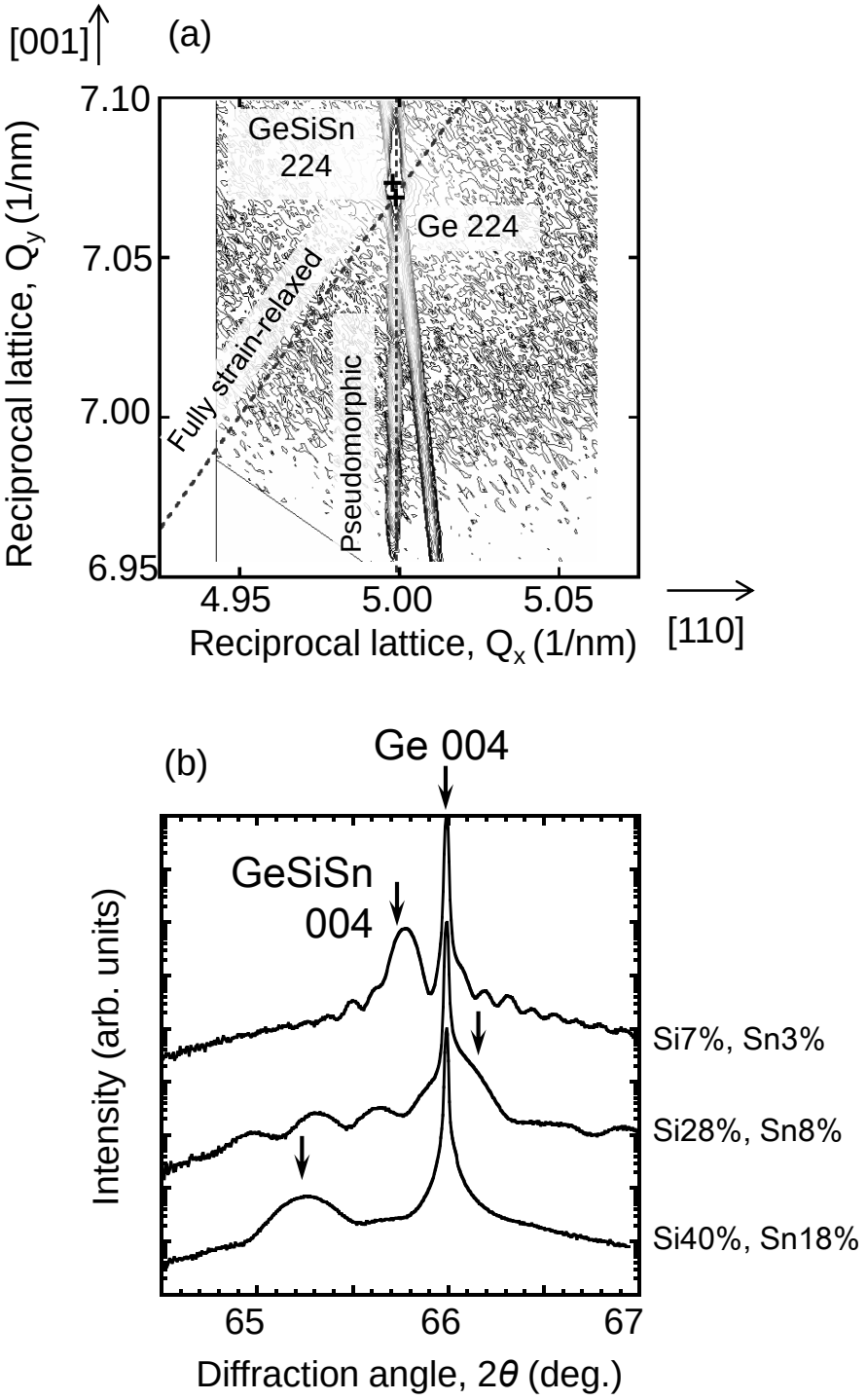


図 3.2 (a)Sn 組成 8%の $Ge_{1-x-y}Si_xSn_y$/Ge の XRD-2DRSM。(b) Sn 組成 3%、8%、および 18%の $Ge_{1-x-y}Si_xSn_y$/Ge の XRD 2θ-ω プロファイル。

表 3.1 $Ge_{1-x-y}Si_xSn_y$/Ge および $Si_{1-x}Ge_x$/Si 試料の組成、膜厚、成長レート、および歪量のまとめ。

Substitutional content (%)			Thickness (nm)	Growth rate (nm/min)	Strain (%)
Ge	Si	Sn			
90	7	3	100	0.8	−0.16
64	28	8	30	0.3	0.05
44	41	15	30	0.3	−0.56
75	25	–	100	1.5	0.01
48	52	–	100	1.9	−0.01

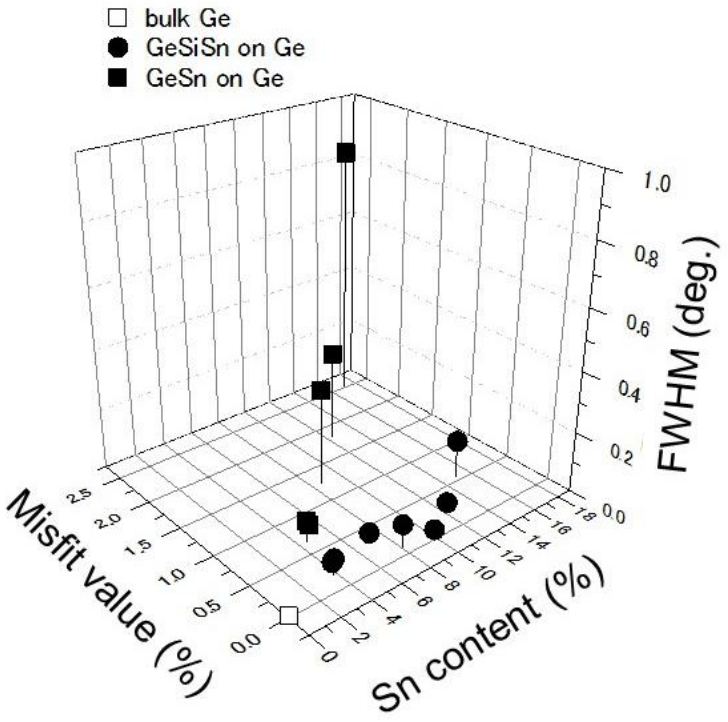


図 3.3 Ge 基板、$Ge_{1-x-y}Si_xSn_y$/Ge 試料、および $Ge_{1-x}Sn_x$/Ge 試料の XRD ω ロッキングカーブの FWHM の Ge とのミスフィット量および Sn 組成依存性。

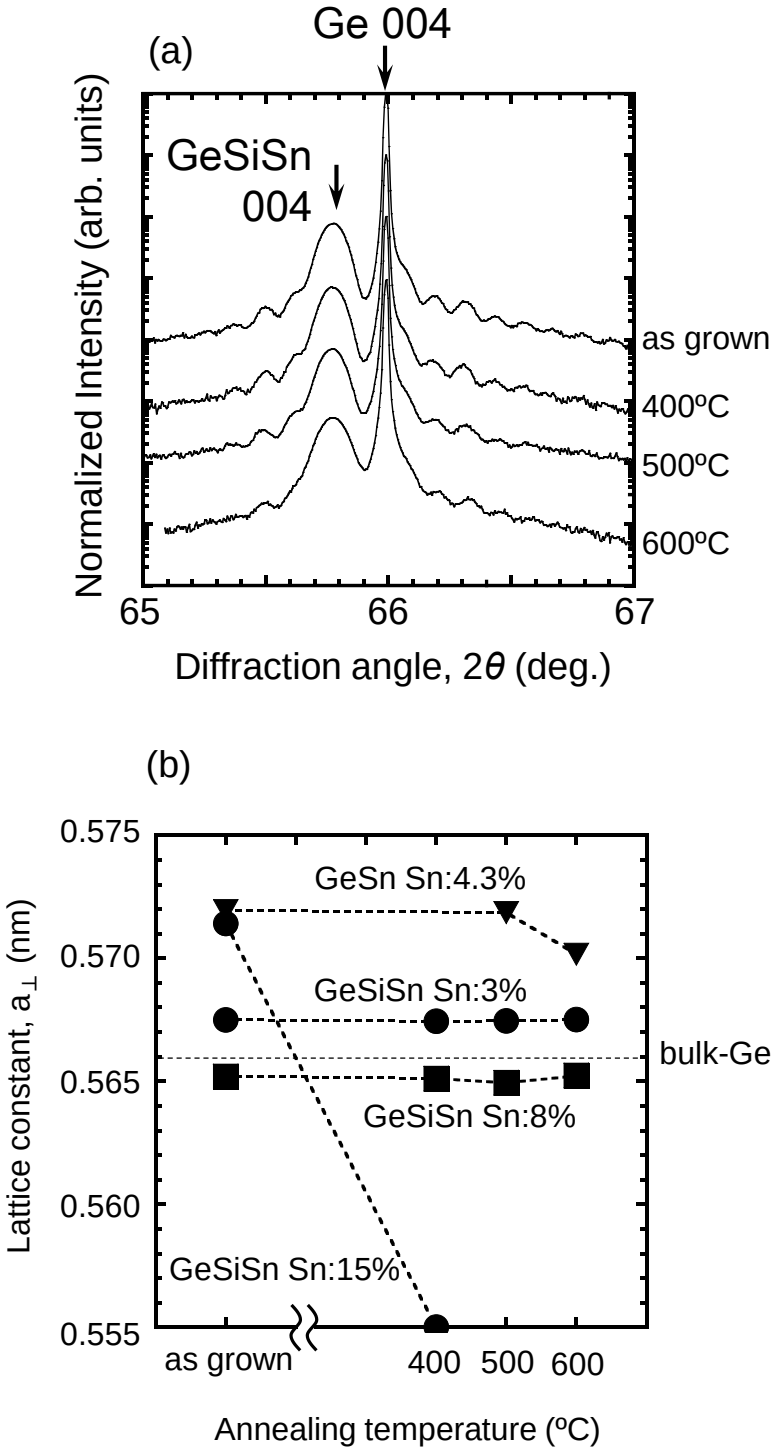


図 3.4 (a)Sn 組成 3%の $Ge_{1-x-y}Si_xSn_y$ 層の熱処理前および 400ºC、500ºC、および 600ºC 熱処理後の XRD 2θ-ω プロファイル。(b) $Ge_{1-x-y}Si_xSn_y$ 層および $Ge_{1-x}Sn_x$ 層の格子定数の熱処理温度依存性。

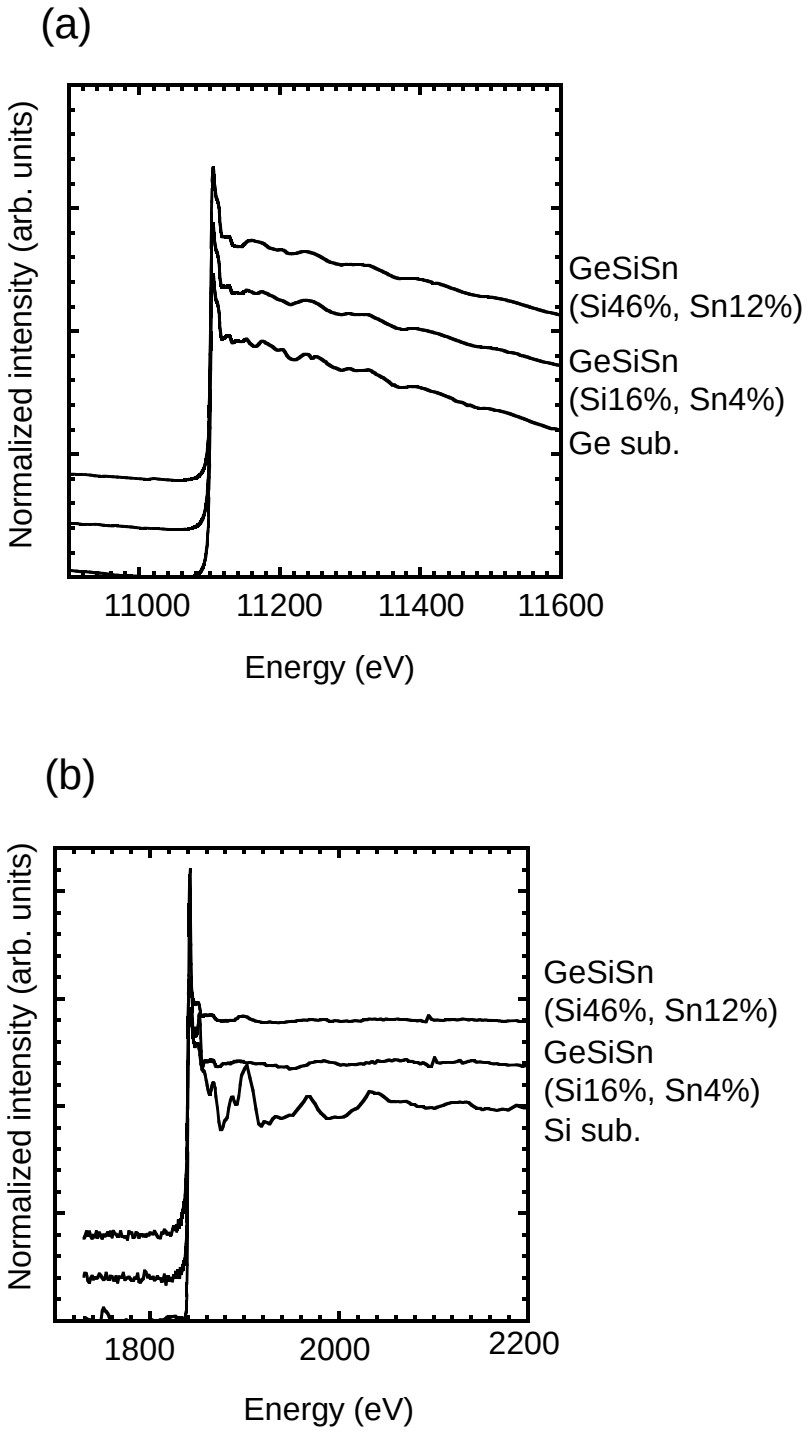


図 3.5 (a) Sn 組成 4%および 12%を有する $Ge_{1-x-y}Si_xSn_y$ 試料および Ge 基板の Ge の K 殻の吸収スペクトル。(b) Sn 組成 4%および 12%を有する $Ge_{1-x-y}Si_xSn_y$ 試料および Si 基板の Si の K 殻の吸収スペクトル。

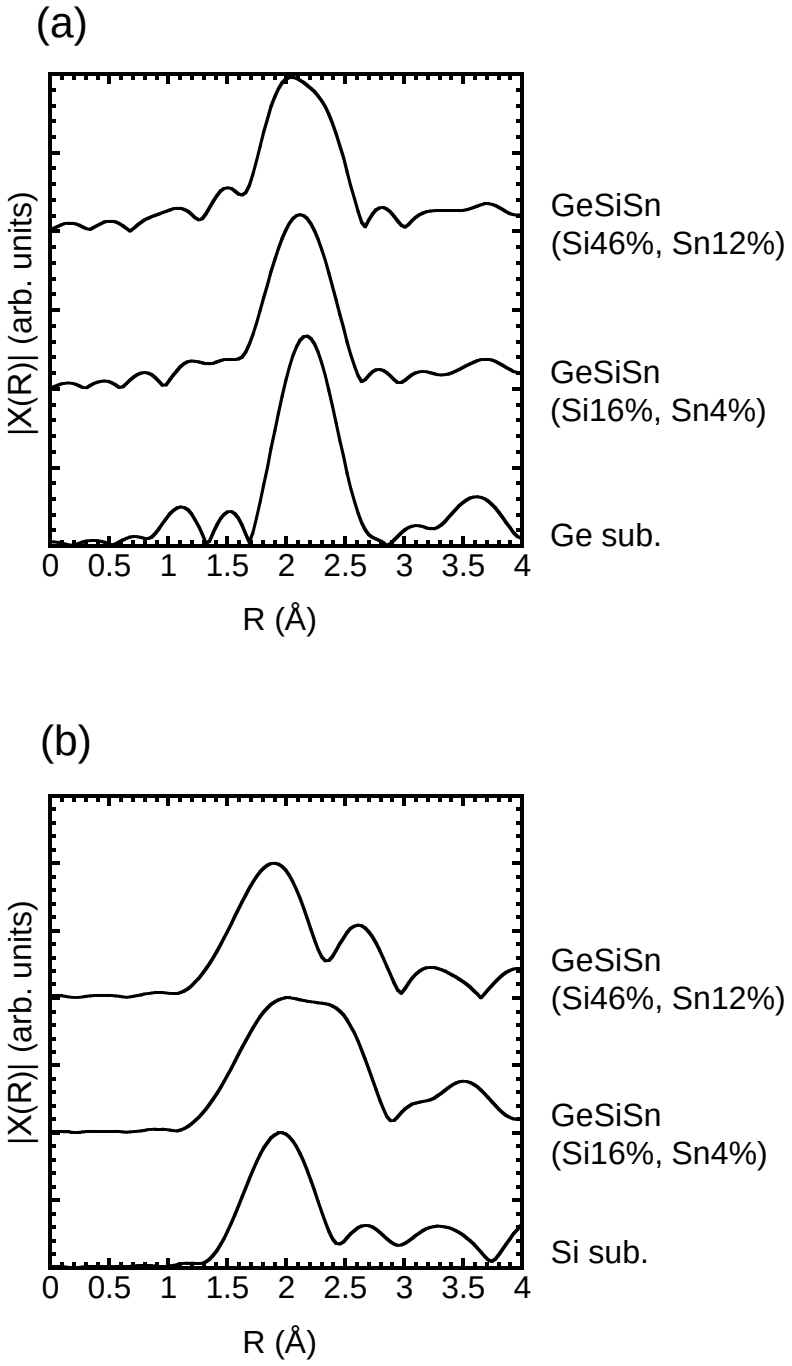


図 3.6 $Ge_{1-x-y}Si_xSn_y$ 層の(a)Ge 原子の K 殻および(b)Si 原子の K 殻の吸収スペクトルのフーリエ変換の結果。

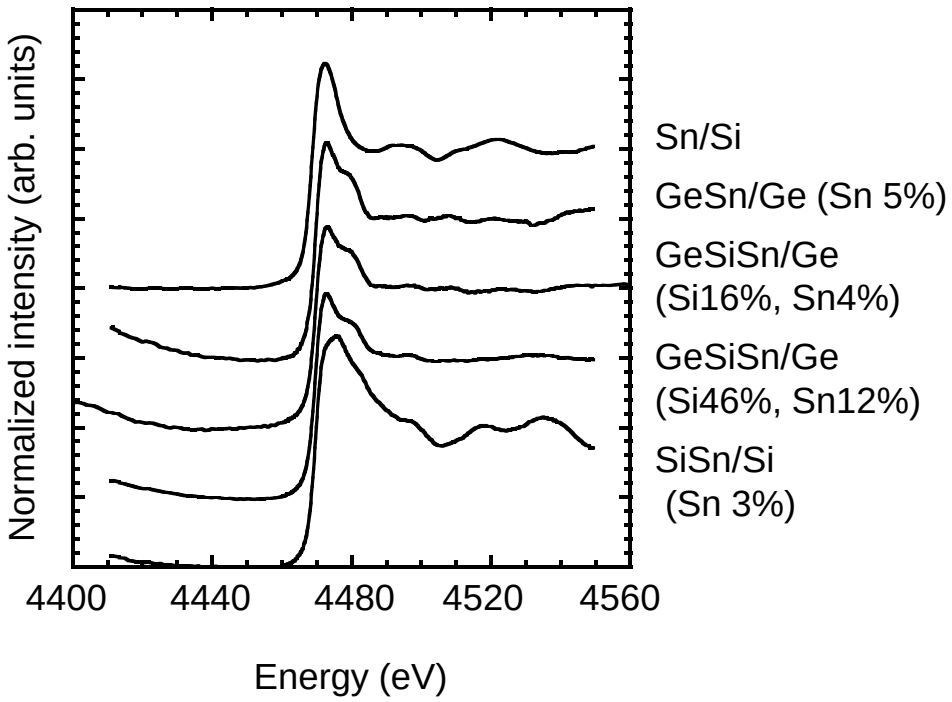


図 3.7 Sn/Si 試料、Sn 組成 5%の $Ge_{1-x}Sn_x$/Ge 試料、Sn 組成 4%および 12%を有する $Ge_{1-x-y}Si_xSn_y$/Ge 試料、および Sn 組成 3%の $Si_{1-x}Sn_x$/Si 試料の Sn の L 殻の吸収スペクトル。

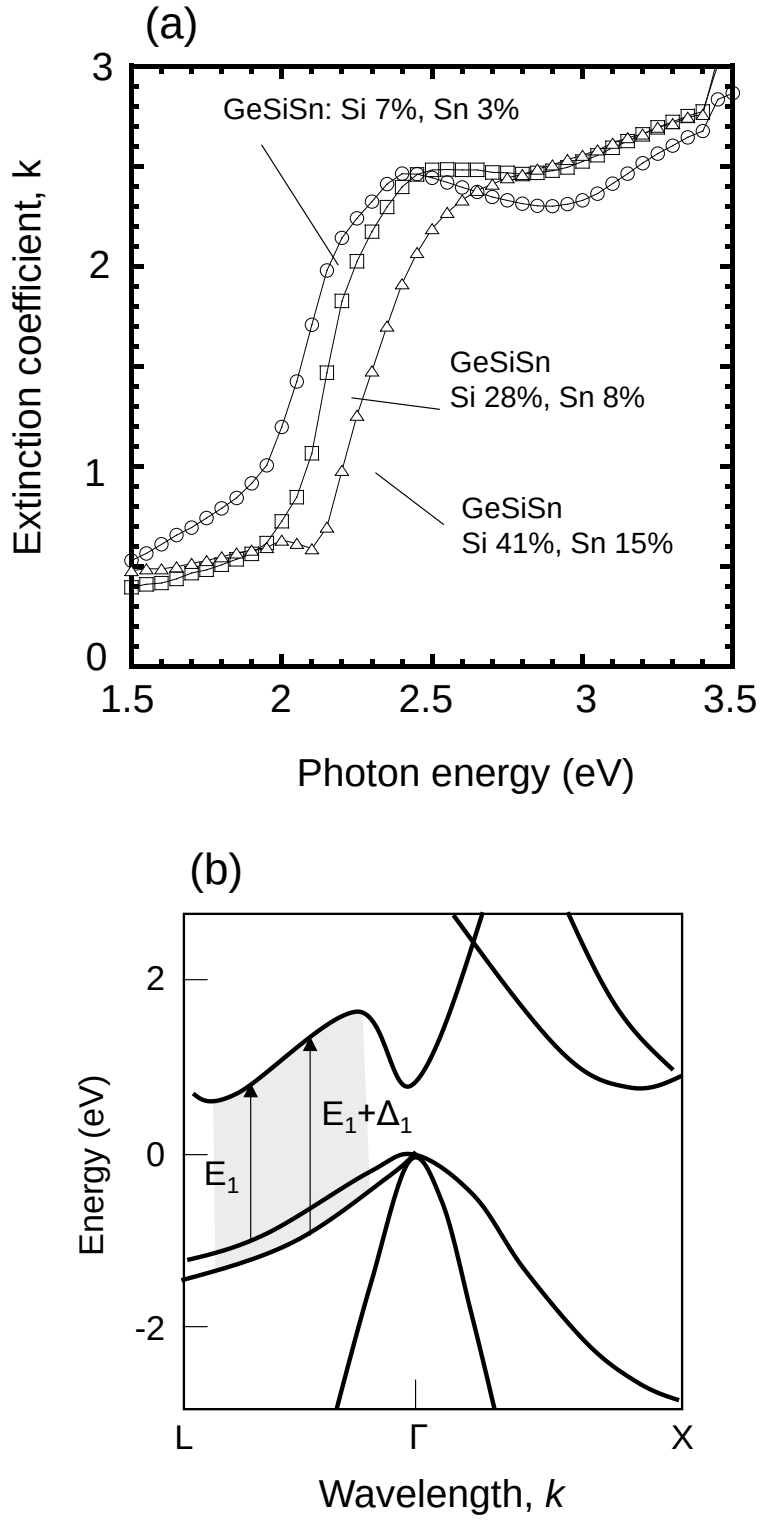


図 3.8 (a)Sn 組成 3%、8%、および 15%の $Ge_{1-x-y}Si_xSn_y$ 試料の分光エリプソメトリー測定により評価した消衰係数スペクトル。(b)Ge の *E-k* 分散関係。

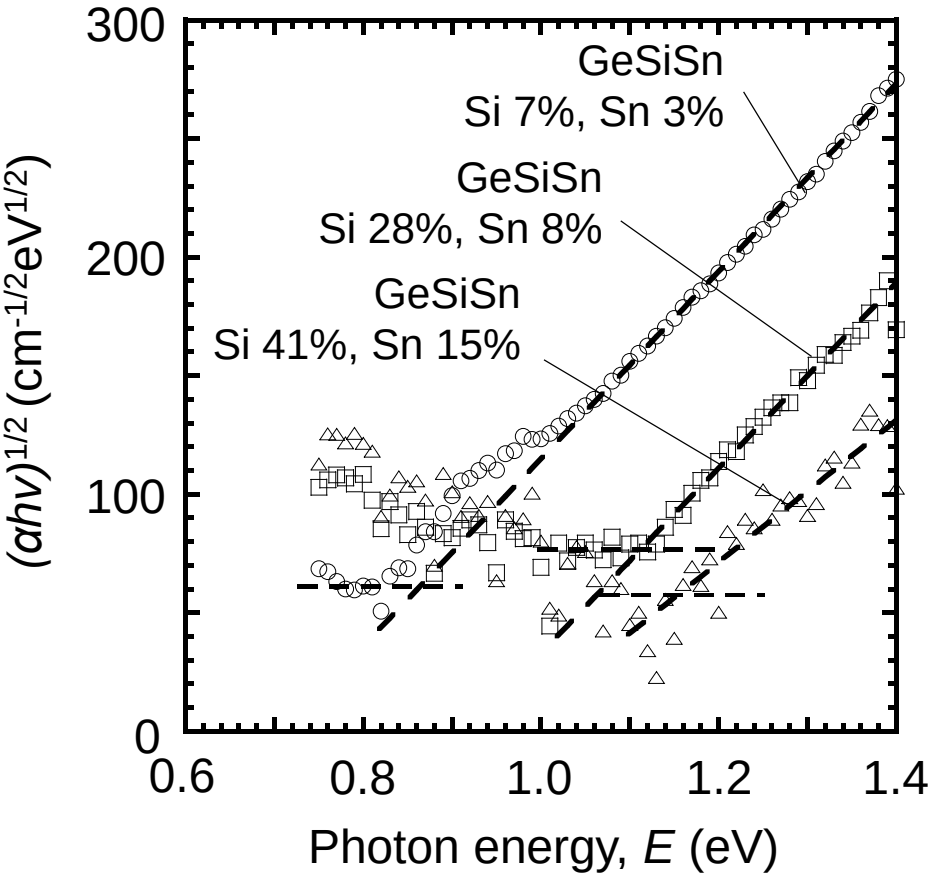


図 3.9 分光エリプソメトリーから見積もった Sn 組成 3%、8%、および 15%の $Ge_{1-x-y}Si_xSn_y$/Ge の吸収係数の 1/2 乗スペクトル。

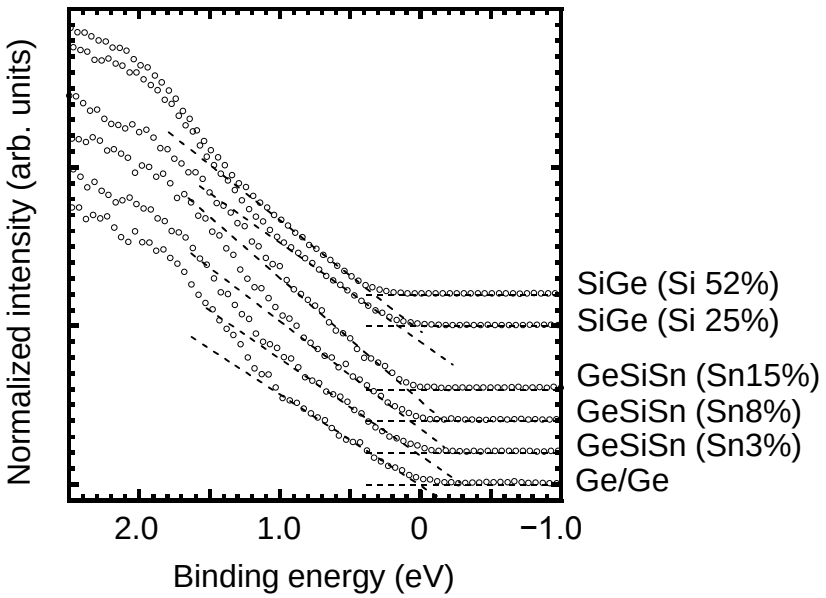


図 3.10 Ge/Ge 試料、$Ge_{1-x-y}Si_xSn_y$/Ge 試料、および $Si_{1-x}Ge_x$/Si 試料の HAXPES を用いて測定した価電子帯スペクトル。

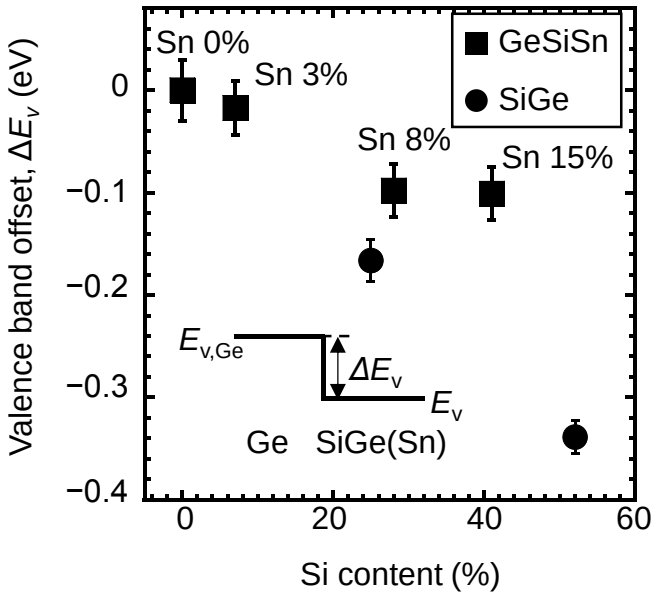


図 3.11 Ge の価電子帯を基準とした Ge/Ge、$Ge_{1-x-y}Si_xSn_y$/Ge、および $Si_{1-x}Ge_x$/Si 試料の価電子帯オフセット ΔE_v の Si 組成依存性。

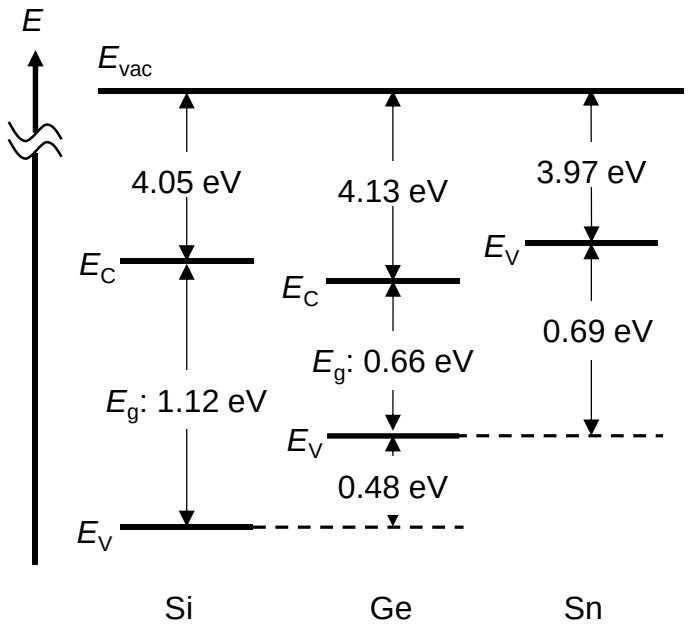


図 3.12 Si、Ge、および Sn の伝導帯および価電子帯のエネルギー位置。

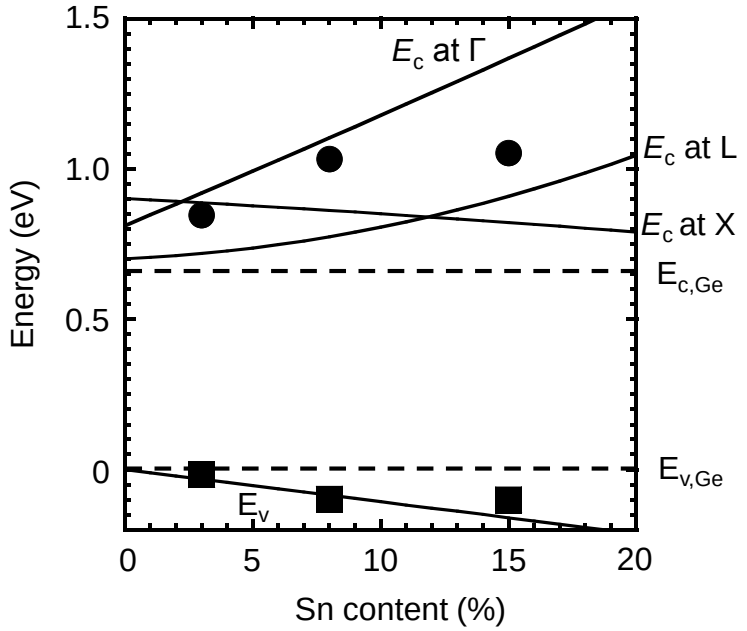


図 3.13 実験結果および理論計算によるエネルギーバンド構造の Sn 組成依存性[6, 7]。Ge の価電子帯のエネルギー位置を基準とした。四角および丸のプロットは、それぞれ $Ge_{1-x-y}Si_xSn_y$ 層の価電子帯および伝導帯端を表す。

第 4 章 C 系 IV 族三元混晶半導体の結晶成長および光学特性評価

4.1 はじめに

近年、Si および Ge などの IV 族半導体材料の、太陽電池やレーザーなどの光学デバイスへの応用が活発に研究されている。なかでも、Si や Ge への C の導入は、ワイドギャップ化および直接遷移化が期待される技術である。本章では、Si および Ge 母相に対して、Sn および C を同時添加した三元混晶材料に着目した。$Si_{1-x-y}Sn_xC_y$ および $Ge_{1-x-y}Sn_xC_y$ の結晶成長を行い、そのエネルギーバンド構造を評価した。

4.1.1 直接遷移型 IV 族半導体に向けた $Ge_{1-x-y}Sn_xC_y$ 三元混晶

近年、受発光素子応用に向けて IV 族半導体が着目されており、これまで $Ge_{1-x}Sn_x$ および $Ge_{1-x}C_x$ などの二元混晶が提案されている[1-12]。Ge は間接遷移型半導体であるが、C 組成 4～11%の $Ge_{1-x}C_x$ あるいは Sn 組成 10%以上の $Ge_{1-x}Sn_x$ において直接遷移型半導体となることが予測されている[6, 7]。Ge のエネルギーバンド分散関係を考えると、Sn 組成の向上によって、Γ 点の伝導帯端のエネルギーギャップが低下すると予測される。また、C 導入によって L 点の伝導帯端のエネルギーギャップの増加が予測される。これらの計算結果から、$Ge_{1-x}C_x$ および $Ge_{1-x}Sn_x$ において直接遷移が実現した場合のエネルギーバンドギャップは、それぞれ 1.0～1.2 eV および 0.5 eV 以下となると予測される。

本研究では、光学応用に向けた $Ge_{1-x-y}Sn_xC_y$ 三元混晶に着目した。$Ge_{1-x-y}Sn_xC_y$ は、三元混晶であることから、前章で触れた $Si_{1-x-y}Ge_xC_y$ や $Ge_{1-x-y}Si_xSn_y$ と同様に格子定数とエネルギーバンドギャップの独立した制御が可能となる[13-15]。特に、$Ge_{1-x-y}Sn_xC_y$ は、組成制御によって Ge や Si 基板との格子整合も期待できる。さらに、$Ge_{1-x-y}Sn_xC_y$ は、上記の様に、高い Sn および C 組成実現によって直接遷移型半導体となることも期待される。ベガード則によってバンド構造を考えると、Sn および C 組成 0～20%の領域において、直接バンドギャップ 0.4～1.6 eV に制御できることが期待できる。このように、$Ge_{1-x-y}Sn_xC_y$ は、直接遷移化への期待とともに $Ge_{1-x}C_x$ および $Ge_{1-x}Sn_x$ 二元混晶よりも幅広いバンドギャップを実現できることから、太陽

電池やレーザーなどの光学デバイス応用が期待される。$Ge_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップの計算による結果の詳細については、4.1.3 節に述べる。

一方、Ge 母相中における Sn および C の平衡固溶限は、それぞれ 1.0 at.%および 10^{-15} at.%である[16, 17]。この要因として、Ge に対する Sn と C の大きな格子定数差が挙げられる(a_{Ge}=0.564 nm、 a_C=0.356 nm、および a_{Sn}=0.649 nm) [18]。そのため、Sn および C は、Ge の格子間位置や表面に容易に析出する。過去の報告では、Si 上へ堆積した $Ge_{1-x}C_x$ について、C 導入組成が 7.1%に対して、格子置換位置 C 組成が 2.6%程度にとどまっている[1]。

一方、$Ge_{1-x-y}Sn_xC_y$ の三元混晶化によって、Ge 中の C 原子周辺の局所歪を原子半径の大きな Sn で補償することが期待される。また、理論計算の結果から、Ge 中において Sn-C 結合の安定化が報告されている[19]。すなわち、Ge 中への Sn および C の同時添加によって格子置換位置の C 組成の増加が期待できる。実際に、Ge 基板上にスパッタリング法を用いて成長した $Ge_{1-x-y}Sn_xC_y$ において、熱平衡固溶限を超える 2%の格子置換位置 C 組成が実現されている[20]。

しかし、Sn および C の同時添加による Ge 中への異種原子の取り込まれ方の影響やそのエネルギーバンド構造については、明らかになっていない。そこで、本研究においては、$Ge_{1-x-y}Sn_xC_y$ 薄膜のエピタキシャル成長を行い、格子置換位置への C 導入に対する Sn の効果およびエネルギーバンドギャップの評価を行った。エネルギーバンドギャップを光学測定の透過測定を用いて評価するため、Ge よりもバンドギャップの大きな Si 基板を用いて $Ge_{1-x-y}Sn_xC_y$ 薄膜を成長した。

4.1.2 太陽電池応用に向けた $Si_{1-x-y}Sn_xC_y$ 三元混晶

従来の Si 系太陽電池の変換効率を超えるため、IV 族系半導体を用いた接合型太陽電池が提案されている[21]。Si 系接合型太陽電池において、a-Si/nc-Si が挙げられる。a-Si および nc-Si のエネルギーバンドギャップは、それぞれ 1.4 eV および 1.1 eV である。これにより、Si 単接合太陽電池において、Si よりもワイドギャップである a-Si を用いて太陽光の短波長側の損失の低減が期待できる。現在、この構造において報告されている最大の変換効率は、11.8%と

なっており、Si 単接合太陽電池の変換効率よりも低い[22]。この要因は、アモルファス構造由来の光劣化や短いキャリア拡散長が挙げられる[21]。そこで、IV 族系多接合型太陽電池において、より高い変換効率を実現するためには、結晶半導体の導入が必要不可欠と考えられる。

IV 族半導体を用いた太陽電池応用に向けて、バンドエンジニアリングおよび格子定数の制御は重要な課題である。ベガード則による計算から、C 組成 6%の三元混晶半導体 $Si_{1-x-y}Sn_xC_y$ は、1.4 eV のエネルギーバンドギャップを有すると考えられる。さらに、$Si_{1-x-y}Sn_xC_y$ の各組成の制御によって、格子定数とバンドギャップを独立に制御できることから、接合型太陽電池への応用が期待できる。また、Si、Sn、および C 元素は、従来の III-V 族化合物半導体よりも低コストおよび低い環境負荷な材料であるため、低コストでの接合型太陽電池の形成にも期待できる。

しかし、$Si_{1-x-y}Sn_xC_y$ は、$Ge_{1-x-y}Sn_xC_y$ と同様に Sn および C が Si と原子半径が大きく異なることから、Sn および C の Si 中への平衡固溶限が非常に低い[23, 24]。$Si_{1-x}Sn_x$ および $Si_{1-x}C_x$ のエピタキシャル成長については、過去に報告されているが、$Si_{1-x}C_x$ 二元混晶においては、C 組成増大による結晶性の悪化[25]、$Si_{1-x}Sn_x$ 二元混晶においては、成長中における顕著な Sn 析出が報告されている[26]。一方で、$Si_{1-x}Sn_x$ 中への C イオンの注入によって、格子置換位置 Sn の熱的な安定化が報告されている[27]。そのため、Sn および C の Si 中への同時添加により、高い結晶性の高 C および Sn 組成 $Si_{1-x-y}Sn_xC_y$ を得られると考えられる。しかし、$Si_{1-x-y}Sn_xC_y$ 三元混晶の成長については、これまでに報告がほとんどなく、その結晶成長やエネルギーバンド構造については未解明である。そこで、本章において、Sn および C 導入が $Si_{1-x-y}Sn_xC_y$ 三元混晶に与える影響を調べ、そのエネルギーバンド構造を評価した。

4.1.3 $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップ計算

本節では、$Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ 三元混晶のエネルギーバンド構造の線形近似による計算を行った結果について論じる。エネルギーバンド構造の計算には、以下の式を用いた。

$$E_{\mathrm{GeSnC,i}} = E_{\mathrm{Ge,i}}(1-x-y) + E_{\mathrm{Sn,i}}x + E_{\mathrm{C,i}}y - b_{\mathrm{GeSn}}(1-x-y)x \qquad (4.1)$$

$$E_{\mathrm{SiSnC,i}} = E_{\mathrm{Si,i}}(1-x-y) + E_{\mathrm{Sn,i}}x + E_{\mathrm{C,i}}y \qquad (4.2)$$

ここで、x および y は、それぞれ Sn 組成および C 組成を表す。$E_{Ge,i}$、$E_{Si,i}$、$E_{Sn,i}$、および $E_{C,i}$ は、それぞれダイヤモンド構造の Ge、Si、Sn、および C のエネルギーバンドギャップを表す。また、Γ、L、および X 点のエネルギーバンドギャップを添え字の i を用いて表す。また b_{GeSn} は、$Ge_{1-x}Sn_x$ 二元混晶におけるバンドギャップのボウイングパラメータである[28]。より精確な計算をするためには、b_{SiSn} など混晶のバンドギャップに関するボウイングパラメータを考慮する必要があるが、現在、b_{GeSn} 以外の値については報告がないため、本研究での計算では無視した。計算に用いたそれぞれの値を、表 4.1 に示す[18, 28]。Sn および C 組成が 0～20%の $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップの計算結果をそれぞれ図 4.1(a)および図 4.1(b)に示す。$Ge_{1-x-y}Sn_xC_y$ については、図 4.1(a)中の斜線は、伝導帯端の切り替わりを表しており、組成制御によって伝導帯端が Γ、L、および X 点になることがわかる。また、直接遷移型である伝導帯端が Γ 点の領域において、$Ge_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップは、0.4～1.6 eV の範囲で制御できることがわかる。

また、図 4.1(b)中の組成領域における $Si_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップについては、X 点の伝導帯が最下点であり、間接遷移型半導体であることがわかる。図 4.1(b)中の斜線は、Si との格子ミスフィット量を示す。この結果から、Sn 組成 11%および C 組成 6%の $Si_{1-x-y}Sn_xC_y$ は、Si と格子整合しながら、エネルギーバンドギャップが 1.4 eV となるものと期待される。

4.2 試料作製方法

$Ge_{1-x-y}Sn_xC_y$ 層を成長させる基板として n-Si(001)ウェハを用いた。Si 基板の化学洗浄および真空中での熱処理を行い、清浄化表面を得た。基板清浄化後、RF マグネトロンスパッタリング法を用いて、膜厚 50～200 nm の $Ge_{1-x-y}Sn_xC$ 層を成長させた。成長温度は 290ºC とした。$Ge_{1-x-y}Sn_xC_y$ の成長は、Ar 雰囲気、1.0 Pa において行った。また、堆積時の Sn 組成および C 組成はそれぞれ 0～11.3%および 0～7.9%とした。

同様に、n-Si(001)ウェハを化学洗浄および熱処理を施した後、RF マグネトロンスパッタリング法を用いて、膜厚 100 nm の $Si_{1-x-y}Sn_xC_y$ 薄膜を堆積させた。$Si_{1-x-y}Sn_xC_y$ の成長は、Ar 雰囲気、1.0 Pa において行った。Sn 組成および C 組成は、それぞれ 0～6%および 0～5%とした。また、成長温度は、350～500ºC とした。

4.3 実験結果および考察

4.3.1 $Ge_{1-x-y}Sn_xC_y$ 層の結晶成長および光学特性評価

結晶構造の評価のために、成長後の試料表面を RHEED により観察した。図 4.2(a)～4.2(d)に Sn および C 照射レートを変えた $Ge_{1-x-y}Sn_xC_y$ 薄膜堆積後の RHEED パターンを示す。$Ge_{1-x-y}Sn_xC_y$ 薄膜の Sn および C 照射レートをそれぞれ 0～1.5×10^{15} および 1.2～2.4×10^{15} atoms/min·cm^2 とした。また、Ge の照射レートはそれぞれ 2.0×10^{16}～2.2×10^{16} atoms/min·cm^2 とし、$Ge_{1-x-y}Sn_xC_y$ の堆積レートを一定とした。それぞれの試料における $Ge_{1-x-y}Sn_xC_y$ 薄膜の Sn および C 組成は、それぞれ 0～6%および 5～7%となる。図 4.2(a)に示すように、$Ge_{1-x}C_x$ 堆積後の RHEED パターンは、C 照射レート 1.2×10^{15} atoms/min·cm^2 の場合、2×1 表面再構成構造のスポット状のパターンが観察される。このスポットパターンは、$Ge_{1-x}C_x$ 層の三次元成長を示しており、Si 上への $Ge_{1-x}C_x$ 層のエピタキシャル成長を確認した。一方、図 4.2(b)に示すように、C の照射レートが 1.7×10^{15} atoms/min·cm^2 である場合、回折パターンが確認できず、$Ge_{1-x}C_x$ 層はアモルファス構造であると考えられる。このことから、C 組成増加に伴い、$Ge_{1-x}C_x$ 層はエピタキシャル構造からアモルファス構造へと変化することがわかる。一方、C の照射レートが 1.7×10^{15} atoms/min·cm^2 である $Ge_{1-x-y}Sn_xC_y$ 層は、Sn 導入によってエピタキシャル成長に変化する。また、さらに C 照射レートを増やした 2.4×10^{15} atoms/min·cm^2 における $Ge_{1-x-y}Sn_xC_y$ 層においてもリングパターンが観察されることから、多結晶成長することがわかる。これらの結果から、成長温度 290ºC の $Ge_{1-x-y}Sn_xC_y$ 層の成長において、Sn 導入により結晶化が促進されることがわかる。

次に、走査型電子顕微鏡（scanning electron microscopy, SEM）を用いて表面構造を観察した。図 4.3(a)および 4.3(b)に、それぞれ $Ge_{1-x}C_x$/Si および $Ge_{1-x-y}Sn_xC_y$/Si の表面 SEM 像を示す。$Ge_{1-x}C_x$/Si の C 組成 3.1%であり、$Ge_{1-x-y}Sn_xC_y$/Si の Sn および C 組成はそれぞれ 8.1%および 2.7%である。$Ge_{1-x}C_x$ 層および $Ge_{1-x-y}Sn_xC_y$ 層の膜厚は、200 nm である。それぞれの Sn および C 組成は、X 線電子分光法（X-ray photoelectron spectroscopy, XPS）を用いて評価した。これらの $Ge_{1-x}C_x$ および $Ge_{1-x-y}Sn_xC_y$ は、同様な表面構造を示しており、顕著な Sn または C の析出と見られる構造は確認できなかった。

次に、XPS を用いて、$Ge_{1-x}C_x$ および $Ge_{1-x-y}Sn_xC_y$ 中の各元素の化学結合状態を評価し、格子置換位置の C 組成を調べた。図 4.4(a)および 4.4(b)に、$Ge_{1-x}C_x$/Si および $Ge_{1-x-y}Sn_xC_y$/Si 中の XPS を用いて測定した C1s スペクトルを示す。XPS による C1s 内殻準位スペクトルの測定前に Ar イオンスパッタリングを用いて、$Ge_{1-x}C_x$ および $Ge_{1-x-y}Sn_xC_y$ の表面の自然酸化膜およびコンタミカーボンを取り除いた。図中のスペクトルは、$Ge3d_{5/2}$ のピークの面積強度を用いて規格化を行った。図 4.4(a)および 4.4(b)から、C1s 内殻準位スペクトル全体の面積強度を用いて、$Ge3d_{5/2}$ との面積強度との比から C 組成を評価すると、$Ge_{1-x}C_x$/Si の C 組成は 3.1%と見積もられる。また、$Ge_{1-x-y}Sn_xC_y$ 層については、Sn および C 組成は、それぞれ 8.1%および 2.7%と見積もられる。Sn 組成については、$Sn3d_{5/2}$ スペクトルピークの強度を用いて評価した。Li らは、アモルファス $Ge_{1-x}C_x$ において、その電気陰性度の違いから C1s 内殻準位スペクトルを Ge-C および C-C 結合由来の二つのピークに分離できることを報告している[29]。彼らの報告によれば、Ge-C および C-C 結合由来の C1s 内殻準位のスペクトルのピーク位置は、それぞれ 283.7 eV および 284.8 eV に現れる。また、Sn の電気陰性度は Ge と同程度であるため、C1s 内殻準位スペクトルにおける C-Sn 結合由来のピークは、Ge-C 結合と一致すると考えられる。本研究においても、図 4.4(a)および 4.4(b)に示すように、$Ge_{1-x}C_x$/Si および $Ge_{1-x-y}Sn_xC_y$/Si の C1s 内殻準位スペクトルは、非対称な形状であることがわかる。そのため、C1s スペクトルは、C-C 結合および C-Ge/C-Sn 結合による二つのピークに分離できると考えられる。Ge または Sn と結合する C は、格子置換位置 C 原子に関連付けられる。一方、C-C 結合は、格子間位置または C 原子のクラスターを形成した C 原子であると考えられる。

次に、上述の XPS による格子置換位置 C 組成の評価を XRD の結果と比較して議論する。図 4.4(c)に XRD および XPS によって評価した $Ge_{1-x}C_x$/Si および $Ge_{1-x-y}Sn_xC_y$/Si の格子定数の比較を示す。横軸は XPS から見積もられた $Ge_{1-x}C_x$/Si および $Ge_{1-x-y}Sn_xC_y$/Si の格子定数を示す。XPS を用いて測定された $Ge3d_{5/2}$、$Sn3d_{5/2}$ および C1s の内殻準位スペクトルの面積強度から評価したそれぞれの元素の組成を用い、ベガード則を仮定して $Ge_{1-x}C_x$ および $Ge_{1-x-y}Sn_xC_y$ の格子定数を見積もった。格子置換位置 C 組成は、C-Sn および C-Ge 結合由来の C1s スペクトルのピークの面積強度から見積もった。また、縦軸は XRD-2DRSM 測定から得られる回折ピーク位置から見積もった格子定数である。XRD-2DRSM の測定結果から、Si 基板上の $Ge_{1-x}C_x$

層および $Ge_{1-x-y}Sn_xC_y$ 層は、完全歪緩和すると考えられる。図 4.4(c)に示すように、傾き“1”を表す破線上にプロット点が一致することから、C-Sn および C-Ge 結合由来のスペクトルが格子置換位置 C 原子であることを示唆する。加えて、図 4.4(a)および 4.4(b)に示すように、$Ge_{1-x-y}Sn_xC_y$ 層の Sn 組成が 8%まで増加することによって、C-C 結合に由来する C1s 内殻準位スペクトル強度の低減が確認できる。$Ge_{1-x}C_x$ および Sn 組成 8.1%の $Ge_{1-x-y}Sn_xC_y$ 層中の全 C 量に対する格子置換位置 C 量の割合は、それぞれ 71%および 88%と見積もられた。これは、Sn 導入により格子置換位置 C 組成が増加したと考えられる。さらに、詳細に格子置換位置 C に与える Sn 導入の効果を調べた。

$Ge_{1-x}C_x$ および $Ge_{1-x-y}Sn_xC_y$ 薄膜中の全 C 組成に対する格子置換位置 C 組成の関係を図 4.5 に示す。全 C 組成は C1s 内殻準位スペクトル全体の面積強度を用いて導出した。また、格子置換位置 C 組成は、XPS の C-Sn および C-Ge 結合由来の C1s 内殻準位スペクトルの面積強度から見積もった。比較のために、過去に報告された $Ge_{1-x-y}Sn_xC_y$/Ge および $Ge_{1-x}C_x$/Si の全 C 組成および格子置換位置 C 組成についても図中に示す[1, 20]。Okinaka らは、$Ge_{1-x}C_x$ 中の格子置換位置 C 組成を XRD の結果から見積もっている[1]。加えて、多結晶 $Ge_{1-x-y}Sn_xC_y$ 層および過去の報告の多結晶 $Ge_{1-x}C_x$ についても全 C 組成および格子置換位置 C 組成をプロットした。また、$Ge_{1-x}C_x$ 層および $Ge_{1-x-y}Sn_xC_y$ 層の Sn 組成 0%、5%以下、および Sn 組成 6%以上で区分けした。また、破線は縦軸および横軸に対して傾き“1”を表しており、導入した C のすべてが格子置換位置に導入された状態を表す。

Sn 導入のない $Ge_{1-x}C_x$ については、全 C 組成が増加するに伴い格子置換位置 C 組成も増えるが、C 組成 7.1%導入に対して、格子置換位置 C 組成は 2.6%に留まっている。Sn 組成 5%以下の $Ge_{1-x-y}Sn_xC_y$ についても、$Ge_{1-x}C_x$ と同様に、全 C 組成が増加するに伴い格子置換位置 C 組成は増えるが、高 C 組成 5.5%の導入に対して格子置換位置 C 組成が 2.2%程度に留まっている。一方、Sn 組成 6%以上の $Ge_{1-x-y}Sn_xC_y$ についてのプロット点は傾き“1”に近づいており、導入 C 原子のほとんどが格子置換位置 C に取り込まれることがわかる。つまり、Sn 組成増加に伴い、取り込まれる C 量が増加すると考えられる。本研究において、Sn 組成 8.1%の導入において、C 組成 3.3%の導入に対して格子置換位置 C 組成 2.3%のエピタキシャル $Ge_{1-x-y}Sn_xC_y$ 層を得た。また、過去の報告から、多結晶 $Ge_{1-x}C_x$ 層の格子置換位置 C 組成はエピタキシャル

成長膜よりも高くなる傾向がある[30]。これは、基板からの応力が印加されていないためであると考えられる。本研究においても同様な傾向が現れ、Sn 組成 11.3%の多結晶 $Ge_{1-x-y}Sn_xC_y$ 薄膜中の格子置換位置 C 組成 5.8%の導入を実現した。

次に、Sn の効果を調べるために、結合状態について調べた。$Ge_{1-x-y}Sn_xC_y$ 三元混晶中の C-Ge 結合について、顕微ラマン分光法を用いて詳細に評価した。図 4.6 は、$Ge_{1-x}C_x$/Si 試料および Sn 組成 3.6%および 8.1%の $Ge_{1-x-y}Sn_xC_y$/Si 試料の Ge-C 結合周辺（550 cm^{-1}）のラマンスペクトルを示す。それぞれの格子置換位置 C 組成は 1.4～2.1%である。また、比較試料として Ge 基板の Ge-C 結合周辺のラマンスペクトルを示す。バルク Ge については、図に示すように Ge-C 結合由来のピークは現れない。一方、$Ge_{1-x}C_x$/Si 試料において Ge-C 結合由来のラマンピークを明瞭に確認できる。このことから、$Ge_{1-x}C_x$ 薄膜中において Ge-C 結合が形成する。一方、Sn 組成 3.6%および 8.1%の $Ge_{1-x-y}Sn_xC_y$/Si 試料において、Ge-C 結合由来のスペクトルは明瞭でなくなる。これは、$Ge_{1-x}C_x$/Si 試料に比べ、$Ge_{1-x-y}Sn_xC_y$/Si 試料中の Ge-C 結合が減少するためと考えられる。つまり、$Ge_{1-x-y}Sn_xC_y$/Si 試料において、Sn-C 結合が Ge-C 結合よりも優先的に形成されることを示唆する。

ここで、$Ge_{1-x-y}Sn_xC_y$/Si 試料中において、Ge-C 結合に比べ C-Sn 結合が優先的に形成される理由について考察する。XPS および顕微ラマン分光法による実験結果から、C 原子は優先的に Sn 原子と結合することが示唆される。これは、Ge 母相中において、Sn および C の結合を形成することによって局所歪を補償するためと考えられる。近年、Matsutani らの理論計算から、C 原子と Sn 原子が結合することによって Ge 母相中の C 原子が形成する大きな局所歪を補償すると報告されている[31]。この結果、Ge 母相中において、Sn および C の同時添加によって、Sn-C 結合が優先的に結合すると考えられる。つまり、二元混晶 $Ge_{1-x}C_x$ 中において、Ge と C との大きな原子半径差に起因して Ge 中の C 原子周辺に大きな局所歪が形成され、これが析出の要因となる。一方、Sn 導入によって、C 原子周辺の局所歪が補償されるため、C 原子は格子間位置などに析出せずに Sn と結合しながら、格子置換位置に導入されると考えられる。

次に、$Ge_{1-x-y}Sn_xC_y$ のエネルギーバンド構造について評価した。Si 基板上の成長膜の吸収係数の評価のために、フーリエ変換赤外分光光度計（Fourier transform infrared spectroscopy，FT-

IR）を用いて透過測定を行った。Si 上の Ge 層において、入射角 0°の透過測定を行うと、屈折率の違いから干渉に起因する周期的な信号が生じ、エネルギーバンドギャップの評価が困難となる。従って、Li らは、屈折率の異なる材料の透過測定の手法として、入射光を p 偏向の光とし、光の入射角と表面膜のブリュースター角を一致させて行う測定を提案している[35]。p 偏向の光を用いて、試料に対する入射角と表面膜のブリュースター角を一致させることにより、干渉の効果が減少する。そこで、本研究では、入射角を Ge のブリュースター角（~76 º）に近い 70～75º にして測定を行った。

図 4.7(a)において、Sn 組成 0%、3.6%、および 8.1%の膜厚 200 nm の $Ge_{1-x-y}Sn_xC_y$/Si の FT-IR の透過測定を用いて評価した吸収係数スペクトルを示す。格子置換位置 C 組成は、1.4～2.1%である。図 4.7(a)に示すように、入射フォトンエネルギーが 0.5 eV を超える領域で $Ge_{1-x-y}Sn_xC_y$ 層の吸収係数が $Ge_{1-x}C_x$ 層よりも高い。これは、エネルギーバンドギャップの小さい Sn の導入によって、低エネルギー側の遷移が増加したためと考えられる。また、理想的な半導体を考えたとき、半導体のエネルギーバンドギャップ以下では吸収は起きないため、低い入射フォトンエネルギーの領域では、吸収係数の値は 0 になると考えられる。しかし、Sn 組成 0%、3.6%、および 8.1%の $Ge_{1-x-y}Sn_xC_y$/Si 試料において、入射フォトンエネルギーが 0.5 eV 以下においても吸収係数は、0 にならない。これは、本試料の成長温度が 290ºC と低く、$Ge_{1-x}Sn_x$ 中に高密度の欠陥が導入されるためと考えられ[32]、空孔欠陥由来の遷移であると考えられる。一方、$Ge_{1-x-y}Sn_xC_y$/Si 試料において、入射フォトンエネルギーが 0.6 eV 以上の領域において、立ち上がりが確認できる。これがエネルギーバンドギャップに由来する遷移であると考えられるため、低エネルギー側の吸収係数を差し引いてエネルギーバンドギャップの評価を行った。ここで、エネルギーバンドギャップの評価のために次式を用いて評価を行った[33]。

$$(\alpha h\nu)^2 = \mathrm{A}(E_g - h\nu) \tag{4.3}$$

ここで、E_g はエネルギーバンドギャップ、h はプランク定数、ν は入射光の振動数を表す。図 4.7(b)に $Ge_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップ評価をするための吸収係数 α の二乗プロットを示す。図 4.7(b)において、直接遷移のエネルギーバンドギャップの値は、最小二乗法を用いて近似直線および x 軸との交点から見積もった。この交点が $Ge_{1-x-y}Sn_xC_y$/Si の Sn 組成増加

に伴い、低エネルギー側へシフトすることがわかる。これは、Ge や C のエネルギーバンドギャップに比べ、小さい値を有する Sn の組成増加に伴い、エネルギーバンドギャップが小さくなることを表す。

図 4.8(a)および 4.8(b)に FT-IR 測定の結果から見積もった $Ge_{1-x-y}Sn_xC_y$/Si の直接遷移エネルギーバンドギャップの Sn 組成および格子置換位置 C 組成の依存性を示す。図 4.8(a)において、$Ge_{1-x-y}Sn_xC_y$/Si の C 組成は、1.4～2.1%である。この図中において、過去に報告された $Ge_{1-x}Sn_x$ 層の測定結果についても示す[9-12]。ここで示した $Ge_{1-x}Sn_x$ 層の直接遷移エネルギーバンドギャップについては、FT-IR やフォトルミネッセンス測定によって測定された結果である。$Ge_{1-x-y}Sn_xC_y$ において、$Ge_{1-x}Sn_x$ の傾向と同様に Sn 組成増加に伴い、エネルギーバンドギャップが減少する。加えて、$Ge_{1-x}Sn_x$ に比べて、$Ge_{1-x-y}Sn_xC_y$ のバンドギャップは広がる。次に、Sn 組成 6.4～8.1%の $Ge_{1-x}Sn_x$ 層および $Ge_{1-x-y}Sn_xC_y$ 層のエネルギーバンド構造の格子置換位置 C 組成依存性を図 4.8(b)に示す。C 組成 2.1～3.5%のエピタキシャルおよび多結晶の $Ge_{1-x-y}Sn_xC_y$ 層において、C 組成増加に伴い、直接遷移エネルギーバンドギャップが 0.55 eV から 0.74 eV まで増加する。また、図中において、破線はベガード則を用いた計算結果を示す。実験結果は、この計算結果と同程度である。一方、$Ge_{1-x}C_x$ 二元混晶において、C 原子による局所歪によって、バンドギャップが大きくボウイングすることが報告されている[36]。これは、Sn-C 結合を形成し局所歪の緩和によって、ボウイングの影響が小さくなるためと考えられるが、この傾向の議論は非常に難しい。より詳細な $Ge_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップの Sn および C 導入の効果については今後の課題である。

4.3.2 $Si_{1-x-y}Sn_xC_y$ 層の結晶成長およびエネルギーバンド構造評価

次に $Si_{1-x-y}Sn_xC_y$ 三元混晶の結晶成長について議論する。$Si_{1-x-y}Sn_xC_y$ 層の成長後の結晶構造について RHEED および XRD を用いて評価する。350ºC 成長における様々な Sn および C 照射レートの $Si_{1-x-y}Sn_xC_y$ および $Si_{1-x}C_x$ の成長後の RHEED パターンを図 4.9(a)～4.9(d)に示す。ここで Si の照射レートは、1.1×10^{17} atoms/min·cm^2 で固定した。C 照射レート 2.3×10^{15} atoms/min·cm^2 の $Si_{1-x}C_x$ 層においては、ハローパターンが観察されることから（図 4.9 (a)）、$Si_{1-x}C_x$ 層はアモルファス構造であると考えられる。C 照射レート 2.3×10^{15} atoms/min·cm^2 の

$Si_{1-x}C_x$ 層については、基板温度 500ºC においてエピタキシャル成長を確認した。また、Sn および C 照射レートがそれぞれ 4.5×10^{15} および 2.3×10^{17} atoms/min·cm^2 の $Si_{1-x-y}Sn_xC_y$ 層については、2×1 表面再構成構造の RHEED パターンを確認できたことからエピタキシャル成長することがわかる（図 4.9 (b)）。また、C 導入量を増やした Sn および C 照射レートがそれぞれ 4.5×10^{15} および 4.7×10^{15} atoms/min·cm^2 の $Si_{1-x-y}Sn_xC_y$ 層については、図 4.9 (c)の図中の矢印で示すように、積層欠陥由来の RHEED パターンが確認された。一方、Sn 導入量を増加させた Sn および C 照射レートがそれぞれ 8.8×10^{15} および 4.7×10^{15} atoms/min·cm^2 の $Si_{1-x-y}Sn_xC_y$ 層については、積層欠陥由来のパターンが消失し（図 4.9 (d)）、結晶性の向上が確認できた。これらの結果より、Sn 導入による $Si_{1-x-y}Sn_xC_y$ 層の結晶化温度の低減および結晶性の向上が示唆される。

次に、XRD 測定を用いて評価した結晶構造について議論する。図 4.10(a)および 4.10(b)に、それぞれ $Si_{1-x}Sn_x$/Si および $Si_{1-x-y}Sn_xC_y$/Si 試料の Si $\bar{2}\bar{2}4$ 回折周りの XRD-2DRSM の結果を示す。それぞれ Sn 照射レートは、ともに 4.5×10^{15} atoms/min·cm^2 である。$Si_{1-x-y}Sn_xC_y$/Si 試料の C 照射レートは、2.3×10^{15} atoms/min·cm^2 である。$Si_{1-x}Sn_x$ については、一部歪緩和しており、[110]方向の歪緩和率は、60%程度と見積もられた。一方、$Si_{1-x-y}Sn_xC_y$/Si について、$Si_{1-x-y}Sn_xC_y$ 由来の回折ピークは Si ピークの真下に現れており、psuedomorphic 成長することがわかる。これは、原子半径の小さな C を $Si_{1-x}Sn_x$ 中に導入することにより、$Si_{1-x-y}Sn_xC_y$ の格子定数が小さくなったためと考えられる。また、$Si_{1-x}Sn_x$ 由来の回折ピークは非常にブロードであるが、$Si_{1-x-y}Sn_xC_y$ 由来の回折ピークは非常に鋭く現れる。また、$Si_{1-x-y}Sn_xC_y$/Si 試料については、膜厚フリンジが観測されることから、急峻な界面構造であることがわかる。これは、$Si_{1-x}Sn_x$ 層に比べ、C を導入した $Si_{1-x-y}Sn_xC_y$ の格子定数が下地の Si に近づいたことにより、結晶性が向上したためと考えられる。

次に、Sn 析出の C 導入の効果について議論する。図 4.11(a)～4.11(c)に、Sn 照射レートを固定しながら C 導入量を増加させた $Si_{1-x-y}Sn_xC_y$/Si 試料の表面 SEM 像を示す。Sn 照射レートは 4.5×10^{15} atoms/min·cm^2 で固定した。それぞれの試料の成長温度は 350ºC である。C 照射レートは 0～4.7×10^{15} atoms/min·cm^2 とした。C の導入していない $Si_{1-x}Sn_x$ については、100 μm 程度の析出物が観察された。これは、β-Sn 由来の析出であると考えられる。一方、C 導入量増加

に伴い、析出物が減少している。この結果から、C の導入により Sn 析出抑制への効果があると考えられる。

次に、エピタキシャル $Si_{1-x-y}Sn_xC_y$ 層中の C 原子の結合について XPS を用いて評価した。XPS 装置のチャンバー導入前に HF 処理を行い、表面に析出した Sn のエッチングを行った。図 4.12 に XPS で測定したチャンバー内での Ar イオンスパッタリングの前後の $Si_{1-x-y}Sn_xC_y$/Si 試料の C1s 規格化スペクトルを示す。図 4.12 に示すように、Ar イオンスパッタリングを行った結果、$Si_{1-x-y}Sn_xC_y$ 層の C1s スペクトルのピーク位置が低エネルギー側にシフトする。これは、Ar イオンスパッタリング前の C1s スペクトルは、表面コンタミカーボン由来の信号が支配的であるのに対して、Ar イオンスパッタリング後においては、膜中の表面のコンタミカーボンとは異なる結合状態の膜中の C 原子由来の信号が観測されるためと考えられる。先述した $Ge_{1-x-y}Sn_xC_y$ の XPS による C1s スペクトルの結果と同様に、$Si_{1-x-y}Sn_xC_y$ の C1s 内殻準位スペクトルについても非対称なピーク形状となっている。そのため、電気陰性度の違いから、C-C 結合および C-Si/C-Sn 結合由来の二つのピークに分離できる。過去の報告において、$Si_{1-x}C_x$ 中の C-C 結合および C-Si 結合由来のピーク位置は、それぞれ 284.36 eV および 283.08 eV とピーク位置が異なることが報告されている[37]。この結果から、$Ge_{1-x-y}Sn_xC_y$ の結果と同様に、C-Si、C-Sn 由来の C1s 内殻準位スペクトルが格子置換位置 C に関連付けられるものと推測される。

この結果を踏まえ、XPS より見積もった $Si_{1-x-y}Sn_xC_y$/Si 中の全 C 組成および格子置換位置 C 組成の Sn 組成依存性を図 4.13 に示す。Si、Sn、および C 組成は、それぞれ $Si2p_{3/2}$、$Sn3d_{5/2}$、C1s 内殻準位スペクトルの面積強度を用いて評価した。また、図中の破線は、Sn:C=1:0.6 の組成を示す。この Sn および C の組成比は、$Si_{1-x-y}Sn_xC_y$ の格子定数が Si と整合する条件である。全 C 組成に比べて、格子置換位置 C 組成は一致せず、低い値となっている。これは、一部の C 原子が析出するためと考えられる。また、格子置換位置 C 組成のプロットは、破線上に現れる。これは、Sn および C の同時添加による $Si_{1-x-y}Sn_xC_y$ 中の歪補償を示唆する結果である。本研究において、Sn 組成 5.1%において最大で平衡固溶限を大きく超える 2.5%の格子置換位置 C 組成を得た。

次に $Si_{1-x-y}Sn_xC_y$ 層の光学特性について評価した。図 4.14 に Sn 組成 3.0%の $Si_{1-x}Sn_x$/Si 試料、Sn および C 組成がそれぞれ 4.7%および 0.8%、3.6%および 2.1%の $Si_{1-x-y}Sn_xC_y$/Si 試料の分光エリプソメトリー測定から得た半導体の光吸収に関わる誘電関数 ε_2 のスペクトルを示す。入射光エネルギー3 eV 以下の領域において、基板および $Si_{1-x}Sn_x$ および $Si_{1-x-y}Sn_xC_y$ 薄膜と屈折率の違いによる干渉が現れている。また、それぞれの試料において、3.3 eV 付近を頂点とするスペクトルを確認できる。

図 4.15 にダイヤモンド構造の Si、Sn、および C のエネルギー分散関係を示す。3.3 eV 付近を頂点とする誘電関数のスペクトルは、第 3 章でも説明した通り、図 4.15 に矢印で示す Γ 点から L 点の領域の E_1 の遷移である。また、図 4.15 から、E_1 の遷移エネルギーは、Si に比べ、Sn は小さく、C は大きい。それぞれの薄膜の E_1 を定量評価するために、図 4.14 の誘電関数の二階微分を行った（図 4.16）。また、Tauc-Lorentz モデルを用いてフィッティングした結果を実線で示す[38]。図中の矢印で示すピークの頂点が E_1 の値である。Si にくらべ、Sn 組成 3%の $Si_{1-x}Sn_x$ の E_1 のピーク位置は低エネルギー側にシフトすることがわかる。これは、α-Sn の E_1 の遷移エネルギーが低いためと考えられる。また、格子置換位置 C 組成の増加に伴い、E_1 スペクトルのピーク位置が高エネルギー側にシフトすることがわかる。図 4.17 に $Si_{1-x-y}Sn_xC_y$ 層の E_1 の遷移エネルギーの C 組成依存性を示す。$Si_{1-x-y}Sn_xC_y$ 層の Sn 組成は、2.9～4.7%である。この結果から、C 組成 2%程度の導入により、E_1 について 0.08 eV 程度の増加を確認できた。これは、C 導入によるワイドギャップ化を示唆する結果である。

4.4 結論

IV 族結晶半導体のバンドエンジニアリングは、太陽電池などの光学デバイスの性能向上に向けて重要な課題である。本研究では、様々な Sn および C 組成の $Ge_{1-x-y}Sn_xC_y$ 三元混晶成長を行い、Sn 導入による C の格子置換位置への取り込みについて評価した。

$Ge_{1-x-y}Sn_xC_y$ 中へ組成 6%以上の Sn 導入によって、格子置換位置 C を効率的に導入できることがわかった。これは、Sn-C 結合が形成されることによって、局所歪が緩和されるためと考えられる。この結果、エピタキシャルおよび多結晶 $Ge_{1-x-y}Sn_xC_y$ については、最大で格子置換位置 C 組成それぞれ 2.3%および 5.8%を達成した。また、$Ge_{1-x-y}Sn_xC_y$ 層のエネルギーバンド

構造について評価した。$Ge_{1-x-y}Sn_xC_y$ 層の直接遷移型エネルギーバンドギャップが 0.70～0.85 eV の範囲で制御できることを見出した。これらの結果から、$Ge_{1-x-y}Sn_xC_y$ 三元混晶半導体が Si プラットホーム上の光学応用に向けた新規材料として期待できることを示す。

また、Si 基板上への $Si_{1-x-y}Sn_xC_y$ 三元混晶のエピタキシャル成長を行い、その Sn および C 導入が結晶性に与える影響を調べた。$Si_{1-x}C_x$ の結晶化温度を Sn 導入により低減できることを見出した。また、Sn 導入により $Si_{1-x-y}Sn_xC_y$ 薄膜の結晶性の向上を確認した。また、C 導入により Sn 析出抑制の効果があることがわかった。また、Sn 組成 5.1%に対して、平衡固溶限を超える 2.5%の格子置換位置 C 組成を実現した。また、C 組成増加によって E_1 の遷移エネルギーが増加することから、エネルギーバンドギャップのワイド化を示唆する結果を得た。これらの結果から IV 族半導体・接合型太陽電池に向けて、格子整合系・高 C 組成 $Si_{1-x-y}Sn_xC_y$ 薄膜によるバンド構造制御の可能性を見出した。

参考文献

[1] M. Okinaka, Y. Hamano, T. Tokuda, J. Ohta, and M. Nunoshita, J. Cryst. Growth **249**, 78 (2003).

[2] J. D'Arcy-Gall, P. Desjardins, I. Petrov, J. E. Greene, J.-E. Paultre, R. A. Masut, S. C. Gujrathi, and S. Roorda, J. Appl. Phys. **88**, 96 (2000).

[3] J. Kolodzey, P. A. O'Neil, S. Zhang, B. A. Orner, and K. Roe, K. M. Unruh, C. P. Swann, M. M. Waite, and S. Ismat Shah, Appl. Phys. Lett. **67**, 1865 (1995).

[4] B.-K. Yang, M. Krishnamurthy, and W. H. Weber, J. Appl. Phys. **82**, 3287 (1997).

[5] K. J. Roe, M. W. Dashiell, J. Kolodzey, P. Boucaud, and J.-M. Lourtioz, J. Vac. Sci. Technol. B **17**, 1301 (1999).

[6] J. Kolodzey, P. R. Berger, B. A. Orner, D. Hits, F. Chen, A. Khan, X. Shao, M. M. Waite, S. Ismat Shah, C. P. Swann, and K. M. Unruh, J. Cryst. Growth **157**, 386 (1995).

[7] Y. Chibane and M. Ferhat, J. Appl. Phys. **107**, 053512 (2010).

[8] G. Sun, R. A. Soref, and H. H. Cheng, J. Appl. Phys. **108**, 033107 (2010).

[9] R. Chen, H. Lin, Y. Huo, C. Hitzman, T. I. Kamins, and J. S. Harris, Appl. Phys. Lett. **99**, 181125 (2011).

[10] H. P. L. de Guevara, A. G. Rodríguez, H. Navarro-Contreras, and M. A. Vidal, Appl. Phys. Lett. **84**, 4532 (2003).

[11] O. Nakatsuka, Y. Shimura, W. Takeuchi, N. Taoka, and S. Zaima, Solid-State Electron. **83**, 82 (2013).

[12] V. R. D'Costa, C. S. Cook, A. G. Birdwell, C. L. Littler, M. Canonico, S. Zollner, J. Kouvetakis, and Menéndez, Phys. Rev. B **73**, 125207 (2006).

[13] J. Kolodzey, P. R. Berger, B. A. Orner, D. Hits, F. Chen, A. Khan, X. Shao, M. M. Waite, S. I. Shah, C. P. Swann, and K. M. Unruh, J. Cryst. Growth **157**, 386 (1995).

[14] Y.-Y. Fang, J. Xie, J. Tolle, R. Roucka, V. R. D'Costa, A. V. G. Chizmeshya, J. Menendez, and J. Kouvetakis, J. Am. Chem. Soc. **130**, 16095 (2007).

[15] T. Yamaha, O. Nakatsuka, S. Takeuchi, W. Takeuchi, N. Taoka, K. Araki, K. Izunome, and S. Zaima, ECS Trans. **50** [9], 907 (2012).

[16] C. D. Thurmond and M. Kowalchik, J. Chem. Phys. **25**, 799 (1956).

[17] J. D’Arcy-Gall, P. Desjardins, I. Petrov, and J. E. Greene, J. Appl. Phys. **88**, 96 (2000).

[18] O. Madelung, Semiconductors: Data Handbook (Springer, Heidelberg, 2004) 3rd ed.

[19] A. Chroneos, R. W. Grimes, B. P. Uberuaga, S. Brotzmann, and H. Brach, Phys. Status Solid B **244**, 3206 (2007).

[20] K. Terasawa, T. Yamaha, M. Kurosawa, W. Takeuchi, N. Taoka, O. Nakatsuka, E. Kamiyama, R. Matsutani, R. Suwa, K. Kashima, K. Izunome, K. Sueoka, and S. Zaima, Abstr. 7th Int. SiGe Technology and Device Meet. (ISTDM2014), 2014, p. 179.

[21] 山口真史, M. A. グリーン, 大下祥雄, 小島信明, “太陽電池の基礎と応用　シリコンから有機・量子ナノまで” (丸善株式会社), (2010).

[22] M. A. Green, K. Emery, Y. Hishikawa, W. Warta, and E. D. Dunlop, Prog. Photovolt: Res. Appl. **22**, 710 (2014).

[23] C. D. Thurmond and M. Kowalchik, J. Chem. Phys. **25**, 799 (1956).

[24] J. D’Arcy-Gall, P. Desjardins, I. Petrov, and J. E. Greene, J. Appl. Phys. **88**, 96 (2000).

[25] S. Y. Park, J. D’Arcy-Gall, J. A. T Soares, Y.-W. Kim, H. Kim, and P. Desjardins, J. Appl. Phys. **91**, 5716 (2002).

[26] M. F. Fyhn, J. Chevallier , and A. N. Larsen, J. Vac. Sci. Technol. B **16**, 1777 (1998).

[27] P. I. Gaiduk, J. L. Hansen, A. N. Larsen, F. L. Bregolin, and W. Skorupa, Appl. Phys. Lett. **104**, 231903 (2014).

[28] R. Vijay, Phys. Rev. B **73**, 125207 (2006).

[29] Y.-P. Li, J. Li, N. Wang, X.-S. Che, H.-B. Chen, and Z.-T. Liu, Thin solid Films **551**, 74 (2014).

[30] M. P. Hernández, M. H. Farías, F. F. Castillón, Jesús A. Díaz, M. Avalos, L. Ulloa, J.A. Gallegos, and H. Yee-Madeiros, Appl. Surf. Sci. **257**, 5007 (2011).

[31] R. Matsutani, K. Sueoka, and E. Kamiyama, Phys. Status Solidi C **11**, 1718 (2014).

[32] O. Nakatsuka, N. Tsutsui, Y. Shimura, S. Takeuchi, A. Sakai, and S. Zaima, Jpn. J. Appl. Phys. **49**, 04DA10 (2010).

[33] J. Tauc, R. Grigorovici, and A. Vancu, Phys. Status Solidi **15**, 627 (1966).

[34] O. Nakatsuka, N. Tsutsui, Y. Shimura, S. Takeuchi, A. Sakai, and S. Zaima, Jpn. J. Appl. Phys. **49**,

04DA10 (2010).

[35] J. I. Pankove and P. Aigrain, Phys. Rev. **126**, 956 (1962).

[36] M. Okinaka, K. Miyatake, J. Ohta, and M. Nunoshita, J. Cryst. Growth **255**, 273 (2003).

[37] S. Y. Park, J. D'Arcy-Gall, J. A. T Soares, Y.-W. Kim, H. Kim, and P. Desjardins, J. Appl. Phys. **91**, 5716 (2002).

[38] 藤原裕之、"分光エリプソメトリー" (丸善株式会社) (2003).

表 4.1 C、Si、Ge、および Sn のエネルギーバンドギャップおよびボウイングパラメータ。

	E_C (eV)	E_{Si} (eV)	E_{Ge} (eV)	E_{Sn} (eV)	b_{GeSn} (eV)
L point	9.23	2.10	0.66	0.14	1.23
Γ point	6.02	3.30	0.81	-0.41	1.94
X point	5.91	1.12	1.16	0.90	―

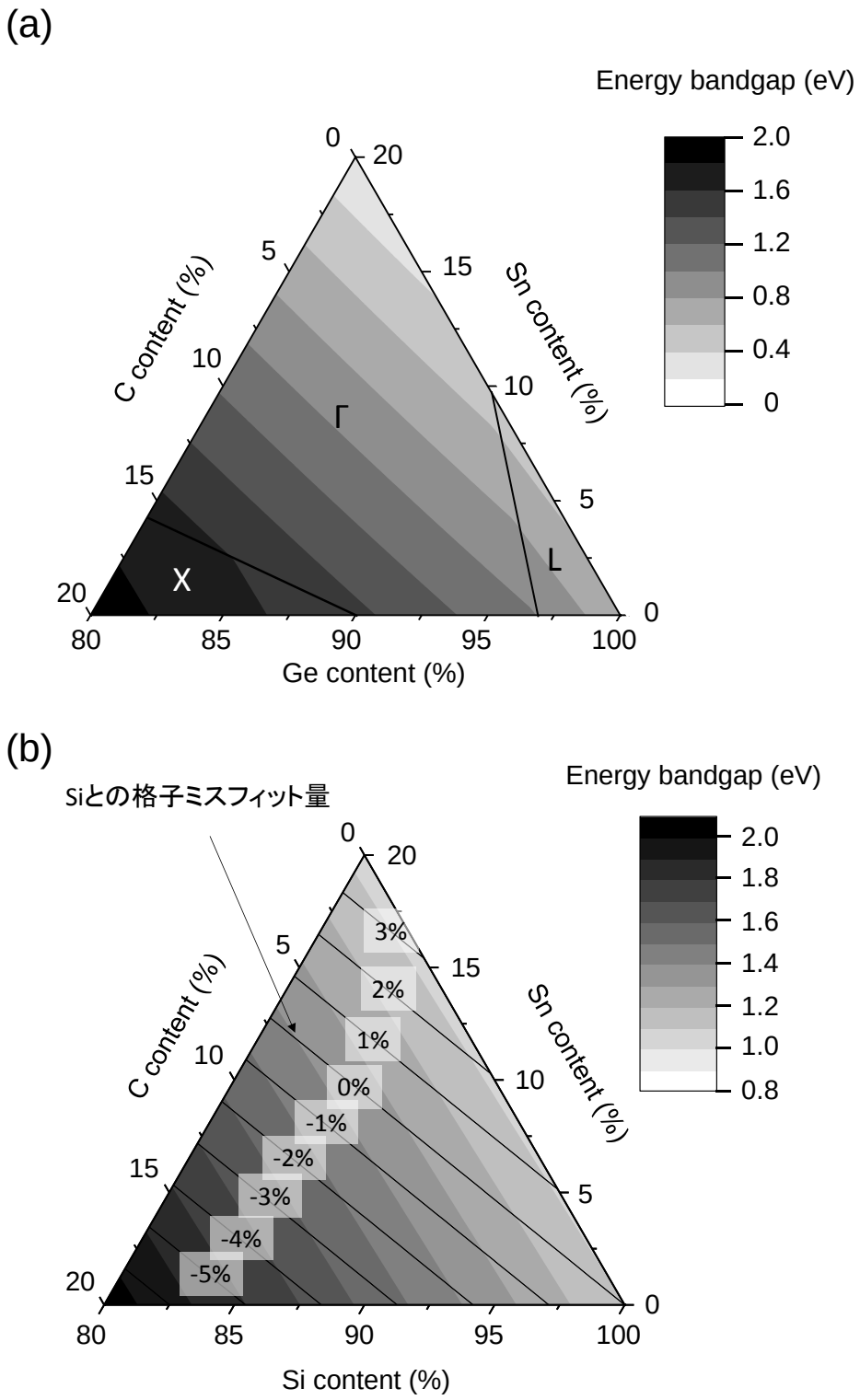


図 4.1 (a)$Ge_{1-x-y}Sn_xC_y$ および(b)$Si_{1-x-y}Sn_xC_y$ のエネルギーバンドギャップの各元素組成に対する依存性。(a)中の斜線は、伝導帯の最下点位置の切り替わりを示す。(b)中の斜線は、Si との格子ミスフィット量を示す。

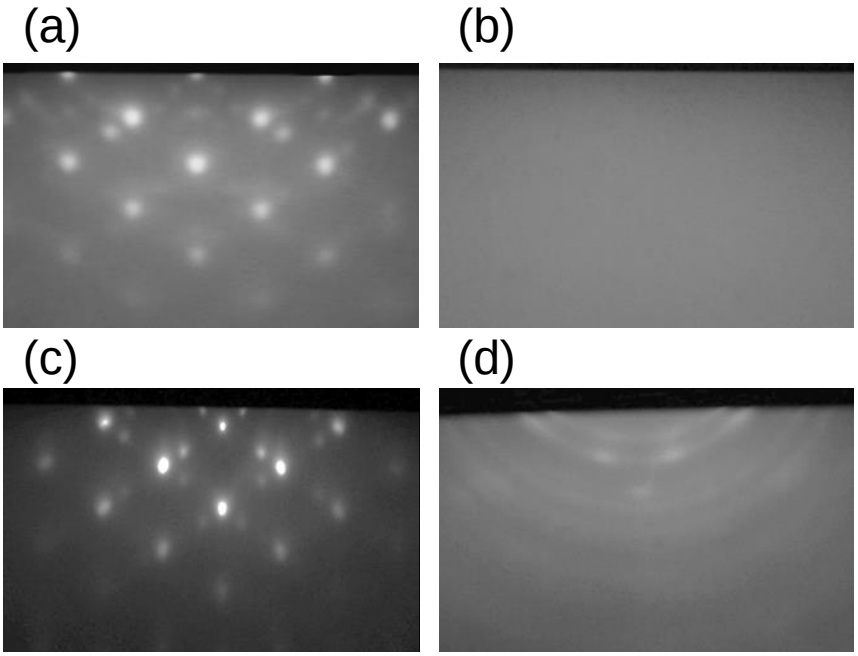


図 4.2 C 照射量(a) 1.2×10^{15} および(b) 1.7×10^{15} atoms/min·cm^2 の $Ge_{1-x}C_x$ 層の RHEED パターン。C 照射量(c) 1.7×10^{15} および(d) 2.4×10^{15} atoms/min·cm^2 の $Ge_{1-x-y}Sn_xC_y$ 層の RHEED パターン。(c)および(d)の Sn 照射量は、1.5×10^{15} atoms/min·cm^2 である。

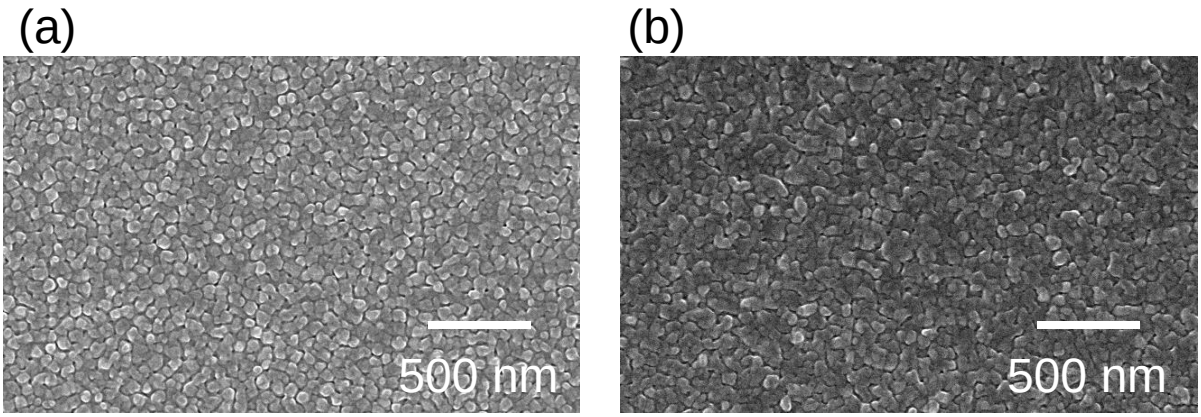


図 4.3(a) C 組成 3%の $Ge_{1-x}C_x$ 層表面および (b) C 組成 3% および Sn 組成 8.1% の $Ge_{1-x-y}Sn_xC_y$ 層表面の SEM 像。

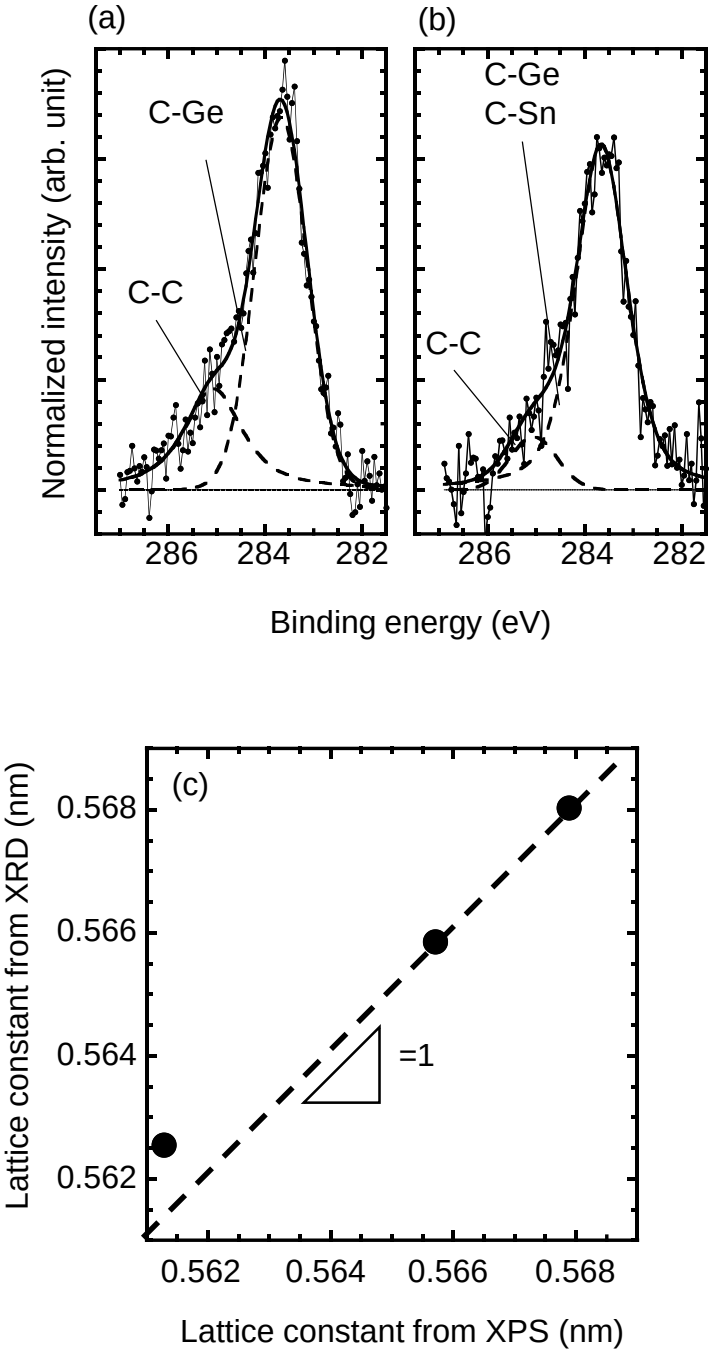


図 4.4 (a) C 組成 3.1%の $Ge_{1-y}C_y$ 層および(b) C 組成 2.6%および Sn 組成 8.1%の $Ge_{1-x-y}Sn_xC_y$ 層の C1s 内殻準位のスペクトル。(c)XPS および XRD の結果から見積もった $Ge_{1-y}C_y$ 層および $Ge_{1-x-y}Sn_xC_y$ 層の格子定数の関係。

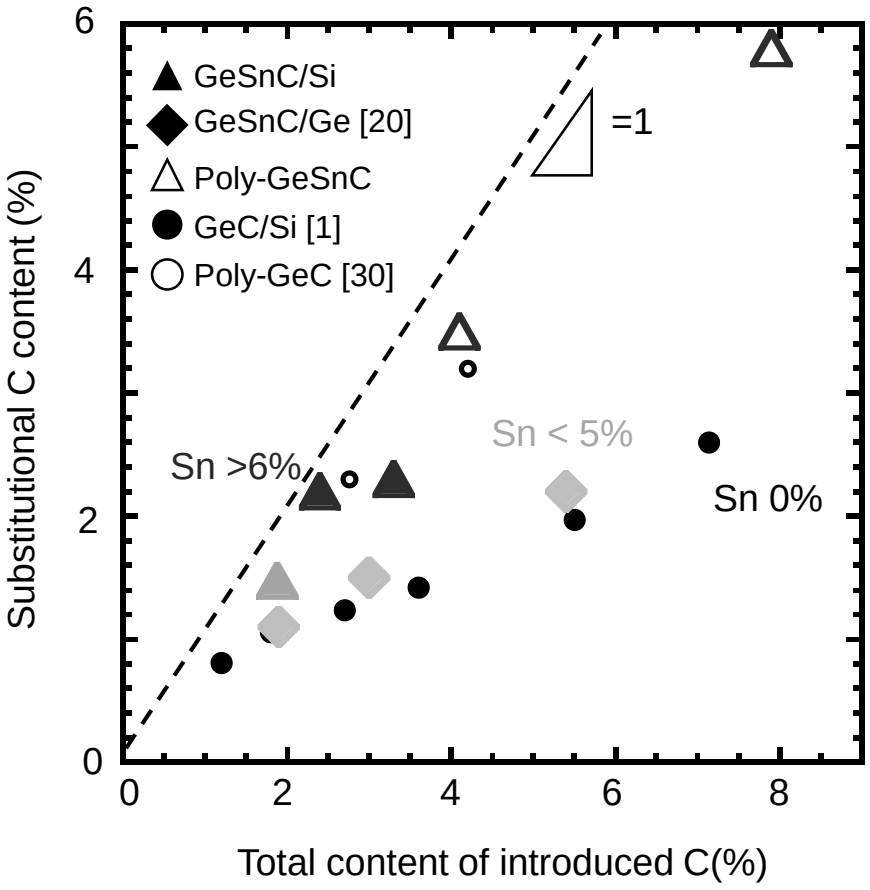


図 4.5 $Ge_{1-x}C_x$ 層および $Ge_{1-x-y}Sn_xC_y$ 層の格子置換位置 C 組成の全 C 組成依存性。

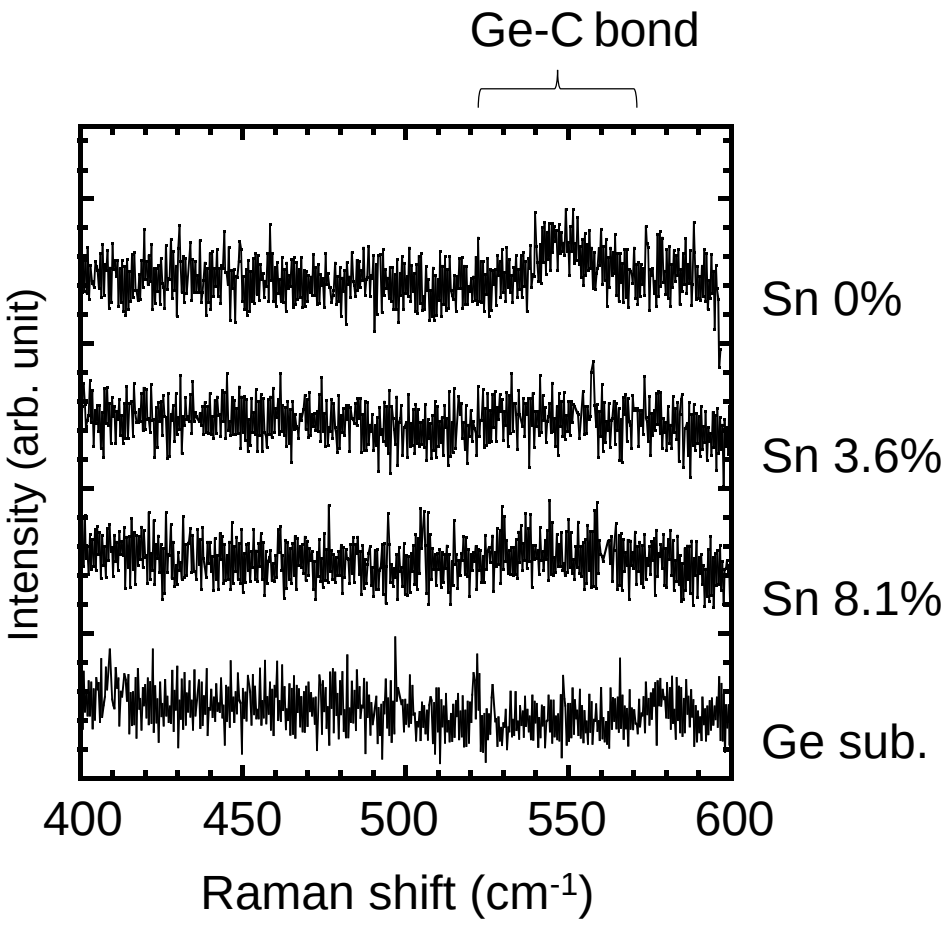


図 4.6 Ge 基板、$Ge_{1-x}C_x$/Si 試料、および $Ge_{1-x-y}Sn_xC_y$/Si 試料の Ge-C 結合周辺のラマンスペクトル。格子置換位置 C 組成は、1.4～2.1%である。

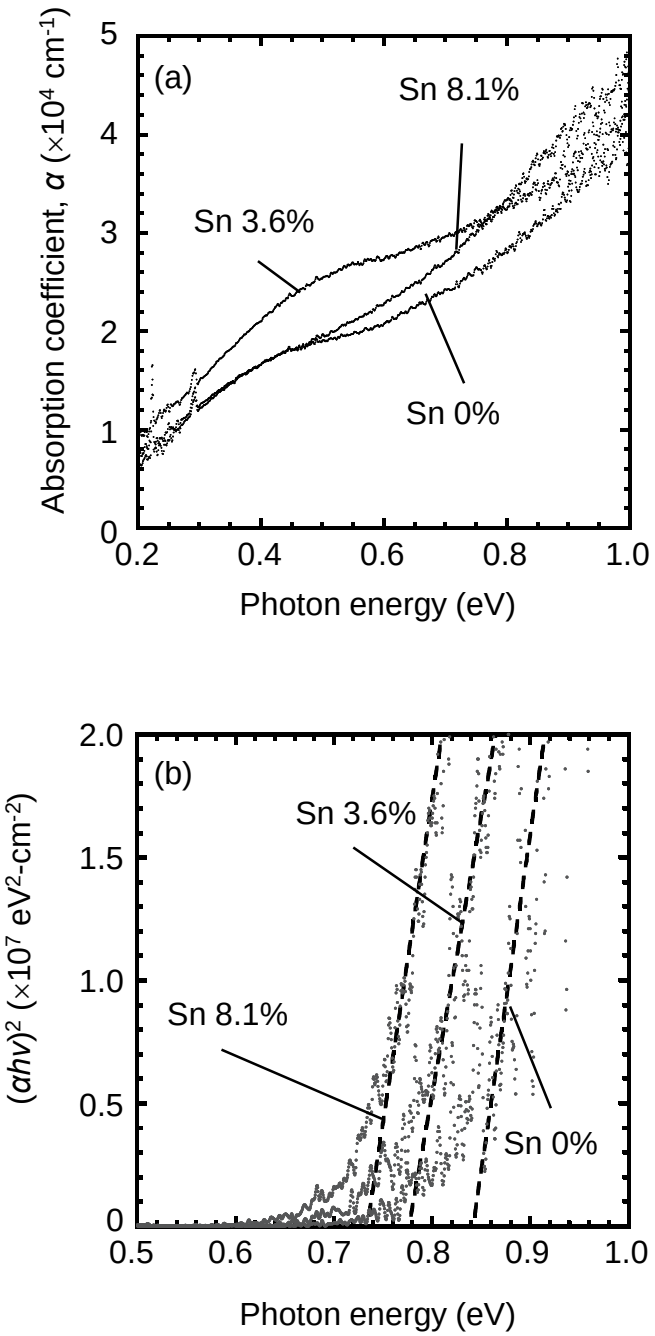


図 4.7 (a)Sn 組成 0%、3.6%、および 8.1%の膜厚 200 nm の $Ge_{1-x-y}Sn_xC_y/Si$ の FT-IR を用いて測定した吸収係数スペクトル。格子置換位置 C 組成は、1.4～2.1%である。(b)$Ge_{1-x-y}Sn_xC_y/Si$ のバンドギャップ評価のための吸収係数の二乗プロット。

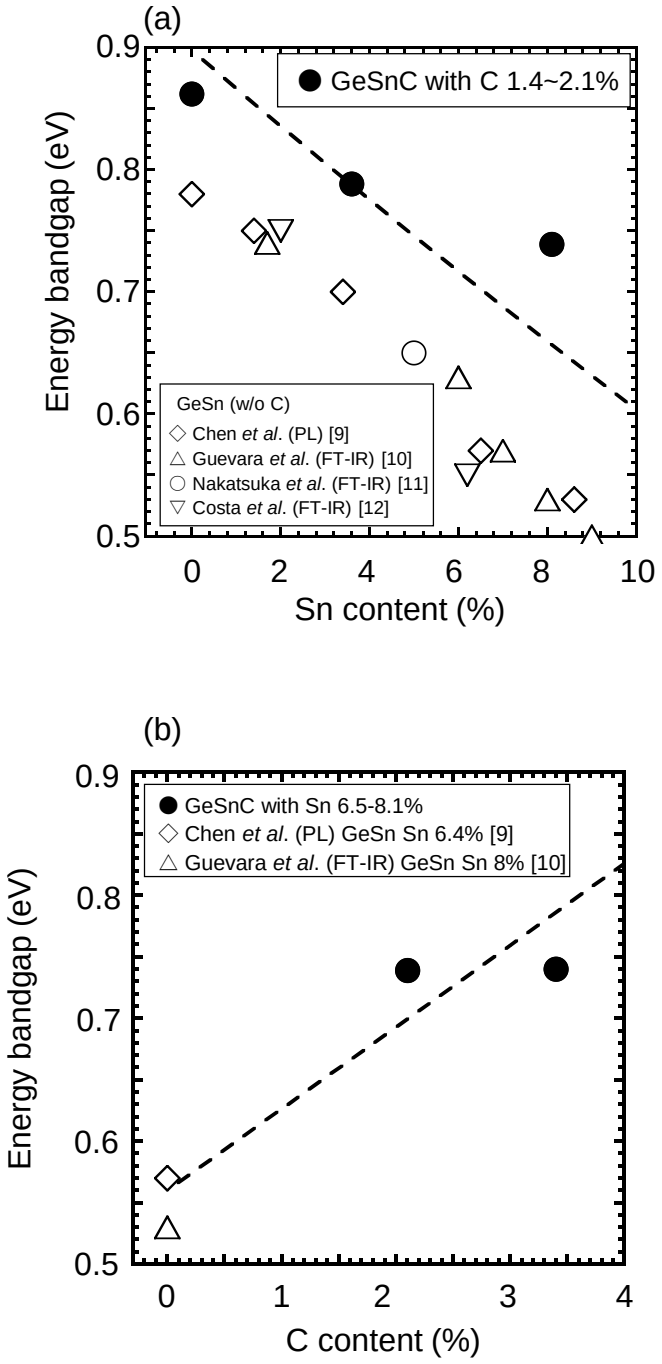


図 4.8 $Ge_{1-x-y}Sn_xC_y$/Si 直接遷移エネルギーバンドギャップの(a)Sn 組成および(b)格子置換位置 C 組成依存性。

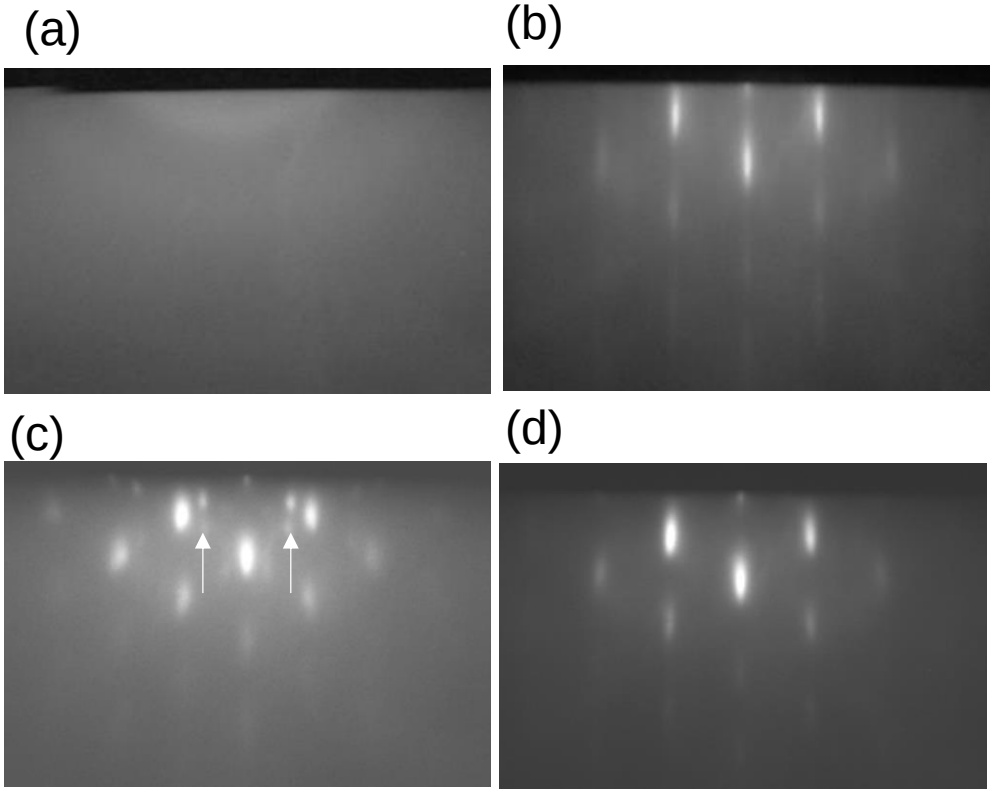


図 4.9 (a) C 照射量 2.3×10^{15} atoms/(min·cm^2)の $Si_{1-x}C_x$ 層、(b) Sn および C 照射量 4.5×10^{15} および 2.3×10^{15} atoms/min·cm^2 の $Si_{1-x-y}Sn_xC_y$ 堆積後の RHEED パターン。Sn 照射量(c) 4.5×10^{15} および(d) 8.8×10^{15} atoms/min·cm^2 の $Si_{1-x-y}Sn_xC_y$ 層の RHEED パターン。ここで、(c)および(d)の C 照射量は 4.7×10^{15} atoms/min·cm^2 である。

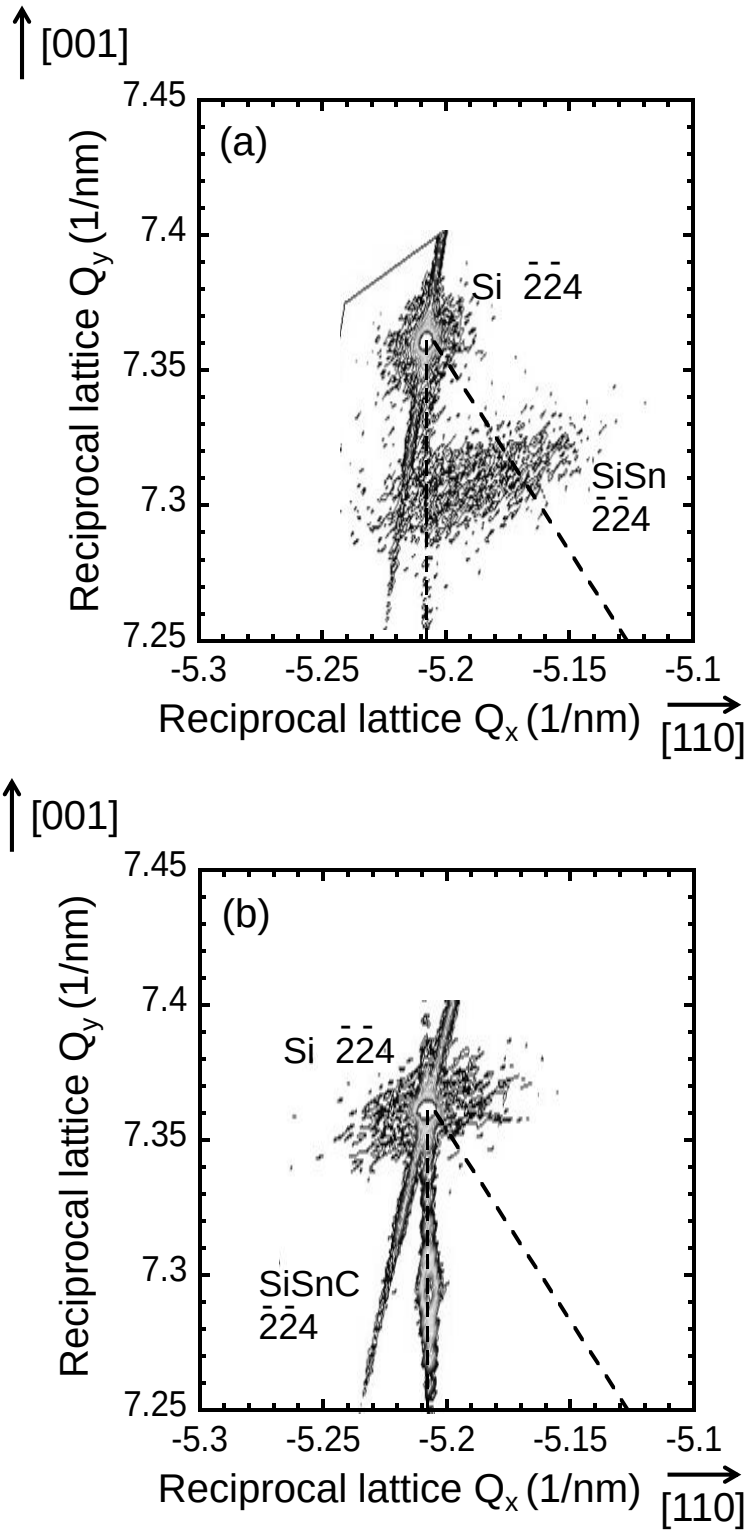


図 4.10 (a)$Si_{1-x}Sn_x$/Si および(b)$Si_{1-x-y}Sn_xC_y$/Si の Si $\bar{2}\bar{2}4$ 周りの XRD-2DRSM。それぞれ Sn 照射レートは、ともに 4.5×10^{15} atoms/min·cm^2 である。$Si_{1-x-y}Sn_xC_y$/Si 試料の C 照射レートは、2.3×10^{15} atoms/min·cm^2 である。

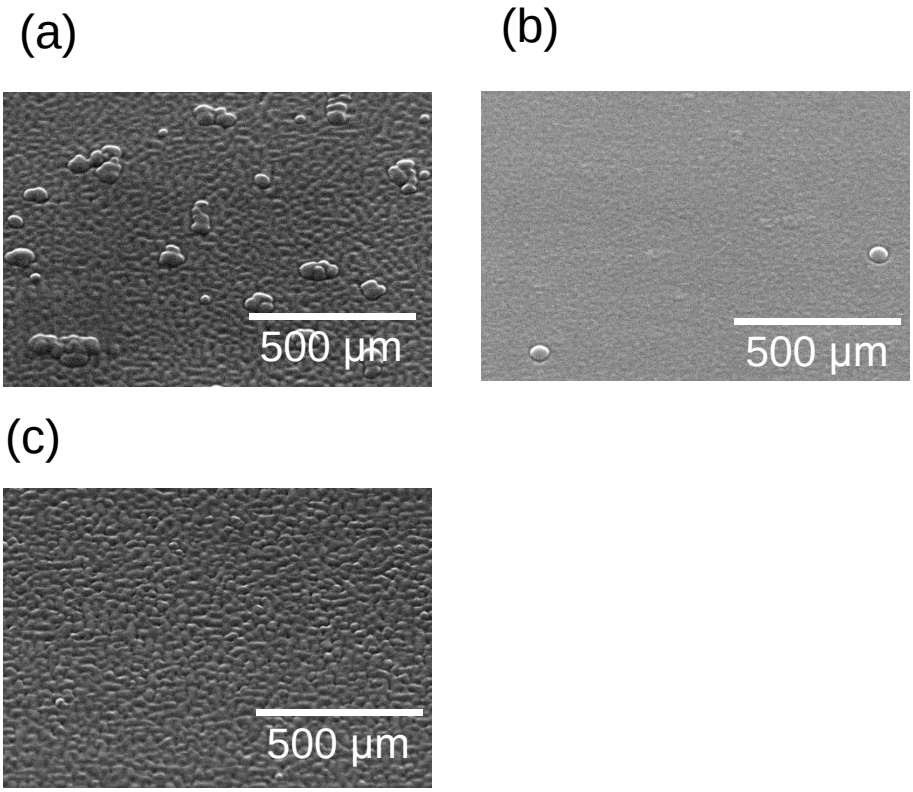


図 4.11 $Si_{1-x-y}Sn_xC_y/Si$ の表面 SEM 像。Sn 照射量は 4.5×10^{15} atoms/min·cm^2 で固定した。C 照射量は、(a)0、(b)2.3×10^{15}、および(c)4.7×10^{15} atoms/min·cm^2。

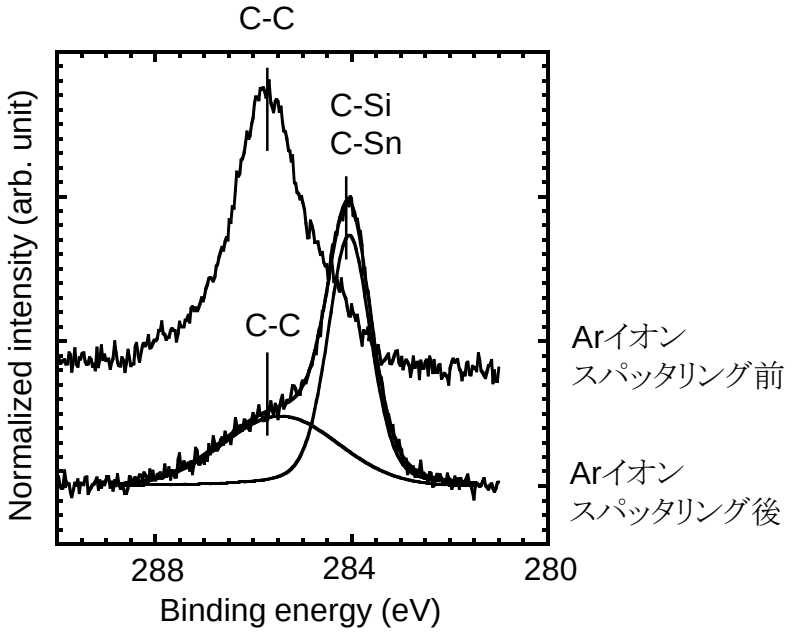


図 4.12 $Si_{1-x-y}Sn_xC_y/Si$ の Ar イオンスパッタリング前後の C1s 内殻準位スペクトル。

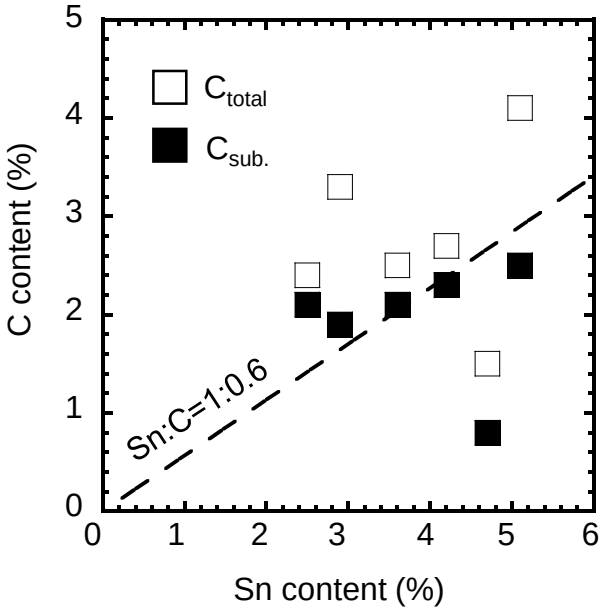


図 4.13 XPS より見積もった $Si_{1-x-y}Sn_xC_y/Si$ の全 C 組成および格子置換位置 C 組成の Sn 組成依存性。

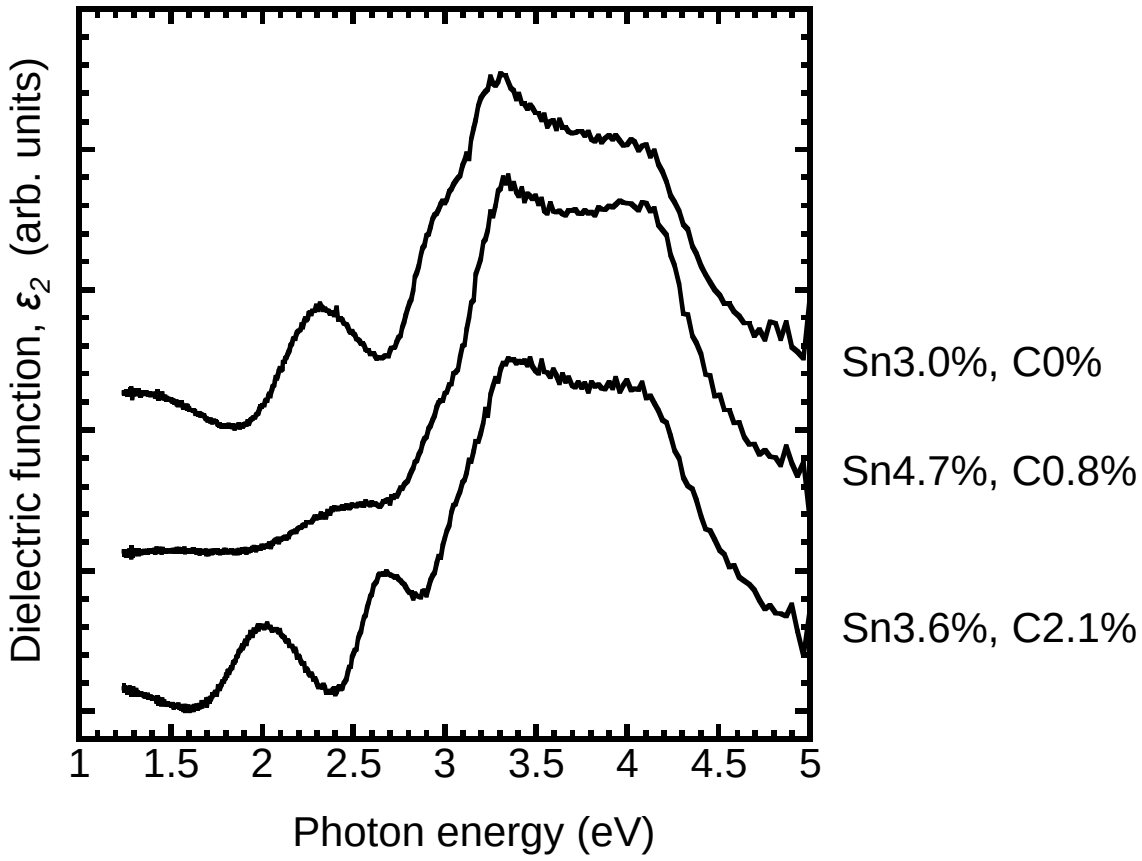


図 4.14 格子置換位置 C 組成 0%、0.8%、および 2.1%の $Si_{1-x-y}Sn_xC_y$/Si の分光エリプソメトリーから評価した誘電関数 ε_2 スペクトル。Sn 組成は、3.0～4.7%である。

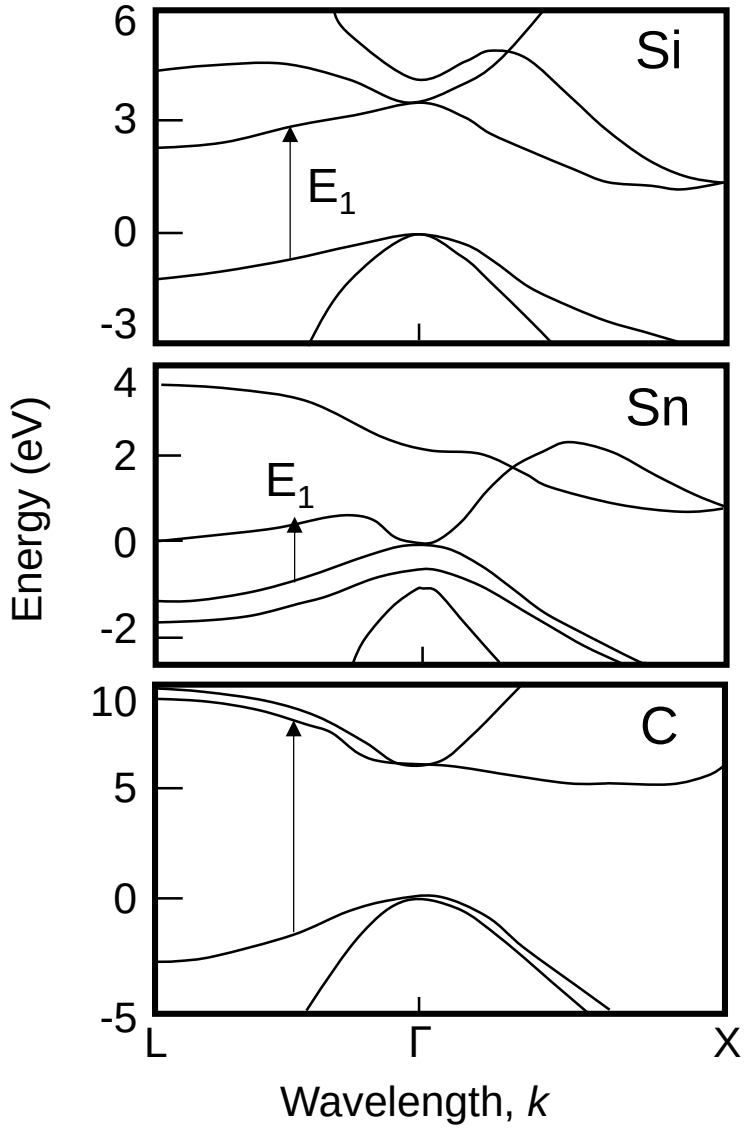


図 4.15 Si、Sn、および C の *E-k* 分散関係[18]。

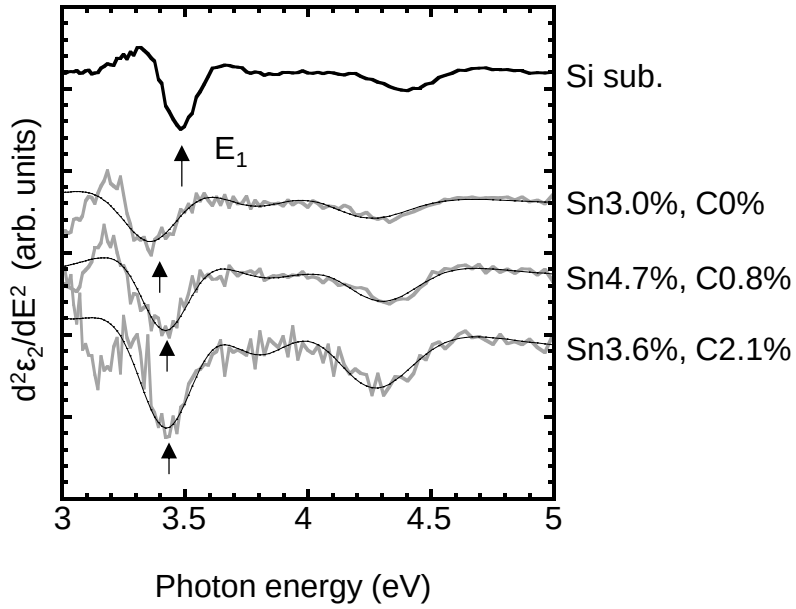


図 4.16 格子置換位置 C 組成 0%、0.8%、および 2.1%の $Si_{1-x-y}Sn_xC_y$/Si の分光エリプソメトリーから評価した誘電関数 ε_2 の二階微分スペクトル。Sn 組成は、3.0～4.7%である。

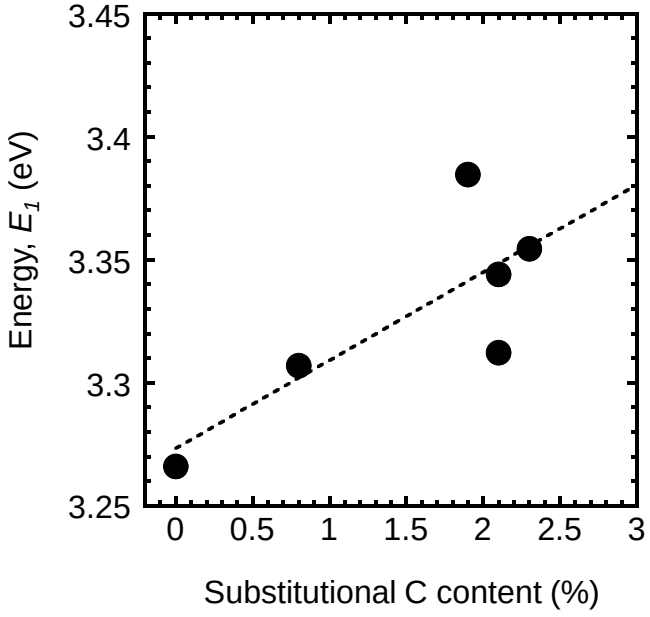


図 4.17 $Si_{1-x-y}Sn_xC_y$/Si の E_1 の格子置換位置 C 組成依存性。$Si_{1-x-y}Sn_xC_y$ の Sn 組成は、2.9～4.7%である。

第 5 章 SiO_2 上のアモルファス $Ge_{1-x-y}Si_xSn_y$ の多結晶成長および電気的特性の評価

5.1 はじめに

第 1 章でも述べたように、三次元集積デバイスの形成に向けて、絶縁膜上への結晶半導体の積層構造の作製は重要な課題である。上部の多結晶半導体薄膜の形成を考えたとき、三次元集積デバイス応用に向けて、先に形成済の金属コンタクトや下地層を維持するために 450ºC 以下の低温プロセスが必要である[1]。また、低いオフリーク電流を実現可能な高いキャリア移動度を有する多結晶半導体が必要である。

多結晶 $Si_{1-x}Ge_x$ は、低オフリーク電流を期待できる材料の一つとして挙げられる。Si 組成 20%以上を有する $Si_{1-x}Ge_x$ のエネルギーバンドギャップは Si と同程度となり、バンドギャップの小さな Ge よりも低いオフリーク電流が期待できる。過去の報告において、SPC 法を用いたアモルファス $Si_{1-x}Ge_x$ 層の結晶化が報告されている[2-4]。しかし、Si 組成 20%以上を有する多結晶 $Si_{1-x}Ge_x$ の形成温度は 550～700ºC と高温であり[2]、三次元集積デバイスへの導入が難しい。

過去の報告において、アモルファス Si やアモルファス $Si_{1-x}Ge_x$ の結晶化温度低減の技術として、Si および Ge に対して低い共晶温度を持つ Ni や Al などの金属元素を導入して結晶化を行う MIC が報告されている[5-8]。しかし、金属元素が多結晶薄膜中に残留することによって、リーク電流を引き起こす深い欠陥準位を形成することが懸念される。

そこで本研究では、アモルファス $Si_{1-x}Ge_x$ への IV 族材料である Sn の導入に着目した。Si-Sn 系および Ge-Sn 系は、231ºC と低い共晶温度を有する。また、III-V 族や金属と異なり、Sn は IV 族材料であり $Si_{1-x}Ge_x$ と親和性が高く、Sn が格子置換位置に導入されることにより欠陥準位の形成を抑制できると考えられる。また、多結晶 $Ge_{1-x}Sn_x$ の低温成長が報告されている[9-11]。Kurosawa らの報告によると、Sn の液相横方向成長の手法によって、アモルファス Ge が熱処理温度 240ºC において結晶化している[9]。SPC 法を用いた $Ge_{1-x}Sn_x$ 層の結晶化についても報告されている[10, 11]。Li らによって、SiO_2 上に平衡固溶限を超える Sn 組成 8.7%の多結晶 $Ge_{1-x}Sn_x$ 層を 370～470ºC の熱処理によって実現している[10]。また、Takeuchi らによっ

て、Sn 組成 2%の導入した $Ge_{1-x}Sn_x$ 層の結晶化温度が 450ºC から 430ºC への低減が見出された[11]。また、SPC 法を用いた多結晶 Ge 層と比べ $Ge_{1-x}Sn_x$ 層の結晶粒径が増大し、Sn 導入により正孔移動度 20 cm^2/V-s から 100 cm^2/V-s に向上したと報告されている[11]。

一方、Sn は Si および Ge 中において、熱平衡固溶限が非常に低く（バルク Si 中: 0.1 at.%、バルク Ge 中: 1.0 at.%）、Sn の析出が課題となる[12, 13]。絶縁膜上における SPC 法を用いた $Ge_{1-x-y}Si_xSn_y$ の多結晶成長については、これまで報告がなく、アモルファス $Si_{1-x}Ge_x$ への Sn の導入が結晶構造およびキャリア移動度に与える影響を調べる必要がある。そこで本章では、絶縁膜上の多結晶 $Ge_{1-x-y}Si_xSn_y$ の SPC 法を行い、その結晶構造および電気的特性評価を行った。

5.2 試料作製方法

熱酸化によって膜厚 1 μm の SiO_2 膜を形成した n 型 Si(001)ウェハを基板として用いた。MBE 法を用いて、膜厚 150 nm のアモルファス $Si_{1-x}Ge_x$ および $Ge_{1-x-y}Si_xSn_y$ 層を室温において堆積させた。堆積中の真空度は、10^{-7} Pa である。エネルギーバンドギャップ 1.0 eV 程度を目指し、設計組成はそれぞれ Si:Ge=1:3 とした。この Si および Ge の組成比を有する結晶 $Si_{1-x}Ge_x$ は、Si と同程度のエネルギーバンドギャップ 0.9～1.0 eV を得られる。また、導入 Sn 組成は 0%、2%、および 10%とした。アモルファス $Ge_{1-x-y}Si_xSn_y$ 層堆積後、N_2 雰囲気中において 400ºC から 700ºC、5 min から 5 h の熱処理を行った。

5.3 実験結果および考察

5.3.1 Sn 導入によるアモルファス $Si_{1-x}Ge_x$ 中の結晶化の促進

図 5.1(a)～5.1(c)は、それぞれ 1 h、3 h、および 5 h の 500ºC 熱処理後の Sn 組成 0%および 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の顕微ラマン分光法の測定結果である。これらのスペクトルの強度は、Ge-Ge 結合ピークを用いて規格化した。5 h 熱処理後の $Si_{1-x}Ge_x$ および $Ge_{1-x-y}Si_xSn_y$ において、Ge-Ge 結合および Si-Ge 結合由来の鋭いラマンピークが、それぞれ 295 cm^{-1} および 398 cm^{-1} に現れる[14]。また、455 cm^{-1} 周辺に Si-Si 結合ピークが確認される。この結果から、

500ºC、5 h 熱処理後の両試料において結晶化することがわかる。本試料の測定においては、入射光の波長が 532 nm であるため、Sn 結合由来のピークは現れなかった[14]。1 h 熱処理後の Sn 組成 0%の $Si_{1-x}Ge_x/SiO_2/Si$ 試料において、Ge-Ge 結合由来の幅の広いピークが観察され、アモルファス構造が残留する。一方で、Sn 組成 2%の試料については、1 h 熱処理後においても結晶の Ge-Ge 結合ピークが現れ、結晶化することがわかる。

次に、顕微ラマン分光法のラマンピーク強度のマッピング像から結晶化の詳細な評価を行った。図 5.2(a)および 5.2(b)に、それぞれ $Si_{1-x}Ge_x/SiO_2/Si$ 試料および Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の Ge-Ge 結合由来のラマンピークである 290～305 cm^{-1} の範囲の強度マッピング像を示す。熱処理温度は 500ºC である。図中において、白い領域および黒い領域は、それぞれ結晶化およびアモルファス領域を表す。1 h 熱処理後の $Si_{1-x}Ge_x/SiO_2/Si$ 試料では、Ge-Ge 結合ピークの強度が弱く、全面的に均一なアモルファス構造であることがわかる（図 5.2(a)）。熱処理時間増加に伴い、均一に Ge-Ge 結合ピークの強度が増加することがわかる。この結果から、面内で均一に結晶核形成が発生すると考えられる。

一方、500ºC、1 h の熱処理後の Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料においては、図 5.2(b)に示す通り、結晶由来の Ge-Ge 結合ピークの強度の強い 1 μm 程度の領域が複数現れた。熱処理時間増加に伴い、徐々にピーク強度の強い領域が広がり、5 h 熱処理後において全面的に結晶化する。つまり、アモルファス $Si_{1-x}Ge_x$ への Sn 組成 2%導入により、部分的に結晶化が始まることを示唆する結果を得た。

次に、$Ge_{1-x-y}Si_xSn_y$ 層の結晶化度を定量的に評価する。500ºC、1 h 熱処理の Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の Ge-Ge 結合由来のラマンスペクトルのピークフィッティングの結果を図 5.3(a)に示す。Ge-Ge 結合由来のラマンピークをアモルファス由来（~280 cm^{-1}）および結晶由来（~295 cm^{-1}）の二つのピークで分離できる。アモルファス由来および結晶由来の二つのピークを用いてフィッティングを行った。それらのピークの面積強度から次式を用いて、結晶化度 D_c(%)を求めた。

$$D_c = \frac{A_c}{(A_a + A_c)} \times 100 \qquad (5.1)$$

ここで、A_c および A_a は、それぞれ結晶およびアモルファス由来のラマンピークの面積強度である。熱処理時間に対する Sn 組成 0%、2%、および 10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の結晶化

度の熱処理時間依存性を図 5.3(b)に示す。熱処理温度は 500ºC である。各試料において、熱処理時間とともに結晶化度が上昇することがわかる。Sn 導入のない $Si_{1-x}Ge_x/SiO_2/Si$ 試料については、結晶化度が飽和するまで 240 min 以上を要する。Sn 組成 2%および 10%の $Ge_{1-x-y}Si_xSn_y$ の結晶化度は、それぞれ 120 min および 30 min の熱処理によって飽和している。Sn 組成 10%に関しては、5 min 熱処理によっても結晶化度は 40%となっている。また、500ºC 熱処理、1h においても、$Si_{1-x}Ge_x$ および Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ の結晶化度は、それぞれ 26%および 47%となっており一部結晶化する。つまり、結晶核の形成速度は同程度であるが、Sn 導入により結晶成長の速度が増加すると考えられる。

次に、Sn 導入による多結晶 $Ge_{1-x-y}Si_xSn_y$ の結晶構造について評価する。図 5.4(a)に 500ºC、5 h 熱処理後の各試料の XRD 2θ 測定の結果を示す。X 線の入射角は 2.823º とし、Si 基板由来の Si311 の回折ピークが 56.1º に現れる。また、$Si_{1-x}Ge_x$ の 111、220、および 311 由来の回折ピークがそれぞれ 28º、46º、および 54º に現れる。この結果から多結晶 $Si_{1-x}Ge_x$ および多結晶 $Ge_{1-x-y}Si_xSn_y$ 層と同様にランダム配向の多結晶構造であることがわかる。一方で、Sn 組成 10%において 30.5º および 31.0º に β-Sn 220 および 101 の回折ピークが現れており、熱処理によって薄膜中から β-Sn の析出が示唆される。結晶中に取り込まれた格子置換位置 Sn 組成については、ラマン分光法を用いて測定したピーク位置のシフト量から評価できる。その詳細については、後述する。次に、XRD の測定結果より、$Ge_{1-x-y}Si_xSn_y$ の 111 面の回折ピークの半値幅（FWHM）から、以下に示す Scherrer の式を用いて、結晶粒径を評価した[11, 15]。

$$L = \frac{0.9\lambda}{B\cos\theta} \tag{5.2}$$

ここで、L は結晶粒径、λ は X 線の波長、B は 111 面の回折ピークの FWHM、および θ は 111 回折のブラッグ角である。図 5.4(b)は、500～700ºC、5 h 熱処理後の多結晶 $Ge_{1-x-y}Si_xSn_y$ の結晶粒径の熱処理温度依存性を示す。Sn 組成 0%および 2%の試料において、熱処理温度依存性はほとんど見られない。一方、Sn 組成 0%の試料における粒径約 15 nm と比べて、Sn 組成 2%の試料の結晶粒径は 20 nm と 1.3 倍程度となる。この結果は、220 面および 311 面から求めた結晶粒径についても同様の傾向を得た。また、Sn 組成 10%の多結晶 $Ge_{1-x-y}Si_xSn_y$ の結晶粒径については、$Si_{1-x}Ge_x$ と同程度である。図 5.3(b)に示したように、Sn 導入により $Ge_{1-x-y}Si_xSn_y$ の多結晶化について Sn 導入によって促進することがわかっている。SPC 法は、結晶核形成

し、その結晶核からの結晶成長によって、多結晶構造を形成する。結晶核が多く発生すると、結晶粒径は小さくなる。$Si_{1-x}Ge_x$については、結晶化度の上昇が遅く、成長中において、多くの結晶核が形成すると考えられる。Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ について、結晶化速度が速く、結晶核が多く形成する前に結晶成長するため、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ の結晶粒径が増大すると考えられる。一方、Sn 組成 10%については、Sn 組成 10%の試料に関しては、結晶成長だけでなく核形成が促進されたため、結晶粒径が小さくなると考えられる。

5.3.2 多結晶 $Ge_{1-x-y}Si_xSn_y$ 中の格子置換位置 Sn 組成評価

次に、多結晶 $Ge_{1-x-y}Si_xSn_y$ 層中の Sn の取り込みについて議論する。図 5.5(a)～5.5(c)は $Si_{1-x}Ge_x/SiO_2/Si$ 試料および Sn 組成 2%および 10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の 500ºC、5 h 熱処理後の表面 SEM 像を示す。$Si_{1-x}Ge_x$ および Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ の析出物のない均一な表面構造を有している。一方、Sn 組成 10%の $Ge_{1-x-y}Si_xSn_y$ の表面は 500 nm 程度の粒径の析出物が観察され、この析出物は Sn であると考えられる[16]。次に、格子置換位置の Sn 組成を求める。ラマンスペクトルは、結合状態の振動モードを表しており、格子置換位置の Si、Ge、および Sn 組成により Ge-Ge、Ge-Si、および Si-Si 結合由来のピーク位置が変動する。D'Costa らは、単結晶 $Ge_{1-x-y}Si_xSn_y$ 中の各元素の格子置換組成と Ge-Ge、Ge-Si、および Si-Si 結合のラマンピーク位置の関係性を評価している[14]。

$$\Delta\omega_{Ge-Ge}^{GeSiSn} = -17.1x - 94.0y - 415\varepsilon \quad (5.3)$$

$$\Delta\omega_{Si-Si}^{GeSiSn} = -71.2(1-x-y) - 213y - 984\varepsilon \quad (5.4)$$

$$\Delta\omega_{Si-Ge}^{GeSiSn} = -110y - 575\varepsilon \quad (5.5)$$

ここで、$\Delta\omega_{Ge-Ge}^{GeSiSn}$、$\Delta\omega_{Si-Si}^{GeSiSn}$、および $\Delta\omega_{Si-Ge}^{GeSiSn}$（$cm^{-1}$）は、それぞれ Ge-Ge、Si-Si、および Si-Ge 結合のピーク位置のバルク結晶からの変化量を表す。また、x、y、および ε は、それぞれ面内の歪量を表す。(5.3)~(5.5)式によると、Ge 薄膜に伸長歪が導入されるとそれぞれの結合のピークは低波数側へシフトする [17]。本試料において、SiO_2 および $Ge_{1-x-y}Si_xSn_y$ の熱膨張率差による歪の導入が考えられるが、この歪の定量評価は現時点では難しい。そのため、今回の分析において、$Ge_{1-x-y}Si_xSn_y$ 薄膜中に印加された歪を無視してそれぞれの組成を導出した。図 5.6 に Sn 組成 2%および 10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の格子置換位置 Sn 組成の熱処理時間依存性を示す。Sn 組成 2%の試料において、格子置換位置 Sn 組成が 3.1～4.0%と見積もられ、

500ºC における 5 h 熱処理後においても安定している。一方で、Sn 組成 10%の試料については、熱処理時間増加に伴い、格子置換位置 Sn 組成が大きく減少し、5h 熱処理後において 3%まで低減した。この組成は、$Ge_{1-x-y}Si_xSn_y$ の固相拡散成長法や Sn を用いた Ge の SPC 法について報告されている格子置換位置 Sn 組成 2〜3%と一致する[9, 16]。このことから、Sn 組成 2%の導入によって、Sn 析出なく 500ºC 熱処理において多結晶 $Ge_{1-x-y}Si_xSn_y$ 層の形成が可能であることがわかる。

5.3.3 多結晶 $Ge_{1-x-y}Si_xSn_y$ 層の電気的特性評価

ホール効果測定から多結晶 $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の電気的特性評価を行った。磁場条件は、275〜550 mT とした。ホール効果測定結果から、不純物ドープをしていない多結晶 $Si_{1-x}Ge_x$ および $Ge_{1-x-y}Si_xSn_y$ は p 型伝導を示した。これは、多結晶中の空孔欠陥がアクセプターとして機能するためと考えられる[18]。正孔濃度および移動度の関係性を図 5.7 に示す。また、比較用試料として SPC 法を用いて形成した多結晶 $Ge/SiO_2/Si$ および Sn 組成 2%の多結晶 $Ge_{1-x}Sn_x/SiO_2/Si$ の結果を示す[11]。熱処理温度は、400ºC および 500ºC である。この結果から Sn 組成 0%、2%、および 10%の $Ge_{1-x-y}Si_xSn_y$ の正孔濃度は、それぞれ 1.5×10^{18} cm^{-3}、2.3×10^{18} cm^{-3}、および 2.4×10^{19} cm^{-3} と見積もられた。$Si_{1-x}Ge_x$ および Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ のキャリア濃度が同程度となっている。一方、Sn 組成 10%の $Ge_{1-x-y}Si_xSn_y$ の試料においては、正孔濃度が高く、より多くの欠陥が導入すると考えられる。

図 5.8(a)に 500ºC および 600ºC の 5 h 熱処理の各試料の正孔移動度の結晶粒径依存性を示す。結晶粒径は、図 5.4(b)に示した様に XRD の結果を用いて見積もった。図 5.7 と同様に、比較用試料として多結晶 $Ge_{1-x}Sn_x$ および多結晶 Ge の結果も示す[11]。この結果から、Sn 析出の有無にかかわらず結晶粒径増大に伴い、正孔移動度の上昇する傾向が確認できる。Seto らが多結晶の粒界トラップモデルを提案している[19]。図 5.8(b)に、粒界トラップモデルにおける多結晶のエネルギーバンド構造を示す。多結晶の結晶粒の大きさ L を表しており、粒界においてバンドが曲げられポテンシャル壁 E_B が生じる。この結果、多結晶半導体の移動度は結晶粒径 L に対して、キャリア移動度は比例関係にある[19]。Seto らの多結晶構造におけるキャリア移動度のモデルから、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料において、結晶粒径増大

に伴い、正孔移動度が増加すると考えられる。また、600ºC 熱処理を施した Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の正孔移動度において、74 cm^2/V-s と見積もられ、多結晶 $Ge_{1-x}Sn_x$ と同程度の移動度を得られた。

5.4 結論

三次元集積デバイス応用に向けて絶縁膜上への多結晶半導体薄膜の形成技術の確立は重要である。本章では、多結晶 $Ge_{1-x-y}Si_xSn_y$ の SPC 法による結晶成長を行い、その結晶構造および電気的特性を評価した。アモルファス $Si_{1-x}Ge_x$ 層は、240 min、500ºC 熱処理によって結晶化した。一方、アモルファス $Si_{1-x}Ge_x$ への Sn 組成 2%および 10%の導入により、それぞれ 120 min および 30 min の熱処理によって、結晶化度が飽和した。この結果から、アモルファス $Si_{1-x}Ge_x$ への Sn 導入によって、結晶化が促進することがわかった。Sn 組成 10%については、多くの Sn が析出しており、欠陥密度も増加した。一方、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ については、Sn 組成 0%と比べ結晶粒径が増大化し、Sn 原子についても安定して格子置換位置に導入された。Sn 組成 2%の多結晶 $Ge_{1-x-y}Si_xSn_y$ において、最大で 74 cm^2/V-s の高いキャリア移動度を得た。

参考文献

[1] J. H. Park, M. Tada, D. Kuzum, P. Kapur, H. Y Yu, H. S. P. Wong, K. C. Saraswat, International Electron Devices Meeting Tech. Dig., 389 (2008).

[2] S. Yamaguchi, N. Sugii, S. K. Park, K. Nakagawa, and M. Miyao, J. Appl. Phys. **89**, 2091 (2001).

[3] C. W. Hwang, M. R. Ryu, K.B. Kim, S. C. Lee, and C. S. Kim, J. Appl. Phys. **77**, 3042 (1995).

[4] J. Olivares, A. Rodríguez, J. Sangrador, T. Rodríguez, C. Ballesteros, and A. Kling, Thin Solid Film **337**, 51 (1999).

[5] M. Itakura, S. Masumori, T. Ohta, Y. Tomokiyo, N. Kuwano, H. Kanno, T. Sadoh, and M. Miyao, Thin Solid Films **508**, 57 (2006).

[6] P. J. van der Zaag, M. A. Verheijen, S. Y. Yoon, and N. D. Young, Appl. Phys. Lett. **81**, 3404 (2002).

[7] Z. M. Wang, J. Y. Wang, L. P. H. Jeurgens, and E. J. Mittemeijer, Phys. Rev. B **77**, 045424 (2008).

[8] J. H. Kim and J. Y. Lee, Jpn. J. Appl. Phys. **35**, 2052 (1996).

[9] M. Kurosawa, N. Taoka, M. Sakashita, O. Nakatsuka, M. Miyao, and S. Zaima, Appl. Phys. Lett. **103**, 101904 (2013).

[10] H. Li, J. Brouillet, A. Salas, X. Wang, and J. Liu, Optical Materials Express **9**, 1385 (2013).

[11] W. Takeuchi, N. Taoka, M. Kurosawa, M. Sakashita, O. Nakatsuka, and S. Zaima, Appl. Phys. Lett. **107**, 022103 (2015).

[12] M. F. Fyhn, J. Chevallier, and A. N. Larsen, J. Vac. Sci. Technol. B **16**, 1777 (1998).

[13] C. D. Thurmond, F. A. Trumbore, and M. Kowalchik, J. Chem. Phys. **25**, 799 (1956).

[14] V. R. D'Costa, Y. Y. Fang, J. Tolle, J. Kouvetakis, and J. Menéndez, Thin Solid Films **518**, 2431 (2010).

[15] 松村源太郎 訳 "新版 カリティ X 線回折要論" アグネ承風社 （1980）

[16] O. Nakatsuka, K. Mochizuki, Y. Shimura, T. Yamaha, and S. Zaima, Thin Solid Films **520**, 3288 (2012).

[17] Y. Y. Fang, J. Tolle, R. Roucka, A. V. G. Chizmeshya, J. Kouvetakis, V. R. D'Costa, and J. Menendez, Appl. Phys. Lett. **90**, 061915 (2007).

[18] O. Nakatsuka, N. Tsutsui, Y. Shimura, S. Takeuchi, A. Sakai, and S. Zaima, Jpn. J. Appl. Phys. **49**, 04DA10 (2010).

[19] O. Nakatsuka, N. Tsutsui, Y. Shimura, S. Takeuchi, A. Sakai, and S. Zaima, Jpn. J. Appl. Phys. **49**, 04DA10 (2010).

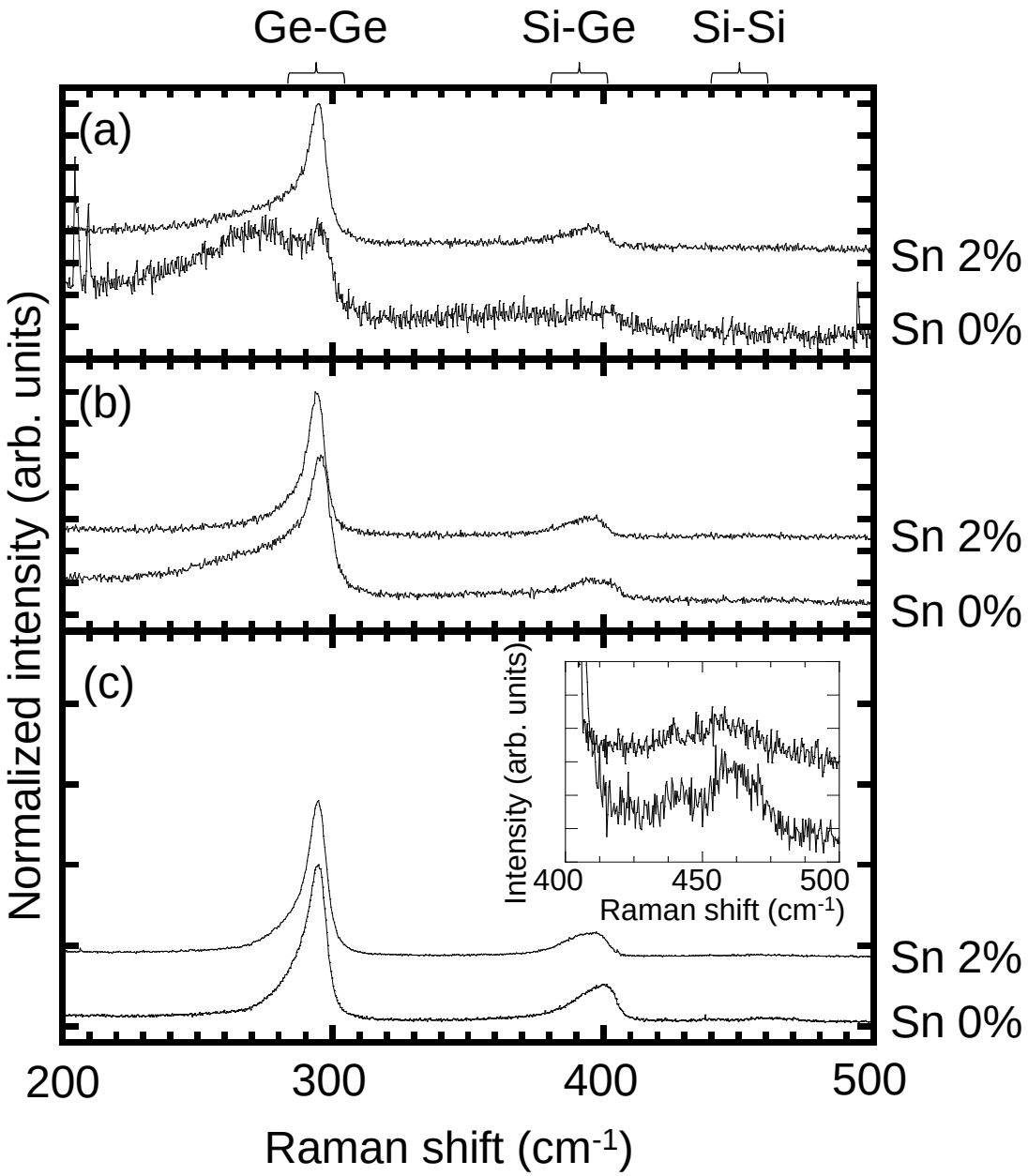


図 5.1 Sn 組成 0%および 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料における(a)1 h、(b)3 h、および(c)5 h 熱処理後のラマンスペクトル。熱処理温度は 500ºC である。(c)に、Si-Si 結合周辺のラマンスペクトルの拡大図を示す。

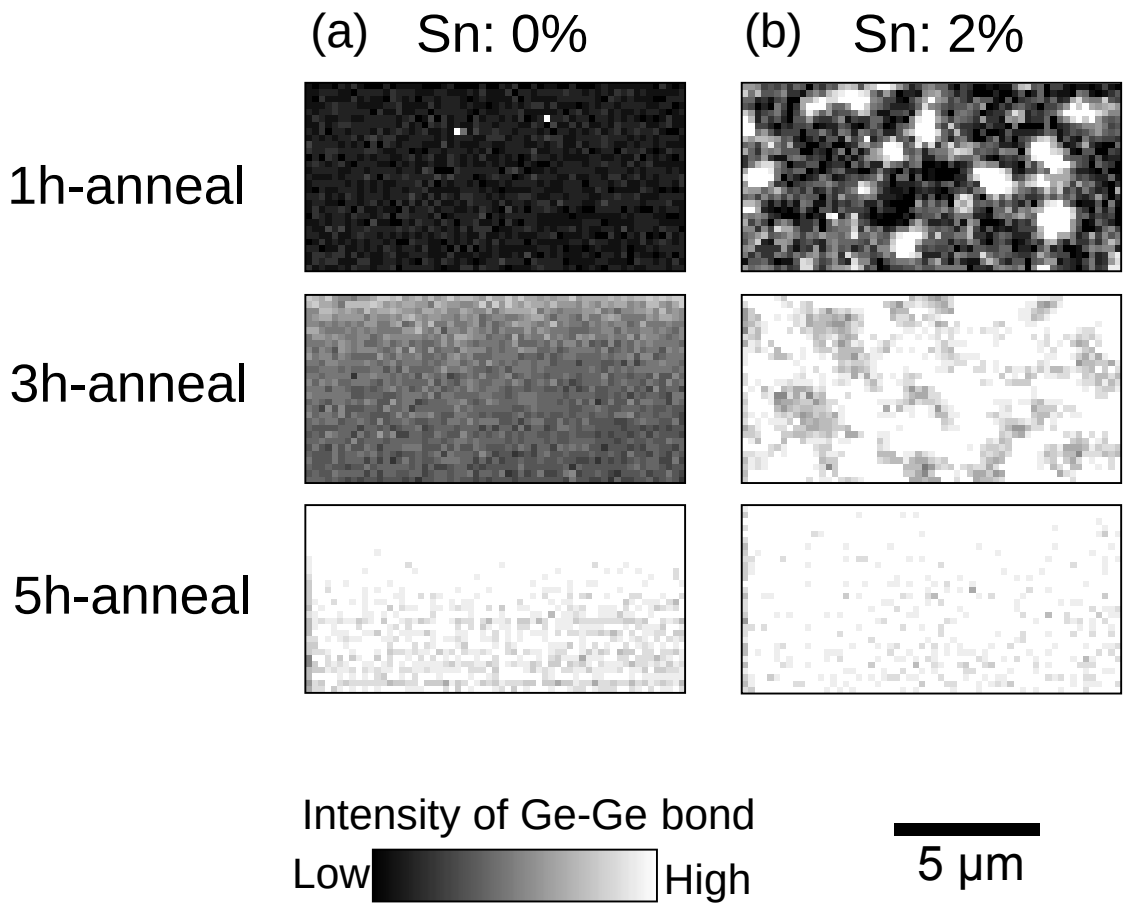


図 5.2 500ºC 熱処理後の(a)Sn 組成 0%および(b)2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料における 1 h、3 h、および 5 h 熱処理後の Ge-Ge 結合周辺（290～305 cm^{-1}）のラマンピーク強度のマッピング像。

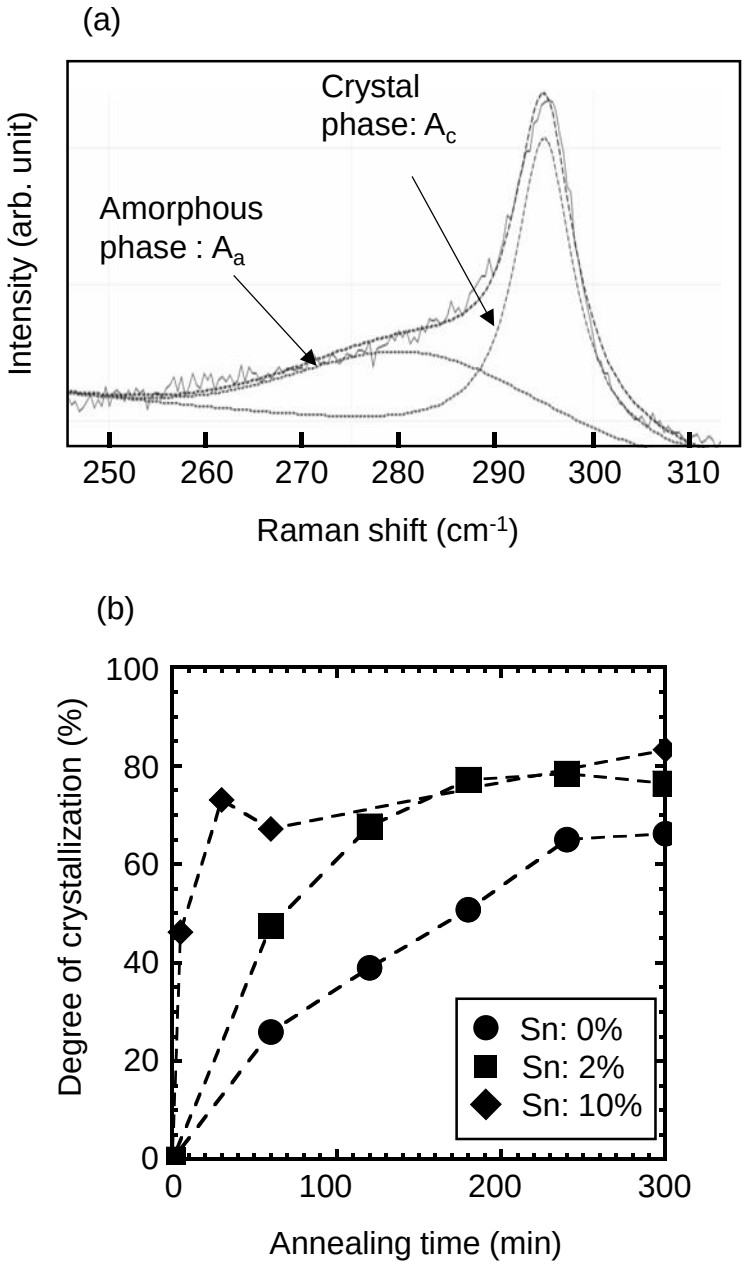


図 5.3 (a)500ºC、1 h 熱処理の Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料のラマンスペクトルおよびピークフィッティングの結果。(b)Sn 組成 0～10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料における 500ºC 熱処理による結晶化度の熱処理時間依存性。

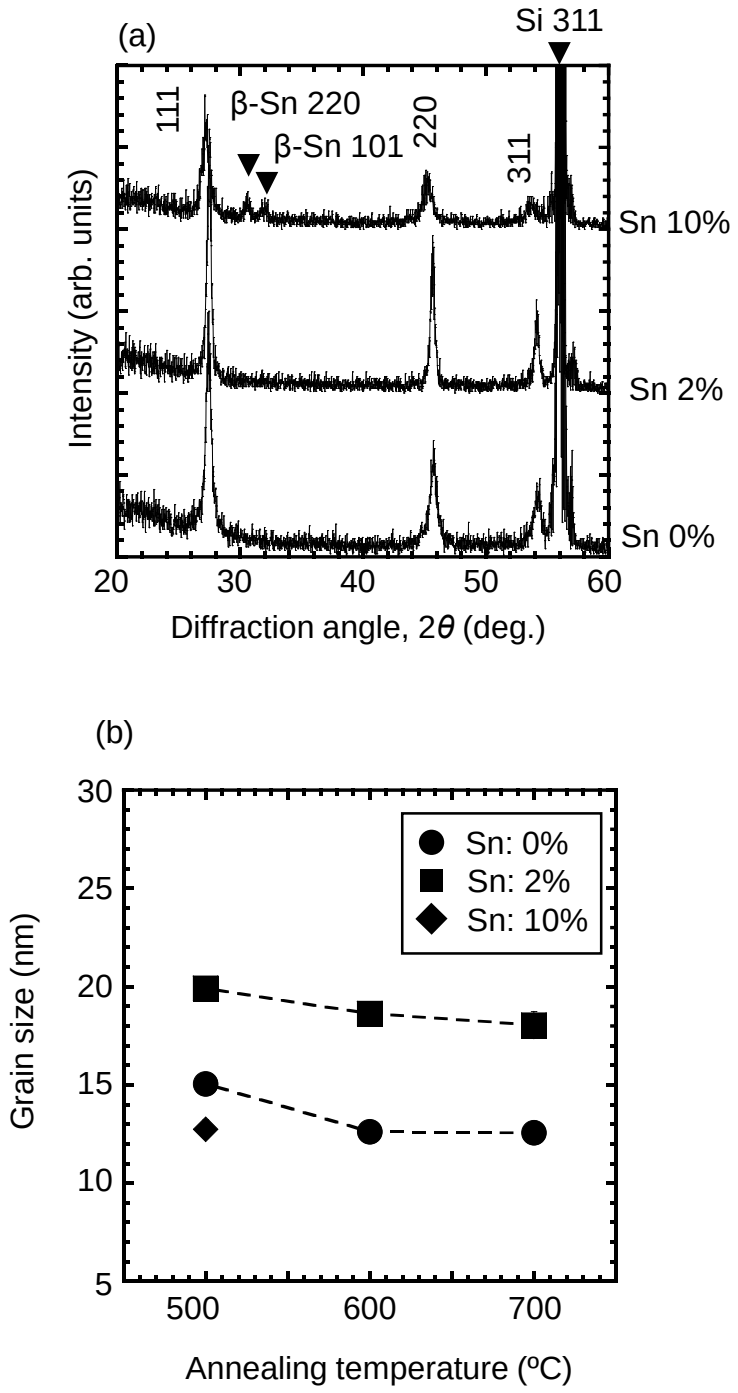


図 5.4 (a) Sn 組成 0～10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の 500ºC、5 h 熱処理後における XRD 2θ プロファイル。(b) Sn 組成 0～10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料における結晶粒径の熱処理温度依存性。

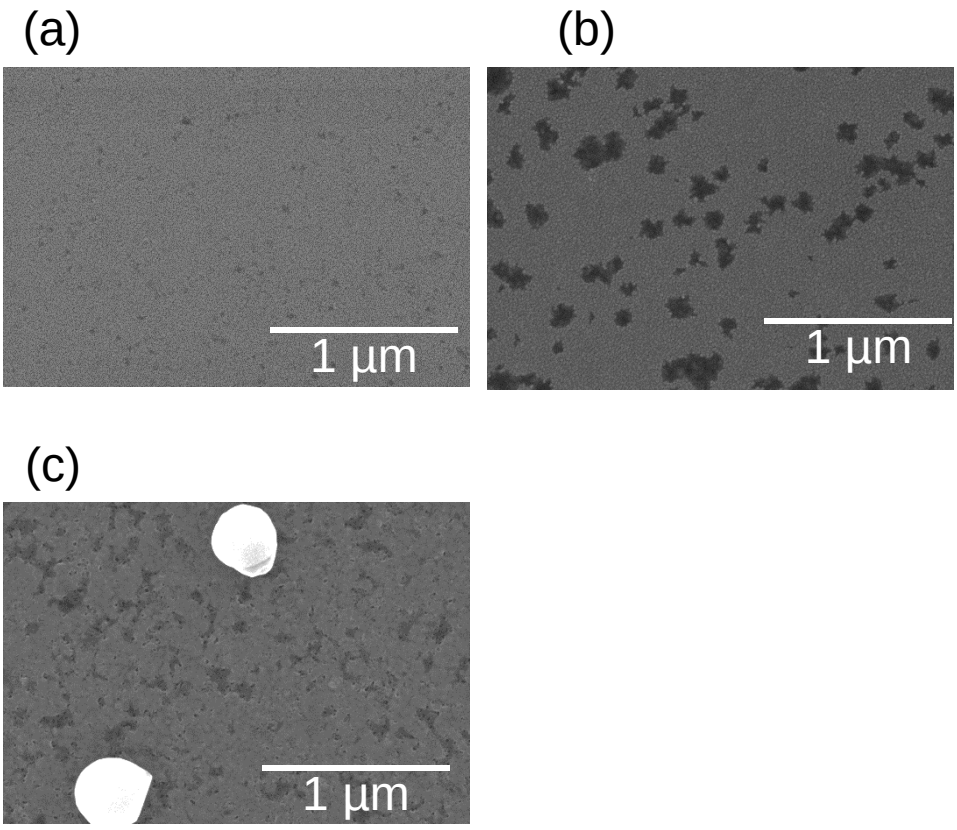


図 5.5 500ºC、5 h 熱処理後の Sn 組成(a)0% 、(b)2%、および(c)10%試料の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料表面の SEM 像。

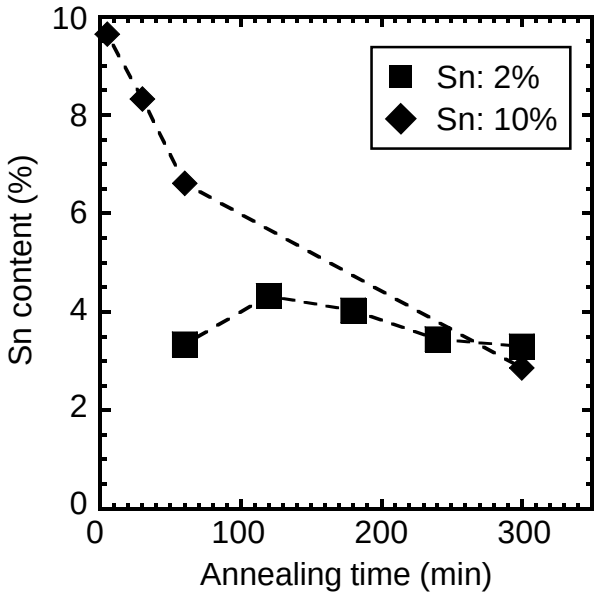


図 5.6 Sn 組成 2%および 10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の 500ºC 熱処理後におけるラマン分光法の結果より見積もった格子置換位置 Sn 組成の熱処理時間依存性。

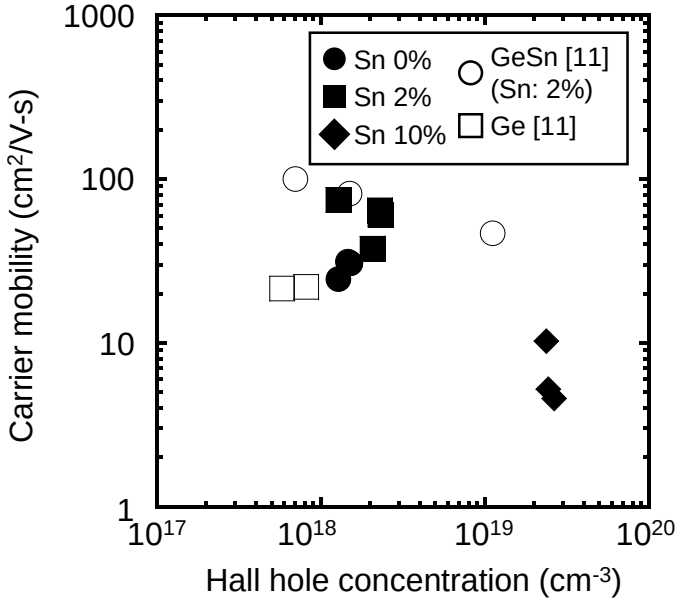


図 5.7 結晶化後の Sn 組成 0%、2%、および 10%の $Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料の移動度およびキャリア濃度および正孔移動度の関係。Tekeuchi らの報告による SPC 法を用いて作製した多結晶 Ge および Sn 組成 2%の $Ge_{1-x}Sn_x/SiO_2/Si$ 試料の結果も示す[11]。

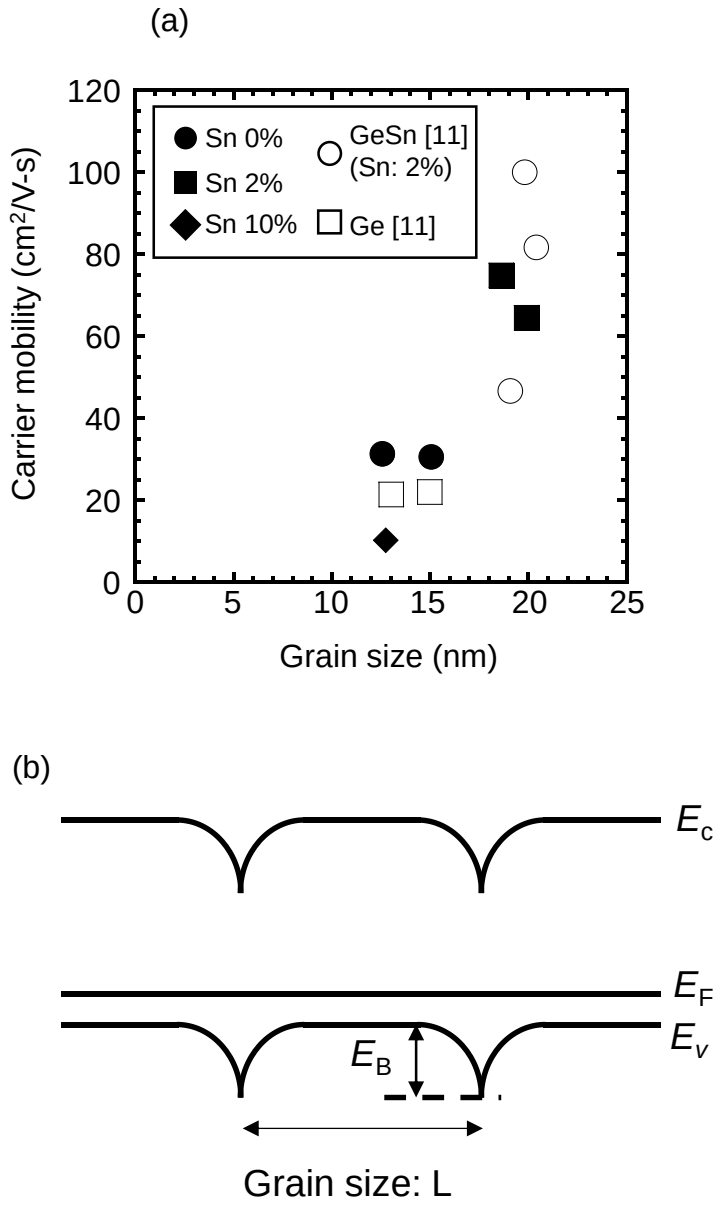


図 5.8 (a)$Ge_{1-x-y}Si_xSn_y/SiO_2/Si$ 試料および $Ge_{1-x}Sn_x/SiO_2/Si$ 試料[11]の正孔移動度の結晶粒径依存性。(b)粒界トラップモデルによる結晶粒径 L の多結晶半導体のエネルギーバンド構造の概略図。

第 6 章 歪 Ge 層の形成に向けた Traveling Liquidus-Zone 法を用いて作製した $Si_{1-x}Ge_x$ 基板の結晶構造評価

6.1 はじめに

歪 Ge/$Si_{1-x}Ge_x$ 構造は、量子カスケードレーザー[1]、光学受光器[2]、および歪 Ge チャネル MOSFET などへの応用が期待できる構造である。歪 Ge は通常 $Si_{1-x}Ge_x$ バッファ層上への成長が主な手法である。一般的に、歪緩和 $Si_{1-x}Ge_x$ は Si 基板上へ成長させて形成する。歪緩和 $Si_{1-x}Ge_x$ 層は Si 基板との界面における 60º 転位および $Si_{1-x}Ge_x$ 層中の貫通転位の導入によって、歪緩和する[3]。転位の導入は $Si_{1-x}Ge_x$ 層の小ドメイン化および結晶の微傾斜が発生しモザイク構造となる[4, 5]。この $Si_{1-x}Ge_x$ バッファ層のモザイク構造は、歪 Ge 層中の結晶性を悪化させ、歪緩和につながる。本章では、TLZ 法により形成したバルクの $Si_{1-x}Ge_x$ に着目した[6, 7]。TLZ 法による $Si_{1-x}Ge_x$ 形成の報告はいくつかあるものの、その詳細な結晶性については未解明である。さらに、TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 上へのエピタキシャル成長のための表面処理についても詳細な報告はない。実際に、TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 基板上への薄膜 Ge 層を堆積させているが、XRD の回折ピークが確認できておらず、その結晶性については説明がない[7]。したがって、本研究においては、TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 基板の表面構造を理解し、歪 Ge 層成長を行った。

6.2 試料作製方法

図 6.1(a)は、TLZ 法を行う前の熱処理炉の構造を示す。BN のるつぼ中において、Ge のロッドを(001)面表面の Si 種結晶と Si 原料で挟む。図 6.1(b)および(c)は、それぞれ炉内の 1100～1200ºC の温度傾斜を有する加熱中の試料構造および Si-Ge 系における状態図を示す。このとき、液相領域の下部の種結晶 Si 側が 1000ºC となっており、上部の Si 結晶側が 1200ºC である。液相領域の下部において、Si および Ge が界面拡散し $Si_{1-x}Ge_x$ が Si 種結晶に面方位を合わせ結晶成長する。その際、固化した結晶 $Si_{1-x}Ge_x$ の組成は固化温度に反映される[6, 7]。その結果、TLZ 法を用いたバルクの結晶 $Si_{1-x}Ge_x$ を得られる。本章では、Ge 組成 50%の $Si_{1-x}Ge_x$ を用いて結晶性を評価した。本章では、TLZ 法を用いて形成した $Si_{1-x}Ge_x$ 基板について TLZ-SiGe と呼ぶ。

TLZ 基板上に歪 Ge 層を作製するために、3 種類の化学洗浄過程を行った。アルカリ性および酸性溶液について表 6.1 にまとめる。また、各溶液での洗浄後に超純水に浸した。化学洗浄後、710ºC で超高真空中での熱処理による表面の清浄化を行った。続けて、MBE 法を用い、15～25 nm の Ge 層を 350ºC において成長させた。

また、TLZ-SiGe の結晶性評価の比較のために、固相拡散（solid phase mixing, SPM）法を用いて $Si_{1-x}Ge_x$ 層を作製した。SPM 法を用いた試料作製において、膜厚 40 nm の Si 層を有する Si-on-insulator（SOI）基板を準備した。2 章で述べたアルカリ洗浄および超高真空中での熱処理後、Ge 層を 59 nm、119 nm を 200ºC でエピタキシャル成長させた。続けて、膜厚 5 nm または 17 nm のアモルファス Si 層を、それぞれ膜厚 59 nm または 119 nm の Ge 層上に室温において堆積させた。ここで、エピタキシャル Ge 層およびアモルファス Si 層の膜厚は、それぞれ拡散後の Ge 組成が 50%および 70%となるように設計した。その後、スパッタリング法を用いて 100 nm の SiO_2 キャップ層をアモルファス Si 層上へ堆積させた。その後、1000ºC、N_2 雰囲気中において熱処理を行い、固相拡散させ $Si_{1-x}Ge_x$ 層を得た[8]。ここで SPM 法を用いて作製した試料について、SPM-SiGe と呼ぶ。また、$Si_{1-x}Ge_x$ 層形成後、HF 処理を用いて SiO_2 層を除去したのち、超高真空中において 750℃の熱処理を施した。その後、MBE 法を用いて 30 nm の歪 Ge 層を堆積させた。Ge 層の成長温度は、200ºC とした。

6.3 実験結果および考察

6.3.1 TLZ-SiGe 基板のバルクの結晶構造性評価

この節では、TLZ-SiGe 基板の結晶性について評価する。TLZ-SiGe 基板中の格子傾斜および格子定数の揺らぎを XRD-2DRSM によって評価し、Si 基板、Ge 基板および SPM-SiGe 層との比較を行った。

図 6.2(a)～6.2(c)は、それぞれ $Si_{0.5}Ge_{0.5}$ および Si224 回折周辺の TLZ-SiGe、Ge 組成 50%の SPM-SiGe、および Si 基板の XRD-2DRSM 測定結果を示す。また、図 6.2(a)中に、逆空間での X 線の入射および反射の波数ベクトル、入射角 ω および反射角 2θ の模式図を示す。格子の傾斜および Ge 組成の揺らぎは、それぞれ ω および[224]方向の回折ピークの広がりとして現れる。図 6.2(b)から、SPM-SiGe については ω および[224]方向の回折ピーク共に大きく広がるこ

とがわかる。また、図 6.2(a)および図 6.2(c)の比較から、TLZ-SiGe 基板の回折ピークの ω および[224]方向の回折ピーク幅が Si 基板と同程度であることがわかる。これは、TLZ-SiGe 基板の結晶中の組成の不均一性が非常に小さいことを示す。次に Si、Ge および TLZ-SiGe 基板の不均一性を定量的に比較するために、ω および[224]方向の回折ピークの半値幅（FWHM）を評価する。図 6.3 に、Si 基板、Ge 基板および TLZ-SiGe 基板の ω および[224]方向の回折ピークの FWHM を示す。TLZ-SiGe 基板の[224]方向の回折ピークの FWHM は、Si および Ge 基板と同程度に小さいことがわかる。この結果は、TLZ-SiGe 基板が均一な Si および Ge 組成を有することを示す。一方、TLZ-SiGe 基板の ω 方向の回折ピークの FWHM は、Si および Ge 基板に比べ 2～3 倍ほどの値となり、転位の導入が原因であると考えられる。簡易なモデルを用いて、より詳細な評価を行う。ここで、TLZ-SiGe 基板中の貫通転位密度（threading dislocation density, TDD）をドメインサイズとの関係から求める。過去の報告から、TDD とドメインサイズに強く相関があることが報告されている[9, 10]。TDD およびドメインサイズの関係を次式に示す。

$$\mathrm{TDD} \simeq 1/d^2 \qquad (6.1)$$

ここで、d はドメインサイズを表す。この関係性を貫通転位がドメインの端に存在するモデルを考える（図 6.4 中の挿入図）。図 6.4 は Ge 組成の異なるエピタキシャル成長した $Si_{1-x}Ge_x$ および SPM-SiGe の TDD とドメインサイズ関係性を示す。エピタキシャル成長した $Si_{1-x}Ge_x$ 層については、Egawa らの報告を用いた[11]。ここで、ドメインサイズを ω 方向の回折ピークの FWHM を用いて Sherrer の式から見積もった[9]。また、過去の報告の $Si_{1-x}Ge_x$ 層および SPM-SiGe の TDD は原子間力顕微鏡（atomic force microscopy, AFM）もしくは透過型電子顕微鏡（transmission electron microscope, TEM）で見積もった[11]。Ge 組成 30～70%の試料についてのドメインサイズおよび TDD の関係を図 6.4 にプロットした。また、図 6.4 中の破線はモデルを用いた計算結果を示す。実験結果から見積もった TDD およびドメインサイズの傾向は、計算結果と同様にドメインサイズが増加するに伴い、TDD が減少する傾向を示す。一方、計算結果に比べ、実験結果は小さな TDD の値となる。このことから、傾きを維持しながら、計算結果を実験結果と合うようにシフトさせた。その修正した計算結果を図中において実線で示す。$Si_{1-x}Ge_x$ 層は異なる Ge 組成および膜厚であるが、計算結果の線と良く一致することがわかる[4, 5]。この結果から、本モデルが TDD とドメインサイズの関係性を説明できると考えられ

る。TLZ-SiGe 基板のドメインサイズは図 6.3 の FWHM の値から 550～6900 nm と見積もられた。この結果から、TLZ-SiGe 基板の TDD は 4×10^{5}～6×10^{7} cm^{-2} と非常に小さく見積もられた。

歪や転位の導入によって、格子の変形を起こす。格子の変形を評価するために、Si 基板、Ge 基板および TLZ-SiGe 基板の[001]方向の格子定数($a_{\perp}$)および[110]方向の格子定数($a_{\parallel}$)の格子定数を XRD-2DRSM の結果から求める。図 6.5 に面内および面直方向の格子定数の関係性を示す。破線は傾き“1”を表し、Si および Ge 基板は、破線上にプロットできることから、完全な立方構造を有するダイヤモンド構造であることがわかる。また、Si および Ge 基板と同様に TLZ-SiGe 基板についてもおおむねダイヤモンド構造を有することがわかる。また、Ge 組成を格子定数から見積もると 44～50%となった。これらの結果から、TLZ 法を用いて作製したバルク $Si_{1-x}Ge_x$ は、小さい貫通転位密度を有しており、歪のないダイヤモンド構造であることがわかった。

6.3.2 歪 Ge 層成長のための TLZ-SiGe 基板の表面構造評価

TLZ-SiGe 基板上に歪 Ge 層を形成するために、TLZ-SiGe 基板の表面構造を評価し、表面清浄化について議論する。アルカリ性および酸性溶液の Ge および Si のエッチングレートが異なることから $Si_{1-x}Ge_x$ 混晶の表面清浄化は困難である[12]。また、GeO に比べ、SiO の脱離温度が高いため、$Si_{1-x}Ge_x$ の適切な熱処理温度の検討も必要である[13, 14]。従って、歪 Ge 層成長に向けて化学洗浄および熱処理の確立が重要である。この節では、アルカリ性および酸性溶液を使用し、TLZ-SiGe 基板表面の洗浄を行う。

図 6.6(a)から 6.6(c)に、TLZ-SiGe 基板の洗浄前後および洗浄後の Ge 基板の AFM 像、およびそれぞれのプロファイルを示す。洗浄前の TLZ-SiGe 基板表面において、5 nm の高さの多数の凸部が観察された（図 6.6(a)）。NS および NSF 洗浄後の表面においても同様な構造が確認された。このことから、NS 洗浄および NSF 洗浄においては、Ge 層を成長するには十分な洗浄ではないと考えられる。また、洗浄前、NS および NSF 洗浄後の試料の二乗平均（root mean square, RMS）粗さは、それぞれ 1.4 nm、1.1 nm、および 0.74 nm と見積もられた。一方、図 6.6(b)に示すように NHOSF 洗浄後においては、凸部がなく平坦化することがわかる。また、図 6.6(c)に示すように洗浄後の Ge 基板は平坦な表面となる。NHOSF 洗浄後の RMS 粗さは

0.24 nm と見積もられた。また、Ge 基板の RMS 粗さは 0.13 nm と見積もられ、NHOSF 洗浄後の TLZ-SiGe 基板と同程度であることがわかる。また、NHOSF 洗浄後の TLZ-SiGe 基板上への Ge 層成長後には、RMS 粗さは 0.68 nm と小さい値で見積もられた（図 6.6(d)）。

図 6.7(a)～6.7(c)は、TLZ-SiGe 基板の NHOSF 洗浄後、NHOSF 洗浄および 710ºC の熱洗浄後の TLZ-SiGe 基板および Ge 層成長後の RHEED パターンを示す。熱処理前の RHEED パターンにおいて、スポットパターンが確認された（図 6.7(a)）。一方、熱処理後において、スポットパターンがストリーク状に変化した（図 6.7(b)）。NHOSF 洗浄後の荒れた表面が熱処理によって平坦化したと考えられる。Ge 層成長後において、明瞭な 2×1 パターンが観察されたことから、Ge 層がエピタキシャル成長することがわかる(図 6.7(c))。これらの結果から、NHOSF 洗浄が TLZ-SiGe の表面に対して有効であると考えられる。また、図 6.8 に、それぞれの Ge 層堆積後の XRD 2θ-ω 測定の結果を示す。図中において、2θ=65º 付近にピークが現れており、Ge 層の回折ピークが現れる。また、bulk-Ge に比べ、低角側に回折ピークが現れることから、圧縮歪を有すると考えられる。XRD-2DRSM を用いて評価した歪量については、後述する。

図 6.9(a)に、NHOSF 洗浄後における膜厚 15 nm の Ge/TLZ-SiGe の明視野 TEM 像を示す。また、図 6.9(b)に、膜厚 30 nm の Ge 層のそれぞれ 004 および 220 回折ベクトルの暗視野 TEM 像を示す。図 6.9(a)および 6.9(b)中において、TLZ-SiGe 基板中に転位が観察されなかった。また、TLZ-SiGe 基板のコントラストは均一であり、Ge 組成や歪による揺らぎが小さいことを示唆する。この観察範囲から、TDD が 1×10^{9} cm^{-2} 以下であり、図 6.4 の結果と一致する。Ge 層の表面構造について、膜厚 30 nm に比べ、膜厚 15 nm の Ge 層が平坦であることがわかる。また、膜厚 15nm および 30 nm の Ge 層中の TDD がそれぞれ 5×10^{9} cm^{-2} および 3×10^{10} cm^{-2} と見積もられた。これは図 6.9(b)に示すように、膜厚 30 nm の Ge 層において、60º 転位が多く導入されるためである。加えて、図 6.9(c)に 004 回折ベクトルから Ge 層および TLZ-SiGe 基板界面において、90º 転位が導入されることがわかる。

次に、図 6.10(a)および 6.10(b)に膜厚 25nm の Ge 層を SPM-SiGe 上に成長させた暗視野 TEM 像を示す。SPM-SiGe 層中に多くの貫通転位が確認された。また、同様に Ge 層についても多くの貫通転位が導入されることがわかる。Ge 層中の TDD は、10^{11} cm^{-2} 以上と見積もられる。この結果から、Ge 層の TDD は $Si_{1-x}Ge_x$ バッファ層よりも大きいことがわかる。

図 6.11 に NHOSF 洗浄を施した TLZ-SiGe 基板上の膜厚 15 nm の Ge 層堆積後の XRD-2DRSM を示す。TLZ-SiGe 基板のピークの下部に Ge 層の回折ピークが確認できる。ここから、Ge 層の歪量を見積もると、[110]方向の圧縮歪量は 1.3%と見積もることができる。一方、SPM-SiGe 上へ成長した Ge 層については、大きく歪緩和する。これは、TEM 像の結果から 60º 転位が多く導入されることが要因であると考えられる。この結果から、歪 Ge 層成長に向けて、$Si_{1-x}Ge_x$ 層の結晶性が重要であることがわかり、TLZ-SiGe は十分な結晶性を有することがわかる。

6.4 結論

量子カスケードレーザー、光学受光器、および MOSFET の性能向上に向けて、高移動度チャネル材料である高品質な歪 Ge の導入が重要な課題である。また、その歪を導入するバッファ層について、高い結晶性が必要である。本章では、TLZ 法を用いて作製した $Si_{1-x}Ge_x$ 基板の表面の結晶性を評価し、歪 Ge 層の成長を行った。TLZ 法による $Si_{1-x}Ge_x$ の成長において、貫通転位密度は 4×10^5〜6×10^7 cm^{-2} と見積もられたことから、Si および Ge 基板同様に高い結晶性を有することがわかった。また、TLZ-SiGe 基板は Ge 組成 44-50%を有し、完全な立方構造となることがわかった。また、NH_4OH:H_2O_2:H_2O 溶液、H_2SO_4:H_2O 溶液および HF 処理を用いて洗浄を行い、真空中での 710ºC の熱処理によって清浄表面を得た。また、TLZ-SiGe 基板中の低い貫通転位密度により、圧縮歪量 1.3%を有する歪 Ge 層の成長を実現した。これらの結果より、TLZ-SiGe 基板の適した洗浄を施すことによって、歪 Ge 層の成長のためのストレッサ―応用の可能性を見出した。

参考文献

[1] M. De Seta, G. Capellini, Y. Busby, F. Evangelisti, M. Ortolani, M. Virgilio, G. Grosso, G. Pizzi, A. Nucara, and S. Lupi, Appl. Phys. Lett. **95**, 051918 (2009).

[2] Yu-Hsuan Kuo, Yong Kyu Lee, Yangsi Ge, Shen Ren, Jonathan E. Roth, Theodore I. Kamins, David A. B. Miller, and James S. Harris, Jr., IEEE J. Quantum Electron. **12**, 1503 (2006).

[3] Y. Shiraki and A. Sakai, Surf. Sci. Rep., **59**, 153 (2005).

[4] J. Lee, W. E. Mayo, and T. Tsakalakos, J. Electron. Mater. **21**, 867 (1992).

[5] P. M. Mooney, F. K. LeGouse, J. O. Chu, and S. F. Nelson, Appl. Phys. Lett. **62**, 3464 (1993).

[6] H. Miyata, S. Adachi, Y. Ogata, T. Tetsuya, Y. Muramatsu, K. Kinoshita, O. Odawara, and S. Yoda, J. Cryst. Growth, **303**, 607 (2007).

[7] K. Kinoshita, O. Nakatsuka, S. Yoda, and S. Zaima, Thin Solid Films, **520**, 3279 (2012).

[8] T. Yamaha, K. Mochizuki, Y. Shimura, O. Nakatsuka, and S. Zaima, International Conference on Solid State Devices and Materials, 929, (2011).

[9] R. Chierachia, T. Bottcher, H. Heinke, S. Einfeldt, S. Figge, and D. Hommel, J. Appl. Phys. **93**, 8918 (2003).

[10] S. A. Sous, B. O. Hildmann, and W. A. Kaysser, Phys. Stat. Sol. (a), **159**, 343 (1997).

[11] T. Egawa, A. Sakai, T. Yamamoto, N. Taoka, O. Nakatsuka, S. Zaima and Y. Yasuda, Appl. Surf. Sci. **224**, 104 (2004).

[12] K. Sawano, K. Kawaguchi, S. Koh, Y. Hirose, K. Nakagawa, and Y. Shiraki, J. Electronchem. Soc. **150**, G3.86 (2003).

[13] A. Ishizawa and Y. Shiraki, J. Electronchem. Soc. **133**, 666 (1986).

[14] T. Akane, J. Tanaka, H. Okumura, and S. Matsumoto, Appl. Surf. Sci. **108**, 303 (1997).

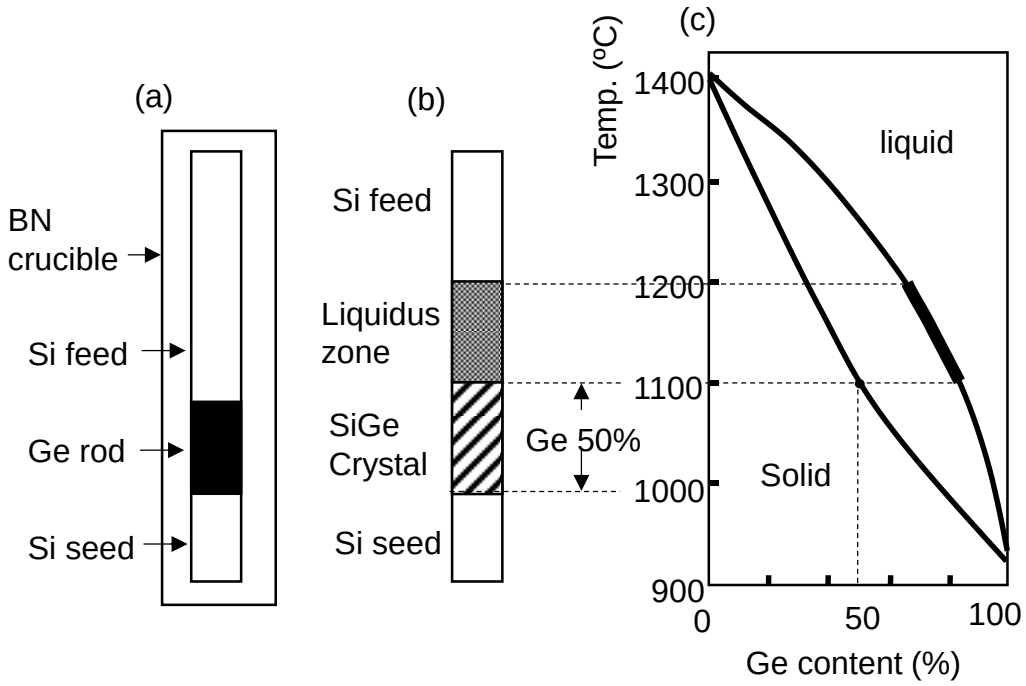


図 6.1 (a)BN るつぼ内に TLZ 法前の試料を導入した概略図。(b)温度傾斜を 1000ºC から 1200ºC にしたるつぼ内の構造。(c)Si-Ge 系の状態図。

表 6.1 酸性およびアルカリ性洗浄溶液方法。各溶液における洗浄後に超純水によるリンスを行った。

Cleaning ID	*Step 1*	*Step 2*	*Step 3*
NS	$NH_4OH:H_2O$ =25:100	$H_2SO_4:H_2O$ =1:7	
NSF	$NH_4OH:H_2O$ =25:100	$H_2SO_4:H_2O$ =1:7	Diluted HF
NHOSF	$NH_4OH:H_2O_2:H_2O$ =5:5:100	$H_2SO_4:H_2O$ =1:7	Diluted HF

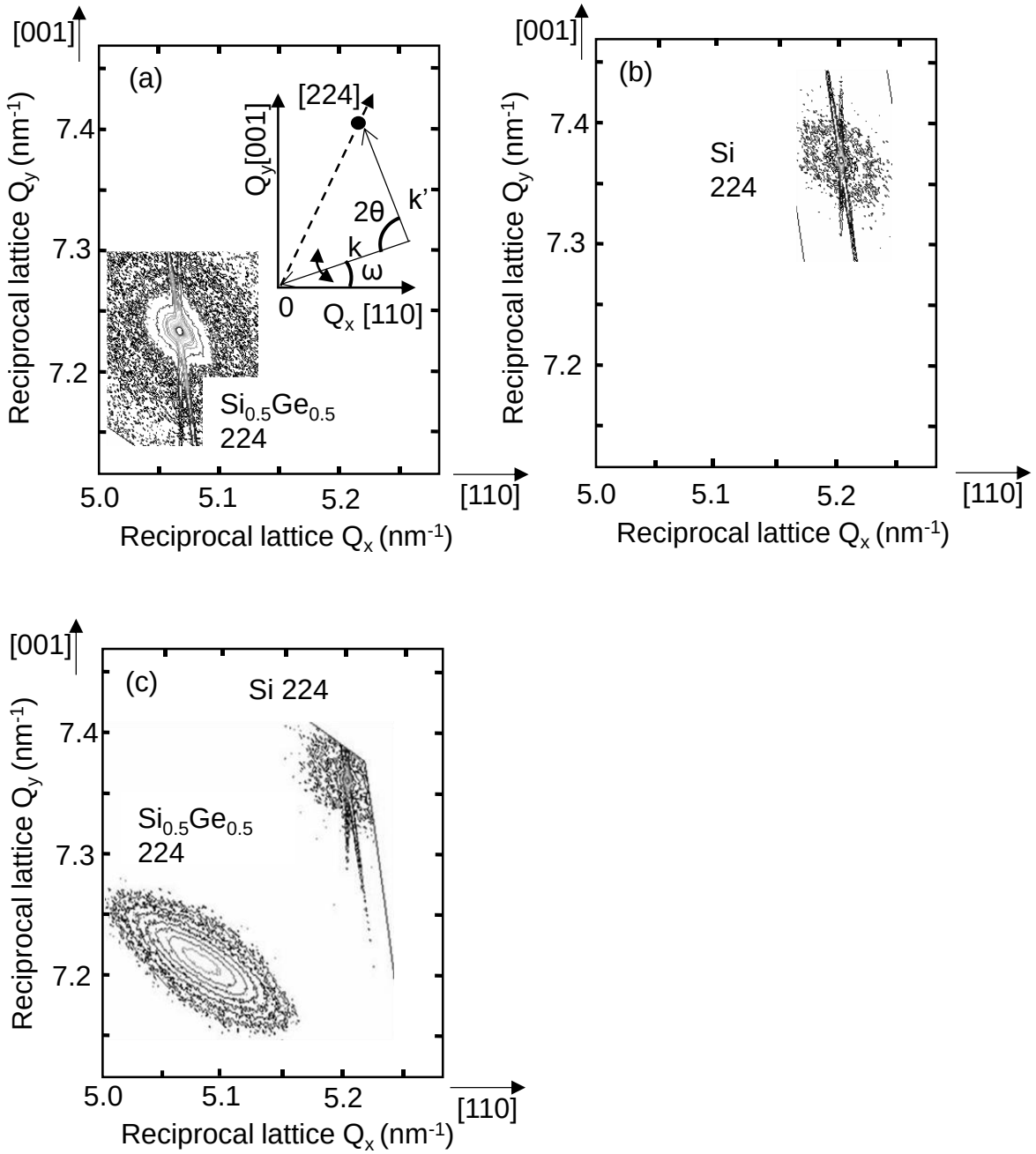


図 6.2 (a)TLZ-SiGe 基板、(b)Si 基板、および(c)SPM-SiGe の Si224 周りの XRD-2DRSM の回折ピーク。(a)に X 線の入射および反射の波数ベクトルの測定の模式図を示す。

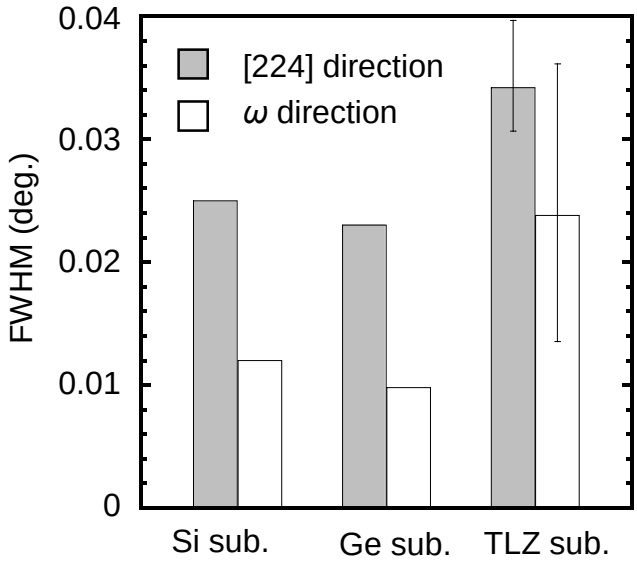


図 6.3 Si 基板、Ge 基板、および TLZ-SiGe 基板の[224]方向および ω の回折ピークの FWHM の比較。

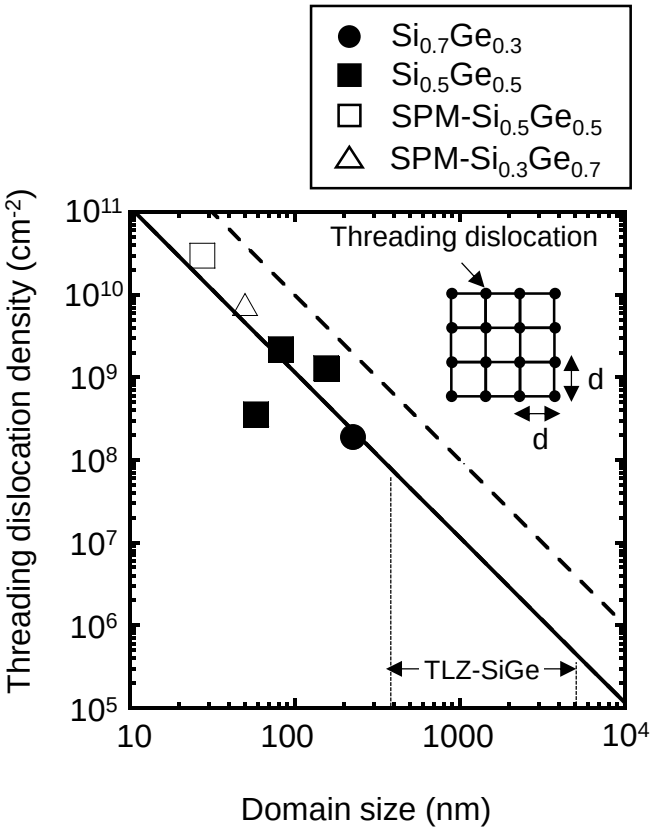


図 6.4. $Si_{1-x}Ge_x$ 層の TDD およびドメインサイズの関係性。破線および実線は、それぞれモデルを用いた計算結果および実験結果を用いたフィッティング結果を表す。また、挿入図にモデルの模式図を示す。

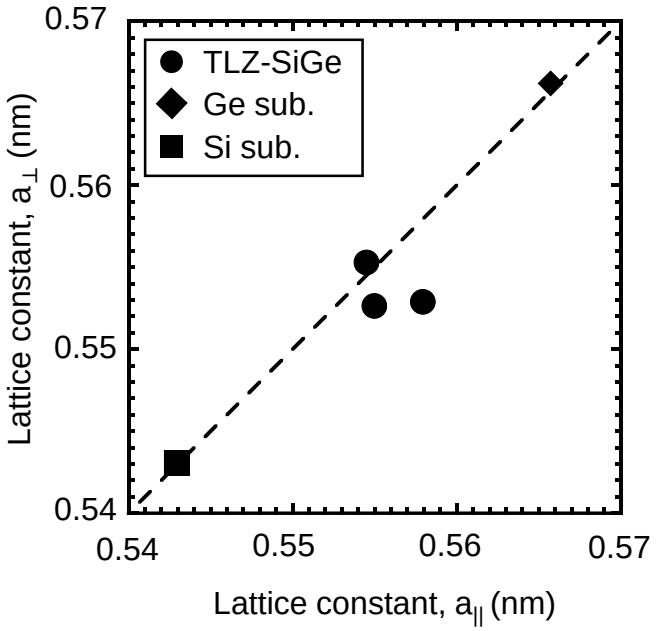


図 6.5 Si 基板、Ge 基板、および TLZ-SiGe の面内および面直方向の格子定数の関係。

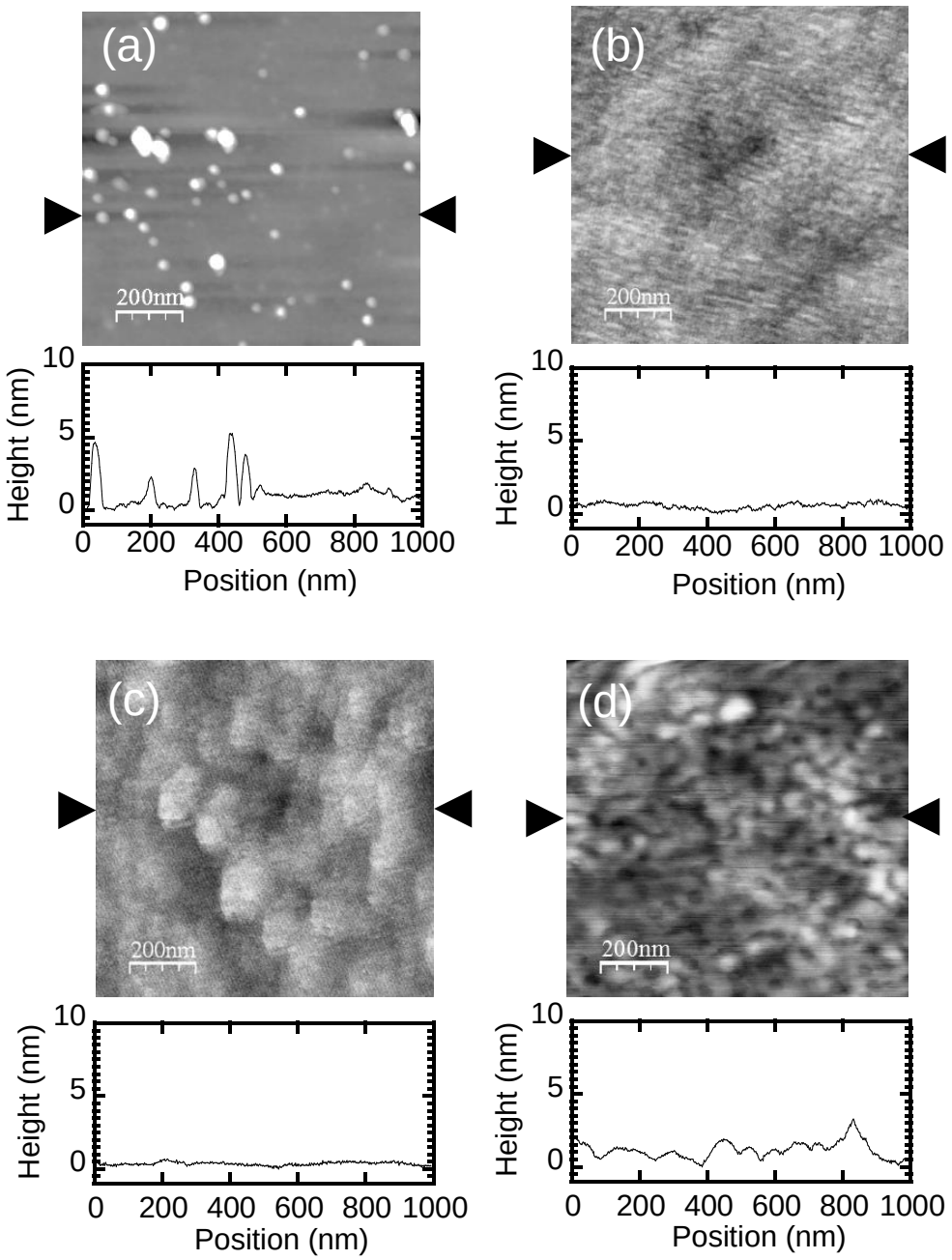


図 6.6 (a)洗浄前および(b)NHOSF 洗浄後の TLZ-SiGe 基板、(c)洗浄後の Ge 基板、および(d)Ge 層成長後の AFM 像およびプロファイル。

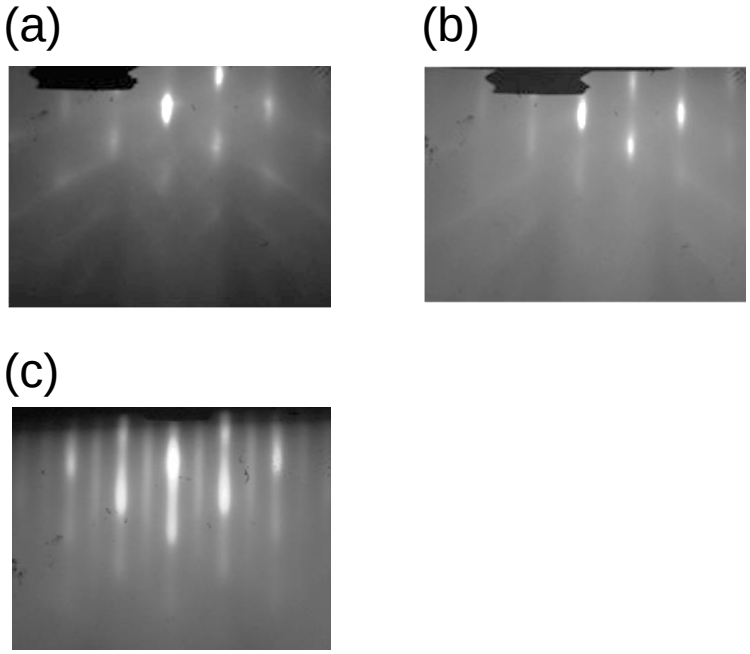


図 6.7 (a)NHOSF 洗浄後、(b)710ºC の熱処理後の TLZ-SiGe 基板、および(c)Ge 層成長の RHEED パターン。

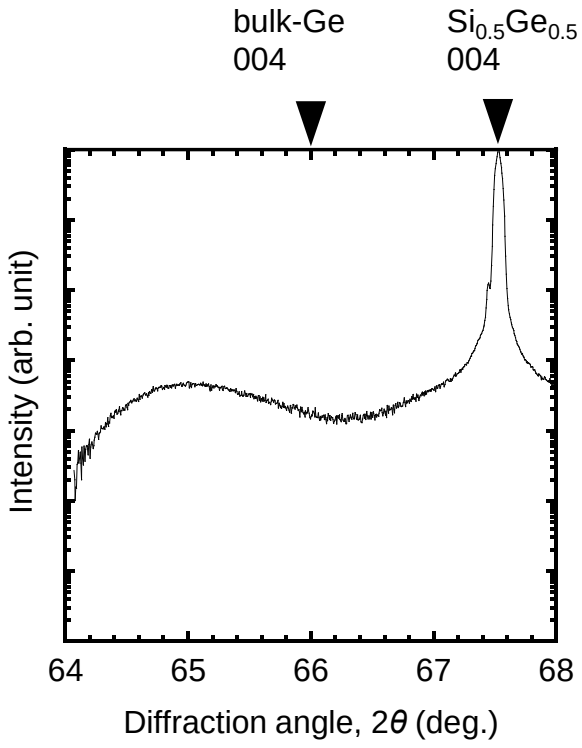


図 6.8 NHOSF 洗浄を施した TLZ-SiGe 基板上への Ge 層堆積後の XRD 2θ-ω プロファイル。

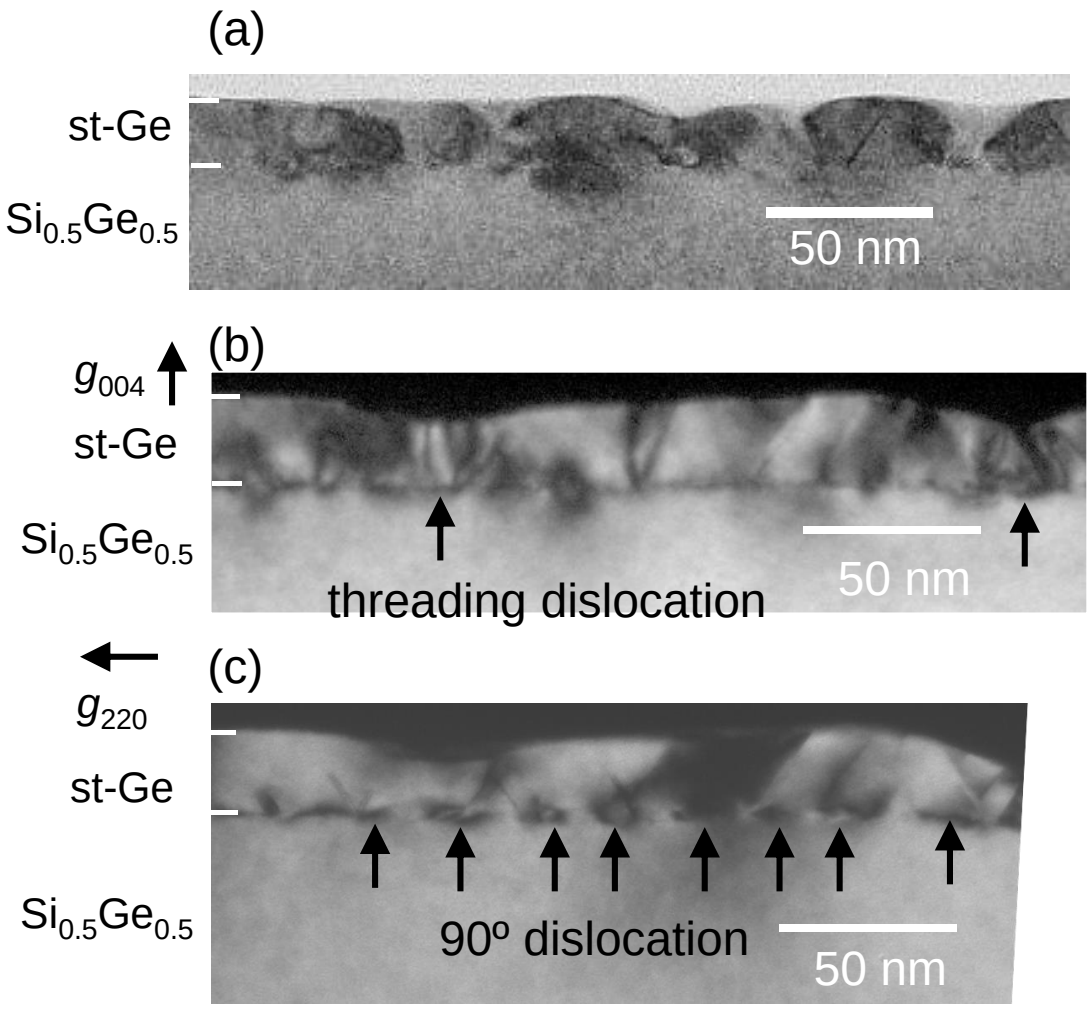


図 6.9 (a)NHOSF 洗浄後における膜厚 15 nm の Ge 層堆積後の明視野 TEM 像。
膜厚 30 nm の Ge 層の(b)004 および(c)220 回折ベクトルの暗視野 TEM 像。

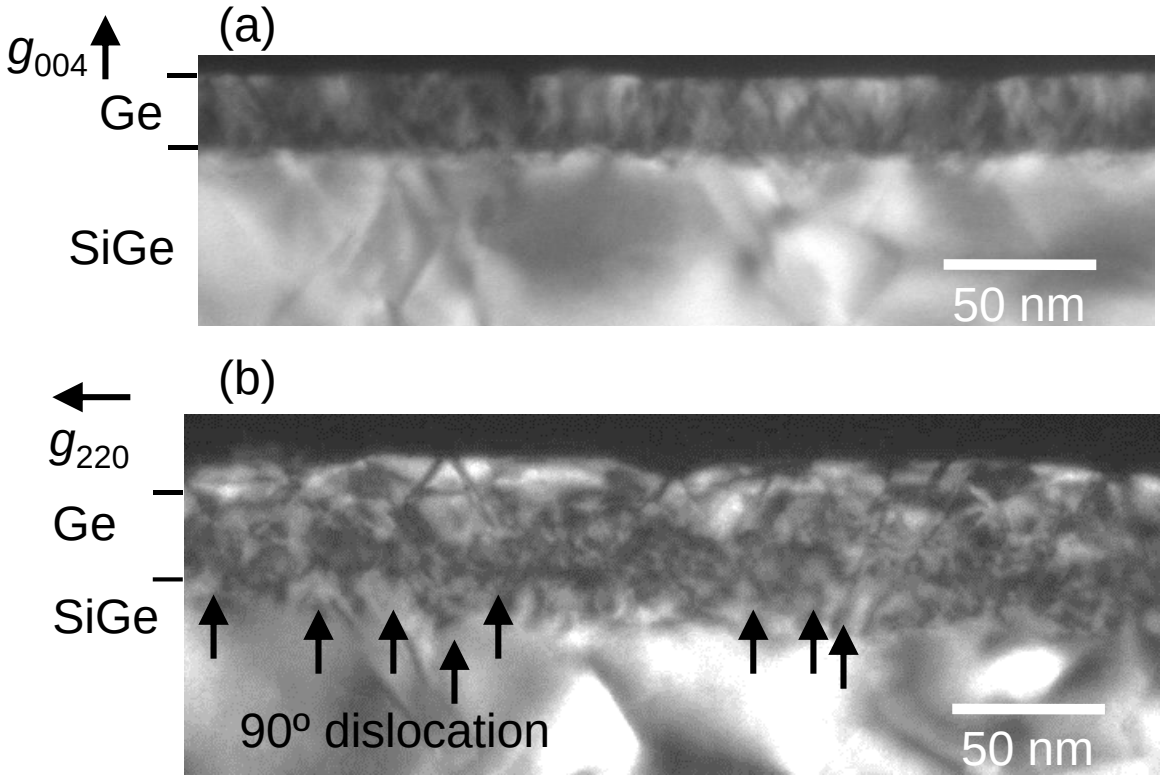


図 6.10 膜厚 25nm の Ge 層を SPM-SiGe 上に成長させた(a)004 および(b)220 回折ベクトルの暗視野 TEM 像。

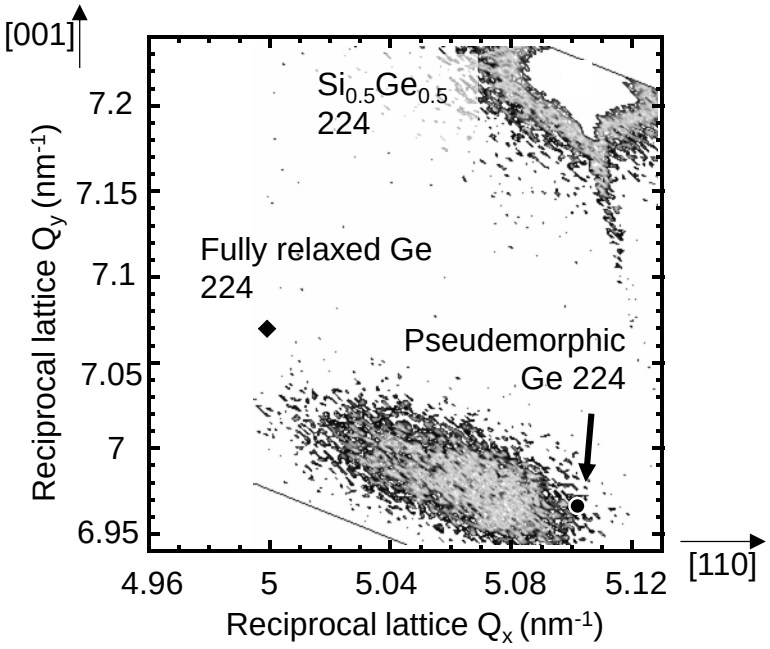


図 6.11 NHOSF 洗浄を施した TLZ-SiGe 基板上に成長させた膜厚 15 nm の Ge 層の XRD-2DRSM。

第 7 章 総括

7.1 本研究の成果

現在、IV 族半導体は MOSFET や光学デバイスなど幅広い分野で応用されている。MOSFET および光学デバイスの性能向上において、従来の Si プロセスと親和性の高い IV 族半導体を用いたエネルギーバンドギャップやキャリア移動度などの物性制御は重要な課題である。IV 族三元混晶半導体は、エネルギーバンドギャップおよび格子定数の独立した制御可能であることから、IV 族半導体の応用の可能性をさらに広げることができる。一方、Sn および C の Si または Ge 中の平衡固溶限は非常に低く、幅広い組成で自由度の高い三元混晶の結晶成長は非常に困難と考えられる。そのため、IV 族半導体三元混晶のデバイス応用に向けて、混晶中での Sn または C の挙動の理解、およびエネルギーバンド構造に与える影響の解明も重要な課題である。そこで、本研究では、三元系 IV 族半導体混晶の結晶成長を行い、その電子物性を評価した。

第 3 章において、Ge 基板上への格子整合した $Ge_{1-x-y}Si_xSn_y$ 層のエピタキシャル成長およびエネルギーバンド構造の評価を行った。歪補償による $Ge_{1-x-y}Si_xSn_y$ 層の高い結晶性を実現し、Si および Sn 組成増加に伴うエネルギーバンドギャップの増加および $Ge_{1-x-y}Si_xSn_y$/Ge 構造による type-I エネルギーバンド構造を実証した。第 4 章において、Ge 中または Si 中への Sn および C の同時添加した $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ 三元混晶のエピタキシャル成長を行い、Sn 導入による C の格子置換位置への取り込みの効果について調べた。また、C 導入した三元混晶の光学特性について評価した。第 5 章において、SiO_2 上に固相成長を用いた多結晶 $Ge_{1-x-y}Si_xSn_y$ 層の形成を行い、Sn 導入による多結晶 $Si_{1-x}Ge_x$ 層の結晶成長の成長促進を実証した。第 6 章において、TLZ 法を用いた $Si_{1-x}Ge_x$ 基板の結晶構造の評価を行い、$Si_{1-x}Ge_x$ 基板上への二軸圧縮歪 Ge 層のエピタキシャル成長を実現した。

第 3 章 $Ge_{1-x-y}Si_xSn_y$/Ge の結晶成長およびエネルギーバンド構造の評価

Ge 基板上に格子整合しながら、高 Sn 組成の $Ge_{1-x-y}Si_xSn_y$ 層の成長を行い、その結晶性およびエネルギーバンド構造について評価を行った。

格子置換位置 Sn 組成 3〜15%を有する $Ge_{1-x-y}Si_xSn_y$ 層を Si 組成の制御によって、Ge 基板に対して低い歪量かつ pseudomorphic に成長させた。また、$Ge_{1-x-y}Si_xSn_y$ の Ge 基板とのミスフィット量低減により、15%の高い Sn 組成の $Ge_{1-x-y}Si_xSn_y$ 層においても高い結晶性を維持できることを実証した。さらに、Si および Sn による歪補償の効果により、$Ge_{1-x-y}Si_xSn_y$ 中の格子置換位置 Sn 原子は、$Ge_{1-x}Sn_x$ 中と比べ高い熱処理耐性を有することがわかった。また、XAFS を用いた Sn の L 殻の吸収スペクトルの評価から、三元混晶中において Sn 原子は Ge との結合を示唆する結果を得た。

さらに、本研究において、光学測定および価電子帯スペクトルの評価から $Ge_{1-x-y}Si_xSn_y$/Ge の type-I エネルギーバンド構造を実験的に決定した。光学測定評価から、Ge と格子整合しながら、Sn 組成 3〜15%の $Ge_{1-x-y}Si_xSn_y$ において、エネルギーバンドギャップを 0.86〜1.15 eV に制御できることを示した。また、HAXPES を用いた価電子帯スペクトルの立ち上がりの評価から $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ接合のバンドオフセットを見積もった。Si および Ge の価電子帯に比べ、高いエネルギー位置となる Sn の導入によって、Ge との価電子帯端オフセットの低減を実証した。これらの結果から、Sn 組成 8〜15%という広い領域の $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造において、$3k_BT$ を超える 100〜390 meV の価電子帯および伝導帯オフセットを得た。これらの結果から、$Ge_{1-x-y}Si_xSn_y$ の各原子組成の制御によって、歪を用いない type-I エネルギーバンド構造の形成が実証され、Si LSI プラットホーム上における IV 族半導体レーザーを形成できることが示された。

第 4 章 C 系 IV 族三元混晶半導体の結晶成長および光学特性評価

本研究では、様々な Sn および C 組成の $Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ 三元混晶成長を行い、Sn 導入の格子置換位置 C への影響について評価を行い、さらに C 系三元混晶のエネルギーバンド構造について調べた。

$Ge_{1-x-y}Sn_xC_y$ については、成長後の RHEED 観察から、Sn 導入による $Ge_{1-y}C_y$ の結晶化の促進を確認した。また、XPS による C1s 内殻準位スペクトル測定によって、格子間および格子置換位置の C 組成を評価した結果から、6%以上の Sn 導入によって格子置換位置 C 組成を効果的に導入できることがわかった。これは、ラマン測定における Ge-C 結合由来のピークが消

失した結果と合わせて、$Ge_{1-x-y}Sn_xC_y$ 中において Sn-C 結合が形成されると考えられる。これは、原子半径の小さい C 原子周辺の局所歪を Sn 原子によって緩和されるためと考えられる。この結果、エピタキシャルおよび多結晶 $Ge_{1-x-y}Sn_xC_y$ について、最大でそれぞれ 2.3%および 5.8%の格子置換位置 C 組成を達成した。

また、FTIR を用いて $Ge_{1-x-y}Sn_xC_y$ 層のエネルギーバンド構造を評価した。$Ge_{1-x-y}Sn_xC_y$ 層の直接遷移型エネルギーバンドギャップが 0.70～0.85 eV の範囲で制御できることを見出し、C 導入に伴うバンドギャップの増加を実証した。これらの結果から、$Ge_{1-x-y}Sn_xC_y$ 三元混晶は Si プラットホーム上の光学応用に向けた新規材料として期待できる。

$Si_{1-x-y}Sn_xC_y$ 三元混晶の Si 基板上へのエピタキシャル成長を行い、その Sn および C 導入が薄膜の結晶性に与える影響を調べた。Sn 導入により $Si_{1-y}C_y$ の結晶化温度を低減できることを実証した。また、Sn 導入により RHEED の結果から積層欠陥由来の回折パターンが消失し、結晶性が向上することを明らかにした。また、平面構造の観察から、C 導入量増加に伴い、$Si_{1-x-y}Sn_xC_y$ 層の表面での析出物が低減し、Sn 析出の抑制効果が得られることを明らかにした。5.1%の Sn 導入によって、平衡固溶限を超える 2.5%の格子置換位置 C 組成を実現した。

また、分光エリプソメトリーの評価から、C 組成増大に伴う E_1 の遷移エネルギーの増加を確認し、エネルギーバンドギャップの拡張を示唆する結果を得た。IV 族半導体・接合型太陽電池に向けて、格子整合系・高 C 組成 $Si_{1-x-y}Sn_xC_y$ 薄膜によるエネルギーバンド構造制御の可能性を見出した。

第 5 章 SiO_2 上のアモルファス $Ge_{1-x-y}Si_xSn_y$ の多結晶成長および電気的特性の評価

三次元集積デバイス応用に向けた低温プロセスを用いた結晶成長の確立のために、多結晶 $Ge_{1-x-y}Si_xSn_y$ の固相成長による結晶成長を行い、その結晶構造および電気的特性の Sn 組成依存性を評価した。ラマン分光測定による結晶化の評価から、Sn 導入によって、$Ge_{1-x-y}Si_xSn_y$ の結晶化が促進することがわかった。ホール効果測定から、多結晶 $Si_{1-x}Ge_x$ および $Ge_{1-x-y}Si_xSn_y$ 層は、p 型半導体であることがわかった。Sn 組成 10%の $Ge_{1-x-y}Si_xSn_y$ については、多くの Sn が析出しており、欠陥密度も増加した。XRD の回折ピークの半値幅から粒径を見積もった結果、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ については、Sn 組成 0%と比べ度結晶粒径が 1.3 倍程大きくな

る。これは、Sn 導入による結晶化促進による結晶粒径増大であると考えられる。また、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ の Sn 原子は、500ºC 熱処理後においても安定して格子置換位置に導入された。本研究においては、Sn 組成 2%の $Ge_{1-x-y}Si_xSn_y$ 層において、最大で 74 cm^2/V-s の高い移動度を得た。

第 6 章 歪 Ge 層の形成に向けた Traveling Liquidus-Zone 法を用いて作製した $Si_{1-x}Ge_x$ 基板の結晶構造評価

高移動度チャネル材料である二軸圧縮歪 Ge 層形成のためのストレッサー層に向けて、TLZ 法を用いて作製した $Si_{1-x}Ge_x$ 基板の結晶構造を評価した。TLZ 法による $Si_{1-x}Ge_x$ 成長において、貫通転位密度は 4×10^5～6×10^7 cm^{-2} と見積もられたことから、Si および Ge 基板同様に高い結晶性を有することがわかった。また、$Si_{1-x}Ge_x$ 基板は Ge 組成 44～50%を有し、歪緩和したダイヤモンド構造を有する。また、NH_4OH:H_2O_2:H_2O 溶液、H_2SO_4:H_2O 溶液および HF 処理を用いて洗浄を行い、真空中での 710ºC の熱処理によって $Si_{1-x}Ge_x$ 基板の清浄表面を得た。また、$Si_{1-x}Ge_x$ 基板の低い貫通転位密度により、圧縮歪量 1.3%を有する歪 Ge 層の成長を実現した。これらの結果より、TLZ 法による $Si_{1-x}Ge_x$ 成長への適した洗浄を施すことによって、歪 Ge 層の成長のためのストレッサー応用の可能性を見出した。

7.2 今後の展望

本論文において、IV 族三元混晶の結晶成長および電子物性の評価を行い、その混晶材料の可能性を見出した。三元混晶中の原子配列において、Ge 母相中の Si および Sn 原子が離れて存在すること、Si または Ge 母相中における Sn-C 結合の形成についての形成を示唆する結果を得たが、その直接的な結果は得られていない。この三元混晶中における結合の状態は、C または Sn の格子置換位置の取り込み、熱的安定性およびエネルギーバンドギャップの理解のために非常に重要である。例えば、Sn 原子の K 殻の XAFS による測定によって Sn と結合した原子を明らかにできると考えられる。

また、本論文では、$Ge_{1-x-y}Sn_xC_y$ および $Si_{1-x-y}Sn_xC_y$ 三元混晶成長において、Sn 導入による析出 C を低減しながら、格子置換位置 C の導入割合の増加を実証した。しかしながら、ワイドギャップ化に向けた C 組成は十分ではない。より高い格子置換位置 C 組成導入は結晶化温度の上昇を招くため、Sn の析出につながり、格子置換位置 C 組成の低減となると考えられる。より高 C および Sn 組成の三元混晶を形成するための手段の一つに固相エピタキシャル（solid phase epitaxy: SPE）法が挙げられる。近年、SPE 法を用いて低温熱処理によって Ge 基板上に格子整合しながら、Sn 組成 20%を超える $Si_{1-x}Sn_x$ 層の形成が報告されている[1]。SPE 法は、Si 基板上にアモルファス $Si_{1-x-y}Sn_xC_y$ 層を形成し、熱処理を行うことで下地に合わせ結晶成長する方法である。スパッタリングによる成長に比べ、成長中の表面拡散が抑制され、高い格子置換位置 Sn および C 組成を実現できる手法と考えられる。

本論文においては、光学的な測定からバンドギャップの評価を行った。さらに、太陽電池などの光学デバイス応用に向けて、三元混晶の光電特性の理解は重要な課題である。太陽電池の性能向上に向けて、少数キャリア拡散長およびキャリア寿命の低減の要因である結晶中の点欠陥の評価およびその制御が必要となる。Chroneos によって、Sn-C 結合および点欠陥が近くに存在することが安定であると報告されている。このことから、Si および Ge 母相中における Sn、C および欠陥の関係を明らかにするする必要がある[2]。また、太陽電池形成に向けて、pn 接合が必要となるため、C 系三元混晶のドーピング技術の確立が重要である。ドーピング材料の活性化には、注入後に熱処理が必要となる。そのため、三元混晶中の Sn および C の熱耐性を明らかにする必要がある。

参考文献

[1] M. Kato, M. Kurosawa, T. Yamaha, N. Taoka, O. Nakatsuka, and S. Zaima, The 9th International Conference on Silicon Epitaxy and Heterostructures (ICSI 9), (2015).

[2] A. Chroneos, Phys. stat. sol. (b) **244**, 3206 (2007).

謝辞

本論文は、筆者が名古屋大学大学院工学研究科結晶材料工学専攻博士課程後期課程に在学中に行なった研究成果をまとめたものである。

本研究を行うにあたり、終始丁寧なご指導、ご助言を賜りました財満鎭明教授（名古屋大学　未来材料・システム研究所）に深く感謝いたします。本論文を査読して頂き、貴重なご教授と討論を賜りました鳥本司教授（名古屋大学大学院工学研究科)、宇佐美徳隆教授（名古屋大学大学院工学研究科）に深く感謝いたします。実験および解析を進めるにあたり親身なご指導、ご助言をいただきました中塚理准教授（名古屋大学大学院工学研究科)、田岡紀之特任准教授（現　ドイツ　IHP）に深く感謝いたします。日頃の研究活動において、有益な助言や激励を頂きました坂下満男助教（名古屋大学大学院工学研究科)、竹内和歌奈助教（名古屋大学大学院工学研究科）に深く感謝致します。

本研究を進める上で、斬新なアイデアと興味あるテーマを与えていただいた黒澤昌志特任講師（名古屋大学　未来材料・システム研究所)、志村洋介特任助教（名古屋大学大学院工学研究科)、加藤公彦博士（現 日本学術振興会海外特別研究員）に御礼申し上げます。研究生活全般にわたり様々な便宜を図ってくださいました松永直子氏、岩田まゆみ氏に感謝いたします。

本論文は、共同研究者である当研究室の寺澤謙吾氏（既卒)、寺島辰也氏（既卒)、原田知典氏（既卒)、小田裕貴氏（既卒)、矢野翔大氏の多大なるご協力を頂いてまとめられたものであり、深く感謝いたします。また異なる研究テーマにも関わらず、多くの助言とご指導していただいた柴山茂久博士（既卒)、Yunsheng Deng 博士（既卒）に感謝いたします。研究室生活において共に博士課程後期学生として励まし合った、浅野孝典氏、池進一氏、鈴木陽洋氏には大変お世話になりました。そして、公私にわたりお世話になりました財満研究室の皆様方に感謝いたします。

最後に、大学院進学に理解を示し、博士課程在学中終始激励していただき、心の支えとなりました家族に感謝いたします。

研究業績リスト

主要論文

[1] **Takashi Yamaha**, Osamu Nakatsuka, Shotaro Takeuchi, Wakana Takeuchi, Noriyuki Taoka, Koji Araki, Koji Izunome, and Shigeaki Zaima
Title: Growth and Characterization of Heteroepitaxial Layers of $Ge_{1-x-y}Si_xSn_y$ Ternary Alloy
Journal: ECS Trans. **50** (9), 907 (2012).

[2] **Takashi Yamaha**, Osamu Nakatsuka, Noriyuki Taoka, Kyoichi Kinoshita, Shinichi Yoda, and Shigeaki Zaima
Title: Characterization of Crystalline Structures of SiGe Substrate Formed by Traveling Liquidus-Zone Method for Devices with Ge/SiGe
Journal: Thin Solid Films **557**, 129 (2014).

[3] **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Growth of $Si_{1-x-y}Sn_xC_y$ ternary alloy layer on Si(001) substrate and characterization of its crystalline property
Journal: Jpn. J. Appl. Phys. **54**, 08KA11 (2015).

[4] **Takashi Yamaha**, Kengo Terasawa, Hiroki Oda, Masashi Kurosawa, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Formation, crystalline structure, and optical properties of $Ge_{1-x-y}Sn_xC_y$ ternary alloy layers
Journal: Jpn. J. Appl. Phys. **54**, 04DH08 (2015).

[5] **Takashi Yamaha**, Masashi Kurosawaa, Takuma Ohmura, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Effect of Sn on crystallinity and electronic property of low temperature grown polycrystalline-$Si_{1-x-y}Ge_xSn_y$ layers on SiO_2
Journal: Solid State Electronics **110**, 54 (2015).

[6] **Takashi Yamaha,** Shigehisa Shibayama, Takanori Asano, Kimihiko Kato, Mitsuo Sakashita, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Experimental observation of type-I energy band alignment in lattice matched $Ge_{1-x-y}Si_xSn_y$/Ge heterostructures
Journal: Appl. Phys. Lett. **108**, 061909 (2016).

国際会議発表（第一著者）

[1] **Takashi Yamaha**, Kenta Mochizuki, Yosuke Shimura, Osamu Nakatsuka, and Shigeaki Zaima
Title: Strained Ge Layers on SiGe(Sn) Buffer Layers Formed by Solid-phase Mixing Method
Conference: International Conference on Solid State Devices and Materials
Place and Date: Nagoya (Japan), 2011/9/28-30 (presentation: 2011/9/30)
Presentation: Oral, E-7-1

[2] **Takashi Yamaha**, Osamu Nakatsuka, Shotaro Takeuchi, Wakana Takeuchi, Noriyuki Taoka, Koji Araki, Koji Izunome, and Shigeaki Zaima
Title: Growth and Characterization of Heteroepitaxial Layers of GeSiSn Ternary
Conference: Joint meeting of PRiME 2012 and 222nd ECS
Place and Date: Honolulu (USA), 2012/10/7-12 (presentation: 2012/10/11)
Presentation: Oral, 3218

[3] **Takashi Yamaha**, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Growth and Characterization of $Ge_{1-x-y}Si_xSn_y$ Epitaxial Layers for Solar Cell Applications
Conference: 6th International WorkShop on New Group IV Semiconductor Nanoelectronics
Place and Date: Sendai (Japan), 2013/2/22-23 (presentation: 2013/2/23)

Presentation: Poster, (4)

[4] **Takashi Yamaha**, Osamu Nakatsuka, Noriyuki Taoka, Kyoichi Kinoshita, Shinichi Yoda, and Shigeaki Zaima
Title: Epitaxial Growth of Strained Ge Layer on $Si_{1-x}Ge_x$ Substrate Formed with Traveling Liquidus-Zone Method
Conference: The 8th International Conference on Silicon Epitaxy and Heterostructures and the 6th International Symposium on Control of Semiconductor Interfaces (ICSI-8/ISCSI-VI)
Place and Date: Fukuoka (Japan), 2013/6/2-6 (presentation: 2013/6/4)
Presentation: Poster, P2-40

[5] **Takashi Yamaha**, Osamu Nakatsuka, Noriyuki Taoka, Kyoichi Kinoshita, Shinichi Yoda, and Shigeaki Zaima
Title: Characterization of Crystalline Structures of SiGe Substrate Formed by Traveling Liquidus-Zone Method and Fabrication of Strained Ge Layer
Conference: 7th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar
Place and Date: Sendai (Japan), 2014/1/27-28 (presentation: 2014/1/28)
Presentation: Poster, P-03

[6] **Takashi Yamaha**, Takuma Ohmura, Masashi Kurosawa, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Impact of Sn Incorporation on Low Temperature Growth of Polycrystalline-$Si_{1-x}Ge_x$ Layers on Insulators
Conference: 7th International SiGe Technology and Device Meeting (ISTDM 2014)
Place and Date: Singapore, 2014/6/2-4 (presentation: 2014/6/4)
Presentation: Oral, 11.4

[7] **Takashi Yamaha**, Shunsuke Asaba, Kengo Terasawa, Tatsuya Terashima, Wakana Takeuchi, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Crystalline Growth and Characterization of Group-IV Ternary Alloy Thin Films for Solar Cell
Conference: Grand Renewable Energy 2014 International Conference and Exhibition
Place and Date: Tokyo (Japan), 2014/7/24-8/1 (presentation: 2014/7/31)
Presentation: Oral, O-Pv-11-5 [00329]

[8] **Takashi Yamaha**, Hiroki Oda, Masashi Kurosawa, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, Shigeaki Zaima
Title: Formation and Energy Band Engineering of Ternary Alloy $Ge_{1-x-y}Sn_xC_y$ Layers
Conference: International Conference on Solid State Devices and Materials 2014
Place and Date: Tsukuba (Japan), 2014/9/8-11 (presentation: 2014/9/11)
Presentation: Oral, C-8-2

[9] **Takashi Yamaha**, Hiroki Oda, Masashi Kurosawa, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, Shigeaki Zaima
Title: Growth and Characterization of Ternary Alloy $Ge_{1-x-y}Sn_xC_y$ Layers
Conference: Workshop on "Atomically Controlled Processing for Ultra-large Scale Integration"
Place and Date: Leuven (Belgium), 2014/11/13-14 (presentation: 2014/11/14)
Presentation: Poster, P-03

[10] **Takashi Yamaha**, Hiroki Oda, Masashi Kurosawa, Wakana Takeuchi, Osamu Nakatsuka, and Shigeaki Zaima
Title: Growth and characterization of $Si_{1-x-y}Sn_xC_y$ ternary alloy thin films for solar cell application
Conference: The 6th World Conferenceon Photovoltaic Energy Conversion (WCPEC-6)
Place and Date: Kyoto (Japan), 2014/11/23-27 (presentation: 2014/11/25)
Presentation: Poster, 1TuPo.1.29

[11] **Takashi Yamaha**, Shunsuke Asaba, Tatsuya Terashima, Takanori Asano, Wakana Takeuchi, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Crystalline and Optical Properties of $Ge_{1-x-y}Si_xSn_y$ Ternary Alloy Layers for Solar Cell Application
Conference: 8th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration"
Place and Date: Sendai (Japan), 2015/1/29-30 (presentation: 2015/1/30)
Presentation: Oral, O-12

[12] **Takashi Yamaha**, Kimihiko Kato, Shigehisa Shibayama, Takanori Asano, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
Title: Formation of type-I energy band alignment of $Ge_{1-x-y}Si_xSn_y$/Ge hetero structure
Conference: The 9th International Conference on Silicon Epitaxy and Heterostructures
Place and Date: Montreal (Canada), 2015/5/18-22 (presentation: 2015/5/21)
Presentation: Oral, Session 4.1, Abst. No. 15091

国際会議発表（第二著者）

[1] Kenta Mochizuki, **Takashi Yamaha**, Yosuke Shimura, Osamu Nakatsuka, and Shigeaki Zaima
Title: Low Temperature Formation of $Si_{1-x-y}Ge_xSn_y$-on-Insulator Structures by Using Solid-Phase Mixing of $Ge_{1-z}Sn_z$/Si-on-Insulator Substrates
Conference: 7th International Conference on Si Epitaxy and Heterostructures
Place and Date: Leuven, (Belgium), 2011/8/29-9/1 (presentation: 2011/8/29)
Presentation: Oral, Session 4 (4)

[2] Shunsuke Asaba, **Takashi Yamaha**, Masashi Kurosawa, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Low Temperature Formation of $Si_{1-x-y}Ge_xSn_y$-on-Insulator Structures by Using Solid-Phase Mixing of $Ge_{1-z}Sn_z$/Si-on-Insulator Substrates
Conference: Conference on Solid State Devices and Materials (SSDM2013)
Place and Date: Fukuoka (Japan), 2013/9/24-27 (presentation: 2013/9/27)
Presentation: Oral, N-7-4

[3] Osamu Nakatsuka, Noriyuki Taoka, Takanori Asano, **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, Mitsuo Sakashita, and Shigeaki Zaima
Title: Sn-related Group-IV Semiconductor Materials for Electronic and Optoelectronic Applications
Conference: The 3rd International Conference on Nanoteck & Expo
Place and Date: Las Vegas (USA), 2014/2/2-4 (presentation: 2014/2/3)
Presentation: Oral, Track 10 (5)

[4] Masashi Kurosawa, **Takashi Yamaha**, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, Hiroshi Ikenoue, and Shigeaki Zaima
Title: Sn-assisted low temperature crystallization of polycrystalline $Ge_{1-x}Sn_x$ thin-films on insulating surfaces
Conference: 7th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar
Place and Date: Sendai (Japan), 2014/1/27-28 (presentation: 2014/1/28)
Presentation: Oral, O-7

[5] Masashi Kurosawa, Motohiro Kato, **Takashi Yamaha**, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Low temperature growth of SiSn polycrystals with high Sn contents on insulating layers
Conference: 7th International SiGe Technology and Device Meeting (ISTDM 2014)
Place and Date: Singapore, 2014/6/2-4 (presentation: 2014/6/3)
Presentation: Poster, P14

[6] Kengo Terasawa, **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, Noriyuki Taoka, Osamu Nakatsuka, Eiji Kamiyama, Ryo Matsutani, Ryo Suwa, Kazuhiko Kashima, Koji Izunome, Koji Sueoka, and Shigeaki Zaima
Title: Growth and crystalline properties of $Ge_{1-x-y}Sn_xC_y$ ternary alloy thin films on Ge(001) substrate
Conference: 7th International SiGe Technology and Device Meeting (ISTDM 2014)
Place and Date: Singapore, 2014/6/2-4 (presentation: 2014/6/4)
Presentation: Oral, 9.2

[7] Shigeaki Zaima, Osamu Nakatsuka, Noriyuki Taoka, Masashi Kurosawa, Takanori Asano, **Takashi Yamaha**, and Wakana Takeuchi
Title: Crystal growth of Sn-related group-IV alloy thin films for advanced silicon nanoelectronics
Conference: 7th International SiGe Technology and Device Meeting (ISTDM 2014)
Place and Date: Singapore, 2014/6/2-4 (presentation: 2014/6/4)
Presentation: Oral, 10.1

[8] Takuma Ohmura, **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, Mitsuo Sakashita, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Mobility behavior of $Si_{1-x-y}Ge_xSn_y$ polycrystals grown on insulators
Conference: The 15th IUMRS-International Conference in Asia (IUMRS-ICA 2014)
Place and Date: Fukuoka (Japan), 2014/8/24-30 (presentation: 2014/8/26)
Presentation: Oral, D5-O26-004

[9] Noriyuki Taoka, Takanori Asano, **Takashi Yamaha**, Terashima Terashima, Shunsuke Asaba, Osamu Nakatsuka, Peter Zaumseil, Giovanni Capellini, Thomas Schroeder, and Shigeaki Zaima
Title: Electrically Active Defects in GeSnSi/Ge Junctions Formed at Low Temperature
Conference: International Conference on Solid State Devices and Materials 2014
Place and Date: Tsukuba, (Japan), 2014/9/8-11 (presentation: 2014/9/10)
Presentation: Poster, PS-1-2

[10] Osamu Nakatsuka, Noriyuki Taoka, Takanori Asano, **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, and Shigeaki Zaima
Title: Epitaxial Growth of GeSn Layers on (001), (110), and (111) Si and Ge Substrates
Conference: 2014 ECS and SMEQ Joint International Meeting
Place and Date: Cancun (Mexico), 2014/10/5-9 (presentation: 2014/10/9)
Presentation: Oral, 1834

[11] Masashi Kurosawa, Motohiro Kato, Kota Takahashi, **Takashi Yamaha**, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Poly & Epitaxial Crystallization of Silicon-Tin Binary Alloys for Future Optoelectronics
Conference: International Conference on Thin Films 2014 (ICTF2014)
Place and Date: Dubrovnik (Croatia), 2014/10/13-16 (presentation: 2014/10/13)
Presentation: Oral, OR19

[12] Masashi Kurosawa, Motohiro Kato, Yuki Nagae, **Takashi Yamaha**, Osamu Nakatsuka, and Shigeaki Zaima
Title: Crystal growth of $Si_{1-x}Sn_x$ alloys with high Sn contents
Conference: 8th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration"
Place and Date: Sendai (Japan), 2015/1/29-30 (presentation: 2015/1/29)
Presentation: Oral, O-10

[13] Motohiro Kato, Masashi Kurosawa, **Takashi Yamaha**, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Formation of strain-free $Si_{1-x-y}Ge_xSn_y$ layers on Ge surfaces by using solid-liquid coexisting annealing

Conference: 8th International WorkShop on New Group IV Semiconductor Nanoelectronics and JSPS Core-to-Core Program Joint Seminar "Atomically Controlled Processing for Ultralarge Scale Integration"
Place and Date: Sendai (Japan), 2015/1/29-30 (presentation: 2015/1/30)
Presentation: Poster, P-04

[14] Hiroki Oda, **Takashi Yamaha**, Masashi Kurosawa, Wakana Takeuchi, Mitsuo Sakashita, Osamu Nakatsuka, and Shigeaki Zaima
Title: Solid Phase Epitaxy of $Ge_{1-x-y}Sn_xC_y$ Ternary Alloy Layers
Conference: 7th International Symposium on Advanced Plasma Science and its Applications for Nitrides and Nanomaterials / 8th International Conference on Plasma-Nano Technology
Place and Date: Nagoya (Japan), 2014/10/13-16 (presentation: 2014/10/13)
Presentation: Oral, C3-O-05

[15] Motohiro Kato, Masashi Kurosawa, **Takashi Yamaha**, Noriyuki Taoka, Osamu Nakatsuka, and Shigeaki Zaima
Title: Solid Phase Epitaxy of High Sn Content $Si_{1-x}Sn_x$ layer (x>0.2) on Ge Substrates for Optical Communication Applications
Conference: The 9th International Conference on Silicon Epitaxy and Heterostructures
Place and Date: Montreal (Canada), 2015/5/18-22 (presentation: 2015/5/21)
Presentation: Oral, Session 4.1, Abst. No. 15088

国内会議発表（第一著者）

[1] 山羽隆，志村洋介，中塚理，財満鎭明
Title: 固相拡散法を用いて形成した $Si_{1-x}Ge_x$ on Insulator 基板上への歪 Ge 層成長
Conference: 第 72 回 応用物理学会秋季学術講演会
Place and Date: 山形大学(山形), 2011/8/29-9/2 (presentation: 2011/8/31)
Presentation: ポスター, 31a-P15-11

[2] 山羽隆，中塚理，木下恭一，依田眞一，財満鎭明
Title: SiGe 基板上へのひずみ Ge エピタキシャル層成長と結晶物性評価
Conference: 電子デバイス研究会
Place and Date: 豊橋技術科学大学(愛知) 2012/5/17-18 (presentation: 2012/5/18)
Presentation: 口頭, (16)

[3] 山羽隆，中塚理，竹内和歌奈，田岡紀之，財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ 混晶薄膜のエピタキシャル成長および物性評価
Conference: 第 73 回 応用物理学会秋季学術講演会
Place and Date: 松山大学(愛媛) 2012/9/11-14 (presentation: 2012/9/13)
Presentation: 口頭, 13p-J-10

[4] 山羽隆，中塚理，田岡紀之，坂下満男，財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ 三元混晶のエピタキシャル成長および結晶性評価
Conference: 結晶工学未来塾
Place and Date: 学習院大学(東京) 2012/11/8 (presentation: 2012/11/8)
Presentation: ポスター, 14

[5] 山羽隆，中塚理，田岡紀之，坂下満男，財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ 薄膜のエピタキシャル成長および結晶性評価
Conference: 第 12 回日本表面科学会中部支部 学術講演会
Place and Date: 名城大学(愛知) 2012/12/22 (presentation: 2012/12/22)
Presentation: 口頭, 19

[6] 山羽隆，荒平貴光，黒澤昌志，田岡紀之，中塚理，財満鎭明
Title: Sn 導入による非晶質 SiGe 混晶薄膜の低温結晶化
Conference: 第 74 回 応用物理学会秋季学術講演会
Place and Date: 同志社大学(京都) 2013/9/16-20 (presentation:2013/9/18)

Presentation: 口頭, 18p-B4-4

[7] 山羽隆, 黒澤昌志, 荒平貴光, 田岡紀之, 中塚理, 財満鎭明
Title: 非晶質 SiGe 混晶薄膜の 結晶化に対する Sn 導入効果
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2013
Place and Date: 名古屋大学(愛知) 2013/11/16 (presentation:2013/11/16)
Presentation: ポスター, P8

[8] 山羽隆, 田岡紀之, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ 混晶エピタキシャル薄膜の結晶性および光学特性
Conference: 第 5 回薄膜太陽電池セミナー2013
Place and Date: 名古屋大学(愛知) 2013/11/14-15 (presentation: 2013/11/14)
Presentation: ポスター, P1-12

[9] 山羽隆, 寺澤謙吾, 黒澤昌志, 竹内和歌奈, 田岡紀之, 中塚理, 財満鎭明
Title: 高 C 組成 $Ge_{1-x-y}Sn_xC_y$ 薄膜の結晶成長および結晶性評価
Conference: 第 61 回応用物理学会春季学術講演会
Place and Date: 青山学院大学(神奈川) 2014/3/17-20 (presentation: 2014/3/18)
Presentation: 口頭, 18p-F6-19

[10] 山羽隆, 小田裕貴, 黒澤昌志, 竹内和歌奈, 田岡紀之, 中塚理, 財満鎭明
Title: GeSnC 三元混晶薄膜の結晶成長および光学特性評価
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2014
Place and Date: 名古屋大学(愛知) 2014/11/8 (presentation:2014/11/8)
Presentation: 口頭, B6

[11] 山羽 隆, 加藤 公彦, 柴山 茂久, 浅野 孝典, 坂下 満男, 中塚 理, 財満 鎭明
Title: $Ge_{1-x-y}Si_xSn_y$/Ge ヘテロ構造におけるエネルギーバンド構造の解明
Conference: 第 62 回 応用物理学会春季学術講演会
Place and Date: 東海大学(神奈川) 2015/3/11-14 (presentation:2015/3/11)
Presentation: 口頭, 11a-D7-4

[12] 山羽 隆, 矢野翔大, 髙橋恒太, 黒澤昌志, 坂下満男, 中塚理, 財満鎭明
Title: $Si_{1-x-y}Sn_xC_y$ 三元混晶薄膜のエピタキシャル成長および結晶性評価
Conference: 第 76 回 応用物理学会秋季学術講演会
Place and Date: 名古屋国際会議場(愛知) 2015/9/13-16 (presentation: 2015/9/13)
Presentation: 口頭,13p-2W-13

国内会議発表（第二著者以降）
[1] 朝羽俊介, 山羽隆, 黒澤昌志, 坂下満男, 田岡紀之, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ エピタキシャル層/n-Ge(001)ヘテロ接合の電気的特性
Conference: 第 60 回応用物理学会春季学術講演会
Place and Date: 神奈川工科大学(神奈川) 2013/3/27-30 (presentation:2013/3/27)
Presentation: 口頭, 27a-G20-8

[2] 黒澤昌志, 荒平貴光, 山羽隆, 田岡紀之, 中塚理, 財満鎭明
Title: 過飽和状態制御による多結晶 $Si_{1-x}Sn_x$/絶縁膜の大粒径成長
Conference: 第 74 回 応用物理学会秋季学術講演会
Place and Date: 同志社大学(京都) 2013/9/16-20 (presentation:2013/9/18)
Presentation: 口頭, 18p-B4-5

[3] 寺澤謙吾, 原田知典, 山羽隆, 田岡紀之, 中塚理, 財満鎭明
Title:スパッタリング法を用いた $Ge_{1-x-y}Sn_xC_y$ 混晶薄膜の 結晶成長および結晶性評価
Conference: 第 74 回 応用物理学会秋季学術講演会
Place and Date: 同志社大学(京都) 2013/9/16-20 (presentation:2013/9/18)
Presentation: 口頭, 18p-B4-6

[4] 寺澤謙吾, 山羽隆, 小田裕貴, 黒澤昌志, 田岡紀之, 中塚理, 財満鎭明

Title: $Ge_{1-x-y}Sn_xC_y$ 三元混晶薄膜の結晶成長および 結晶構造評価
Conference: 結晶工学未来塾
Place and Date: 学習院大学(東京) 2013/11/7 (presentation:2013/11/7)
Presentation: ポスター, 15

[5] 朝羽俊介, 山羽隆, 寺島辰也, 黒澤昌志, 坂下満男, 田岡紀之, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$/n-Ge(001)低欠陥ヘテロ接合形成と電気的特性
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2013
Place and Date: 名古屋大学(愛知) 2013/11/16 (presentation:2013/11/16)
Presentation: ポスター, P4

[6] 寺澤謙吾, 山羽隆, 小田裕貴, 黒澤昌志, 田岡紀之, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Sn_xC_y$ 混晶薄膜のエピタキシャル成長および結晶構造評価
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2013
Place and Date: 名古屋大学(愛知) 2013/11/16 (presentation:2013/11/16)
Presentation: ポスター, P6

[7] 寺澤謙吾, 山羽隆, 小田裕貴, 黒澤昌志, 田岡紀之, 中塚理, 財満鎭明
Title: 多接合型太陽電池応用に向けた $Ge_{1-x-y}Sn_xC_y$ 三元混晶薄膜の結晶成長
Conference: 第 5 回薄膜太陽電池セミナー2013
Place and Date: 名古屋大学(愛知) 2013/11/14-15 (presentation:2013/11/14)
Presentation: ポスター, P1-3

[8] 朝羽俊介, 山羽隆, 寺島辰也, 黒澤昌志, 坂下満男, 田岡紀之, 中塚理, 財満鎭明
Title: GeSiSn/n-Ge(001)ヘテロ接合型太陽電池の作製および光電特性評価
Conference: 第 5 回薄膜太陽電池セミナー2013
Place and Date: 名古屋大学(愛知) 2013/11/14-15 (presentation:2013/11/14)
Presentation: ポスター, P1-10

[9] 寺島辰也, 山羽隆, 浅野孝典, 中塚理, 田岡紀之, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ エピタキシャル層の結晶構造の成長温度および熱処理温度依存性
Conference: 第 13 回 日本表面科学会中部支部 学術講演会
Place and Date: 名古屋工業大学(愛知) 2013/12/21 (presentation:2013/12/21
Presentation: 口頭, 16

[10] 小田裕貴, 山羽隆, 寺澤謙吾, 黒澤昌志, 田岡紀之, 中塚理, 財満鎭明
Title: 固相エピタキシー法により形成した $Ge_{1-x-y}Sn_xC_y$ 三元混晶薄膜の結晶構造
Conference: 第 61 回応用物理学会春季学術講演会
Place and Date: 青山学院大学(神奈川) 2014/3/17-20 (presentation:2014/3/18)
Presentation: 口頭, 18p-F6-18

[11] 寺島辰也, 山羽隆, 浅野孝典, 中塚理, 田岡紀之, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ エピタキシャル層の結晶構造の成長温度と熱処理依存性
Conference: 第 61 回応用物理学会春季学術講演会
Place and Date: 青山学院大学(神奈川) 2014/3/17-20 (presentation:2014/3/18)
Presentation: 口頭, 18p-F6-20

[12] 加藤元太, 黒澤昌志, 山羽隆, 田岡紀之, 中塚理, 財満鎭明
Title: 固相エピタキシャル成長法による高 Sn 組成（>20%）SiSn 薄膜の創製
Conference: 第 75 回応用物理学会秋季学術講演会
Place and Date: 北海道大学(北海道) 2014/9/17-20 (presentation:2014/9/19)
Presentation: 口頭, 19p-A16-16

[13] 浅野孝典, 寺島辰也, 山羽隆, 田岡紀之, 竹内和歌奈, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ エピタキシャル層の結晶性への伸長または圧縮歪の影響
Conference: 第 75 回応用物理学会秋季学術講演会
Place and Date: 北海道大学(北海道) 2014/9/17-20 (presentation:2014/9/18)
Presentation: ポスター, 18p-PB10-9

[14] 黒澤昌志, 柴山茂久, 加藤元太, 山羽隆, 坂下満男, 竹内和歌奈, 中塚理, 財満鎭明
Title: $Si_{1-x}Sn_x$ 薄膜におけるバンドギャップナローウィングの初観測
Conference: 第 75 回応用物理学会秋季学術講演会
Place and Date: 北海道大学(北海道) 2014/9/17-20 (presentation:2014/9/18)
Presentation: 口頭, 18p-F6-16

[15] 加藤元太, 黒澤昌志, 山羽隆, 坂下満男, 竹内和歌奈, 中塚理, 財満鎭明
Title: 固相エピタキシャル成長法を用いた高 Sn 組成 SiSn 層の形成
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2014
Place and Date: 名古屋大学(愛知) 2014/11/8 (presentation:2014/11/8)
Presentation: 口頭, B11

[16] 浅野孝典, 寺島達也, 山羽隆, 田岡紀之, 竹内和歌奈, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y$ エピタキシャル層の結晶性の歪構造依存性
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2014
Place and Date: 名古屋大学(愛知) 2014/11/8 (presentation:2014/11/8)
Presentation: 口頭, A8

[17] 福田雅大, 山羽隆, 浅野孝典, 藤浪俊介, 黒澤昌志, 中塚理, 財満鎭明
Title: $Ge_{1-x-y}Si_xSn_y/Ge_{1-x}Sn_x/Ge_{1-x-y}Si_xSn_y$ 二重ヘテロ接合の形成および結晶性評価
Conference: 第 76 回 応用物理学会秋季学術講演会
Place and Date: 名古屋国際会議場(愛知) 2015/9/13-16 (presentation:2015/9/13)
Presentation: 口頭, 13p-2W-15

[18] 矢野翔大, 山羽隆, 黒澤昌志, 竹内和歌奈, 坂下満男, 中塚理, 財満鎭明
Title: 固相成長法による $Si_{1-x-y}Sn_xC_y$ 多結晶薄膜の形成および結晶構造評
Conference: 第 76 回 応用物理学会秋季学術講演会
Place and Date: 名古屋国際会議場(愛知） 2015/9/13-16 (presentation:2015/9/13)
Presentation: 口頭, 13p-2W-14

[19] 矢野翔大, 山羽隆, 黒澤昌志, 竹内和歌奈, 志村洋介, 坂下満男, 中塚理, 財満鎭明
Title: 固相成長法による $Si_{1-x-y}Sn_xC_y$ 薄膜の形成および結晶・光学物性評価
Conference: 公益社団法人 応用物理学会 SC 東海地区学術講演会 2015
Place and Date: 名古屋大学(愛知) 2015/11/14 (presentation:2015/11/14)
Presentation: 口頭, B9