

LSI デバイス微細 Cu 配線のプロセスと
高信頼性化に関する研究

虎澤 直樹

目次

第 1 章 序論	1
1.1 LSI デバイスの微細化.....	1
1.2 Cu 配線製造プロセス.....	3
1.3 Cu 配線の微細化に伴う問題.....	6
1.3.1 Cu 埋め込み特性.....	6
1.3.2 配線抵抗.....	7
1.3.3 配線遅延.....	7
1.3.4 機械的強度.....	10
1.3.5 エレクトロマイグレーション耐性.....	10
1.3.6 ストレス誘起ボイド耐性.....	14
1.3.7 経時的絶縁破壊.....	14
1.4 本研究の目的と内容.....	17
1.5 本論文の構成.....	20
第 1 章の参考文献.....	21
第 2 章 評価方法	25
2.1 測定方法.....	25
2.1.1 本節の内容.....	25
2.1.2 メタル膜評価.....	25
2.1.3 絶縁膜評価.....	28
2.1.4 形状評価.....	30
2.2 分析・解析方法.....	32
2.2.1 本節の内容.....	32
2.2.2 シミュレーション法.....	32
2.2.3 定理.....	32
第 2 章の参考文献.....	34
第 3 章 RuTa 合金バリアを用いた Cu 配線の埋め込み特性と信頼性	35
3.1 緒言.....	35
3.1.1 Enhanced Cu シード技術.....	35
3.1.2 本章の目的.....	36
3.1.3 本章の構成.....	37
3.2 実験内容.....	38

3.2.1	試料作製.....	38
3.2.2	評価内容.....	39
3.2.3	評価方法.....	40
3.3	実験結果及び考察.....	41
3.3.1	RuTa 合金の膜特性.....	41
3.3.2	RuTa 合金のバリア構造検討.....	50
3.3.3	RuTa 合金バリアを適用した Cu 配線の電気特性及び信頼性.....	54
3.4	結言.....	62
	第 3 章の参考文献.....	63
第 4 章	RuTa 合金の窒化によるバリア性及び信頼性への影響	67
4.1	緒言.....	67
4.1.1	Cu 配線バリア材料の窒化技術.....	67
4.1.2	本章の目的.....	67
4.1.3	本章の構成.....	68
4.2	実験内容.....	69
4.2.1	試料作製.....	69
4.2.2	評価内容.....	69
4.2.3	評価方法.....	69
4.3	実験結果及び考察.....	71
4.3.1	RuTa(N)の膜特性.....	71
4.3.2	RuTa(N)バリアを適用した Cu 配線の電気特性及び信頼性.....	80
4.4	結言.....	87
	第 4 章の参考文献.....	88
第 5 章	繊維状 TiN マスクを用いたメタルハードマスクプロセスの開発	90
5.1	緒言.....	90
5.1.1	メタルハードマスクプロセスの概要.....	90
5.1.2	本章の目的.....	92
5.1.3	本章の構成.....	93
5.2	実験内容.....	94
5.2.1	試料作製.....	94
5.2.2	評価内容.....	94
5.2.3	評価方法.....	95
5.3	実験結果及び考察.....	96
5.3.1	TiN マスクの残留応力とトレンチ形状の関係.....	96

5.3.2	TiN 膜の残留応力と膜質	100
5.3.3	繊維状 TiN マスクを適用した Cu 埋め込み特性.....	108
5.4	結言.....	112
	第 5 章の参考文献.....	113
第 6 章 ELK 膜を用いた MHM セルフアラインビアプロセスの開発.....		117
6.1	緒言.....	117
6.1.1	ELK 膜の概要.....	117
6.1.2	本章の目的	118
6.1.3	本章の構成	118
6.2	実験内容	120
6.2.1	試料作製.....	120
6.2.2	評価内容	120
6.2.3	評価方法	121
6.3	実験結果及び考察	122
6.3.1	ELK 膜の特性.....	122
6.3.2	ELK 膜を適用した MHM セルフアラインビアプロセスフローの検討	122
6.3.3	Cu 配線の電気特性及び信頼性.....	127
6.3.4	チップパッケージングの信頼性	132
6.4	結言.....	139
	第 6 章の参考文献.....	140
第 7 章 総括		144
研究業績.....		148
謝辞.....		151

第1章 序論

1.1 LSI デバイスの微細化

今日、半導体 LSI(Large Scale Integration)デバイスは、スマートフォンやパソコンなどの小型機器から、サーバーや無線基地局などの通信装置、航空機器などの大型産業機器まで数多くの電子機器に使用されており、我々の生活には欠かすことのできないものになっている。今後、IoT(Internet of Things)社会を実現するには、LSI に求められる役割がますます大きくなると考えられ、LSI のデバイス特性や信頼性の更なる向上が必要不可欠となる。その代表例として、先進運転支援システム(ADAS : Advanced Driving Assistant System)や自動運転技術の本格普及が進んでいる自動車が挙げられる。現在、自動車メーカーは、2020 年～2025 年頃の完全自動運転車の実用化を目指して、急ピッチで開発を進めている。ADAS や自動運転を実現するための車載用 LSI デバイスは、走行する自動車の周辺環境で危険が存在する場合に、運転者に警報を発したり歩行者や障害物等との衝突を自動で回避するため、大規模で複雑な情報を瞬時に認識・処理して動作を指示する必要がある。また、搭載された LSI デバイスは、最終製品である自動車の寿命期間に渡って故障なく正常に動作する必要がある。従って、車載用 LSI デバイスは、非常に高い性能と信頼性が要求されることになる。

LSI デバイスの高性能化は、トランジスタを微細化して集積密度を向上させることによって実現される。半導体素子の基本的指導原理であるスケーリング則によると[1]、トランジスタの微細化によってスイッチング動作は高速で低消費電力になり、且つ高集積化によってチップの特性向上・面積低減・コスト低減が可能になる。そのため、10 μ m ノード時代から始まった集積回路(IC : Integrated Circuit)は、ムーアの法則に則ってひたすら微細化を実現し[2-3]、現在、数 nm ノードの開発成果が報告されるまでに[4-6]、半導体技術は進化を遂げてきている。

表 1-1 に、2013 年にまとめられた半導体技術の国際ロードマップ ITRS (International Technology Roadmap for Semiconductors)の技術トレンドを示す[7]。この技術トレンドに従えば、トランジスタのゲート長は今後も継続して微細化の一途を辿り、それに伴ってトランジスタ同士を接続する配線の微細化も同時に進行する。LSI デバイスの配線は、デバイスの性能や集積度を決定する重要な技術の一つであるため、トランジスタと同様

に継続的な技術革新が必要である。

表 1-1 半導体技術の国際ロードマップ(ITRS2013)

製造開始年	2013	2015	2017	2019	2021	2023
ロジック業界の “ノード名”	“16/14”	“10”	“7”	“5”	“3.5”	“2.5”
ロジック 1/2 ピッチ (nm)	40	32	25	20	16	13
フラッシュ 1/2 ピッチ (nm)	18	15	13	11	9	8
DRAM ^{※1} 1/2 ピッチ (nm)	28	25	20	17	14	12
FinFET ^{※2} 1/2 ピッチ (nm)	30	24	19	15	12	9.5
FinFET Fin 幅 (nm)	7.6	7.2	6.8	6.4	6.1	5.7
MPU ^{※3} 実測ゲート長 (nm)	20	17	14	12	10	8

※1 DRAM : Dynamic Random Access Memory

※2 Fin FET : Fin Field Effect Transistor

※3 MPU : Micro Processing Unit

近年では、配線の微細化に伴って生じる電気特性や信頼性の低下を対策するため、LSI デバイスの配線材料として、従来用いられてきた Al(Aluminum)に代わって、Cu(Copper) が広く使用されている。Cu 配線が導入されて以来、Cu 配線プロセスの技術革新は飛躍的に進み、バリアメタル・層間絶縁膜等の材料技術や製造プロセス技術が確立し、量産技術として広く普及している。しかしながら、今後ますます微細化が進むと、次第に近づきつつある物理限界をブレイクスルーする必要があり、従来技術の延長線では微細配線の形成は困難と考えられる。従って、高性能・高信頼性の微細 Cu 配線の開発のため、新規の材料技術や製造プロセス技術に関する研究が急務となっている。

1.2 Cu 配線製造プロセス

従来、LSI デバイスの配線としては Al 配線が使用されてきたが、1997 年に Cu 配線プロセスが発表[8]されてからは、Al 配線に代わって Cu 配線が広く普及し使用されるようになった。それ以来、最先端の微細配線の製造プロセスとしては、Cu 配線のみ開発が行われている。

配線材料に Cu を使用するメリットは、Cu の比抵抗($1.7\mu\Omega\cdot\text{cm}$)が Al の比抵抗($2.7\mu\Omega\cdot\text{cm}$)に比べて約 60%程度と低いため、配線抵抗の低減や配線遅延の抑制ができ、デバイスの動作周波数を向上できることである。また、Cu の融点(1083°C)は、Al の融点(660°C)と比べて高く、Cu の自己拡散の活性化エネルギー(2.03eV)は Al の活性化エネルギー(1.46eV)と比べて高いため[9]、Al 配線と比較して Cu 配線では、エレクトロマイグレーション(EM : Electromigration)耐性等の配線信頼性の向上が可能である。一方で、Cu はエッチング生成物の蒸気圧が低いことから、反応性イオンエッチング(RIE : Reactive Ion Etching)による加工が難しく、従来の Al 配線の製造プロセスでは、Cu 配線の形成が困難という問題がある。また、Cu は Al と比べて拡散係数が非常に高いため、層間絶縁膜中への拡散による絶縁破壊や Si(Silicon)基板への到達によるトランジスタ特性の変動等の問題もある。

そこで、LSI デバイスにおける Cu 配線の実用化のため、デュアルダマシン法と呼ばれる Cu 配線の製造プロセスが開発された。デュアルダマシン法では、配線内に Cu 膜を埋め込むための電解めっきと、配線表面の余剰な Cu 膜を除去するための化学的機械研磨(CMP : Chemical Mechanical Polishing)が開発されたことにより、Cu をエッチングせずに配線の形成が可能である。また、層間絶縁膜中や Si 基板への Cu の拡散を抑制するため、Cu の拡散防止膜であるバリア膜が開発された。バリア膜に求められる主な特性としては、層間絶縁膜や Si 基板等への Cu 拡散を抑制できることや、LSI デバイスの使用環境において熱的安定性が高いことなどが挙げられる。それらの特性を満たすバリア材料として、Ta(Tantalum)や Ti(Titanium)等の遷移金属の検討が行われ、現在では量産技術として使用されている。また、Cu 配線デュアルダマシン法は、従来の Al 配線の製造プロセスと比べてシンプルで且つ工程数も少ないため、製造プロセスのコストを低減できるメリットもある。

図 1-1 に、現在使用されている一般的な Cu 配線デュアルダマシンプロセスのフロー

を示す。まず、MOSFET(Metal-Oxide-Semiconductor Field-Effect-Transistor)を形成した Si 基板に下層の Cu 配線を形成した後、化学気相成長法(CVD : Chemical Vapor Deposition)によりライナー膜及び上層の層間絶縁膜を堆積する。ライナー膜は、下層配線の Cu の上層層間絶縁膜中への拡散を抑制するために必要であり、主に SiN(Silicon Nitride)膜や SiC(Silicon Carbide)膜が使用されている。次に、リソグラフィで配線溝(トレンチ)と接続孔(ビア)のパターニングを行った後、ドライエッチングで層間絶縁膜中にトレンチとビアを形成する。その後、スパッタリング法により、Cu の拡散を抑制するためのバリア膜と、電解めっきの際に電流を流すための Cu シード膜を堆積する。バリア膜は、一般的には Ta と TaN(Tantalum Nitride)の積層構造である Ta/TaN バリア構造や、Ti と TiN(Titanium Nitride)の積層構造である Ti/TiN 積層構造が使用されている。その後、Cu 電解めっきによりトレンチとビアの中に Cu 膜を堆積する。Cu 電解めっきは、一般的には、硫酸銅(II)5水和物のめっき液に、硫黄系物質のアクセラレーター、ポリエチレングリコール-ポリプロピレングリコール (PEG-PPG : Polyethyleneglycol - Polypropylenglycol)の重合体であるサプレッサー、アミン系物質のレベラーという 3 種類の添加剤を加えて行う。これらの添加剤の相互作用により、トレンチやビアの側壁及び上部に比べて底部のめっき成長速度を速くし、底部からめっきを選択的に成長させるボトムアップフィルプロセスによってトレンチやビアを埋め込んでいる。その後、熱処理を実施し、Cu 膜中の水分の除去や Cu 膜の再結晶化による結晶粒の粗大化を行う。一般的な熱処理の条件は、N₂(Nitrogen)雰囲気、温度は 100~300°C、時間は 30~120min. である。最後に、CMP により配線表面の余剰な Cu 膜とバリア膜を除去して、Cu 配線を形成する。このプロセスを繰り返し実施することで、所望の配線層を有する多層 Cu 配線構造を形成する。

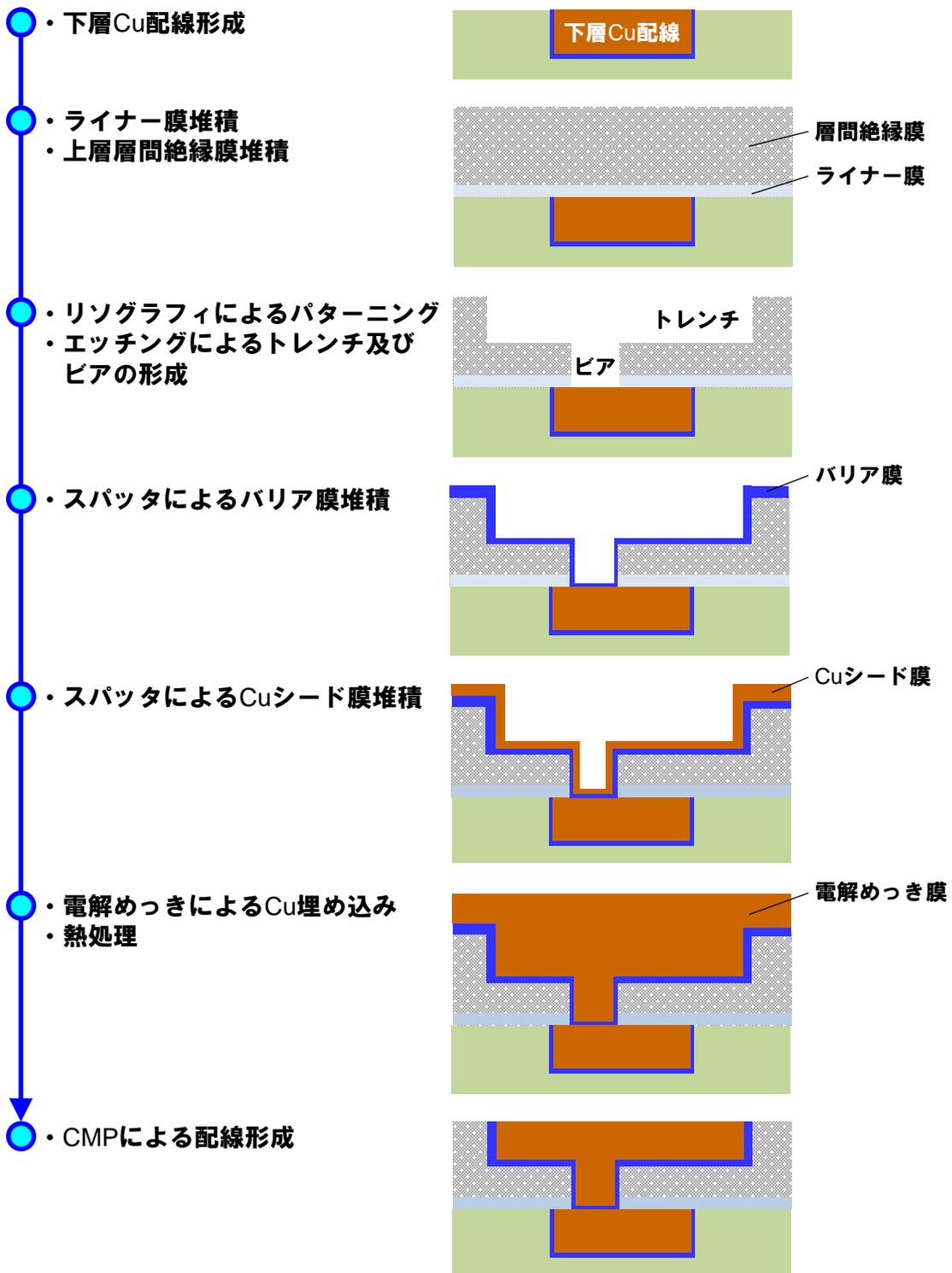


図 1-1 Cu 配線デュアルダマシシ製造プロセスフローの模式図

1.3 Cu 配線の微細化に伴う問題

1.3.1 Cu 埋め込み特性

Cu 配線の微細化に伴って顕在化する問題としてまず挙げられるのは、Cu 埋め込み特性の劣化である。図 1-1 で述べたように、Cu 配線は、スパッタでバリア膜と Cu シード膜を堆積し、その後、電解めっきでトレンチ及びビア内に Cu 膜を埋め込むことにより形成する。従って、Cu 埋め込み特性は、バリア/Cu シード工程と Cu めっき工程の両特性によって決まり、特に Cu めっきで埋め込む前のバリア/Cu シード膜の形成が非常に重要である。

Cu 配線埋め込み時に、配線内にボイドが発生するメカニズムは、主にピンチオフボイドとシードレスボイドという 2つのモードに大別される。ピンチオフボイドは、バリア/Cu シード成膜後のトレンチやビアの開口幅/径が狭く、Cu めっき埋め込みの途中でトレンチやビアの間口が閉じてめっき成長が止まることでボイドが発生するモードである。シードレスボイドは、トレンチやビアの側壁においてバリア膜上の Cu シード膜が凝集して非連続膜になり、Cu めっき成長のために必要な電子がトレンチやビアの底部まで十分に供給されず、全くボトムアップフィルしなくなることでボイドが発生するモードである。従って、微細 Cu 配線をボイドフリーで埋め込むためには、図 1-2 に示すように、①バリア/Cu シード成膜後のトレンチとビアの開口幅/径の十分な確保、②トレンチとビアの側壁における Cu シード膜の凝集抑制による連続的な膜形成が必要である。

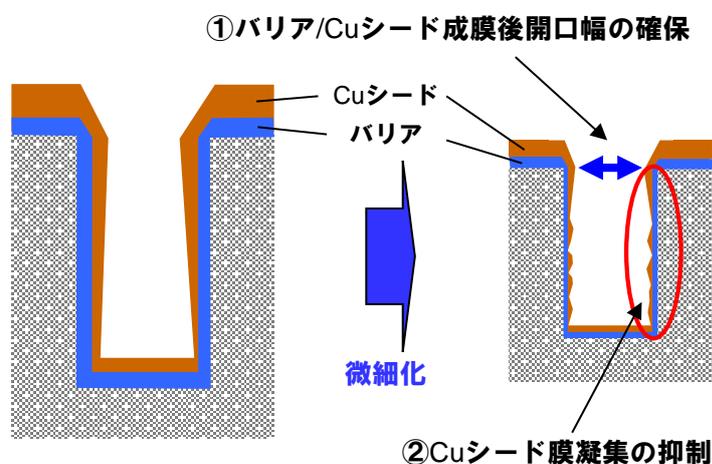


図 1-2 微細 Cu 配線埋め込みのために必要なバリア/Cu シード膜形成状態

バリア/Cu シード成膜後のトレンチとビアの開口幅/径を十分に確保するには、バリアや Cu シードの薄膜化が必要不可欠である。しかしながら、特に Cu シードを薄膜化すると、スパッタのステップカバレッジが悪いトレンチやビアの側壁においては、バリア膜上の Cu 膜が凝集してアイランド状の非連続膜となり、その結果、トレンチやビアにシードレスポイドが発生する。従って、現行の Cu 埋め込み技術では、トレンチやビアの開口幅/径の確保と連続的な Cu シード膜の形成の両立は非常に困難であり、微細 Cu 配線を形成するためには、新規の Cu 埋め込み技術の研究開発が必要である。

1.3.2 配線抵抗

配線の微細化が進むと、Cu 配線中に占める比抵抗の高いバリア膜の体積分率が大きくなるため、Cu 配線全体の実効電気抵抗率は高くなる。また、配線のサイズが Cu 内における伝導電子の平均自由行程 39nm [10-11]を下回ることにより、図 1-3 に示す(a)表面散乱、(b)界面散乱、(c)不純物散乱が増大するため、Cu 配線の電気抵抗率はますます増加する。Cu 配線の抵抗上昇を抑制するには、バリア膜の観点からは、比抵抗の低いバリア材料の適用、バリアの薄膜化が挙げられ、Cu 膜の観点からは、Cu めっき成膜後の熱処理温度の高温化による Cu 膜の結晶粒の粗大化などが挙げられる。

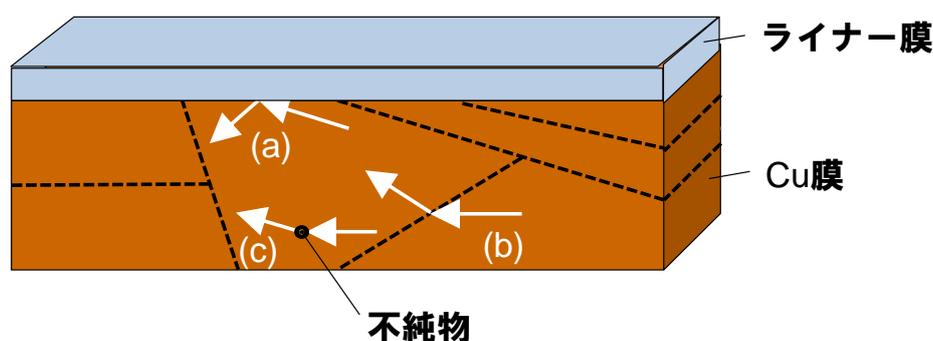


図 1-3 Cu 配線における電子散乱の模式図

(a)表面散乱 (b)界面散乱 (c)不純物散乱

1.3.3 配線遅延

Cu 配線の微細化により配線ピッチが小さくなると、配線抵抗の上昇に加えて、並行する 2 つの配線間の寄生容量である配線間容量の増大も顕著になる。半導体素子の微細化に伴って、素子自体の動作遅延時間は減少する。一方、素子と素子を接続する配線に

関しては、断面寸法の微細化により、抵抗成分、インダクタンス成分、容量成分が増大し、配線の RC(Resistive-Capacitive)遅延は増大する。図 1-4 に示す配線層間容量の模式図を参照して導いた配線遅延 τ を 1.1 式に示す。

$$\tau = RC = \rho \frac{2L}{TP} k \epsilon_0 \left(\frac{4TL}{P} + \frac{TL}{P} \right) = 2\rho k \epsilon_0 \left(\frac{4L^2}{P^2} + \frac{L^2}{T^2} \right) \quad (1.1)$$

(※ $C = 2(C_1 + C_2)$)

ここで、 R は配線抵抗、 C は配線容量、 ρ は配線の抵抗率、 ϵ_0 は真空の誘電率、 k は比誘電率、 L は配線長、 T は配線高さ、 P は配線ピッチ($P/2$: 配線幅と配線間距離)である。今後、チップ面積が増大すると配線長は長くなり、微細化が進むと配線ピッチは狭くなる。1.1 式より、配線遅延 τ は、配線長 L の 2 乗及び配線ピッチ P の逆数の 2 乗に比例するため、配線遅延はますます増大することが分かる。

現状、集積回路の動作速度は、トランジスタ素子の遅延時間ではなく配線の遅延時間で律速しているため、今後、デバイスの微細化が更に進むと配線遅延の増大が顕著になり、デバイスの性能劣化が問題となる。従って、デバイスの高性能化のためには配線の RC 遅延の低減が求められ、配線抵抗 R と配線容量 C を低減する必要がある。但し、チップ面積の増大と微細化により、配線長 L の増大と配線ピッチ P の縮小は避けられないため、配線容量 C を低減するには層間絶縁膜の比誘電率 k の低減が必要である。

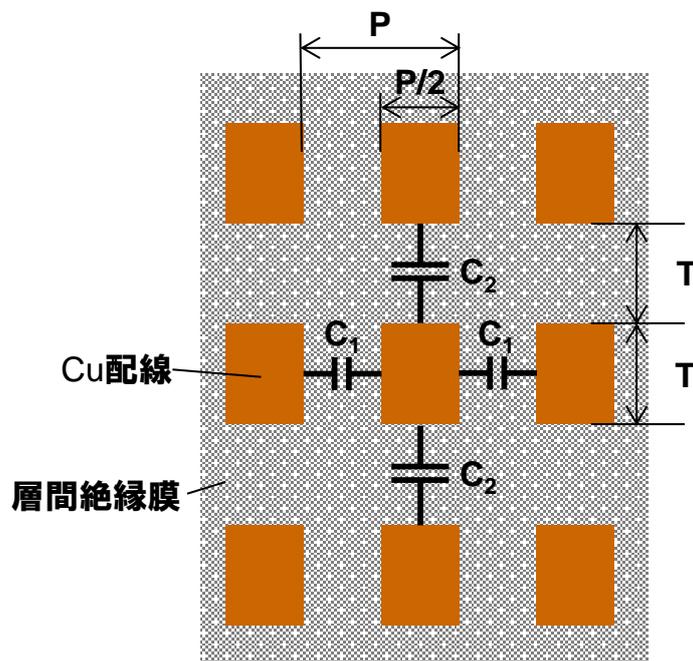


図 1-4 配線層間容量の模式図

一般的に材料の k 値を下げるには、①材料自身の分極率を下げる、②材料自身を低密度化・ポーラス化するという2つの方法が挙げられる。

誘電体の分極には、電子分極・配向分極・イオン分極がある。絶縁体の分極は3つの分極の総和であるため、材料自身の分極率を下げるには、これらの分極率を下げる必要がある。電子分極率を下げるには、原子半径の小さい原子を導入する必要がある、配向分極率とイオン分極率を下げるには、誘電体膜中から極性分子とイオン性分子を取り除く必要がある。従って、 k 値を下げるには、誘電体膜中から水分子や HCl(Hydrogen Chloride)などの不純物を取り除き、純度を上げることが必要である。

材料自身を低密度化・ポーラス化するには、材料内部にナノサイズのポロジェン(空孔形成材)を導入し、それを UV(Ultraviolet)照射等の光エネルギーにより分解・除去し、微細空孔を形成することによって実現できる。材料中に空孔を形成すると、 k 値が1である空気の体積分率が增加するため、材料の k 値を低減できる。また、Cu 配線の実効誘電率を下げる究極のプロセス技術としては、図 1-5 に示すように、誘電体膜を用いずに中空配線を形成するエアギャップ技術が報告されている[12-15]。

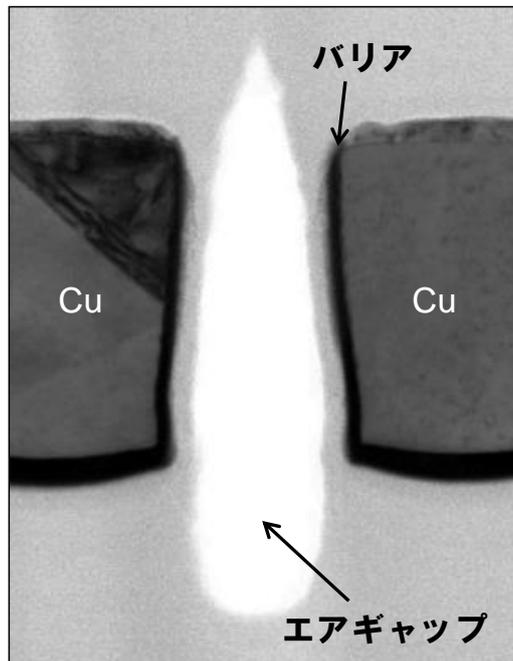


図 1-5 Cu 配線エアギャップの形状断面図[14]

1.3.4 機械的強度

1.3.3 項で述べた通り、配線の RC 遅延を低減するには、層間絶縁膜の k 値の低減が必要である。しかしながら、k 値を低減するため、層間絶縁膜を低密度化やポーラス化すると、膜の機械的強度が低下する。そのため、フォトリソグラフィ用のレジストを除去するための O_2 (Oxygen)プラズマアッシング等によって層間絶縁膜に容易にダメージが入り、k 値が増加して配線間容量が増大するという問題がある。また、ダイシングやパッケージングの際に層間絶縁膜にクラックや剥離等が発生し、チップパッケージングの信頼性が劣化するという問題も発生する。従って、層間絶縁膜の Low-k 化と機械的強度を確保し、電気特性とチップパッケージングの信頼性を向上できる層間絶縁膜の材料や製造プロセスの開発が必要である。

1.3.5 エレクトロマイグレーション耐性

Cu 配線の微細化により、上述した Cu 埋め込み特性や電気特性の劣化に加えて、配線信頼性の劣化が発生する。その中でも特に、エレクトロマイグレーション(EM)耐性の劣化が主要な信頼性問題として挙げられる。EM とは、配線に高密度の電流を長時間流

すことによって、電子と金属原子との物理的な衝突が発生し、それにより金属原子が移動して配線中にボイドが発生する現象である。

Cu 配線中の Cu イオンは静電気と高密度の電子流(電子風)により Driving Force を受ける。静電気と比べて電子風の効果が高いために、Cu イオンは電子風の向きに移動する。流束 J は、1.2 式に示す Driving Force(F_{eff})と 1.3 式に示すドリフト速度(V_d)により、1.4 式で示す Blech のモデルで説明される[16-17]。

$$F_{\text{eff}} = (Z_e + Z_w)e\rho j = Z^*e\rho j \quad (1.2)$$

$$V_d = \frac{DF_{\text{eff}}}{kT} = \frac{DZ^*}{kT}e\rho j \quad (1.3)$$

$$J = NV_d = \frac{NDZ^*}{kT}e\rho j \quad (1.4)$$

ここで、 Z_e は荷電子数、 Z_w は電子風による荷電子数、 Z^* は有効荷電子数、 e は電気素量、 ρ は抵抗率、 j は電流密度、 k はボルツマン定数、 T は絶対温度、 N は原子密度である。

EM に起因して発生する故障は、流束が大きく変化する箇所が発生する。Cu 配線のデュアルダマシン構造においては、ビア部において流束の変化が最大となるため、EM による故障はビア周辺で発生する。図 1-6 に、EM による配線故障箇所の断面模式図を示す。陰極端においては、上層配線やビアの内部でボイドが生じることによってオープン不良が発生し、陽極端においては、下層配線の内部でのボイドによるオープン不良や、ヒロックやウィスカによるショート不良が発生する[18]。

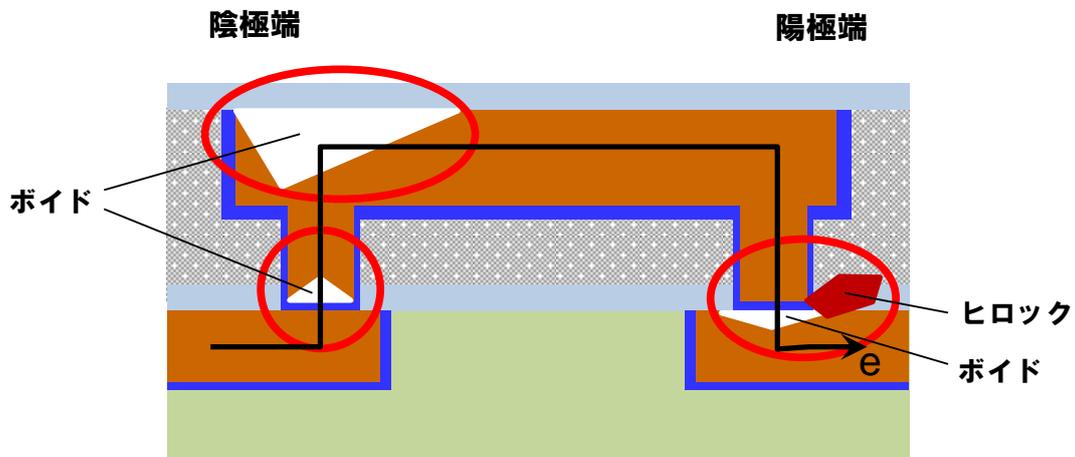


図 1-6 EM による配線故障箇所の断面模式図

EM の故障モデル式としては、一般的に 1.5 式に示す Black の式が用いられている [19-20]。

$$MTF = \frac{A}{J^n} \exp\left(\frac{-E_a}{kT}\right) \quad (1.5)$$

ここで、MTF(Mean Time to Failure)は平均故障時間、A は配線の構造や材料により決定される定数、J は電流密度、n は定数、 E_a は活性化エネルギー、k はボルツマン定数、T は配線部の絶対温度である。n 値は金属イオンの移動メカニズムに関連しており、Cu 配線では $n=1$ が導かれている [21]。

EM 耐性を向上する技術として、従来から多くの種類のプロセス技術が提唱されている。図 1-7 に示す配線中の Cu 原子の拡散経路とそれらの活性化エネルギーは、(a)ライナー膜/Cu 界面(0.8~1.2eV)、(b)バリア膜/Cu 界面(2.1eV)、(c)Cu 結晶粒界(1.2eV)、(d)Cu 結晶粒内(2.3eV)であり、ライナー膜/Cu 界面と Cu 結晶粒界の拡散の活性化エネルギーが小さい [22]。従って、Cu 配線の EM 耐性を向上するには、特に、ライナー膜/Cu 界面と Cu 結晶粒界における Cu 原子の拡散の抑制が効果的である。

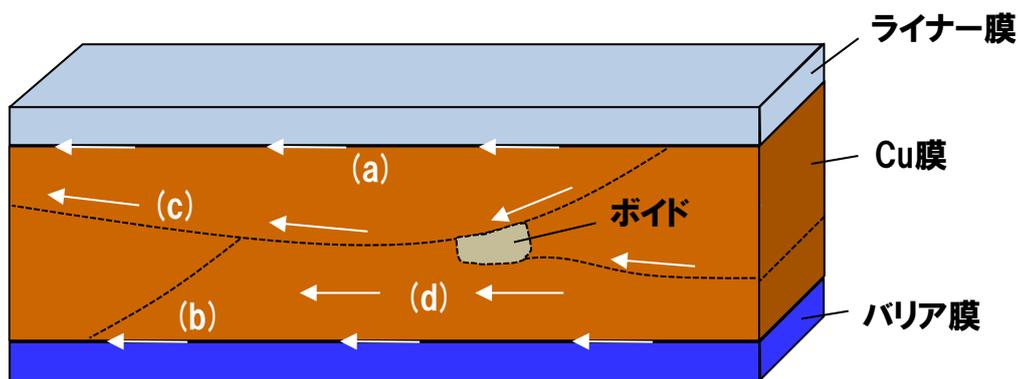


図 1-7 配線中の Cu 原子の拡散経路

(a)ライナー膜/Cu 界面 (b)バリア膜/Cu 界面 (c)Cu 結晶粒界 (d)Cu 結晶粒内

ライナー膜/Cu 界面における Cu 原子の拡散を抑制する技術としては、Cu 配線の表面を Cu との密着性が高い膜で覆うことによってライナー膜/Cu 界面の密着性を向上するキャップ技術が知られている。その代表例としては、無電解めっきによる CoWP(Cobalt Tungsten Phosphorus)膜や CoWB(Cobalt Tungsten Boron)膜、CVD により Co(Cobalt)膜などの自己整合被膜層を形成するメタルキャップ技術[23-35]、CuSiN(Copper Silicon Nitride)層を形成する PSAB (Plasma CVD Self-Alignment Barrier) 技術[36-40]が挙げられる。

また、Cu 結晶粒界における Cu 原子の拡散を抑制する技術としては、Cu シードとして Cu 合金を適用し、Cu 配線の結晶粒界に合金元素を析出させることにより Cu の拡散を抑制する Cu シード合金技術が開発されている[25, 41-50]。Al 配線の時代から、微量の異種金属を配線に添加することによって配線信頼性を向上できることは知られており、Cu 配線においても同様の検討が実施されている。Cu シードの合金元素としては、Al、Ti、Si、Sn(Tin)、Ag(Silver)、Mn(Manganese)、Mg(Magnesium)などが研究されている。この中でも特に Al に関する研究が多く、現在では CuAl 合金シードが量産技術として使用されている。

しかしながら、上述したいずれの技術においても、Cu 配線中に不純物の導入を伴うため配線抵抗の上昇は避けられず、配線抵抗と EM 耐性はトレードオフの関係になっている。従って、配線抵抗の上昇を抑制しつつ、且つ EM 耐性を向上する技術の研究開発が必要となっている。

1.3.6 ストレス誘起ボイド耐性

Cu 配線の主要な信頼性には、EM 耐性の他に、ストレス誘起ボイド(SIV : Stress Induced Voiding) 耐性がある。SIV は、一般的には和製英語であるストレスマイグレーション (SM : Stress-Migration) と呼ばれ、電流印加がなく温度ストレスのみで金属が移動する現象である。

SIV の発生は、ライナー膜や層間絶縁膜と配線材料との熱膨張係数の差異によって生ずるストレスに起因しており、配線にかかる引っ張り応力により Cu 原子がクリープ現象を起こして配線内にボイドが発生する。低温領域ほどストレスは大きくなるが、一方では、高温領域ほど金属原子は移動しやすいため、SIV は、150~200°C という中間的な温度での長時間保存により発生する。

SIV は、配線金属の内部ストレスを駆動力とする原子輸送現象であり、その拡散経路などは EM とほぼ同様と考えられる。従って、図 1-8 に示すように、ボイドはビア底部のバリア膜の上下で発生する傾向にあり、下層が幅広配線の場合はビア底のバリア膜の下で、上層が幅広配線の場合はビア底のバリア膜の上で発生する。SIV 耐性を向上する技術としては、1.3.5 項で述べた Cu シード合金技術が主に検討されている。

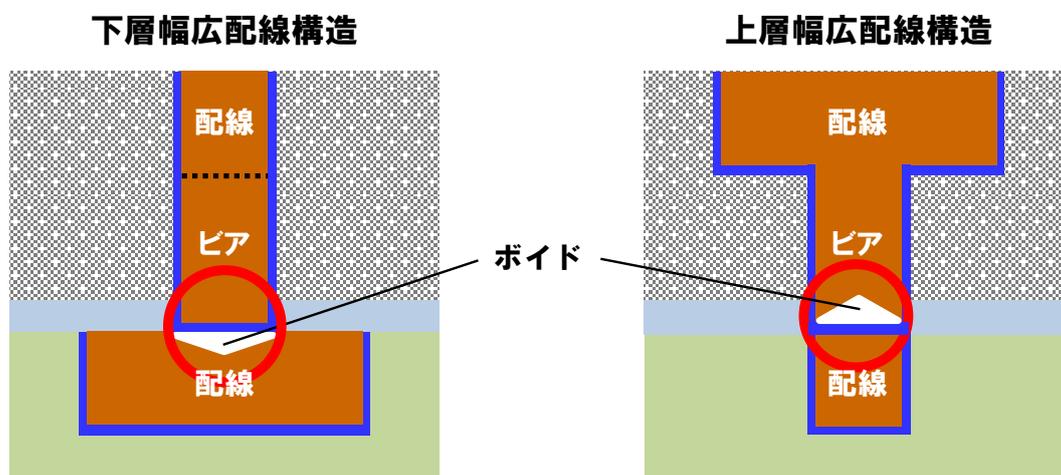


図 1-8 SIV による配線故障箇所の断面模式図

1.3.7 経時的絶縁破壊

上述した EM 耐性、SIV 耐性の劣化に加えて、配線の微細化に伴って経時的絶縁破壊

(TDDB : Time Dependent Dielectric Breakdown)耐性の劣化も顕著になる。TDDB は、配線間の絶縁破壊により電流が流れてショート不良が発生する現象である。図 1-9 に示すように、Cu 配線構造における TDDB 故障は、配線/配線間及び配線/ビア間で発生する。配線/配線間においては、CMP による層間絶縁膜表面の Cu 残渣やスクラッチによって、ショート不良が発生する。配線/ビア間においては、リソグラフィのアライメントズレ等によるビアの位置ズレにより、配線とビアの分離幅が縮小することでショート不良が発生する。現在では、リソグラフィ技術の設備的限界から、ビアサイズとアライメントズレマージンの両方の縮小が困難となっていることから、配線/ビア間の TDDB 耐性の劣化が主要な問題となっている。

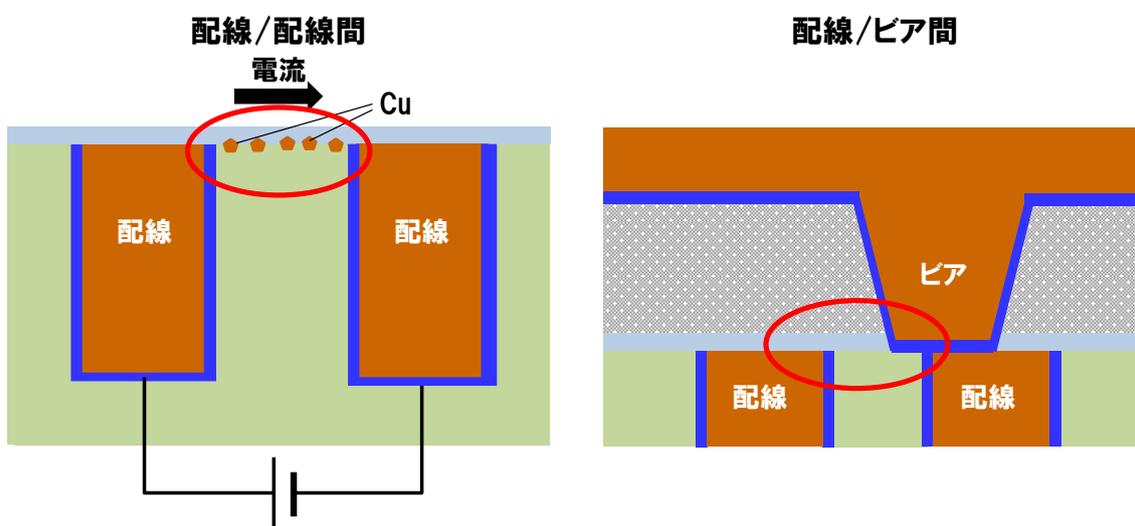


図 1-9 TDDB による配線故障箇所の断面模式図

TDDB の故障モデル式としては、一般的に 1.6 式が用いられている[51-54]。

$$MTF = A \exp(-\beta E) \exp\left(\frac{-E_a}{kT}\right) \quad (1.6)$$

ここで、MTF は平均故障時間、A は定数、 β は電界強度係数、E は電界強度、 E_a は活性化エネルギー、k はボルツマン定数、T は絶対温度である。

今後、配線がますます微細化し、物理的な配線の分離幅が臨界値より小さくなると、トンネル効果により電流が増大し、TDDB 不良が多発すると考えられる。従って、TDDB

耐性は、EM 耐性と同様に、微細 Cu 配線における信頼性の主要課題の一つになると考えられる。TDDB 耐性を確保するには、Cu 配線とビアの分離幅の拡大が求められることから、配線やビアのサイズを容易に制御できる製造プロセスの開発が必要である。

1.4 本研究の目的と内容

本研究では、1.3 節で述べた LSI デバイスの Cu 配線の微細化によって顕在化する諸問題を解決するため、メタル膜や絶縁膜の材料技術、製造プロセス技術の観点から、以下の内容に関して研究開発を実施した。

(1) RuTa 合金バリアに関する研究

微細 Cu 配線の埋め込みのためには、バリア/Cu シード成膜後のトレンチやビアの開口幅/径の確保と、トレンチやビアの側壁における連続的な Cu シード膜の形成の両立が必要である。そこで、バリア膜上に薄膜 Cu シードを凝集なく連続且つ平滑に形成する Enhanced Cu シード技術を検討した。Enhanced Cu シード技術の導入によって、Cu 埋め込み特性の向上に加えて、バリア/Cu シード界面における Cu 原子の拡散抑制による EM 耐性等の信頼性の向上も期待できる。また、従来から使用されている Ta バリアと比べて比抵抗の低いバリア材料の Enhanced Cu シード技術への適用により、配線抵抗やビア抵抗の低減も期待できる。

現在、Enhanced Cu シード技術として、バリア膜に RuTa(Ruthenium Tantalum)合金を適用するプロセスが検討されており、RuTa 合金の膜特性や Cu 濡れ性等の基礎的な研究成果は報告されている。しかしながら、RuTa 合金バリアを適用した微細配線の Cu 埋め込み特性や信頼性に関する報告は少ない。また、従来からバリア膜には、Ta 膜や Ti 膜等の遷移金属を窒化した TaN 膜や TiN 膜を使用するのが一般的であるが、RuTa 膜を窒化した RuTa(N) (Ruthenium Tantalum Nitride)膜に関する研究報告はほとんど無い。

そこで本研究では、微細 Cu 配線の Enhanced Cu シード技術として RuTa 合金バリアを検討し、バリア膜として RuTa 膜を適用した微細 Cu 配線の埋め込み特性、電気特性、信頼性を評価した上で、微細 Cu 配線における RuTa 合金バリアの有効性を検証した。また、RuTa 膜の窒化がバリア性や信頼性に与える影響を評価し、Cu 配線のバリア膜としての RuTa(N)膜の有効性を検証した。これらの結果については、第 3 章及び第 4 章で論述する。

(2) 繊維状 TiN マスクを用いたメタルハードマスクプロセスの開発

1.3.3 項で述べたように、微細化に伴って顕在化する配線の RC 遅延を低減するため、

層間絶縁膜の低密度化やポーラス化による Low-k 化の検討が進んでいる。しかしながら、層間絶縁膜を Low-k 化すると機械的強度は低下し、フォトリソグラフィ用のレジストを除去するための O₂ アッシング等によって、層間絶縁膜に容易にダメージが入り k 値が増加するという問題がある。そこで、新規の Cu 配線の製造プロセスとして、従来のレジストマスクプロセスに代わり、メタルハードマスク(MHM : Metal Hard Mask)プロセスの開発が行われている。MHM プロセスでは、リソグラフィ用のマスクとしてレジスト膜の代わりにメタル膜を使用することで、レジストを除去するアッシング工程が省略できるため、層間絶縁膜へのダメージを抑え k 値の増加を抑制できる。しかしながら、MHM プロセスのメタルマスクとして一般的に使用されている TiN 膜は、膜中の残留応力が非常に高いため、エッチングによるトレンチ形成時に、Wiggling 現象と呼ばれる層間絶縁膜の変形によるトレンチ形状異常が発生する。Wiggling が発生すると、Cu めっきの埋め込み特性が劣化して配線内にボイドが発生し、その結果、デバイスの歩留まりや配線信頼性が劣化するという問題が生じる。

本研究では、MHM プロセスにおいて、TiN マスクの残留応力がトレンチ形状に与える影響を調査し、TiN 膜の残留応力と膜質の関係、MHM のエッチング特性、トレンチ形状、Cu 埋め込み特性の評価により、MHM プロセスにおける最適な TiN マスクを検討した。本結果については、第 5 章で論述する。

(3) ELK 膜を用いた MHM セルフアラインビアプロセスの開発

層間絶縁膜を Low-k 化するため、従来用いられてきた SiOC(Silicon Oxycarbide)膜をポーラス化した超低誘電率(ELK : Extremely Low-k)膜の検討が実施されている。ELK 膜は、膜中に空孔を含んでいることで k 値が 1 である空気の体積分率が増加するため、SiOC 膜と比較して k 値が低い。しかしながら、ELK 膜は、ヤング率が SiOC 膜の約 40% であり機械的強度が低いため、膜へのプロセスダメージによる k 値の増加や、多層配線構造を形成した時のチップパッケージングの信頼性劣化という問題がある。また、微細化に伴ってリソグラフィの技術的限界も近づいてきており、ビアサイズとアライメントズレマージンの両方の縮小が困難となってきた。そのため、ビア/配線の分離幅の狭小化に起因したビア/配線間の Tddb 耐性の劣化が、微細 Cu 配線における信頼性の大きな問題の一つとなっている。この問題を解決するため、現在、新規の製造プロセスであるセルフアラインビアプロセスの開発が実施されている。

本研究では、微細 Cu 配線の製造プロセスとして、ELK 膜を適用した MHM セルフアラインビアプロセスの開発を実施し、ELK 膜の特性を最大限に引き出した超低容量配線の実現と TDDB 耐性の向上を検討した。更には、ELK 膜とライナー膜の界面への酸素制御技術適用によるチップパッケージングの信頼性向上を検討した。本結果については、第 6 章で論述する。

1.5 本論文の構成

本論文は、本章も含めて全7章で構成している。

第2章の「評価方法」では、本研究を遂行するために使用した測定装置やその原理、分析・解析方法に関する説明を行う。

第3章の「RuTa 合金バリアを用いた Cu 配線の埋め込み特性と信頼性」では、微細 Cu 配線における Enhanced Cu シード技術として RuTa 合金バリアを検討し、RuTa 合金の膜特性や、RuTa バリアを適用した微細 Cu 配線の埋め込み特性、電気特性、信頼性を評価した結果を示す。これらの結果を踏まえて、微細 Cu 配線における RuTa 合金バリアの有効性について述べる。

第4章の「RuTa 合金の窒化によるバリア性及び信頼性への影響」では、RuTa 合金を窒化した RuTa(N)の膜特性やバリア性、RuTa(N)バリアを適用した微細 Cu 配線の電気特性や信頼性を評価した結果を示す。これらの結果より、Cu 配線のバリア膜としての RuTa(N)膜の有効性を検証した結果について述べる。

第5章の「繊維状 TiN マスクを用いたメタルハードマスクプロセスの開発」では、MHM プロセスの主要問題である Wiggling 現象を改善するため、TiN マスクの残留応力がトレンチ形状に与える影響を調査し、TiN 膜の残留応力と膜質の関係、繊維状 TiN マスクのエッチング特性、トレンチ形状、Cu 埋め込み特性を評価した結果を示す。これらの結果を踏まえて、Cu 配線の MHM プロセスにおいて最適な TiN マスクを提唱する。

第6章の「ELK 膜を用いた MHM セルフアラインビアプロセスの開発」では、ELK 膜と MHM を用いたセルフアラインビアプロセスの電気特性や信頼性を評価した結果と、ELK 膜とライナー膜の界面に酸素制御技術を適用してチップパッケージングの信頼性向上を検討した結果を示す。これらの結果を踏まえて、微細 Cu 配線における MHM セルフアラインビアプロセスの有効性について述べる。

第7章の「総括」では、本研究の遂行によって得られた成果をまとめ、LSI デバイスの微細 Cu 配線の諸問題を解決するための科学的知見と今後の指針について総括する。

第 1 章の参考文献

- [1] R. H. Dennard, F. H. Gaensslen, V. L. Rideout, E. Bassous, and A. R. LeBlanc, *IEEE J. Solid-State Circuits*, 9, 256 (1974).
- [2] G. E. Moore, *Electronics*, 38, 8 (1965).
- [3] G. E. Moore, *IEDM Tech. Dig. December*, 11 (1975).
- [4] T. Standaert, G. Beique, H.-C. Chen, S.-T. Chen, B. Hamieh, J. Lee, P. McLaughlin, J. McMahan, Y. Mignot, F. Mont, K. Motoyama, S. Nguyen, R. Patlolla, B. Peethala, D. Priyadarshini, M. Rizzolo, N. Saulnier, H. Shobha, S. Siddiqui, T. Spooner, H. Tang, O. van der Straten, E. Verduijn, Y. Xu, X. Zhang, J. Arnold, D. Canaperi, M. Colburn, D. Edelstein, V. Paruchuri, and G. Bonilla, *Proc. of International Interconnect Technology Conference*, 2 (2016).
- [5] L. Clevenger, *Proc. of International Interconnect Technology Conference*, 11 (2016).
- [6] J. H.-C. Chen, N. LiCausi, E. T. Ryan, T. E. Standaert, and G. Bonilla, *Proc. of International Interconnect Technology Conference*, 12 (2016).
- [7] *International Technology Roadmap for Semiconductors 2013 Edition* (2013).
- [8] D. Edestain, J. Heidenreich, R. Goldblatt, W. Cote, C. Uzoh, P. Roper, T. Mcdevit, W. Motsiff, A. Simon, J. Dukovic, R. Wachnik, H. Rathore, R. Shulz, L. Su, S. Luce, and J. Slattery, *Proc. of International Electron Devices Meeting*, 773 (1997).
- [9] J. R. Lloyd, J. Clemens, and R. Snede, *Microelectronics Reliability*, 39, 1595 (1999).
- [10] A. F. Mayadas and M. Shatzkes, *Phys. Rev. B1*, 1382 (1970).
- [11] E. H. Sondheimer, *Adv. Phys.*, 50, 499 (2001).
- [12] T. Ueda, E. Tamaoka, K. Yamashita, N. Aoi, and S. Mayumi, *Proc. of Symposium on VLSI Technology*, 46 (1998).
- [13] T. Harada, M. Takahashi, K. Murakami, H. Korogi, T. Sasaki, T. Hattori, S. Ogawa, and T. Ueda, *Proc. of International Interconnect Technology Conference*, 15 (2006).
- [14] T. Harada, A. Ueki, K. Tomita, K. Hashimoto, J. Shibata, H. Okamura, K. Yoshikawa, T. Iseki, M. Higashi, S. Maejima, K. Nomura, K. Goto, T. Shono, S. Muranaka, N. Torazawa, S. Hirao, M. Matsumoto, T. Sasaki, S. Matsumoto, S. Ogawa, M. Fujisawa, A. Ishii, M. Matsuura, and T. Ueda, *Proc. of International Interconnect Technology Conference*, 141 (2007).
- [15] S. Park, S. A. B. Allen, and P. A. Kohl, *J. Electronic Mat.*, 37, 1534 (2008).

- [16] I. A. Blech and E. Kinsborn, *Thin Solid Films*, 25, 327 (1975).
- [17] I. A. Blech, *J. Appl. Phys.*, 47, 1203 (1976).
- [18] P. S. Ho, K.-D. Lee, E. T. Ogawa, X. Lu, H. Matsushashi, V. A. Blaschke, and R. Augur, *Proc. of International Electron Devices Meeting*, 463 (2002).
- [19] J. R. Black, *Proc. of International Reliability Physics Symposium*, 142 (1974).
- [20] J. R. Black, *IEEE Trans. Electron Devices*, ED-16, 338 (1969).
- [21] 河崎尚夫, 応用物理, 第 68 卷, 第 11 号 (1999).
- [22] C.-K. Hu, R. Rosenberg, and K. Y. Lee, *Appl. Phys. Lett.*, 74, 2945 (1999).
- [23] C.-K. Hu, L. M. Gignac, R. Rosenberg, B. Herbst, S. Smith, J. Rubino, D. Canaperi, S. T. Chen, S. C. Seo, and D. Restaino, *Appl. Phys. Lett.*, 84, 4986 (2004).
- [24] T. Ishigami, T. Kurokawa, Y. Kakuhara, B. Withers, J. Jacobs, A. Kolics, I. Ivanov, M. Sekine, and K. Ueno, *Proc. of International Interconnect Technology Conference*, 75 (2004).
- [25] H. Nakano, T. Itabashi, and H. Akahoshi, *J. Electrochem. Soc.*, 152, C163 (2005).
- [26] Y. Sverdlov, V. Bogush, H. Einati, and Y. Shacham-Diamond, *J. Electrochem. Soc.*, 152, C631 (2005).
- [27] N. Kawahara, M. Tagami, B. Withers, Y. Kakuhara, H. Imura, K. Ohto, T. Taiji, K. Arita, T. Kurokawa, M. Nagase, T. Maruyama, N. Oda, Y. Hayashi, J. Jacobs, M. Sakurai, M. Sekine, and K. Ueno, *Proc. of International Interconnect Technology Conference*, 152 (2006).
- [28] T. Ishigami, T. Ishibashi, X. Wang, H. Ono, A. Owatari, S. Kondo, and N. Kobayashi, *Proc. of Advanced Metallization Conference*, 29 (2006).
- [29] T. Yoshino, M. Shimoyama, N. Hata, S. Chiaki, R. Yagi, Y. Shishida, J. Kawahara, and T. Kikkawa, *J. Electrochem. Soc.*, 154, H672 (2007).
- [30] S. M. S. I. Dulal, H. J. Yun, C. B. Shin, and C.-K. Kim *J. Electrochem. Soc.*, 154, D494 (2007).
- [31] S. Y. Chang, C. C. Wan, Y. Y. Wang, C. H. Shih, and L. Shue, *J. Electrochem. Soc.*, 155, D62 (2008).
- [32] S.-Y. Chang and C.-L. Lu, *J. Electrochem. Soc.*, 155, D234 (2008).
- [33] H.-C. Koo, S. K. Cho, O. J. Kwon, N.-W. Suh, Y. Im, and J. J. Kim, *J. Electrochem. Soc.*, 156, D236 (2009).
- [34] T. Osaka, H. Aramaki, M. Yoshino, K. Ueno, I. Matsuda, and Y. Shacham-Diamond, *J.*

Electrochem. Soc., 156, H707 (2009).

[35] M. R. Baklanov, C. Adelman, L. Zhao, and S. D. Gendt, *ECS J. Solid State Sci. Technol.*, 4, Y1 (2015).

[36] S. Chhun, L. G. Gosset, N. Casanove, J. F. Guillaumond, P. Dumont-Girard, X. Federspiel, R. Pantel, V. Arnal, L. Amaud, and J. Torres, *Microelectronics Engineering*, 76, 106 (2004).

[37] L. G. Gosset, S. Chhun, J. Guilan, R. Gras, J. Flake, R. Daamen, J. Michelon, P.-H. Haumesser, S. Olivier, T. Decorps, and J. Torres, *Proc. of International Interconnect Technology Conference*, 84 (2006).

[38] T. Usami, T. Ide, Y. Kakuhara, Y. Ajima, K. Ueno, T. Maruyama, Y. Yu, E. Apen, K. Chattopadhyay, B. van Schravendijk, N. Oda, and M. Sekine, *Proc. of International Interconnect Technology Conference*, 125 (2006).

[39] S.-Y. Chang, F.-J. Lin, L. C.-F. Lin, and H.-F. Hsu, *J. Electrochem. Soc.*, 156, D343 (2009).

[40] S. W. King, *ECS J. Solid State Sci. Technol.*, 4, N3029 (2015).

[41] N. Michael and C.-U. Kim, *J. Appl. Phys.*, 90, 4370 (2001).

[42] Y. Matsubara, M. Komuro, T. Onodera, N. Ikarashi, Y. Hayashi, and M. Sekine, *Proc. of Symposium on VLSI Technology*, 127 (2003).

[43] A. Isobayashi, Y. Enomoto, H. Yamada, S. Takahashi, and S. Kadomura, *Proc. of International Electron Devices Meeting*, 953 (2004).

[44] J. Koike and M. Wada, *Appl. Phys. Lett.*, 87, 041911 (2005).

[45] M. Tada, M. Abe, H. Ohtake, N. Furutake, T. Tonegawa, K. Motoyama, M. Tohara, F. Ito, M. Ueki, T. Takeuchi, S. Saito, K. Fujii, M. Sekine, and Y. Hayashi, *Proc. of International Interconnect Technology Conference*, 89 (2006).

[46] K. Mori, K. Maekawa, N. Amou, D. Kodama, H. Miyazaki, N. Suzumura, K. Honda, Y. Hirose, K. Asai, and M. Yoneda, *Proc. of Advanced Metallization Conference*, 467 (2006).

[47] S. Yokogawa and H. Tsuchiya, *J. Appl. Phys.*, 101, 013513-6 (2007).

[48] K. Abe, M. Yoshimaru, and H. Onoda, *J. Electrochem. Soc.*, 154, H659 (2007).

[49] A. Joi, R. Akolkar, and U. Landau, *J. Electrochem. Soc.*, 160, D3145 (2013).

[50] A. S. Oates, *ECS J. Solid State Sci. Technol.*, 4, N3168 (2015).

[51] D. Crock, *Proc. of International Reliability Physics Symposium*, 17, 1 (1979).

[52] E. S. Anolick and G. Nelson, *Proc. of International Reliability Physics Symposium*, 17, 8

(1979).

[53] A. Berman, *Proc. of International Reliability Physics Symposium*, 19, 204 (1981).

[54] J. W. McPherson and D. A. Baglee, *Proc. of International Reliability Physics Symposium*, 23, 1 (1985).

第2章 評価方法

2.1 測定方法

2.1.1 本節の内容

本節では、本研究において検討した RuTa 膜や TiN 膜等のメタル膜、SiOC 膜や ELK 膜等の絶縁膜、配線形状等の出来映えを評価するために使用した測定装置及びその原理について説明する。

2.1.2 メタル膜評価

2.1.2.1 蛍光 X 線分析

メタル膜の膜厚は、蛍光 X 線分析 (XRF : X-Ray Fluorescence) で測定した。XRF は、蛍光 X 線の測定により、物質中の元素の定量分析を行う分析手法である。物質に、あるエネルギーの X 線を照射すると、物質を構成する原子の内殻電子が励起されて殻外に飛び出すことで空孔が生じる。この空孔を埋めるため、外殻の電子が遷移する際に、外殻電子と内殻電子のもつエネルギーの差異が蛍光 X 線として放出される。エネルギーの強度と物質中の各原子の存在量は比例関係にあるので、この強度の測定により物質中の各元素の定量分析を行うことが可能である。試料の膜厚測定は、まず既知の膜厚の標準試料で蛍光 X 線の強度を測定して膜厚と蛍光 X 線の強度で検量線を作成し、試料の測定によって得られた X 線強度と検量線から算出して行う。

2.1.2.2 直流 4 探針法

メタル膜のシート抵抗は、直流 4 探針法で測定した。直流 4 探針法は、測定試料に 4 本の針状の電極を直線状に置き、外側の 2 本の探針間に一定電流を流し、内側の 2 本の探針間に生じる電位差の測定によって抵抗率を求める方法である。4 本の電極を電流の印加と電圧の測定に使用するため、接触抵抗による測定誤差を除外できる。

2.1.2.3 X 線光電子分光法

メタル膜中の元素濃度は、X 線光電子分光法(XPS : X-ray Photoelectron Spectroscopy) で同定した。XPS は、試料表面への X 線の照射によって放出される光電子のエネルギー

ースペクトルから、試料表面付近の原子の種類や化学結合状態を同定する分析法である。結合エネルギーは元素によって特有であり、また、電子の運動エネルギーと原子との結合エネルギーは一定の関係にあるため、測定した光電子の運動エネルギーから結合エネルギーを求めることで、試料中の化合物の定量評価も可能である。また、構成元素の持つ内殻電子の結合エネルギーは、原子の化学結合状態によってシフトするため、光電子の運動エネルギーのシフト量の測定により、元素の化学結合の状態分析を行うことも可能である。

光電子の脱出深さは $10\sim 50\text{\AA}$ であるため、XPS は表面分析によく用いられている。照射する軟 X 線を絞ると局所分析が可能であり、また、Ar(Argon)イオン等を試料表面にスパッタリングして表面をエッチングしながら測定することで深さ方向の分析も可能である。本実験においても、Ar イオンによるエッチングを行って測定を行った。また、絶縁膜に対しても安定に測定できるため、本実験でも絶縁膜中の元素分析に使用した。

2.1.2.4 X 線回折法

メタル膜の結晶性は、特性 X 線 Cu-K α の線源を用いて X 線回折法(XRD : X-Ray Diffraction)で評価した。原子が規則的に配列している結晶試料に原子の間隔と同程度の波長を有する X 線が入射すると、各原子で散乱された X 線がある特定の方向で干渉しあい、強い反射が生じることがある。これを Bragg 反射といい、Bragg の式を 2.1 式に示す。

$$2d\sin\theta = n\lambda \quad (2.1)$$

ここで、 d は結晶面の間隔、 θ は結晶面と X 線の角度、 n は整数、 λ は X 線の波長である。XRD は、単色 X 線を試料に照射し試料の結晶格子面によって Bragg 反射した X 線回折パターンを測定する方法であり、物質の結晶構造に関する情報を得ることが可能である。

XRD には、測定する格子面の方向によって In-Plane 測定と Out-of-Plane 測定の 2 つの手法があり、In-Plane 測定は試料表面に対して垂直な格子面を評価する手法であり、Out-of-Plane 測定は試料表面に対して平行な格子面を評価する方法である。本実験は、

In-Plane 測定で実施した。

また、メタル膜の結晶性評価の一環として、結晶サイズを 2.2 式に示す Scherrer の式 [1]を用いて評価した。

$$D = \frac{K\lambda}{\beta \cos\theta} \quad (2.2)$$

ここで、 D は結晶の平均サイズ、 λ は X 線の波長、 β はピーク半値全幅、 θ は回折角、 K は Scherrer 定数である。無次元の形状因子は一般的に 0.9 であるが、結晶の形状に依存して異なる値を持つ。本実験では Scherrer 定数 K は 0.9 とした。残留応力や不純物の存在、転位等により大きな結晶歪みを持つ試料では、結晶歪みによる回折 X 線の拡がり を考慮して Scherrer の式を適用する必要がある。本実験においても、RuTa 膜及び RuTa(N) 膜の熱処理前後の状態を考慮して、Scherrer の式の適用可否を判断し、結晶サイズの評価を行った。

2.1.2.5 オージェ電子分光法

メタル膜中の元素分析は、2.1.2.3 項で述べた XPS に加えて、オージェ電子分光法 (AES : Auger Electron Spectroscopy)でも実施した。AES は、電子ビームを照射して原子から放射された元素の種類に対して固有なエネルギーを持つオージェ電子を信号として検出する方法である。2000eV 以下の低速の電子信号は、固体の試料内で強い非弾性散乱を受けるため、オージェ電子が放出される距離は、固体のごく表面(約 20Å)に限定される。従って、AES は基本的には表面分析法として使用される。現在使用されている AES は、電子線を励起源としているために、微小なミクロン領域の分析が可能となっており、試料の表面や深さ方向の元素分析に利用されている。本実験においても Ar イオンによるエッチングを行ってその都度測定を実施し、メタル膜の深さ方向の元素分析を実施した。

2.1.2.6 2次イオン質量分析法

Cu 拡散に対するバリア性は、2 次イオン質量分析法 (SIMS : Secondary Ion Mass Spectroscopy)で評価した。SIMS は、質量分析法におけるイオン化方法の一つである。

真空中において、 Ar^+ の希ガスイオンや、 Cs^+ (Cesium)、 O_2^+ 等のイオンのビームを固体表面に照射すると、スパッタリング現象が起こり、表面から試料原子に基づく中性粒子、電子やイオンの荷電粒子、X線等が放出される。SIMSは、固体の表面に照射したビーム状の1次イオンと固体表面の分子・原子レベルでの衝突によって発生する2次イオンを、質量分析計で質量分離・検出する手法である。SIMSは、上述したXPSやAES等の他の元素分析手法と比較して、同位体元素の分析やオングストロームオーダーの極表面層の分析が可能であり、また、スパッタリング現象により深さ方向の分析が可能、定量性が良い等の特徴がある。

2.1.2.7 昇温脱離ガス分析法

メタル膜からの脱ガス評価は、昇温脱離ガス分析法 (TDS : Thermal Desorption Spectroscopy)で実施した。TDSは、試料を昇温加熱して脱離するガスを、質量分析計で検出し、定性的且つ定量的に分析する方法である。TDSは、超高真空中で試料のみを加熱するため、試料表面において窒素、酸素、水素などのバックグラウンドを大幅に低減でき、高精度な分析が可能である。

2.1.3 絶縁膜評価

2.1.3.1 水銀プローブ法

絶縁膜のk値は、水銀プローブ法で測定した。水銀プローブ法は、試料にショットキー接合を形成し、逆バイアス電圧を連続的に変化させながら印加することにより、試料内部に空乏層を拡げて容量を変化させ、C-V(Capacitance-Voltage)特性を測定する方法である。

2.1.3.2 陽電子消滅法

絶縁膜中の空孔密度と空孔径は、陽電子消滅法(PAS : Positron Annihilation Spectroscopy)で測定した。陽電子は電子の反粒子であり、電荷の極性は電子と反対の正であるが、質量や電荷量は電子と同じ性質を有する。また、陽電子は電子と一対になって消滅する際に、511keVのエネルギーの2本の γ 線がほぼ正反対の方向に放射される。陽電子消滅法は、試料に陽電子を照射し、陽電子が電子と対消滅する際に放出される γ 線のエネルギー分布や陽電子の寿命を測定する方法であり、試料内の空孔型欠陥の高感

度な検出が可能である。

2.1.3.3 ナノインデンテーション法

絶縁膜のヤング率は、ナノインデンテーション法(NI : Nano Indentation)で測定した。ナノインデンテーション法は、荷重と変位の測定により、物質の硬さや弾性率、降伏応力などの力学特性をナノスケールで測定する方法である。試料にダイヤモンド圧子を押し込む過程においては、試料は弾性変形と塑性変形が起きるのに対し、圧子を引き抜く過程においては、試料の弾性成分に関する情報が得られる。そのため、除荷の部分の荷重と変位の関係から弾性率を求め、射影面積と押し込み荷重の比から算出される硬さは、押し込んだ時の圧子と試料の接触面積を射影面積と同等と仮定することで、ナノインデンテーション硬さを算出できる。

2.1.3.4 フーリエ変換赤外分光法

絶縁膜の組成は、フーリエ変換赤外分光法(FT-IR : Fourier Transform - Infrared Spectroscopy)で評価した。FT-IR は、化合物分子の赤外線吸収スペクトルを利用して、化合物を定性化及び定量化する測定法である。物質を構成している分子は、通常、基底状態にあり常に各々特有の振動をしている。赤外線を種々の波長の単色光成分に分光して試料に照射すると、赤外線の振動周期とある原子の振動周期が一致する場合に、分子構造固有の周期に応じたエネルギーを吸収し、振動は基底状態から励起状態に変化する。すなわち、それぞれの振動周期に相当する波長で分子構造によって固有の赤外線吸収スペクトルが現れ、これにより分子構造の定性分析が可能となる。なお、FT-IR では、分光はマイケルソン干渉計によってつくられた干渉波をフーリエ変換して行われる。

2.1.3.5 電子エネルギー損失分光法

絶縁膜中の元素マッピングは、電子エネルギー損失分光法 (EELS : Electron Energy-Loss Spectroscopy)で実施した。EELS とは、入射電子が試料内の電子を励起する際に失ったエネルギーを測定することで、試料の元素組成や化学結合状態を分析する手法である。他の元素分析手法であるエネルギー分散型 X 線分光法(EDX : Energy Dispersive X-ray spectroscopy)と比較して、EELS は、軽元素の検出感度が良い、エネルギー分解能が高い、空間分解能が高く周辺情報を検出しにくい、元素によっては化学状

態分析ができるという特徴がある。

2.1.3.6 改良エッジリフトオフ試験

絶縁膜の剥離強度は、改良エッジリフトオフ試験(mELT : modified Edge Liftoff Test)で評価した。mELT は、薄膜の上に塗布したエポキシ樹脂と基板の熱膨張率の違いで生じるせん断応力によって膜を引き剥がす試験である。熱応力の違いにより発生するせん断応力が最も弱い界面の密着強度を超えた時点で、その界面の端面からリフトオフが始まる。エポキシ樹脂の残留応力と温度の関係は予め分かっているため、剥離が生じた温度でのエポキシ樹脂層の残留応力 σ は 2.3 式で表される。エポキシ層が薄膜よりはるかに厚い場合は、薄膜に加えられる剥離強度 K_{IC} は 2.4 式で表される。

$$\sigma = \alpha T^2 + \beta T + \gamma \quad (2.3)$$

$$K_{IC} = \sigma \sqrt{\frac{h}{2}} \quad (2.4)$$

ここで、 T は剥離温度、 α 、 β 、 γ はエポキシの固有値、 h はエポキシ層の厚さである。この式は、破壊に伴う開放エネルギーが界面の生成エネルギーに等しいという熱破壊力学のモデルにおいて、剥離が発生した時に放出されるエネルギーがエポキシ層に保存された弾性歪みエネルギーに等しいという仮定に基づいて導かれている。

2.1.4 形状評価

2.1.4.1 走査型電子顕微鏡法

本研究における形状評価は、主に走査型電子顕微鏡法(SEM : Scanning Electron Microscopy)で実施した。SEM は、電磁レンズによって集束した 1 次電子線を 20kV 程度の加速電圧で試料表面に照射し、その電子線を二次元的に走査しながら、固体表面から放出される 2 次電子の量を測定し、それを CRT(Cathode Ray Tube)に輝度変調して走査像を描いて画像信号として表示する方法である。画像の分解能は、1 次電子線の直径によって決まり、数 nm 以下の分解能を得ることができるため、表面凹凸の拡大像や、表面を研磨せずにそのままの状態を高倍率の観察が可能である。

2.1.4.2 透過型電子顕微鏡法

メタル膜の結晶構造等の詳細な形状評価は、透過型電子顕微鏡法(TEM : Transmission Electron Microscopy)で実施した。TEM は、薄膜材料に電子線を照射し試料を透過する時の原子による散乱・回折の差を用いて拡大像を得る方法であり、微小内部の拡大像や格子像、高分解能像の観察が可能である。但し、電子が透過できる薄い試料しか観察できないため、一般的に加速電圧が 100kV の場合には、試料は 500nm 以下に薄膜化する必要がある。TEM 観察用の試料は、集束イオンビーム装置やイオンミリング装置を用いて作製される。

試料が結晶構造を有する場合、試料の内部で散乱された電子が互いに干渉して、Bragg 条件を満たす電子が強く回折される。このとき、試料が完全な単結晶であればコントラストは現れないが、結晶に乱れが存在すると回折条件が異なるためにコントラストが現れる。試料を十分に薄膜化すると、試料中を透過した波と回折した波が干渉して、乱れない結晶でもコントラストがついた像が得られるため、原子の配列を高分解能で観察できる。

2.1.4.3 集束イオンビーム

TEM 観察用の試料は、集束イオンビーム(FIB : Focused Ion Beam)装置を用いて作製した。FIB 装置は、Ga(Gallium)等のイオンビームを 10nm 以下に集束して局所的にエッチングする加工や、イオンビームを照射して発生した二次電子像による観察を行うことができる。また、成膜ガスの導入により、イオンビームを照射した局部にのみ、W(Tungsten)等のメタル膜を堆積できる。FIB は、パターンの任意の場所を断面加工して観察できるため、断面形状観察や不良解析に広く使用されている。

2.2 分析・解析方法

2.2.1 本節の内容

本節では、トレンチ形状や配線容量を評価するために用いたシミュレーション法や、TiN メタルマスクの残留応力や歪みに関する考察を行うために使用した定理について説明する。

2.2.2 シミュレーション法

2.2.2.1 有限要素法

MHM プロセスにおける TiN マスクの応力シミュレーションは、有限要素法(FEM : Finite Element Method)で行った。有限要素法は、構造物の応力・変形・振動、固体材料、機械などを定量的に解析する手法の一つである。有限要素法では、対象とする連続体を三角形や正方形の有限な面積を有する要素に細かく分割する。その各々の要素内において、解を1次式や2次式の近似的な数学的関数で表し、係数を未知数として、要素の集合体である連続体に対して良い近似になるように係数を求めることで、全体の挙動を予測する。近似の妥当性は、変分法の原理により導かれる評価関数で判断する。有限要素法は、複雑な形状のシミュレーションが可能であるため、極めて有効な手法である。

2.2.2.2 Raphael シミュレーション

Cu 配線の配線間容量を、Raphael シミュレーションを用いて評価した。Raphael シミュレーションは、導体をフィラメントに分割して表皮効果や近接効果を考慮し、キャパシタンス、インダクタンス、レジスタンスを高精度に抽出する2次元や3次元の電磁界解析ツールとして広く使用されている[2-5]。

2.2.3 定理

2.2.3.1 Hooke の法則

メタル膜の残留応力と歪みの関係を評価するため、2.5 式に示す Hooke の式を使用した。

$$E = \frac{\sigma}{\varepsilon} \Leftrightarrow \varepsilon = \frac{\sigma}{E} \quad (2.5)$$

ここで、 E は膜のヤング率、 σ は膜の応力、 ε は膜の歪みである。線形弾性体は、荷重を加えると変形を起こすのに対し、除荷すると、物質中の分子や原子が初期の安定な状態に戻ることによって元の形に戻る性質を有している。このような弾性体は、基本的に Hooke の法則に従うことが知られている。膜の歪み量は、引っ張りもしくは圧縮の応力をヤング率で除して算出する。

2.2.3.2 Stoney の式

メタル膜の残留応力は、2.6 式に示す Stoney の式を用いて算出した[6]。

$$\sigma = \frac{Ed^2}{6(1-\nu)tR} \quad (2.6)$$

ここで、 σ は膜の残留応力、 E は基板のヤング率、 ν は基板のポアソン比、 d は基板の厚さ、 t は膜の厚さ、 R は曲率半径の変化量である。本実験では、基板は Si を使用した。曲率半径の変化量は、レーザーと位置検出素子を含むシングルビーム光学系で構成された薄膜応力測定装置を用いて、オプティカルフラットとしての成膜前の Si 基板と成膜後の試料の反射光の位置変化による曲率の差異から算出した。

第 2 章の参考文献

- [1] H. Miyauchi, H. Kitagaki, T. Nakamura, S. Nakanishi, and J. Kawai, *Advances in X-Ray Chemical Analysis*, 41 (2010).
- [2] W. D. Gray, M. J. Loboda, J. N. Bremmer, H. Struyf, M. Lepage, M. V. Hove, R. A. Donaton, E. Sleenckx, M. Stucchi, F. Lanckmans, T. Gao, W. Boullart, B. Coenegrachts, M. Maenhoudt, S. Vanhaelemeersch, H. Meynen, and K. Maex, *J. Electrochem. Soc.*, 150, G404 (2003).
- [3] C.-C. Chiang, I.-H. Ko, M.-C. Chen, Z.-C. Wu, Y.-C. Lu, S.-M. Jang, and M.-S. Liang, *J. Electrochem. Soc.*, 151, G93 (2004).
- [4] C.-C. Chiang, I.-H. Ko, M.-C. Chen, Z.-C. Wu, Y.-C. Lu, S.-M. Jang, and M.-S. Liang, *J. Electrochem. Soc.*, 151, G606 (2004).
- [5] A. He, T. Osborn, S. A. B. Allen, and P. A. Kohl, *J. Electrochem. Soc.*, 155, D314 (2008).
- [6] G. G. Stoney, *Proc. of the Royal Society*, A82, 172 (1909).

第3章 RuTa 合金バリアを用いた Cu 配線の埋め込み特性と信頼性

3.1 緒言

3.1.1 Enhanced Cu シード技術

第1章で述べたように、微細 Cu 配線をボイドフリーで埋め込むためには、バリア/Cu シード成膜後のトレンチ及びビアの開口幅/径を十分に確保し、且つ、トレンチとビアの側壁においてバリア膜上に薄膜 Cu シードを凝集なく連続且つ平滑に形成する必要がある。そのため、Cu シード膜の下地層となるバリア膜に求められる特性としては、本来の Cu 拡散に対するバリア性に加えて Cu シード膜との密着性も挙げられるようになり、バリア膜に求められる役割が大きくなっている。

そこで、近年、バリア膜上に薄膜 Cu シードを連続的に形成する技術として、Enhanced Cu シード技術の研究開発が行われている。Enhanced Cu シード技術は、Cu シード膜の形成を助長する技術であり、現在様々なプロセスやバリア材料が検討されている。それらの代表例としては、Co プロセスや Ru バリアが挙げられる[1-26]。

Co プロセスとは、Cu シード膜の下地膜に Ta/TaN 等のバリア膜と Co を組み合わせた Co/Ta/TaN 等を適用するプロセスである。Co は、比抵抗($6.3\mu\Omega \cdot \text{cm}$)が低く、Cu 膜との密着性は非常に良好である。また、Co は高融点(1495°C)であるため[27]、製造プロセス温度における Cu とのミキシング反応はない。従って、Co 膜は、Cu 配線に適用する上で、良好な膜特性を有すると言える。実際に Co プロセスの微細 Cu 配線への適用により、Cu 埋め込み特性を向上できることも報告されている[28-34]。しかしながら、Co 膜は Cu 拡散に対するバリア性を有しないことが知られており、バリア膜として Co 単層での適用は不可であるため、Ta バリア等と組み合わせた積層構造で使用する必要がある。また、図 3-1 に示す Co プロセスを適用した Cu 配線の断面図から分かるように、Co 膜は CMP やウェットエッチングの際に容易に薬液に溶解し、Cu 配線と層間絶縁膜の界面にスリットが発生するという問題がある。これにより、デバイスの歩留まりや配線信頼性の劣化を引き起こす懸念がある。従って、現状では、微細 Cu 配線における Co プロセスの実用化は困難と考えられる。

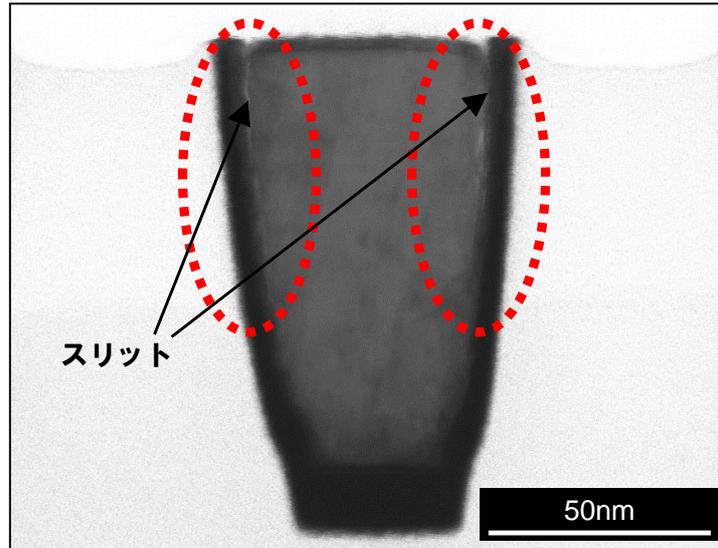


図 3-1 Co プロセスを適用した Cu 配線の断面図

一方、Ru 膜は、良好な Cu 膜との密着性と薬液への難溶解性の特性を利用して、Cu シード膜を形成せずに直接 Ru 膜上に Cu めっきして配線を形成する Direct Plating 技術としても使用可能であることが報告されている[22, 35-39]。従って Ru 膜は、Cu 膜との親和性が高く、今後の微細 Cu 配線において、様々なプロセスの可能性を有する材料であることから、微細 Cu 配線における Enhanced Cu シード技術の材料として適していると考えられる。しかし、Ru 膜も Cu 拡散に対するバリア性は乏しいことが知られており [19-20]、Ru 膜を使用するには Ta 等のバリア膜と組み合わせて使用する必要がある。

そこで、Ru の膜特性を活かし、且つ Cu 拡散に対するバリア性を確保するため、Ru に Ta を合金元素として添加した RuTa 合金バリアの研究が行われている[40-43]。Ru の合金元素として Ta を選択した理由は、Cu の拡散に対する優れたバリア性や従来の CMP プロセスとの互換性を有するためである。これにより、Ru 膜の Cu との優れた密着性と、Ta 膜の優れたバリア性の両立が期待され、現状、RuTa 合金バリア上の Cu 膜の濡れ性やバリア性等の基礎特性の評価結果は報告されている。しかしながら、微細 Cu 配線の埋め込み特性や信頼性に関する報告例は少なく、RuTa 合金バリアの知見は欠如している。

3.1.2 本章の目的

本章では、Cu 配線の微細化に伴って顕在化する Cu 埋め込み特性、電気特性、配線信

信頼性に関する問題を対策するため、Enhanced Cu シード技術として RuTa 合金バリアを検討した。RuTa 合金の膜特性を詳細に評価し、Cu 配線のバリア膜として適用する際の最適なバリア構造を検討した。RuTa 合金バリアを微細 Cu デュアルダマシン配線構造に適用して、Cu めっきの埋め込み特性、電気特性、配線信頼性を評価した。それらの結果を踏まえて、微細 Cu 配線における RuTa 合金バリアの有効性について論じる。

3.1.3 本章の構成

本章の構成は下記の通りである。3.2 節は実験内容の説明であり、3.2.1 項で RuTa 合金バリア評価のための試料作製、3.2.2 項で評価内容、3.2.3 項で評価方法について説明する。3.3 節では実験結果及び考察について説明する。3.3.1 項では RuTa 合金の膜特性を評価した結果を述べ、3.3.2 項では RuTa 合金を Cu 配線のバリア膜として使用する際に最適と考えられるバリア構造を提案する。3.3.3 項では 3.3.2 項で検討したバリア構造を微細 Cu デュアルダマシン配線に適用して、Cu 埋め込み特性、電気特性、配線信頼性を評価した結果を述べる。3.4 節は本章の総括である。

3.2 実験内容

3.2.1 試料作製

RuTa 膜は、Ru-Ta 合金ターゲットを用いて DC(Direct Current)マグネトロンスパッタリングで成膜した。本実験で使用したスパッタ設備は、8 インチウエハ成膜用の設備である。Ru-Ta 合金ターゲット中の Ta 濃度は、Ru の特性を阻害しない濃度範囲の 10at.% とした。従来、バリア膜は遷移金属を窒化した膜が使用されているため、本実験においても、RuTa 膜を窒化した RuTa(N)膜の評価を合わせて行った。RuTa(N)膜は、スパッタチャンバ内の Ar ガスに N₂ガスを混入した N₂反応性スパッタリングにより成膜した。RuTa 膜と RuTa(N)膜のスパッタの成膜条件は、表 3-1 に示す通りである。RuTa(N)膜の成膜時の Ar 流量は 15sccm に固定し、N₂ 流量は 15~100sccm の範囲で数条件設定し、RuTa(N)膜の各特性の N₂/Ar 流量比依存性を評価した。

表 3-1 RuTa 膜及び RuTa(N)膜のスパッタ成膜条件

パラメーター	RuTa 膜	RuTa(N)膜
ターゲットパワー	10000W	10000W
基板バイアスパワー	500W	500W
DC コイルパワー	0W	0W
RF コイルパワー	2000W	2000W
Ar 流量	15sccm	15sccm
Heater-Ar 流量	5sccm	5sccm
N ₂ 流量	0sccm	15~100sccm
成膜速度	3.1nm/sec.	2.2~3.5nm/sec.

図 3-2 に、バリア膜として RuTa 合金を適用した Cu 配線の製造プロセスのフローを示す。本プロセスは、図 1-1 に示した Cu 配線デュアルダマシン製造プロセスのフローと同様であり、バリア膜を従来の Ta 膜から RuTa 合金膜に変更した。Cu シード膜は、1.3.5 項や 1.3.6 項で述べたように EM 耐性や SIV 耐性を向上するため、従来の Pure-Cu 膜に代わり CuAl 合金を適用した[44-49]。CuAl 合金シード膜は、Cu-Al 合金ターゲットを用

いて、RuTa 合金膜と同様に DC マグネトロンスパッタリングで成膜した。Cu-Al 合金ターゲット中の Al 濃度は 0.3at.% である。RuTa バリア及び CuAl シードを成膜した後に、図 3-2 に示す通り、Cu めっきでトレンチやビアを埋め込み、熱処理を行った。最後に Cu/バリア CMP を行い、RuTa バリアを適用した Cu 配線を形成した。CMP は、従来の Cu-CMP プロセスを適用し、RuTa バリアに対しては Pure-Ru 用に開発されたスラリーを用いて実施した。

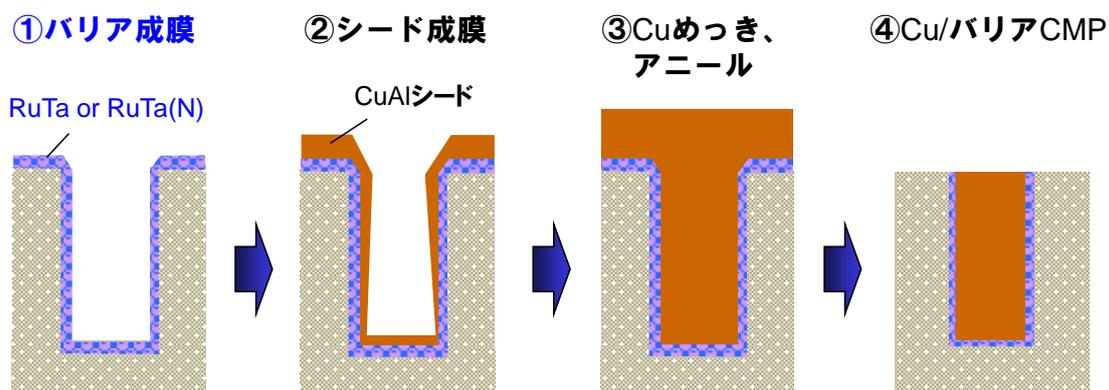


図 3-2 RuTa 合金バリアを適用した Cu 配線の製造プロセスフロー模式図

3.2.2 評価内容

本研究において評価した内容を示す。

はじめに、下記の RuTa 膜及び RuTa(N)膜の膜質を評価し、従来の Ta 膜との比較評価を行った。

- ・ RuTa 膜、RuTa(N)膜の比抵抗
- ・ RuTa 膜中の Ta 濃度、RuTa(N)膜中の N 濃度
- ・ RuTa 膜、RuTa(N)膜の結晶性
- ・ RuTa 膜上の Cu 膜の結晶性
- ・ Ta 膜、RuTa 膜、RuTa(N)膜上の Cu 膜の濡れ性
- ・ Ta 膜、RuTa 膜の耐酸化性

次に、膜質評価の結果を踏まえて検討した RuTa 合金のバリア構造を用いて、下記の評価を実施した。

- ・ Cu 拡散に対するバリア性

- ・ トレンチ側壁の Cu シード膜形状
- ・ Cu 埋め込み特性

最後に、下記の電気特性、配線信頼性の評価を実施した。

- ・ ビア抵抗
- ・ SIV 耐性
- ・ EM 耐性及び故障解析

3.2.3 評価方法

RuTa 膜及び RuTa(N)膜の膜厚は XRF で、シート抵抗は直流 4 探針法で測定し、比抵抗は膜厚とシート抵抗から算出した。RuTa 膜中の Ta 濃度と RuTa(N)膜中の N 濃度は、XPS 分析により同定した。RuTa 膜と RuTa(N)膜の結晶性は、特性 X 線 Cu-K α の線源を用いて XRD で評価した。RuTa 膜と RuTa(N)膜上の Cu 膜の濡れ性は、Ar 雰囲気中で 350°C \times 40sec.熱処理した後に SEM 観察により評価した。Ta 膜と RuTa 膜の耐酸化性は、熱処理を大気雰囲気中で 250°C \times 60min.行い強制酸化させた膜の TEM 観察と AES 分析により評価した。TEM 観察用の試料は、FIB 加工により作製した。

Cu 拡散に対するバリア性は、熱処理後のバリア膜中の Cu 強度を Backside SIMS 測定することで評価した。熱処理は、BEOL(Back End of Line)工程の熱負荷と同等である 350°C \times 7hr.実施した。45nm 幅の微細トレンチを用いて、トレンチ側壁のバリア膜上の Cu シード膜形状及び Cu めっきの埋め込み特性を評価し、RuTa 合金バリアと従来の Ta バリアでの比較評価を実施した。

電気特性及び信頼性評価は、層間絶縁膜に CVD-ULK(Chemical Vapor Deposition-Ultra Low-k)膜を適用した 45nm ノードの 2 層配線構造の TEG(Test Element Group)を用いて実施した。TEG 構造及び実験条件の詳細は、3.3.3 項で述べる。

3.3 実験結果及び考察

3.3.1 RuTa 合金の膜特性

図 3-3 に、RuTa 膜の比抵抗と、RuTa(N)膜の比抵抗の N_2/Ar 流量比依存性を示す。比抵抗は、8 インチウエハの面内 17 ポイントを測定した膜厚とシート抵抗から算出した。本実験で使用した試料の膜厚は 30nm とした。図 3-3 に示す N_2/Ar 流量比 0 のポイントが RuTa 膜の比抵抗を示し、それ以外のポイントが RuTa(N)膜の比抵抗を示している。RuTa 膜の比抵抗は約 $61\mu\Omega \cdot cm$ であり、RuTa(N)膜の比抵抗は N_2/Ar 流量比の増加に伴って $71\mu\Omega \cdot cm$ から $86\mu\Omega \cdot cm$ まで増加する。なお、本実験の評価膜厚は 30nm と非常に薄いため、本結果は薄膜効果の影響を含んでいると考えられる。薄膜効果とは、薄膜化により電子の表面・界面散乱や粒界散乱の影響が増大し、その結果、薄膜状態の比抵抗はバルク状態と比較して非常に大きくなる現象である。膜厚 30nm の Ta 膜の比抵抗は約 $187\mu\Omega \cdot cm$ であることから、RuTa 膜や RuTa(N)膜の比抵抗は Ta 膜の約 $1/3 \sim 1/2$ 程度であり、RuTa 合金膜は非常に低抵抗と言える。

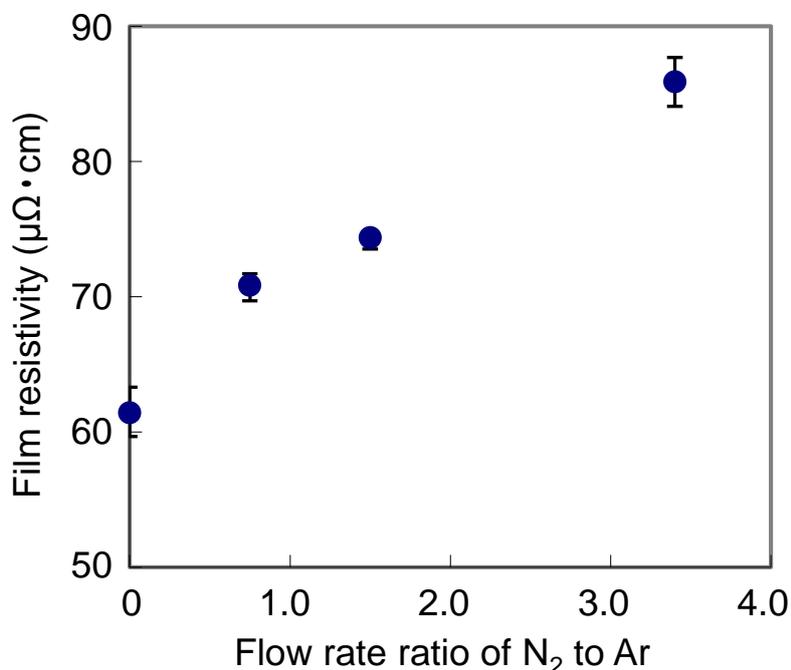


図 3-3 RuTa 膜と RuTa(N)膜比抵抗の N_2/Ar 流量比依存性

Ru-Ta ターゲットと実際にウエハに成膜した RuTa 膜の組成を比較するため、RuTa 膜

中の Ta 濃度を XPS で評価した。XPS 測定の結果、RuTa 膜中の Ta 濃度は約 16at.% であることが確認された。本実験で使用した Ru-Ta 合金ターゲットの Ta 濃度は 10at.% であることから、ターゲットの組成とウエハに成膜された膜の組成に差異が生じていることが分かった。本実験では、スパッタ設備のチャンバ内のコイルは、Ta 仕様のコイルを使用したため、コイルからスパッタされた Ta 膜もウエハへの成膜に寄与したことで、ウエハに成膜された膜中の Ta 濃度がターゲットの組成より高くなり、組成に差異が生じたと考えられる。

図 3-4 に、XPS で評価した RuTa(N)膜中の N 濃度の N₂/Ar 流量比依存性を示す。RuTa(N)膜中の N 濃度は、N₂/Ar 流量比の増加に伴い 4.0at.% から 9.0at.% まで増加する。従って、N₂反応性スパッタリングにより、RuTa(N)膜中に N はドーピングされると言える。

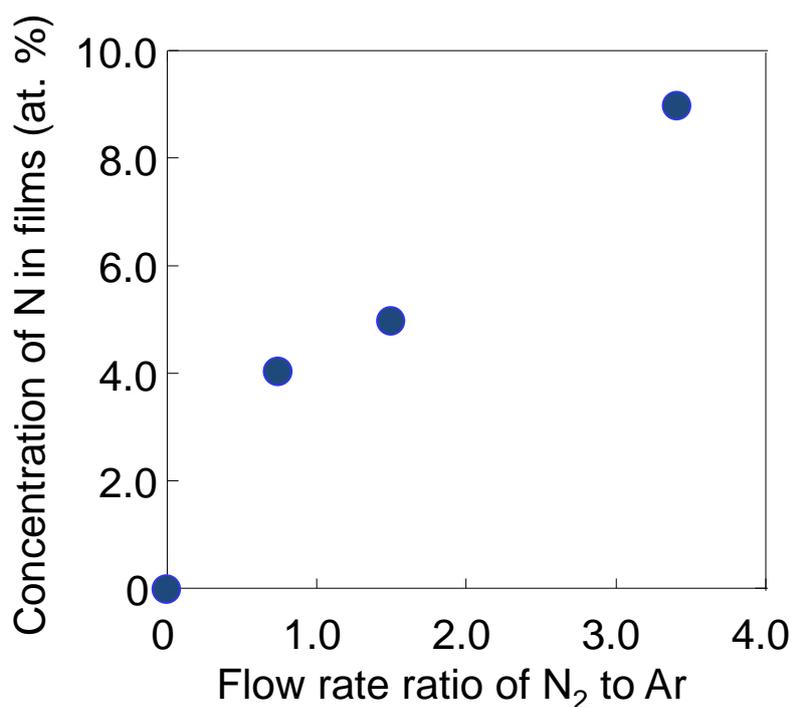


図 3-4 RuTa(N)膜中 N 濃度の N₂/Ar 流量比依存性

図 3-5 に、RuTa 膜及び RuTa(N)膜の XRD スペクトルを示す。本分析は In-Plane 測定で実施した。XRD 結果より、RuTa 膜は Ru(002)に優先配向することが分かる。Ru(002)のピーク位置から、2.1 式に示す Bragg の式を用いて格子定数を算出したところ、RuTa 膜の Ru(002)の格子定数は 2.16Å であった。Pure-Ru 膜の Ru(002)の格子定数は 2.11Å[6] であることから、Ru への Ta の添加により Ru(002)の格子定数はシフトしており、RuTa

膜と Pure-Ru 膜では結晶構造に差異があることが確認された。また、図 3-5 に示す XRD 結果において、RuTa 膜のスペクトルに Ta のピークは確認されなかった。これは、上述したように本実験で使用した Ru-Ta ターゲット及びウエハに成膜された RuTa 膜の Ta 濃度はそれぞれ 10at.% 及び 16at.% であり、図 3-6 に示す Ru-Ta の 2 元状態図によれば[27]、本濃度領域では Ta は Ru に固溶した状態であることに起因すると考えられる。すなわち、本実験の RuTa 膜は Ru と Ta の化合物ではないことから、Ta のピークは確認されなかったと考えられる。RuTa(N)膜では、 N_2/Ar 流量比の増加に伴って、ピーク位置は低角度側にシフトし、ピーク強度は弱く半値幅は大きいことが分かる。従って、RuTa(N)膜は、 N_2/Ar 流量比の増加に伴って格子定数は大きくなり、また、N のドーピングによって結晶性は低下し、アモルファス状の膜になると考えられる。

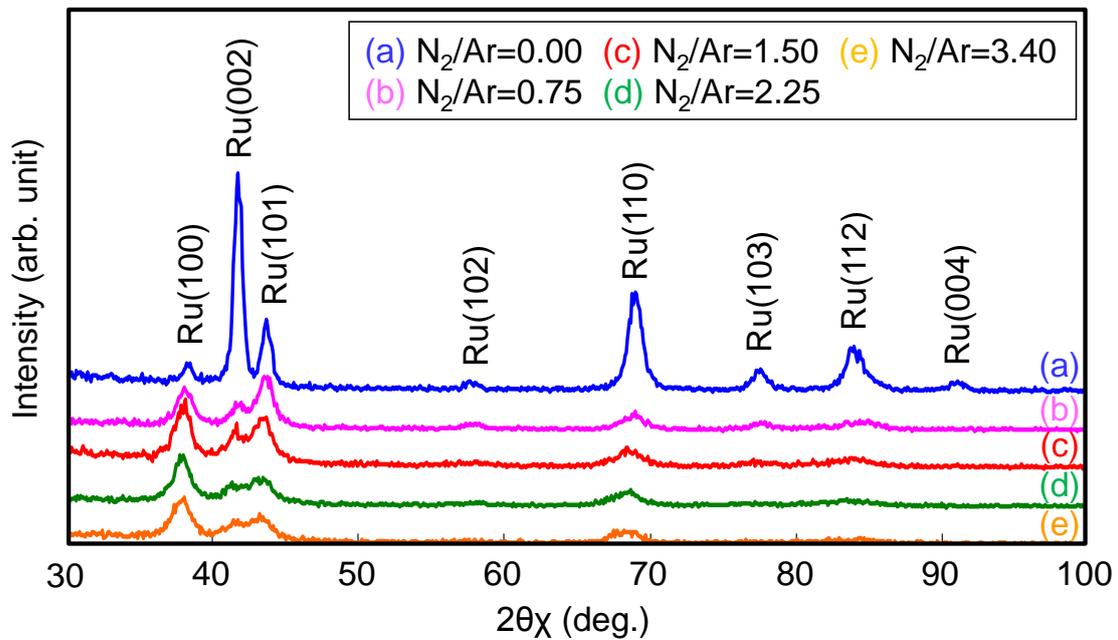


図 3-5 RuTa 膜及び RuTa(N)膜の XRD スペクトル

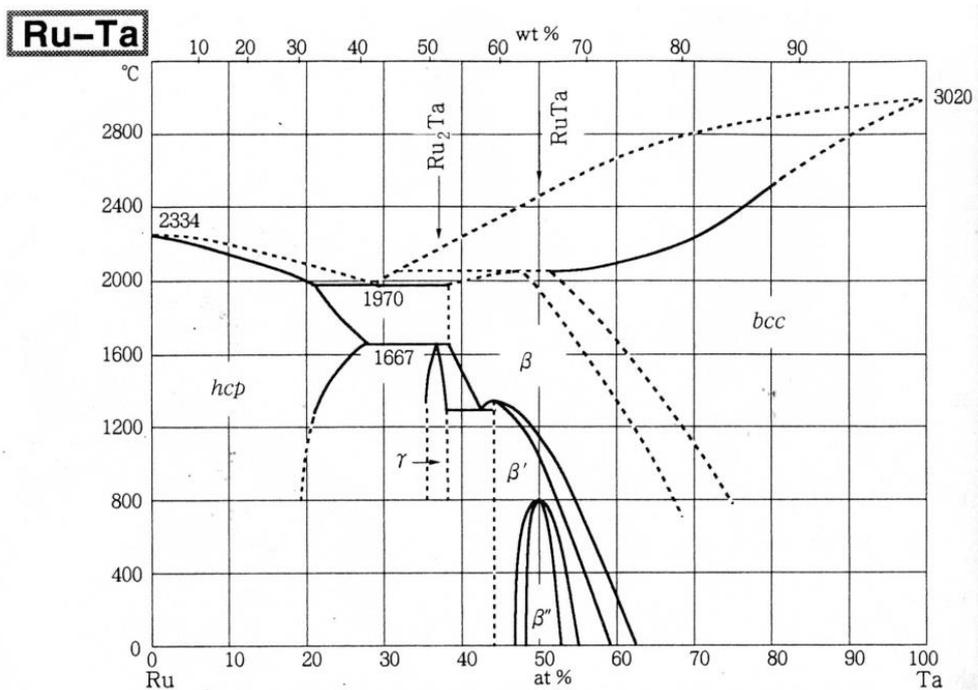


図 3-6 Ru-Ta の 2 元系状態図[27]

RuTa 膜と Cu シード膜の格子整合を評価するため、RuTa 膜上の Cu 膜の XRD 分析を実施した。図 3-7 に、RuTa 膜上の Cu 膜の XRD スペクトルを示す。本実験では、RuTa 膜と Cu 膜は、スパッタ設備内の高真空中で連続成膜しているため、RuTa 膜と Cu 膜の界面における不純物の影響は最小化されると考えられる。従って、RuTa 膜と Cu 膜の界面における構造的な歪みは、格子ミスフィットの算出により推定可能である。Cu 膜とバリア膜の格子ミスフィット δ は 3.1 式で定義される[50]。

$$\delta = \frac{d_{\text{Cu}} - d_{\text{bar}}}{d_{\text{bar}}} \quad (3.1)$$

ここで、 d_{Cu} と d_{bar} は、Cu 膜とバリア膜の格子面間隔である。図 3-5 より RuTa 膜は Ru(002) の格子面間隔、図 3-7 より Cu 膜は優先配向する Cu(111) の格子面間隔を用いてミスフィットを算出すると、Ru(002) と Cu(111) とのミスフィットは約 6% であった。一方、従来バリア膜として使用されてきた Ta 膜では、優先配向する Ta(110) と Cu(111) のミスフィットは約 25% である[5,20]。従って、RuTa 膜と Cu 膜とのミスフィットは、Ta 膜と比べて約 1/4 であることから、RuTa 膜の Cu 膜との構造的歪みは小さいと考えられる。

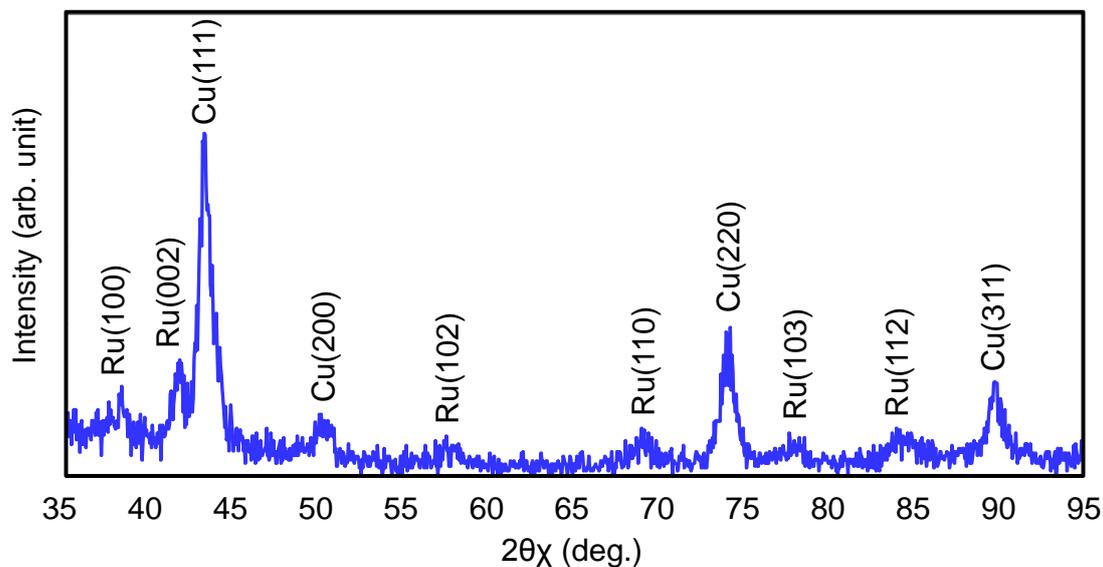


図 3-7 RuTa 膜上の Cu 膜の XRD スペクトル

上述したミスフィットの結果を踏まえて、バリア膜上の Cu 膜の濡れ性を評価した。図 3-8 に、Ar 雰囲気中で 350°C×40sec.熱処理した後のバリア膜上の Cu 膜を SEM で表面観察した結果を示す。バリア種は Ta 膜、RuTa 膜、RuTa(N)膜、バリア膜厚は 15nm、Cu 膜厚は 3nm、5nm で評価した。図 3-8 より、Cu 膜厚 5nm では、いずれのバリア膜上でも Cu 膜は凝集せず、濡れ性の差異は見られなかった。しかしながら、Cu 膜厚を 3nm に薄膜化すると、Ta 膜上の Cu 膜は凝集するのに対し、RuTa 膜上の Cu 膜は凝集せず表面は平滑であることが確認された。従って、Ta 膜と比較して RuTa 膜の方が、Cu 膜の濡れ性は良好と言える。

この濡れ性の差異は、上述したミスフィットが影響すると考えられる。バリア膜上の Cu 膜の濡れ性の良否を示す密着エネルギー E_{ad} は、3.2 式に示す Young の式[51-52]を用いて 3.3 式で示される[53]。

$$\gamma_i + \gamma_{Cu} \cos\theta = \gamma_{bar} \quad (3.2)$$

$$E_{ad} = \gamma_{bar} + \gamma_{Cu} - \gamma_i = \gamma_{Cu}(1 + \cos\theta) \quad (3.3)$$

ここで、 γ_i は Cu 膜とバリア膜の界面エネルギー、 γ_{Cu} は Cu 膜の表面エネルギー、 γ_{bar} はバリア膜の表面エネルギー、 θ は濡れの接触角である。異なる原子構成のミスフィット

が 25% 以下の場合、界面は部分整合界面と考えられ、界面エネルギーに対する構造の影響はほぼミスフィットに比例すると考えられている[50]。従って、RuTa 膜と Cu 膜とのミスフィットは、Ta 膜と比べて約 1/4 であることから、RuTa 膜と Cu 膜の界面エネルギーも約 1/4 と言える。3.2 式及び 3.3 式より、界面エネルギーが低いと、濡れの接触角は小さく密着エネルギーは高くなることから、Ta 膜と比べて RuTa 膜では、Cu 膜の濡れ性は良好と考えられる。

N_2/Ar 流量比 1.5 の RuTa(N)膜では、RuTa 膜と同様に Cu 膜は凝集しないのに対し、 N_2/Ar 流量比を増加すると、Cu 膜の凝集が確認され、濡れ性は悪くなることが分かった。これは、図 3-4 と図 3-5 に示したように、 N_2/Ar 流量比の増加に伴う RuTa(N)膜中の N 濃度の増加による格子定数の変化と結晶性の低下に起因すると考えられる。すなわち、 N_2/Ar 流量比の増加に伴って Cu 膜と RuTa(N)膜のミスフィットが変化するため濡れ性は悪くなる。

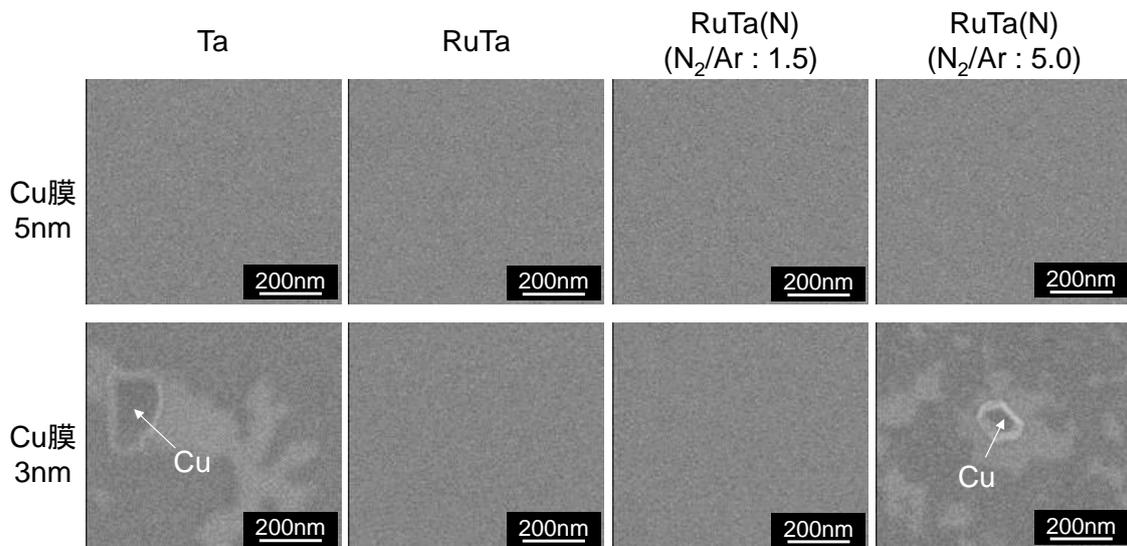


図 3-8 熱処理後の Ta 膜、RuTa 膜、RuTa(N)膜上の Cu 膜の表面 SEM 観察結果

Ta 膜と RuTa 膜の耐酸化性を評価するため、大気雰囲気中で $250^{\circ}C \times 60min$ 熱処理した後の Ta 膜と RuTa 膜を断面 TEM で観察した。図 3-9 に評価結果を示す。熱処理後の Ta 膜表面には TaO_x と考えられる酸化層の形成が確認されるのに対し、RuTa 膜では酸化層の形成は確認されなかった。

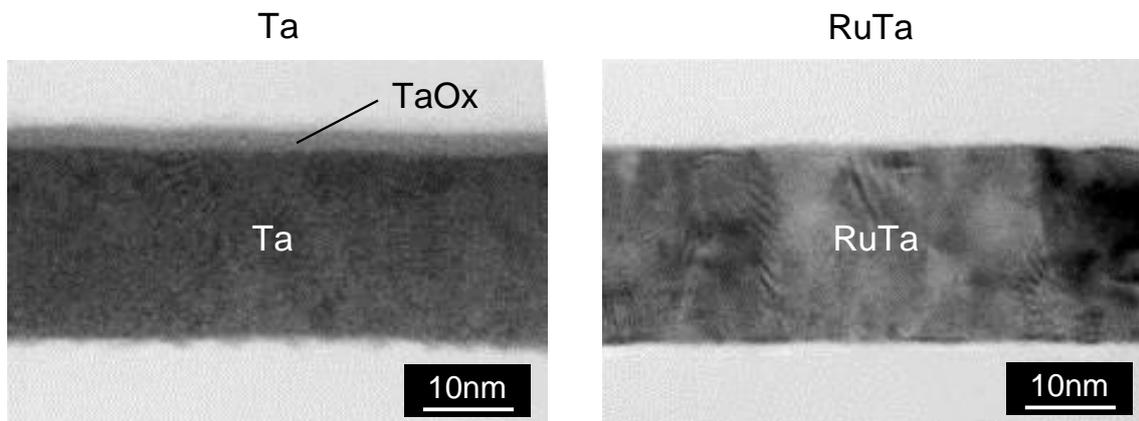


図 3-9 熱処理後の Ta 膜、RuTa 膜の断面 TEM 観察結果

図 3-9 に示した TEM 観察に加えて、AES によりバリア膜上の酸化層有無を評価した。図 3-10 に、AES を用いて測定した Ta 膜と RuTa 膜の O1 ピークと Ta2 ピークの深さ方向のプロファイル結果を示す。深さ方向の膜厚は、SiO₂(Silicon dioxide)膜の Ar イオンエッチング速度を 3.2nm/min.として算出した。酸化層の膜厚は、O1 ピークの最大強度に対して半分の強度の深さと定義して評価した。図 3-10 より、酸化層の膜厚は、Ta 膜上では約 4.3nm、RuTa 膜上では約 1.0nm と見積った。従って、Ta 膜と比較して RuTa 膜では、酸化層の膜厚は薄いことから、RuTa 膜の耐酸化性は Ta 膜と比べて非常に良好と言える。

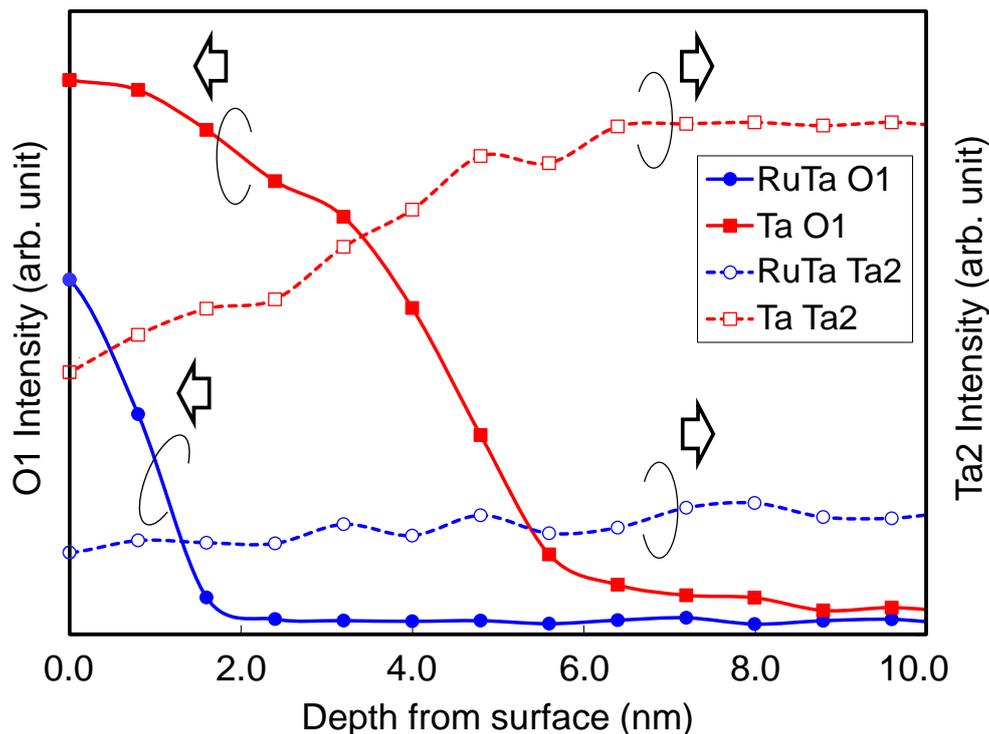


図 3-10 熱処理後の Ta 膜、RuTa 膜の AES 深さ方向プロファイル

図 3-9、図 3-10 に示す評価結果を踏まえて、バリア膜と Cu 膜の界面の密着性を調査するため、再度 Ta 膜及び RuTa 膜上の Cu 膜の濡れ性評価を実施した。本実験は、加速条件下で評価するため、バリア膜を成膜した後に一度スパッタ設備からウエハを取り出して大気開放し、その後、再度ウエハをスパッタ設備に戻して Cu シード膜を成膜して熱処理した試料を用いて実施した。なお、実際の製造プロセスでは、バリア膜と Cu シード膜はスパッタ設備内で連続成膜しておりバリア成膜後に大気開放はしない。Cu 膜厚は 5nm、熱処理条件は図 3-8 の評価と同様に Ar 雰囲気中で 350°C×40sec.である。

図 3-11 に、大気開放した Ta 膜と RuTa 膜上の Cu 膜の表面 SEM 観察結果を示す。Ta 膜上の Cu 膜は凝集するのに対し、RuTa 膜上の Cu 膜は全く凝集しないことが分かる。図 3-8 に示したバリア膜と Cu 膜を設備内で連続成膜した時の Cu 膜の濡れ性の評価結果では、Cu 膜厚 5nm では Ta 膜上の Cu 膜は凝集していなかったことから、大気開放により Ta 膜が酸化したことで、Ta 膜上の Cu 膜の濡れ性は劣化すると言える。一方、RuTa 膜は大気開放しても Cu 膜の凝集は見られず濡れ性は良好であることから、RuTa 膜と Cu 膜の界面の密着性は、Ta 膜と Cu 膜の界面と比較して非常に良好と言える。

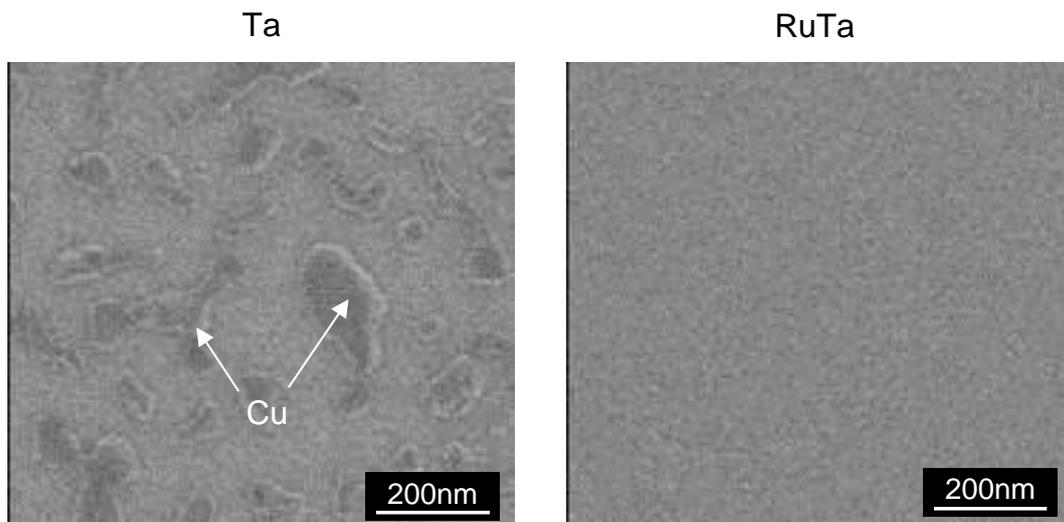


図 3-11 大気開放した Ta 膜、RuTa 膜上の Cu 膜の表面 SEM 観察結果

表 3-2 に、上述した Ta 膜、RuTa 膜、RuTa(N)膜の特性のまとめを示す。本結果を踏まえて、Cu 配線のバリア材料として RuTa 合金を適用する際のバリア構造を検討した。詳細は 3.3.2 項で述べる。

表 3-2 Ta 膜、RuTa 膜、RuTa(N)膜の特性まとめ

特性	Ta 膜	RuTa 膜	RuTa(N)膜
比抵抗 (膜厚 30nm)	~187 $\mu\Omega \cdot \text{cm}$	~61 $\mu\Omega \cdot \text{cm}$ Ta と比較し 1/3 程度	71~85 $\mu\Omega \cdot \text{cm}$ Ta と比較し 1/2 程度
膜中 N 濃度	—	—	4.0~9.0at. %
配向性	Ta(110)配向 Cu(111)とのミス フィット約 25%	Ru(002)配向 Cu(111)とのミス フィット約 6%	低配向
結晶性	高結晶性	高結晶性	低結晶性 アモルファス状
Cu 膜濡れ性	Cu 膜凝集し、濡れ性 悪い	Cu 膜凝集なく、濡れ性 良好	N ₂ 高流量化で Cu 膜 凝集し、濡れ性劣化
耐酸化性	弱い 酸化層：約 4.3nm	強い 酸化層：約 1.0nm	—

3.3.2 RuTa 合金のバリア構造検討

3.3.1 項で述べた RuTa 膜と RuTa(N)膜の特性を踏まえて、バリア構造を検討した結果を図 3-12 に示す。まず、バリア膜上の Cu シード膜の濡れ性を確保するには、Cu シード膜の下地膜として RuTa 膜が必要である。しかし、RuTa 膜は高結晶膜であり、Cu 拡散に対するバリア性は乏しいと考えられることから、バリア膜として RuTa 単層での適用は困難と考えられる。従って、バリア性確保のために、低結晶でアモルファス状の膜である RuTa(N)膜が必要と考えられ、RuTa 合金のバリア構造としては RuTa/RuTa(N)の積層構造が適当と考えた。バリア膜上の Cu 膜の濡れ性を向上するため、RuTa(N)成膜時の N₂/Ar 流量比は、図 3-8 に示した結果より 1.5 に設定した。

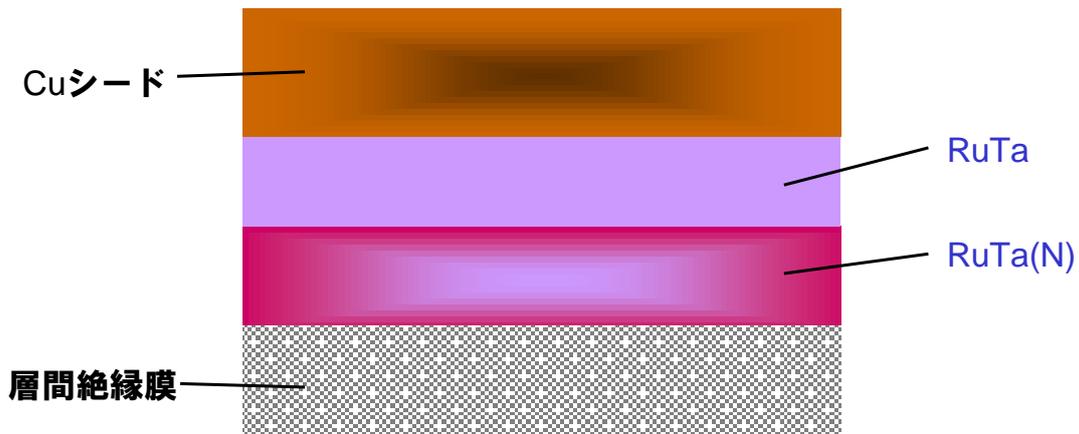


図 3-12 RuTa 合金バリア構造検討結果

RuTa/RuTa(N)バリア構造と従来用いられてきたTa/TaNバリア構造でCu拡散に対するバリア性の比較評価を実施した。図 3-13 に、本実験のバリア性評価の構造及び方法の模式図を示す。評価試料は、SiO₂膜上にTa/TaNバリアもしくはRuTa/RuTa(N)バリアを成膜した後にCuAlシード膜を堆積し、その後熱処理を行って作製した。熱処理の条件は、BEOL工程の熱負荷と同等の350°C×7hr.である。バリア性の評価は、Ta/TaNバリア膜中とRuTa/RuTa(N)バリア膜中のCu強度をBackside SIMSで測定して実施した。Cu膜とバリア膜の界面におけるノイズの影響を除外するため、Cu強度の比較評価は、Cu膜とバリア膜の界面から5nm内側のバリア膜中で実施した。

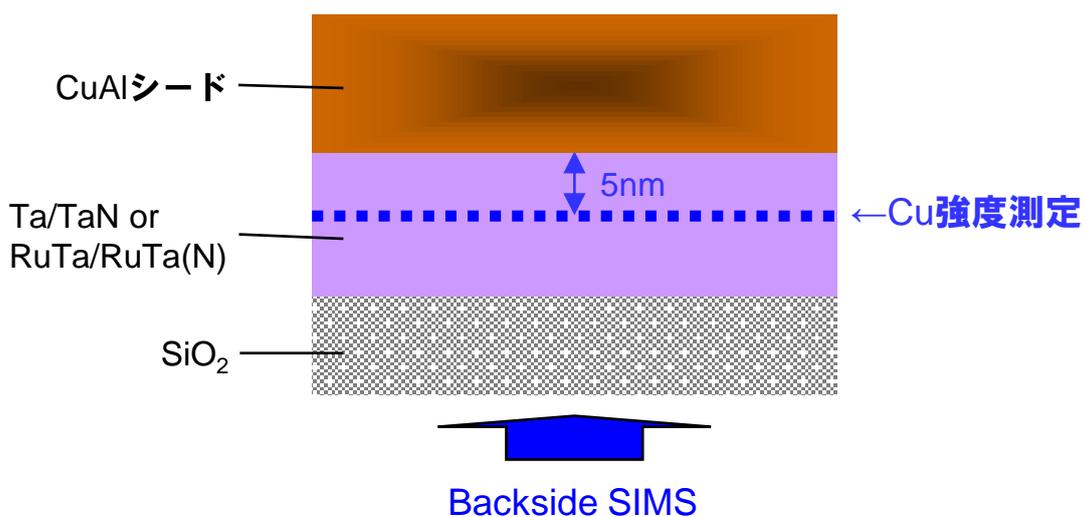


図 3-13 バリア性評価の構造及び方法の模式図

図 3-14 に、Ta/TaN バリア膜中と RuTa/RuTa(N)バリア膜中の Cu 強度を、熱処理後の Ta/TaN バリア中の Cu 強度で規格化した結果を示す。比較のため、As-depo(熱処理前)のバリア膜中の Cu 強度についても合わせて評価した。図 3-14 より、RuTa/RuTa(N)膜中と Ta/TaN 膜中の Cu 強度はほぼ同等であることから、RuTa/RuTa(N)バリアは、従来の Ta/TaN バリアとほぼ同等のバリア性を有することが確認された。また、RuTa/RuTa(N)バリア、Ta/TaN バリアいずれも As-depo と熱処理後の Cu 強度には顕著な差異は確認されなかったことから、Cu 膜は熱処理後でもバリア膜中には拡散しないことを確認できた。

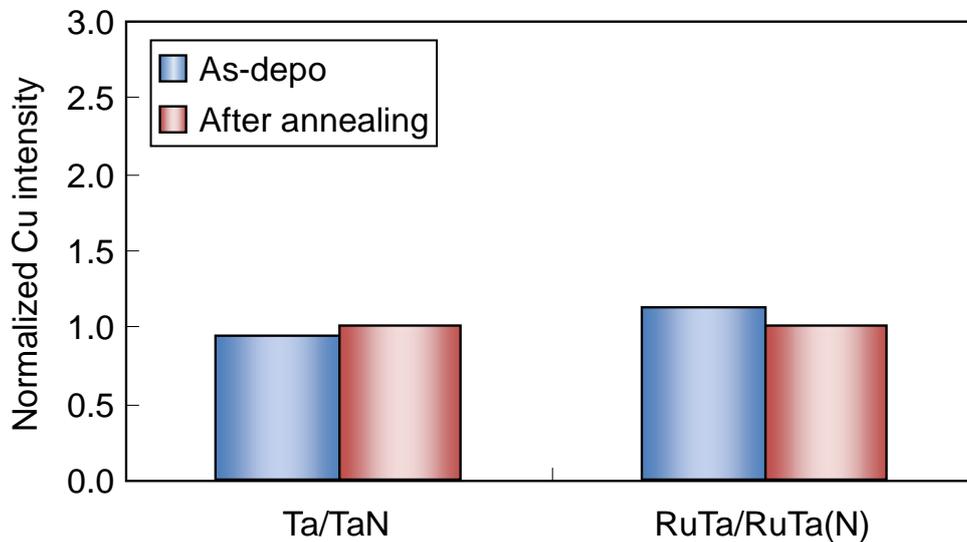


図 3-14 As-depo と熱処理後のバリア膜中の規格化した Cu 強度

トレンチ側壁における Ta/TaN バリア及び RuTa/RuTa(N)バリア上の Cu シードの成膜状態を評価した。図 3-15 に、バリア/Cu シード成膜後のトレンチの断面 SEM 観察結果を示す。Ta/TaN 及び RuTa/RuTa(N)の膜厚は 7.5/7.5nm、Cu シード膜厚は 20nm である。Ta/TaN バリアでは、トレンチ側壁の Cu シードは凝集してアイランド状の非連続膜になることが分かる。一方、RuTa/RuTa(N)バリアでは、トレンチ側壁の Cu シードは凝集せず連続且つ平滑に形成できることを確認できた。

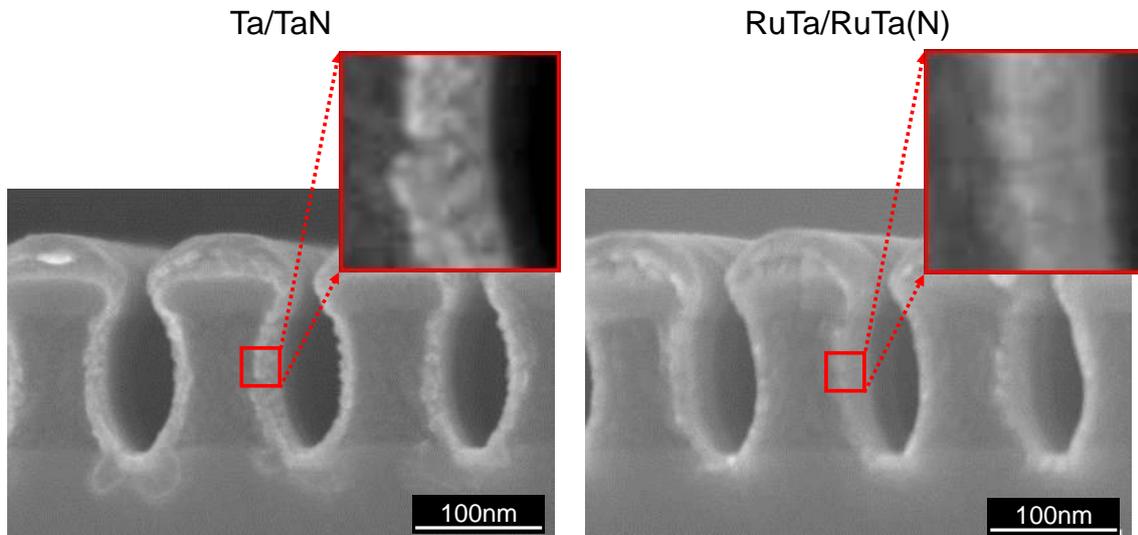


図 3-15 バリア/Cu シード成膜後のトレンチの断面 SEM 観察結果

図 3-16 に、45nm 幅トレンチを用いて Cu 埋め込み特性を評価した結果を示す。Ta/TaN 及び RuTa/RuTa(N)のバリア膜厚は 7.5/7.5nm、Cu シード膜厚は 20nm、30nm の 2 条件で評価した。Cu シード膜厚 30nm では、Ta/TaN バリア、RuTa/RuTa(N)バリアいずれもトレンチの上部にボイドの発生が確認された。これは、Cu シードの膜厚が厚すぎるために、バリア/Cu シード成膜後のトレンチの開口幅が狭くなったことに起因すると考えられる。すなわち、Cu めっき成長の途中でトレンチの間口が閉じることによって発生するピンチオフボイドである。そこで、バリア/Cu シード成膜後のトレンチの開口幅を確保するため、Cu シードを 20nm に薄膜化して埋め込み評価を実施した。Ta/TaN バリアでは、Cu シード膜厚を 20nm にすると、トレンチ内で Cu めっき膜がほとんど成長していないことが分かる。これは、図 3-15 に示したように、Cu シード膜厚 20nm では、トレンチ側壁の Ta/TaN バリア上の Cu シード膜が凝集して非連続になることに起因しており、いわゆるシードレスボイドと考えられる。一方、RuTa/RuTa(N)バリアでは、Cu シードを 20nm に薄膜化することで、ボイドフリーでの埋め込みを確認できた。これは、RuTa/RuTa(N)バリアでは、Cu シード薄膜化によりバリア/Cu シード成膜後の開口幅を確保でき、且つトレンチ側壁の Cu シード膜は凝集せずに連続膜が形成できているためと考えられる。以上より、RuTa/RuTa(N)バリアの適用により、従来の Ta/TaN バリアと比べて Cu 埋め込み特性の向上を確認できた。

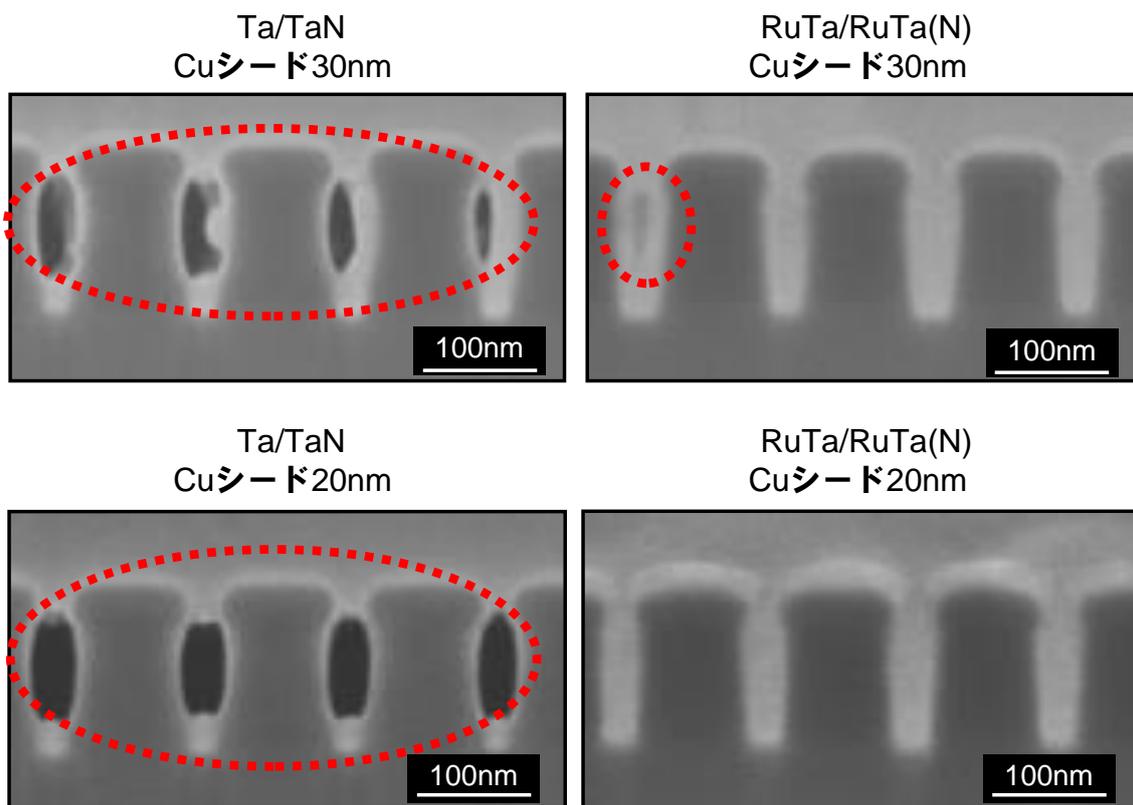


図 3-16 Cu めっき埋め込み後の 45nm 幅トレンチの断面 SEM 観察結果

3.3.3 RuTa 合金バリアを適用した Cu 配線の電気特性及び信頼性

図 3-17 に、Cu 配線の電気特性及び信頼性を評価した構造の断面模式図を示す。本評価では、層間絶縁膜に CVD-ULK 膜を適用した 45nm ノードの 2 層配線構造の TEG を使用した。Ta/TaN 積層バリアと RuTa/RuTa(N)積層バリアを上層 Metal-2(M2)トレンチに適用し、下層 Metal-1 (M1)トレンチには Ta/TaN 積層バリアを適用した。また、現在一般的に使用されているパンチスループロセスと呼ばれるビア底のバリア膜を除去して下層の Cu 配線を掘り込むプロセスについても合わせて評価した。図 3-18 にパンチスループロセスのフローを、図 3-19 にパンチスループロセス後のビア形状の断面 TEM 像を示す。パンチスループロセスでは、バリア膜を成膜した後に Ar リスパッタを行うことで、ビア底のバリア膜を除去して下層の Cu 配線を掘り込んでいる。パンチスループロセスの適用によりビア底のバリア膜厚が薄くなり Cu/バリア膜界面の表面積が拡大するため、ビア抵抗の低減や、ビア部における流束緩和による信頼性向上が期待される。

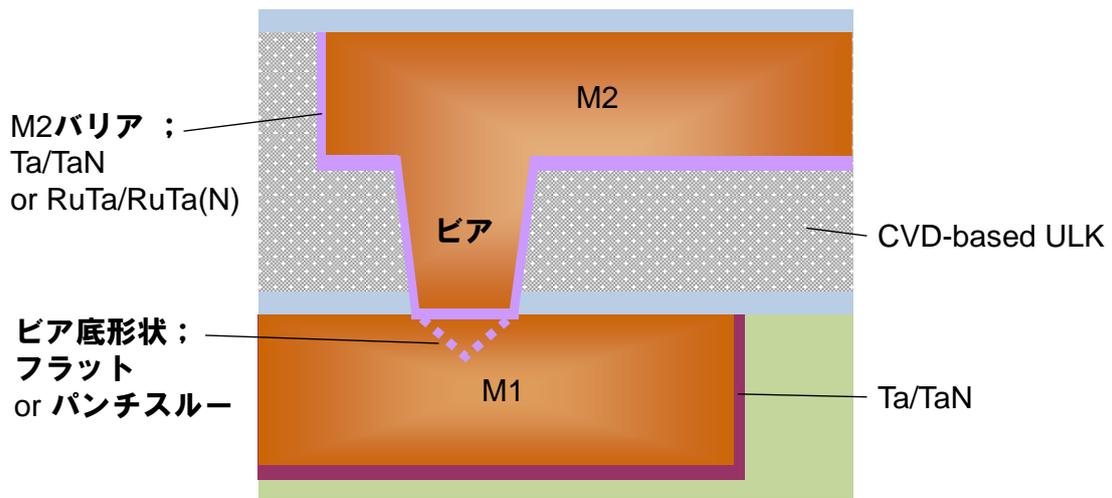


図 3-17 電気特性及び信頼性の評価構造の断面模式図

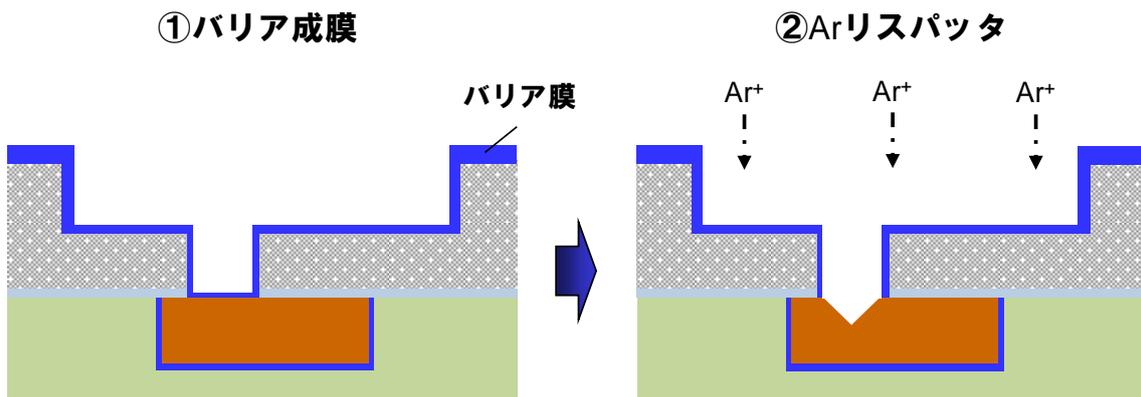


図 3-18 パンチスループロセスフローの断面模式図

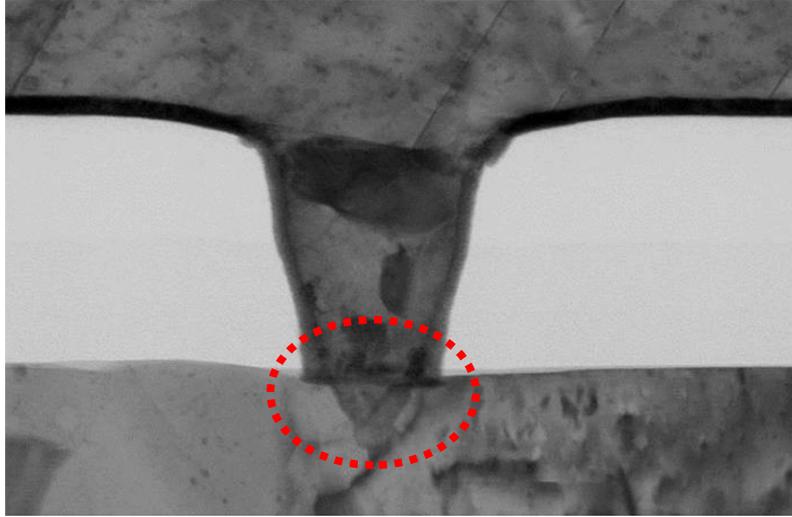


図 3-19 パンチスループロセス後のビア形状の断面 TEM 像

はじめに、電気特性評価として、ビア抵抗の評価を実施した。図 3-20 に、ビアケルビン構造を用いて評価したビア抵抗の累積度数分布を示す。下層 M1 トレンチ及び上層 M2 トレンチの幅は 70nm、Via-1 (V1)ビアの径は 70nm である。フラットビア構造と比較すると、RuTa/RuTa(N)バリアでは Ta/TaN バリアに比べてビア抵抗は非常に低いことが分かる。これは、RuTa 合金膜の比抵抗が、Ta 膜の約 1/3~1/2 であることに起因する。また、パンチスループロセス適用によりビア底のバリア膜を除去することで、Ta/TaN バリアではビア抵抗が大幅に低減する。一方、RuTa/RuTa(N)バリアでは、パンチスループロセスを適用してもビア抵抗はあまり低減しない。これは、RuTa/RuTa(N)バリアではビア底にバリア膜が存在する状態でもビア抵抗は十分低いことを示唆している。これらの結果より、RuTa バリアの適用によりビア抵抗の低減が可能と言える。

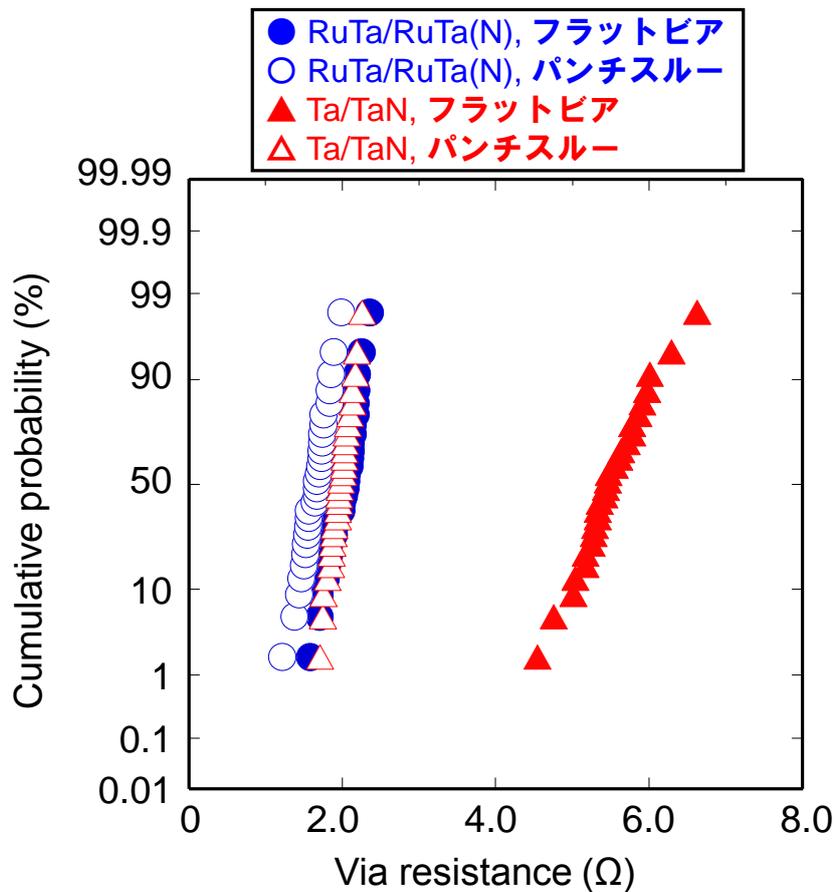


図 3-20 ケルビン構造のビア抵抗の累積度数分布

M1、M2 トレンチ幅 : 70nm V1 ビア径 : 70nm

次に、信頼性評価として SIV 耐性を評価した。図 3-21 に、熱処理前後のビアチェーン抵抗比の累積度数分布を示す。熱処理の条件は 200°C×500hr. である。評価した構造は、下層 M1 トレンチの幅は 210nm、上層 M2 トレンチの幅は 5000nm、V1 ビアの径は 70nm であり、上層幅広配線である。いずれの条件でも熱処理前後のビアチェーンの抵抗比はほぼ同等であることが確認された。従って、RuTa/RuTa(N)バリアの SIV 耐性は、Ta/TaN バリアと比較して顕著な差異はなく、良好と言える。また、SIV 耐性は、パンチスループロセス有無で比較しても顕著な差異はないことが分かった。これは、本実験では CuAl 合金シードを適用していることから、配線中への Al のドーピングにより SIV 耐性は十分に向上していることが要因と考えられる[48]。

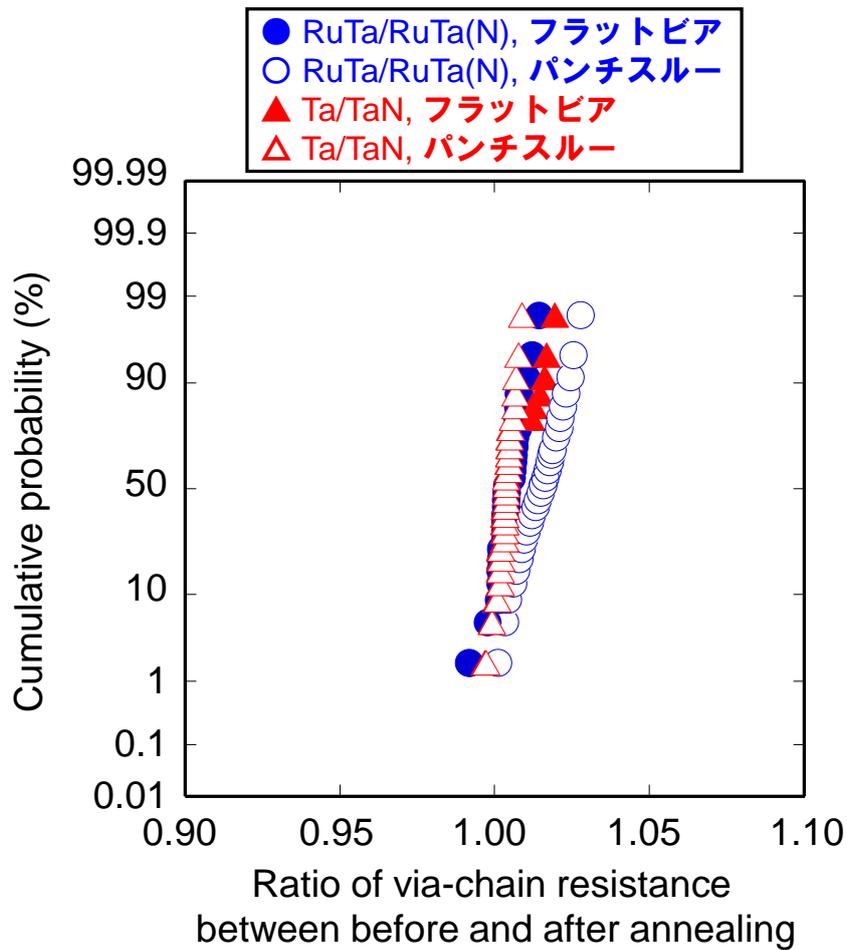


図 3-21 熱処理前後のビアチェーン抵抗比の累積度数分布

M1 トレンチ幅 : 210nm、M2 トレンチ幅 : 5000nm V1 ビア径 : 70nm

最後に、EM 耐性を評価した。図 3-22 に、ビア EM 故障時間の累積度数分布を示す。下層 M1 トレンチの幅は 210nm、上層 M2 トレンチの幅は 70nm、V1 ビアの径は 70nm である。電子流は、「下層配線→ビア→上層配線」の Up-stream モードである。EM 試験は、温度 300°C、電流 0.15mA/via の条件で実施し、故障基準は EM 試験前後での抵抗変動比 10%以上とした。図 3-22 より、Ta/TaN バリアと RuTa/RuTa(N)バリアで、MTF の顕著な差異は見られなかった。しかしながら、故障時間の分布 σ は、Ta/TaN バリアでは 1.18~1.65 であるのに対し、RuTa/RuTa(N)バリアでは 0.35 であり、Ta/TaN バリアと比較して RuTa/RuTa(N)バリアの方が故障時間の分布はタイトであることが分かった。従って、RuTa/RuTa(N)バリアの適用により、Ta/TaN バリアと比べて EM 耐性は向上すると考えられる。

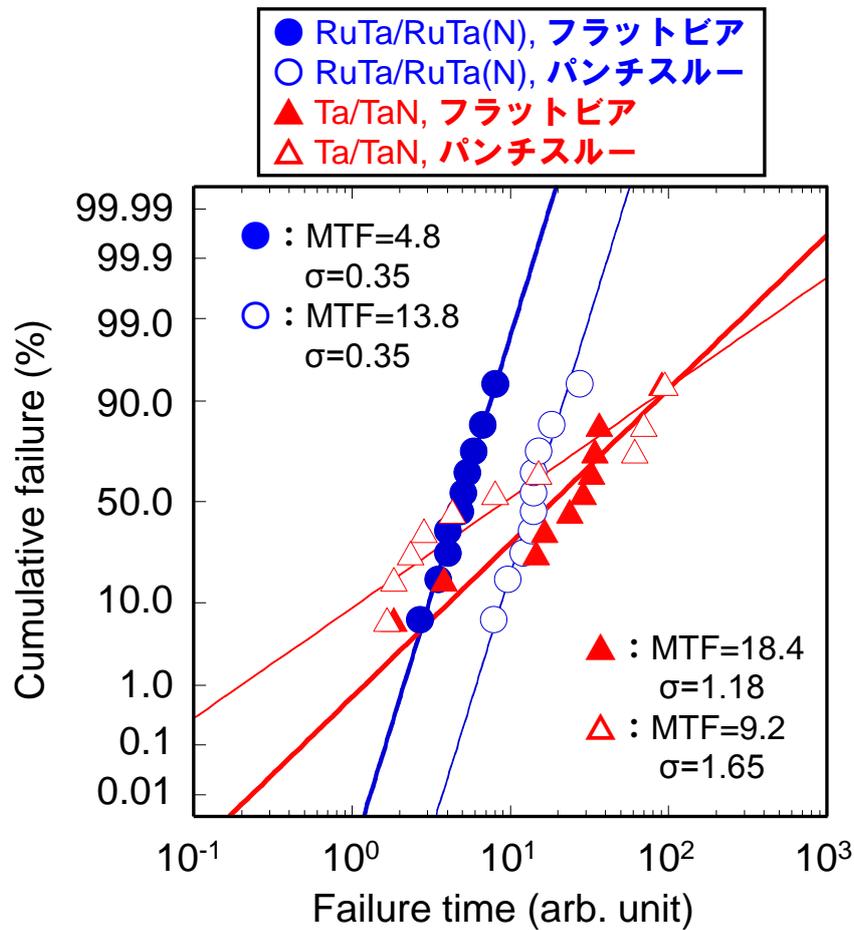


図 3-22 ビア EM 故障時間の累積度数分布

M1 トレンチ幅 : 210nm、M2 トレンチ幅 : 70nm V1 ビア径 : 70nm

図 3-22 に示す EM 試験の結果より、1.5 式の Black の式を使用し、Ta/TaN バリアの活性化エネルギーは 0.87eV、RuTa/RuTa(N)バリアの活性化エネルギーは 1.09eV[10]、n は 1.05 として算出した EM 試験の加速係数から、実使用環境における EM 寿命を推定した。図 3-23 に、実使用環境での EM 寿命の推定結果を示す。実使用環境の条件は、使用温度 110°C、許容電流値 0.03mA/via とした。寿命推定結果より、Ta/TaN バリアと比較して RuTa/RuTa(N)バリアでは EM 耐性は約 3600 倍長寿命化することを確認できた。従って、RuTa 合金バリアの適用により、従来の Ta バリアと比べて Cu 配線のビア EM 耐性を向上できることを確認できた。

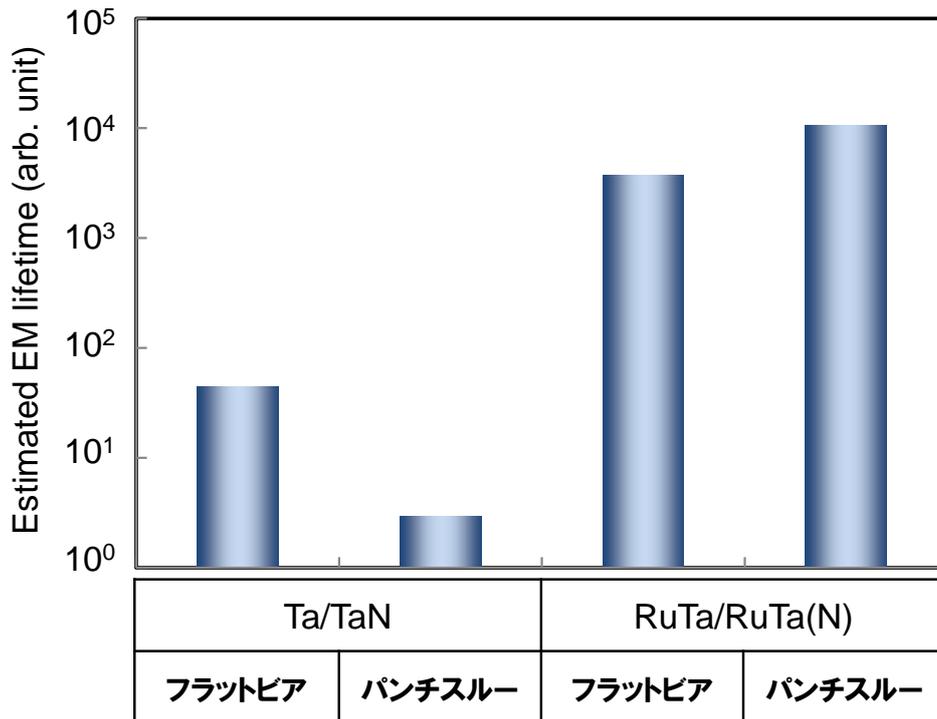


図 3-23 実使用環境での推定 EM 寿命

Ta/TaN バリアと RuTa/RuTa(N)バリアでのビア EM 故障時間分布の差異の原因を調査するため、EM 試験後の試料を用いて故障解析を実施した。図 3-24 に、EM 試験後の故障箇所の断面解析結果を示す。

Ta/TaN バリアでは、長寿命と短寿命で故障モードは異なることが分かった。長寿命の故障モードは、上層の M2 配線内におけるボイドであることが確認された。この故障モードは、Up-stream モードの EM 試験で確認される一般的なモードであり、陰極端から陽極端への Cu 原子の移動に伴い、陰極端では図 3-24 に示すように Cu 原子の欠損によってボイドが形成され、陽極端では Cu 原子の集積によってヒロックやウイスカが形成される。短寿命の故障モードは、V1 ビア内でのボイド発生であることが確認された。これは、図 3-15 に示した結果を踏まえて、バリア/Cu シード膜のスパッタカバレッジが悪いビアの側壁において、Ta/TaN バリア上の Cu シードが凝集して非連続膜になるため、ビアの埋め込み特性が劣化することに起因すると考えられる。

一方、RuTa/RuTa(N)バリアの故障モードは、一般的なモードである上層 M2 配線内におけるボイドのみであり、ビア内での不良は確認されなかった。これは、RuTa/RuTa(N)バリアでは、ビア側壁の Cu シード膜は凝集せず連続膜になることで、ビアの埋め込み

特性は良好であるためと考えられる。従って、RuTa/RuTa(N)バリアでは、EM 故障はビア内では発生せず上層 M2 配線内でのみ発生するため、故障時間分布はタイトと考えられる。

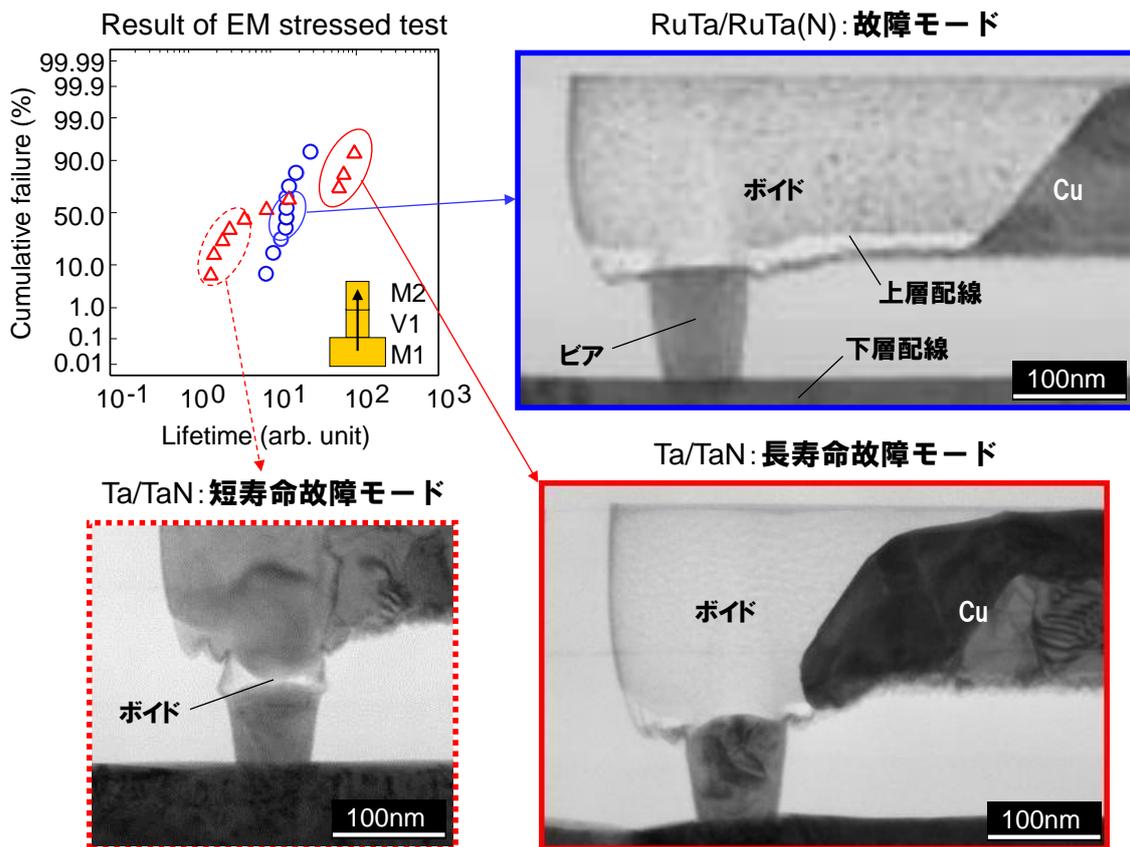


図 3-24 EM 試験後の故障箇所の断面解析結果

3.4 結言

本章では、Cu 配線の微細化に伴って生じる Cu 埋め込み特性、電気特性、配線信頼性の問題を対策するため、Enhanced Cu シード技術として RuTa 合金バリアを検討した。従来バリア材料として使用されてきた Ta バリアと RuTa 合金バリアの膜質、Cu 埋め込み特性、配線信頼性の比較評価を実施し、微細 Cu 配線における RuTa 合金バリアの有効性を検証した。本章で得られた主な知見を以下に示す。

- (1) RuTa 膜の比抵抗は Ta 膜の約 1/3 であり、RuTa 合金バリアの適用によりビア抵抗の低減が可能である。
- (2) RuTa 膜は Ru(002)に優先配向しており、Cu(111)とのミスフィットが Ta(110)と比較して約 1/4 であることから、Ta 膜と比較して RuTa 膜上の Cu 膜の濡れ性は非常に良好である。そのため、RuTa 合金バリアでは、トレンチ側壁に、薄膜 Cu シードを凝集なく連続且つ平滑に形成でき、45nm 幅の微細 Cu 配線のボイドフリー埋め込みを達成した。従って、RuTa 合金バリアの適用により、従来の Ta バリアに比べて Cu 埋め込み特性の向上が可能である。
- (3) RuTa/RuTa(N)バリアは、従来用いられてきた Ta/TaN バリアと同等のバリア性を有することを確認した。
- (4) RuTa/RuTa(N)バリアは、Ta/TaN バリアと比較して、ビア EM 耐性は約 3600 倍長寿命化することから、RuTa 合金バリアの適用により EM 耐性の向上が可能である。

以上より、Cu 埋め込み特性、電気特性、配線信頼性の観点から、微細 Cu 配線における Enhanced Cu シード技術として RuTa 合金は有望なバリア金属材料と結論付けた。

第 3 章の参考文献

- [1] H. Kim and Y. Shimogaki, *Proc. of Advanced Metallization Conference*, 551 (2004).
- [2] O. K. Kwon, S. H. Kwon, H. S. Park, and S. W. Kanga, *J. Electrochem. Soc.*, 151, C753 (2004).
- [3] Y. Matsui, M. Hiratani, T. Nabatame, Y. Shimamoto, and S. Kimura, *Electrochemical and Solid-State Letters*, 5, C18 (2002).
- [4] R. Chan, T. N. Arunagiri, T. Zhang, O. Chyan, R. M. Wallance, M. J. Kim, and T. Q. Hurd, *Electrochemical and Solid-State Letters*, 7, G154 (2004).
- [5] H. Kim, T. Koseki, T. Ohba, T. Ohta, Y. Kojima, H. Sato, and Y. Shimogaki, *J. Electrochem. Soc.*, 157, G594 (2005).
- [6] M. Damayanti, T. Sritharan, Z. H. Gan, S. G. Mhaisalkar, N. Jiang, and L. Chanb, *J. Electrochem. Soc.*, 153, J41 (2006).
- [7] A. Sakata, S. Yamashita, S. Omoto, M. Hatano, J. Wada, K. Higashi, H. Yamaguchi, T. Yoshio, K. Imamizu, M. Yamada, M. Hasunuma, S. Takahashi, A. Yamada, T. Hasegawa, and H. Kaneko, *Proc. of International Interconnect Technology Conference*, 101 (2006).
- [8] X. P. Qu, J. J. Tan, M. Zhou, T. Chen, Q. Xie, G. P. Ru, and B. Z. Li, *Appl. Phys. Lett.*, 88, 151912 (2006).
- [9] M. Damayantia, T. Sritharan, S. G. Mhaisalkar, and Z. H. Gan, *Appl. Phys. Lett.*, 88, 044101 (2006).
- [10] S. Ogawa, N. Tarumi, M. Abe, M. Shiohara, H. Imamura, and S. Kondo, *Proc. of International Interconnect Technology Conference*, 102 (2008).
- [11] M. Tagami, N. Furutake, S. Saito, and Y. Hayashi, *Proc. of International Interconnect Technology Conference*, 205 (2008).
- [12] N. Tarumi, N. Oda, S. Kondo, and S. Ogawa, *Proc. of International Interconnect Technology Conference*, 203 (2009).
- [13] H. Y. Huang, C. H. Hsieh, S. M. Jeng, H. J. Tao, M. Cao, and Y. J. Mii, *Proc. of International Interconnect Technology Conference*, 4.2 (2010).
- [14] A. P. McCoy, J. Bogan, C. Byrne, P. Casey, J. G. Lozano, P. D. Nellist, and D. Hughes, *Proc. of International Interconnect Technology Conference*, 273 (2014).

- [15] C. W. Cheng, J. S. Chen, and J. S. Jeng, *J. Electrochem. Soc.*, 155, H1003 (2008).
- [16] C. W. Cheng, J. S. Jeng, and J. S. Chen, *J. Electrochem. Soc.*, 157, H997 (2010).
- [17] S. F. Ding, Q. Xie, S. Mueller, T. Waechtler, H. S. Lu, S. E. Schulz, C. Detavernier, X. P. Qu, and T. Gessner, *J. Electrochem. Soc.*, 158, H1228 (2011).
- [18] J. S. Fang, J. H. Lin, B. Y. Chen, and T. S. Chin, *J. Electrochem. Soc.*, 158, H97 (2011).
- [19] C.-C. Yang, T. Spooner, S. Pontho, K. Chanda, A. Simon, C. Lavoie, M. Lane, C.-K. Hu, E. Liniger, L. Gignac, T. Shaw, S. Cohen, F. McFeely, and D. Edelstein, *Proc. of International Interconnect Technology Conference*, 187 (2006).
- [20] M. Abe, M. Ueki, M. Tada, T. Onodera, N. Furutake, K. Shimura, S. Saito, and Y. Hayashi, *Proc. of International Interconnect Technology Conference*, 4 (2007).
- [21] C. W. Chen, J. S. Chen, and J. S. Jeng, *J. Electrochem. Soc.*, 155, H438 (2008).
- [22] C. C. Chang and F. M. Pan, *J. Electrochem. Soc.*, 158, G97 (2011).
- [23] C. Y. Wu, Y. S. Wang and W. H. Lee, *J. Electrochem. Soc.*, 159, D684 (2012).
- [24] S. Armini, Z. El-Mekki, K. Vandersmissen, H. Philipsen, S. Rodet, M. Honore, A. Radisic, Y. Civale, E. Beyne, and L. Leunissen, *J. Electrochem. Soc.*, 158, H160 (2011).
- [25] M. He, X. Zhang, T. Nogami, X. Lin, J. Kelly, H. Kim, T. Spooner, D. Edelstein, and L. Zhao, *J. Electrochem. Soc.*, 160, D3040 (2013).
- [26] Q. Huang, B. C. Baker-O'Neal, C. Cabral Jr., E. Simonyi, V. R. Deline, and M. Hopstaken, *J. Electrochem. Soc.*, 160, D3045 (2013).
- [27] 長崎誠三, 平林真, 二元合金状態図集 (2001).
- [28] H. Kim, Y. Naito, T. Koseki, T. Ohba, T. Ohta, Y. Kojima, H. Seto, and Y. Shimogaki, *Japanese J. Appl. Phys.*, 45, 2497 (2006).
- [29] S. Armini, Z. El-Mekki, K. Vandersmissen, H. Philipsen, S. Rodet, M. Honore, A. Radisic, Y. Civale, E. Beyne, and L. Leunissen, *J. Electrochem. Soc.*, 158, H160 (2011).
- [30] M. He, X. Zhang, T. Nogami, X. Lin, J. Kelly, H. Kim, T. Spooner, D. Edelstein, and L. Zhao, *J. Electrochem. Soc.*, 160, D3040 (2013).
- [31] H. Shimizu, Y. Suzuki, T. Nogami, N. Tajima, T. Momose, Y. Kobayashi, and Y. Shimogaki, *ECS J. Solid State Sci. Technol.*, 2, P311 (2013).
- [32] H. Shimizu, A. Kumamoto, K. Shima, Y. Kobayashi, T. Momose, T. Nogami, and Y. Shimogaki, *ECS J. Solid State Sci. Technol.*, 2, P471 (2013).

- [33] F. I. Choie, H. Philipsen, M. H. van der Veen, S. V. Huylenbroeck, S. Armini, H. Struyf, and T. Tanala, *ECS J. Solid State Sci. Technol.*, 4, N3108 (2015).
- [34] X. Zhang, L. Cao, V. Ryan, P. S. Ho, B. Taylor, C. Witt, and C. Labelle, *ECS J. Solid State Sci. Technol.*, 4, N3177 (2015).
- [35] T. P. Moffat, M. Walker, P. J. Chen, J. E. Bonevich, W. F. Egelhoff, L. Richter, C. Witt, T. Aaltonen, M. Ritala, M. Leskela, and D. Josell, *J. Electrochem. Soc.*, 153, C37 (2006).
- [36] S.-H. Kim, H. T. Kim, S.-S. Yim, D.-J. Lee, K.-S. Kim, H.-M. Kim, K.-B. Kim, and H. Sohn, *J. Electrochem. Soc.*, 155, H589 (2008).
- [37] S.-H. Choi, T. Cheon, S.-H. Kim, D.-H. Kang, G.-S. Park, and S. Kim, *J. Electrochem. Soc.*, 158, D351 (2011).
- [38] S. Armini, Z. El-Mekki, J. Swerts, M. Nagar, and S. Demuyneck, *J. Electrochem. Soc.*, 160, D89 (2013).
- [39] M. J. Kim, H. C. Kim, S.-H. Kim, S. Yeo, O. J. Kwon, and J. J. Kim, *J. Electrochem. Soc.*, 160, D3057 (2013).
- [40] H. Wojcik, M. Junige, W. Bartha, M. Albert, V. Neumann, U. Merkel, A. Peeva, J. Gluch, S. Menzel, F. Munnik, R. Liske, D. Utess, I. Richter, C. Klein, H. J. Engelmann, P. Ho, C. Hossbach, and C. Wenzel, *J. Electrochem. Soc.*, 159, H166 (2012).
- [41] C. Yang, S. Cohen, T. Shaw, P. C. Wang, T. Nogami, and D. Edelstein, *Proc. of Electron Device Letters*, 722 (2010).
- [42] H. Wojcik, R. Kaltofen, U. Merkel, C. Krien, S. Strehle, J. Gluch, M. Knaut, C. Wenzel, A. Preusse, J. W. Bartha, M. Geidel, B. Adolphi, V. Neumann, R. Liske, and F. Munnik, *Microelectronic Engineering*, 92, 71 (2012).
- [43] S. Armini, Z. El-Mekki, M. Nagar, A. Radisic, and P. M. Vereecken, *J. Electrochem. Soc.*, 161, D564 (2014).
- [44] P. Wang, S. P. Murarka, D. A. Kaminski, S. Bedell, and W. A. Lanford, *J. Electrochem. Soc.*, 148, G481 (2001).
- [45] N. Michael and C.-U. Kim, *J. Appl. Phys*, 90, 4370 (2001).
- [46] Y. Matsubara, M. Komuro, T. Onodera, N. Ikarashi, Y. Hayashi, and M. Sekine, *Proc. of Symposium on VLSI Technology*, 127 (2003).
- [47] M. Tada, M. Abe, H. Ohtake, N. Furutake, T. Tonegawa, K. Motoyama, M. Tohara, F. Ito,

M. Ueki, T. Takeuchi, S. Saito, K. Fujii, M. Sekine, and Y. Hayashi, *Proc. of International Interconnect Technology Conference*, 89 (2006).

[48] K. Mori, K. Maekawa, N. Amou, D. Kodama, H. Miyazaki, N. Suzumura, K. Honda, Y. Hirose, K. Asai, and M. Yoneda, *Proc. of Advanced Metallization Conference*, 467 (2006).

[49] S. Yokogawa and H. Tsuchiya, *J. Appl. Phys.*, 101, 013513-6 (2007).

[50] D. A. Porter, *Phase Transformation in Metals and Alloys, 2nd ed.*, 112 (1992).

[51] T. Young, *Phil. Trans. R. Soc. Lond.*, 95, 65 (1805).

[52] T. S. Chow, *J. Phys.*, 10, L445 (1998).

[53] J. Y. Kwon, T. S. Yoon, and K. B. Kim, *J. Appl. Phys.*, 93, 3270 (2003).

第4章 RuTa合金の窒化によるバリア性及び信頼性への影響

4.1 緒言

4.1.1 Cu配線バリア材料の窒化技術

第1章で述べたように、バリア膜はCu配線を形成するために必要な膜である。バリア膜に求められる特性としては、①配線金属が層間絶縁膜中やSi基板等に拡散することを抑制する、②配線金属や層間絶縁膜と反応しない、③デバイスの製造工程や動作環境における安定性が高い、④低抵抗である、⑤配線金属との密着性が優れている、が挙げられる。しかしながら、純粋な遷移金属では上述したバリア特性を全て満足することは難しい。

そこで、従来からCu配線のバリア膜としては、TaN、TiN、WN(Tungsten Nitride)、TiSiN(Titanium Silicon Nitride)等の遷移金属の窒化物や窒化ケイ素塩が使用されてきた[1-5]。遷移金属の窒化膜は、不規則な結晶粒界を有するためバリア性は良好であり、また、高融点・高硬度であるためCuとの化合物を形成せず熱力学的に非常に安定していることから、バリア材料として良好な特性を有することが知られている[6-11]。しかし、窒化膜の結晶粒界は不規則であるため、窒化膜とCuの密着性は乏しく、Cu埋め込み特性や配線信頼性の観点から、バリア膜として遷移金属の窒化膜単膜の適用は困難である。従って現状では、Ta/TaN積層構造やTi/TiN積層構造に代表されるように、遷移金属とその窒化膜を組み合わせた積層のバリア構造が広く用いられている。

第3章で論述したRuTa合金バリアについても、RuTa膜と窒化したRuTa(N)膜を組み合わせたRuTa/RuTa(N)積層バリア構造を微細Cu配線に適用し、バリア材料としての有効性を検証した。しかしながら、RuTa(N)の膜質や、RuTa(N)単層バリアを適用した微細Cu配線の電気特性や信頼性に関する研究報告は少なく、RuTa(N)膜の特性に関する知見は欠如している。

4.1.2 本章の目的

本章では、Cu配線におけるバリア膜としてRuTa合金を窒化したRuTa(N)膜を検討した。RuTa(N)の膜質を評価した上で、RuTa(N)膜を微細Cu配線のバリア膜として適用し、バリア性、電気特性、信頼性を評価した。それらの結果を踏まえて、微細Cu配線のバ

リア膜としての RuTa(N)膜の有効性について論じる。

4.1.3 本章の構成

本章の構成は下記の通りである。4.2 節は実験内容の説明であり、4.2.1 項で RuTa(N)膜評価のための試料作製、4.2.2 項で評価内容、4.2.3 項で評価方法について説明する。4.3 節では実験結果及び考察について説明する。4.3.1 項では RuTa(N)の膜特性を評価した結果を、4.3.2 項では RuTa(N)膜のバリア性を評価した結果とバリア性のメカニズムについて述べる。4.3.3 項では RuTa(N)バリアを適用した微細 Cu 配線の電気特性や信頼性の評価結果を述べる。4.4 節は本章の総括である。

4.2 実験内容

4.2.1 試料作製

RuTa(N)膜は、3.2.1 項で前述した方法と同様に、Ru-Ta 合金ターゲットを用いて、Ar ガスに N₂ ガスを混入した N₂ 反応性スパッタリングにより成膜した。スパッタ設備は 8 インチウエハ成膜用の設備を使用した。Ru-Ta 合金ターゲット中の Ta 濃度は第 3 章と同様に 10 at.% とした。RuTa(N)膜のスパッタの成膜条件は表 3-1 に示した条件と同様である。Cu シード膜も同様に Al 濃度 0.3at.% の CuAl 合金を用いた[12-17]。RuTa(N)膜をバリア膜として適用した Cu 配線の製造プロセスのフローは、図 3-2 に示したフローである。RuTa(N)膜の CMP のスラリーは、Pure-Ru 用に開発されたスラリーを使用した。

4.2.2 評価内容

本研究において評価した内容を示す。

はじめに、下記の RuTa(N)膜の膜質を評価し、Ta 膜や RuTa 膜との比較評価を行った。

- ・ RuTa(N)膜の比抵抗
- ・ RuTa(N)膜中の N 濃度
- ・ Ta 膜上、RuTa 膜上、RuTa(N)膜上の Cu 膜の濡れ性
- ・ As-depo の RuTa 膜、RuTa(N)膜の結晶性

次に、バリア性評価とメカニズム考察のため、下記の評価を実施した。

- ・ Ta/TaN 積層膜、RuTa 単層膜、RuTa(N)単層膜の Cu 拡散に対するバリア性
- ・ TaN 膜、RuTa(N)膜からの N 脱離
- ・ 熱処理前後の RuTa 膜、RuTa(N)膜の結晶性
- ・ 熱処理後の RuTa 膜、RuTa(N)膜の結晶サイズ

最後に、下記の電気特性、配線信頼性の評価を実施した。

- ・ ビア抵抗
- ・ EM 耐性及び故障解析

4.2.3 評価方法

RuTa(N)膜の比抵抗は、膜厚とシート抵抗から算出した。膜厚は XRF で、シート抵抗は 4 探針法で測定した。RuTa(N)膜中の N 濃度は、XPS 法で測定した。Ta 膜上、RuTa

膜上、RuTa(N)膜上の Cu 膜の濡れ性は、Ar 雰囲気中で 350°C×40sec.熱処理した試料を SEM 観察により評価した。RuTa 膜及び RuTa(N)膜の結晶性は、XRD で測定した。Ta/TaN 積層膜、RuTa 単層膜、RuTa(N) 単層膜のバリア性は、350°C×7hr.熱処理後のバリア膜中の Cu 強度を Backside SIMS 測定することで評価した。RuTa(N)膜の熱的安定性評価のため、RuTa(N)膜中からの N の脱離を TDS で評価した。RuTa 膜及び RuTa(N)膜の結晶サイズを 2.2 式に示した Scherrer の式を用いて算出した[18]。

電気特性及び信頼性評価は、第 3 章の評価と同様に、CVD-ULK 膜を層間絶縁膜として適用した 45nm ノードの 2 層配線構造の TEG を用いて実施した。TEG 構造及び実験条件の詳細は、4.3.2 項で述べる。

4.3 実験結果及び考察

4.3.1 RuTa(N)の膜特性

4.3.1.1 RuTa(N)膜の物性

図 4-1 に、8 インチウエハの面内 17 ポイントを測定した膜厚とシート抵抗から算出した RuTa(N)膜の比抵抗の N_2/Ar 流量比依存性を示す。本評価の膜厚は、実プロセスで使用するバリア膜厚の 7.5nm とした。RuTa(N)膜の比抵抗は、 N_2/Ar 流量比の増加に伴い $76\mu\Omega \cdot cm$ から $101\mu\Omega \cdot cm$ まで増加するが、 N_2/Ar 流量比 3.0 以上では飽和傾向にあることが分かる。なお、本結果は、図 3-3 の結果と同様に薄膜効果の影響を含むと考えられる。膜厚 7.5nm の TaN 膜の比抵抗は約 $245\mu\Omega \cdot cm$ であることから、RuTa(N)膜の比抵抗は、TaN 膜と比較すると半分以下である。

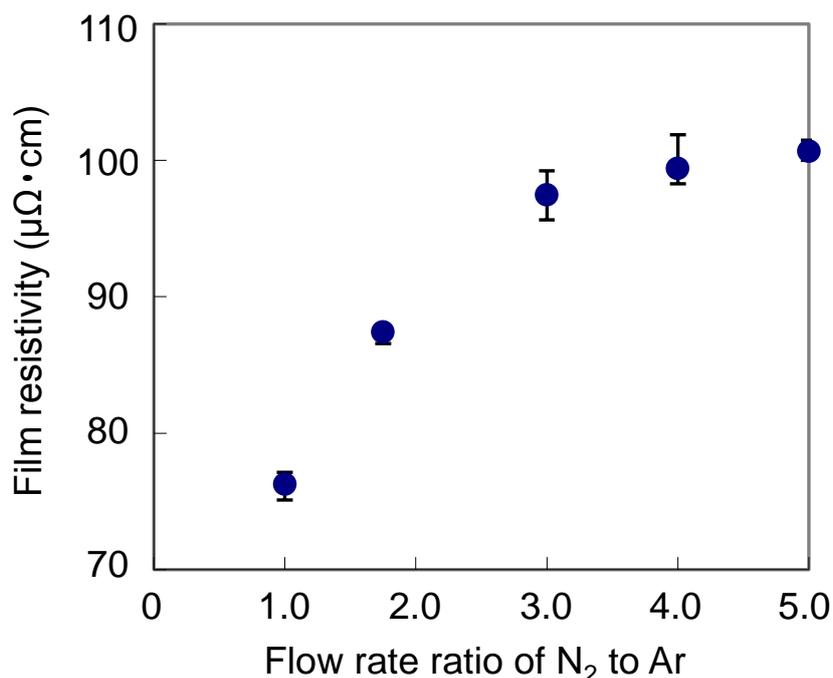


図 4-1 RuTa(N)膜の比抵抗の N_2/Ar 流量比依存性

図 4-2 に、XPS で測定した RuTa(N)膜中の N 濃度の N_2/Ar 流量比依存性を示す。RuTa(N)膜中の N 濃度は、 N_2/Ar 流量比の増加に伴い 2.8at.% から 8.0at.% まで増加する。この結果から、図 3-4 と同様に、 N_2/Ar 雰囲気中でのスパッタ成膜により RuTa(N)膜中に N はドーピングされると言える。また、 N_2/Ar 流量比 3.0 以上では、N 濃度は飽和傾向にあり、

この結果は、図 4-1 に示した比抵抗の傾向と一致している。従って、RuTa(N)膜の比抵抗と N 濃度には相関関係があり、スパッタ成膜中に RuTa(N)膜中にドーピングされた N は、膜の比抵抗に影響を与えたと考えられる。

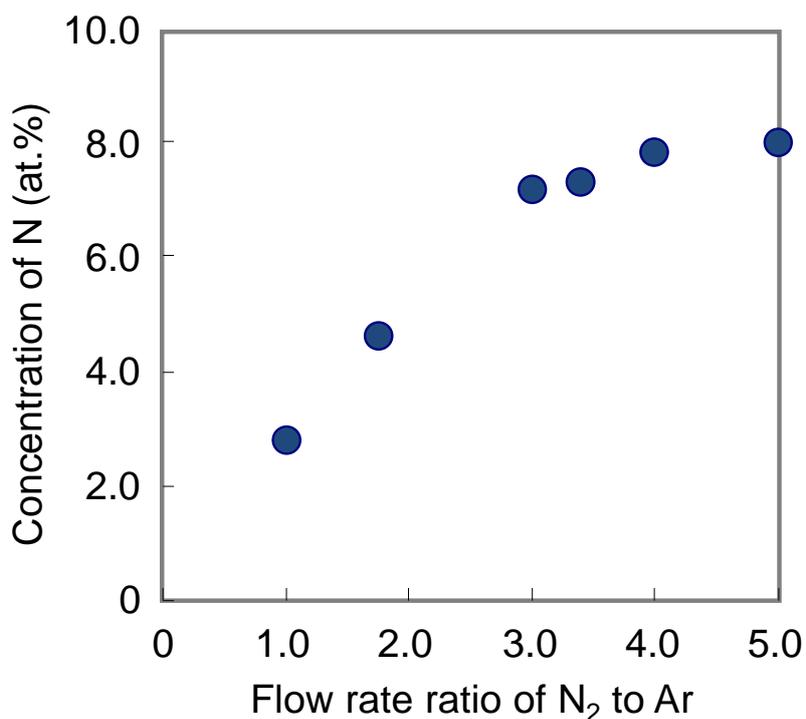


図 4-2 RuTa(N)膜中の N 濃度の N₂/Ar 流量比依存性

図 4-3 に Ar 雰囲気中で 350°C×40sec.熱処理した後の Ta 膜上、RuTa 膜上、RuTa(N)膜上の Cu 膜の SEM 観察結果を示す。本実験のバリア膜厚は 15nm、Cu 膜厚は 3nm であり、本結果は図 3-8 に示した結果を引用している。図 4-3 より、Ta 膜上の Cu 膜は凝集するのに対し、RuTa 膜上の Cu 膜の凝集は確認されていない。一方、RuTa(N)膜においては、N₂/Ar 流量比 1.5 では Cu 膜の凝集は確認されなかったが、N₂/Ar 流量比を増加すると Cu 膜の凝集が確認され濡れ性は悪くなることが分かった。

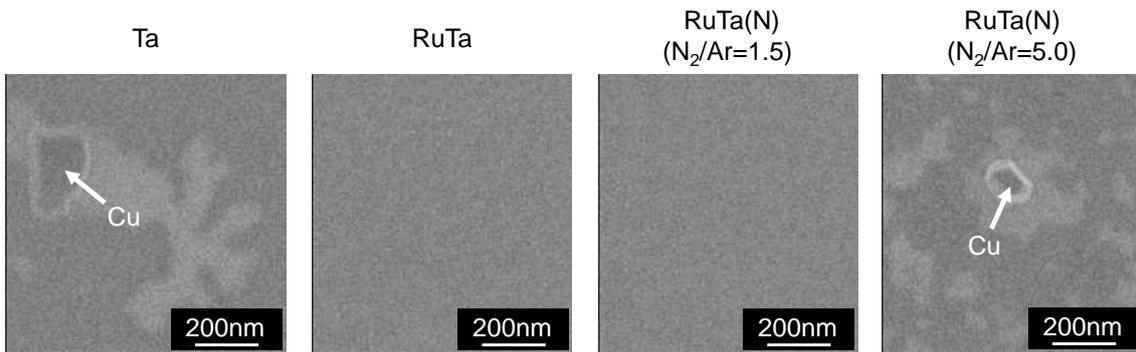


図 4-3 熱処理後の Ta 膜上、RuTa 膜上、RuTa(N)膜上の Cu 膜の表面 SEM 観察結果

図 4-4 に、As-depo の RuTa 膜及び RuTa(N)膜の XRD スペクトルを示す。RuTa(N)成膜時の N₂/Ar 流量比は、図 4-3 に示した Cu 膜の濡れ性の評価結果から、濡れ性を確保するために 1.5 に設定した。XRD 評価結果より、RuTa(N)膜の XRD ピークは、RuTa 膜と比較して全体的に弱くブロードになっており半値幅は大きくなる。従って、RuTa 膜中への N ドープにより、RuTa(N)膜は、結晶性が低下して結晶サイズは小さくなり、アモルファス状の膜になると考えられる。この結果より、RuTa 膜を窒化した RuTa(N)膜の Cu 拡散に対するバリア性は良好と推定される。

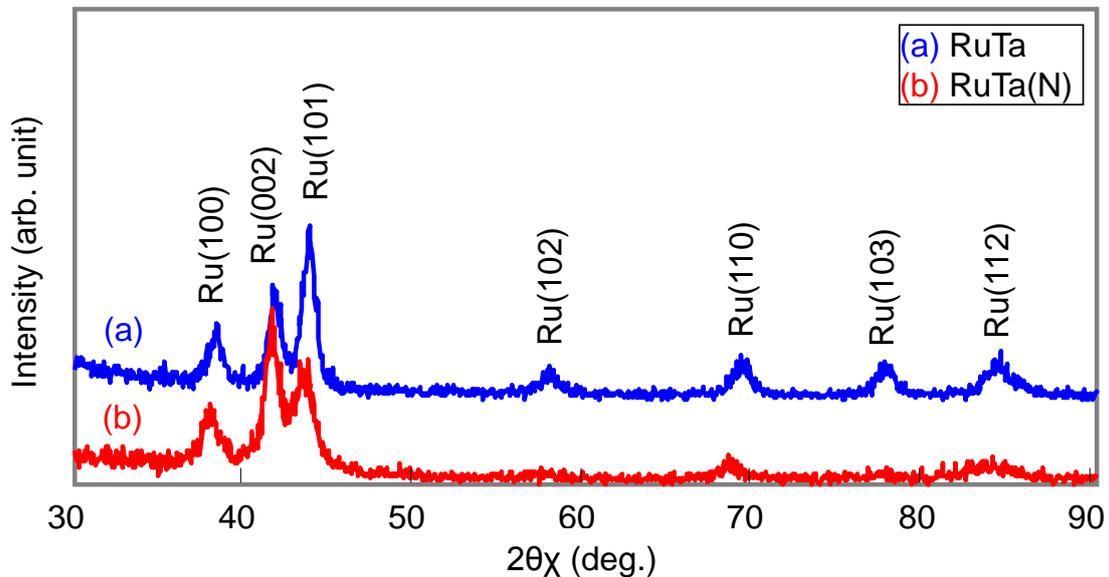


図 4-4 As-depo の RuTa 膜及び RuTa(N)膜の XRD スペクトル

4.3.1.2 RuTa(N)膜のバリア性

図 4-4 に示した結晶性の結果を踏まえて、RuTa 単層膜と RuTa(N)単層膜の Cu 拡散に対するバリア性を Backside SIMS で評価した。従来用いられてきた Ta/TaN 積層膜についても合わせて評価を行い、バリア性の比較評価を実施した。評価試料は、Si 基板上に Ta/TaN 積層バリア、RuTa 単層バリア、RuTa(N)単層バリアをそれぞれ成膜して Cu 膜を堆積した後に、熱処理を行って作製した。バリアの膜厚は、Ta/TaN 積層膜は 7.5/7.5nm、RuTa 単層膜及び RuTa(N)単層膜は 15nm である。熱処理は、BEOL 工程の熱負荷と同等の 350°C×7hr.実施した。図 4-5 に、熱処理後の Ta/TaN 積層膜中、RuTa 単層膜中、RuTa(N)単層膜中の SIMS の Cu 強度プロファイルを示す。Ta/TaN 積層膜では、Cu 膜とバリア膜との界面に Cu 膜のパイルアップが確認されるが、これは、SIMS の Cu のイオン化率の変化であるいわゆるマトリックス効果と考えられるため、バリア性の考察からは除外して検討した。Ta/TaN 積層膜では、バリア膜中への Cu 拡散は小さいことから、バリア性は良好であることが分かる。これは、Ta/TaN 積層膜は不規則な粒界構造を有するため、Cu 原子の主要拡散経路である結晶粒界の密度が低く、Cu 原子の拡散は粒内拡散に限られることに起因すると考えられる。RuTa(N)単層膜では、RuTa 単層膜や Ta/TaN 積層膜と比べて、バリア中の奥深くまで高い Cu 強度を示すことから、RuTa(N)単層膜ではバリア内への Cu 拡散が最も大きいと言える。従って、RuTa(N)単層膜のバリア性は、図 4-4 に示した XRD 評価結果からの推定に反し、RuTa 単層膜と比べて非常に劣ることが分かった。

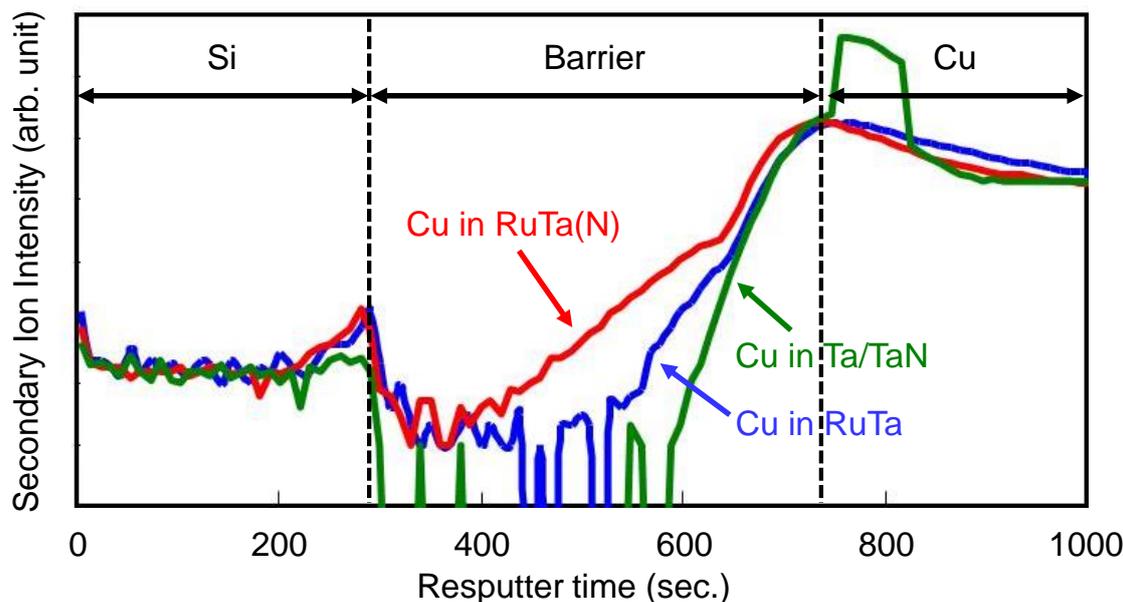


図 4-5 熱処理後の Ta/TaN 膜中、RuTa 膜中、RuTa(N)膜中の Cu 強度プロファイル

XRD 評価結果からの推定に反し、RuTa 単層膜に比べて RuTa(N)単層膜のバリア性が劣る原因を調査するため、熱処理による膜質変化を確認した。図 4-6 に、TDS による TaN 膜と RuTa(N)膜からの N 脱離評価結果を示す。TaN 膜では、熱処理を行っても N 強度の増加は確認されず、TaN 膜から N は脱離しないことが分かった。従って、TaN 膜は Ta と N が化合物を形成しており、熱的に非常に安定な膜と言える。一方、RuTa(N)膜では、温度 240°C 以上で N 強度が急激に増加しており、RuTa(N)膜からの N の脱離が確認されたことから、RuTa(N)膜中の N は、熱的に非常に不安定な状態で存在すると考えられる。本来、Ru 等の白金族元素は窒化膜を形成しないことが知られており、RuN 膜は熱的に非常に不安定な膜である[19-20]。また、第 3 章で述べたように、本実験で使用した Ru-Ta ターゲット及びウエハに成膜された RuTa 膜の Ta 濃度はそれぞれ 10at.% 及び 16at.% であり、本濃度領域では Ru 中の Ta は固溶状態であることから、膜中の N は Ta と化合物を形成しないと考えられる。従って、膜中にドーブされた N は、Ta や Ru と化合物を形成せず、RuTa 膜の結晶粒界や結晶粒内に非平衡の状態が存在すると考えられる。

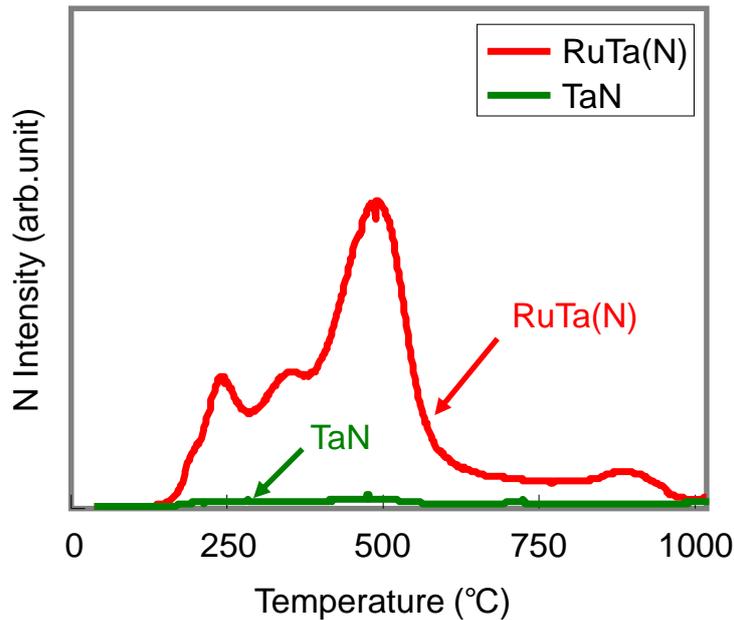


図 4-6 TDS による RuTa(N)膜、TaN 膜からの N 脱離評価結果

更に、 $350^{\circ}\text{C}\times 7\text{hr}$ 熱処理前後での RuTa 膜と RuTa (N)膜の結晶性と結晶サイズの評価を行った。結晶サイズは、2.2 式に示す Scherrer の式を用いて Ru(002)の半値幅で算出した。ここで、2.1.2.4 項で述べたように、Scherrer の式は、積層欠陥や転位などの半値幅に影響を与える要素が存在しないと仮定できる時に適用可能である。前述したように、熱処理前の RuTa(N)膜では、膜中に N が非平衡状態で存在し、結晶歪みが存在する可能性があることから、Scherrer の式の適用は不可である。一方、熱処理後の RuTa(N)膜では、N が脱離して平衡状態になるため、Scherrer の式の適用は可能と考えられる。従って、Scherrer の式を用いた結晶サイズの比較評価は、熱処理後の RuTa 膜及び RuTa(N)膜で実施した。

図 4-7 に、熱処理前後の RuTa 膜と RuTa(N)膜の XRD 評価結果を示す。RuTa 膜では、熱処理前後での XRD スペクトルに顕著な変化は確認されなかった。また、熱処理後の RuTa 膜の結晶サイズは 88\AA と算出した。一方、RuTa(N)膜では、XRD のピークは、熱処理前では弱くブロードであるのに対し、熱処理後では非常に強く且つシャープであり、熱処理後の RuTa(N)膜の結晶サイズは 117\AA と算出した。従って、RuTa(N)膜は熱処理によって再結晶化し、結晶粒は粗大化すると考えられる。また、熱処理後の RuTa(N)膜の結晶サイズは、RuTa 膜と比較して非常に大きいことが確認された。

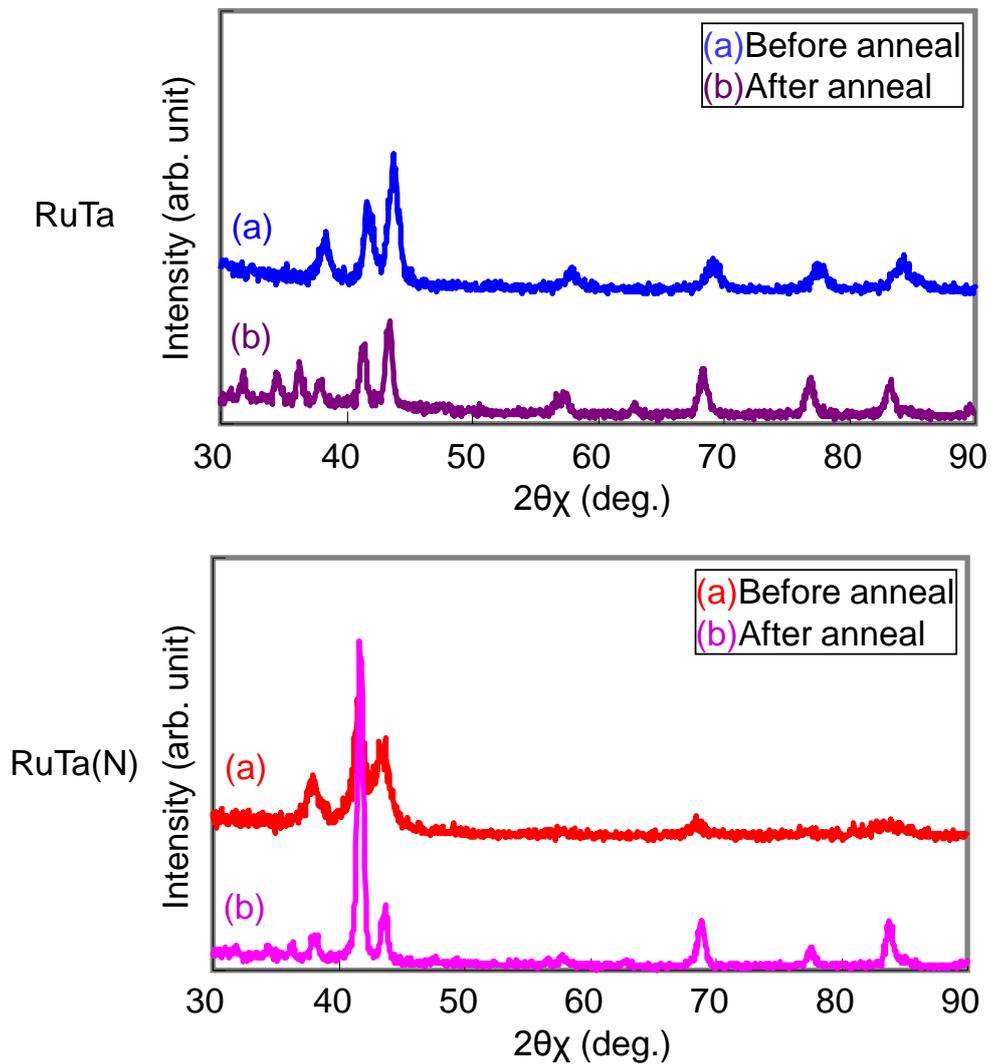


図 4-7 熱処理前後の RuTa 膜、RuTa(N)膜の XRD 評価結果

表 4-1 に、上述した熱処理前(As-depo)及び熱処理後の RuTa 膜、RuTa(N)膜の特性のまとめを示す。本結果を踏まえて、RuTa 膜と比較して RuTa(N)膜のバリア性が劣るメカニズムを考察した。

表 4-1 RuTa 膜と RuTa(N)膜の特性まとめ

状態	特性	RuTa 膜	RuTa(N)膜
熱処理前 (As-depo)	比抵抗 (膜厚 7.5nm)	—	N ₂ /Ar 流量増加に伴い増加 76μΩ・cm～101μΩ・cm
	膜中 N 濃度	—	N ₂ /Ar 流量増加に伴い増加 約 8.0 at. %で飽和傾向
	Cu 膜濡れ性	Cu 膜凝集なく濡れ性良好	N ₂ 高流量化で Cu 膜凝集し 濡れ性劣化
	結晶性	高結晶性	低結晶性 アモルファス状
熱処理後	バリア性	Ta/TaN 積層膜と比較して 若干劣化	RuTa 単層膜と比較して 劣化
	N 脱離	—	240℃以上で N 脱離
	結晶性	高結晶性 熱処理前後での変化は微小	再結晶化し高結晶性 熱処理により結晶粒粗大化
	結晶サイズ	88Å	117Å

4.3.1.3 RuTa(N)膜のバリア性劣化メカニズム

多結晶構造を有するバリア膜の主な拡散経路は結晶粒界であり、バリア性は結晶粒界での Cu 原子の拡散有無によって決まる[21]。一般的に、拡散係数 D は 4.1 式に示す Arrhenius の式に従うことが知られている。

$$D = D_0 \exp\left(\frac{-Q}{kT}\right) \quad (4.1)$$

ここで、 D_0 は頻度因子、 Q は活性化エネルギー、 k はボルツマン定数、 T は温度である。拡散の活性化エネルギー Q_v は、原子の移動に必要なエネルギー H_m と空孔の形成エネルギー H_f の和からなる。一方、粒界においては結晶格子と比較して原子配列が乱れた構造

となっており空孔が存在しやすいため、粒界拡散の活性化エネルギー Q_g は空孔と粒界の結合エネルギー H_b を差し引いて下記の 4.2 式が得られる。

$$Q_g = Q_v - H_b = H_m + H_f - H_b \quad (4.2)$$

H_b は粒界の構造に依存すると考えられ、原子の乱れが小さく規則性の高い小傾角粒界では H_b は小さく、その結果 Q_g は大きくなる。一方、大傾角粒界では、原子の乱れが大きく規則性が低いために H_b は大きく、その結果 Q_g は小さくなる。従って、小傾角粒界に比べて大傾角粒界における粒界拡散の活性化エネルギーは小さいため、拡散係数は大きくなる。すなわち、原子が拡散しやすい膜は、粒界の規則性が非常に低い大傾角粒界を有する構造と考えられる。

上記の知見を踏まえて、表 4-1 に示す RuTa(N)膜の特性から考察した RuTa(N)膜のバリア性劣化メカニズムの模式図を図 4-8 に示す。RuTa 膜の結晶性は熱処理前後でほとんど変化しないため、RuTa 膜は小傾角粒界の構造と考えられる。従って、RuTa 膜はバリア性の高い膜であり、膜中への Cu 拡散は抑制されると考えられる。一方、RuTa(N)膜は、熱処理により再結晶化して結晶粒は粗大化し、Cu 原子の拡散経路である結晶粒界密度は減少する。従って、本来であればバリア性は高い膜と考えられる。しかしながら、RuTa(N)膜は熱的安定性に乏しく、As-depo の状態では RuTa 膜の結晶粒界や結晶粒内に存在していた N が、熱処理により膜中から脱離することで、RuTa 膜の結晶粒界の規則性は乱れて大傾角粒界になると考えられる。その結果、RuTa(N)膜中への Cu 原子の拡散の活性化エネルギーが低下し拡散係数が増加するため、RuTa(N)膜の Cu 拡散に対するバリア性は低下すると考えられる。

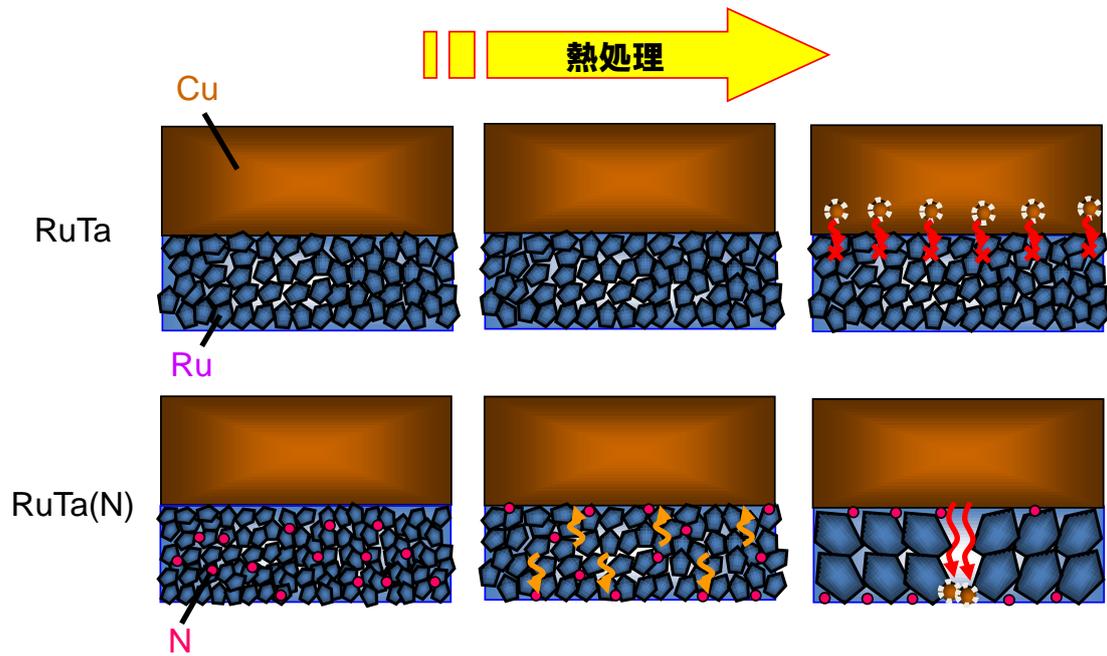


図 4-8 RuTa(N)膜のバリア性劣化メカニズムの模式図

4.3.2 RuTa(N)バリアを適用した Cu 配線の電気特性及び信頼性

図 4-9 に、電気特性及び信頼性を評価した構造の断面模式図を示す。本評価では、第 3 章で述べた評価と同様に、層間絶縁膜に CVD-ULK 膜を適用した 45nm ノードの 2 層配線構造の TEG を使用した。RuTa 単層膜と RuTa(N)単層膜のバリアを、下層 M1 トレンチ及び上層 M2 トレンチにそれぞれ適用した。Ta/TaN 積層膜についても同様に評価を実施した。また、本実験では信頼性を向上するため、全ての試料に、パンチスループロセスを適用した。パンチスループロセスのフローは、図 3-18 に示したフローと同様である。

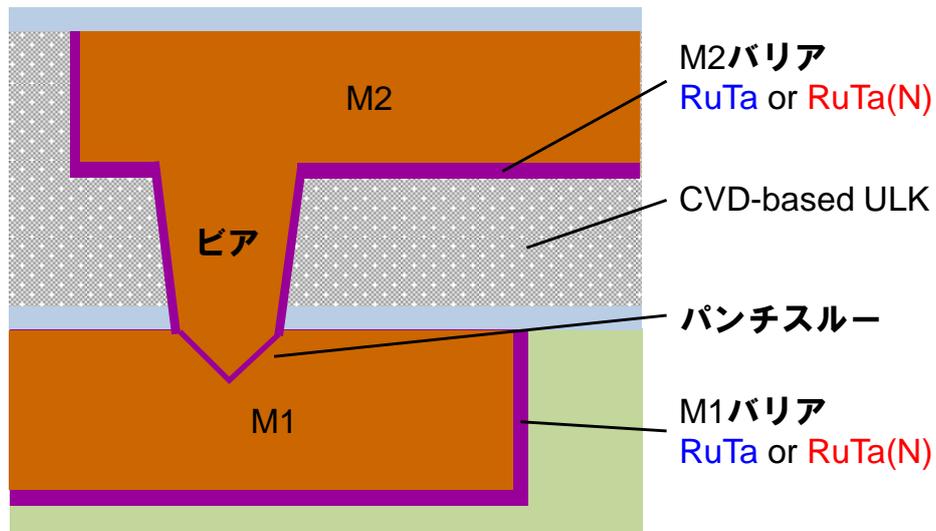


図 4-9 電気特性及び信頼性評価構造の断面模式図

はじめに、ビア抵抗の評価を実施した。図 4-10 に、ビアケルビン構造を用いて評価したビア抵抗の累積度数分布を示す。下層 M1 トレンチ及び上層 M2 トレンチの幅は 70nm、V1 ビアの径は 70nm である。ビア抵抗の結果より、RuTa 単層バリアと RuTa(N) 単層バリアのビア抵抗は、Ta/TaN 積層バリアのビア抵抗と比較して低いことが分かる。これは、RuTa 膜と RuTa(N)膜の比抵抗が Ta 膜や TaN 膜と比べて約 1/3～1/2 程度と非常に低いためであり、図 3-20 の結果と同様に、バリア膜への RuTa 合金の適用によるビア抵抗の低減が確認された。また、RuTa 単層バリアと RuTa(N)単層バリアで比較すると、比抵抗の差異に起因して、若干 RuTa 単層バリアの方がビア抵抗は低いことが分かる。

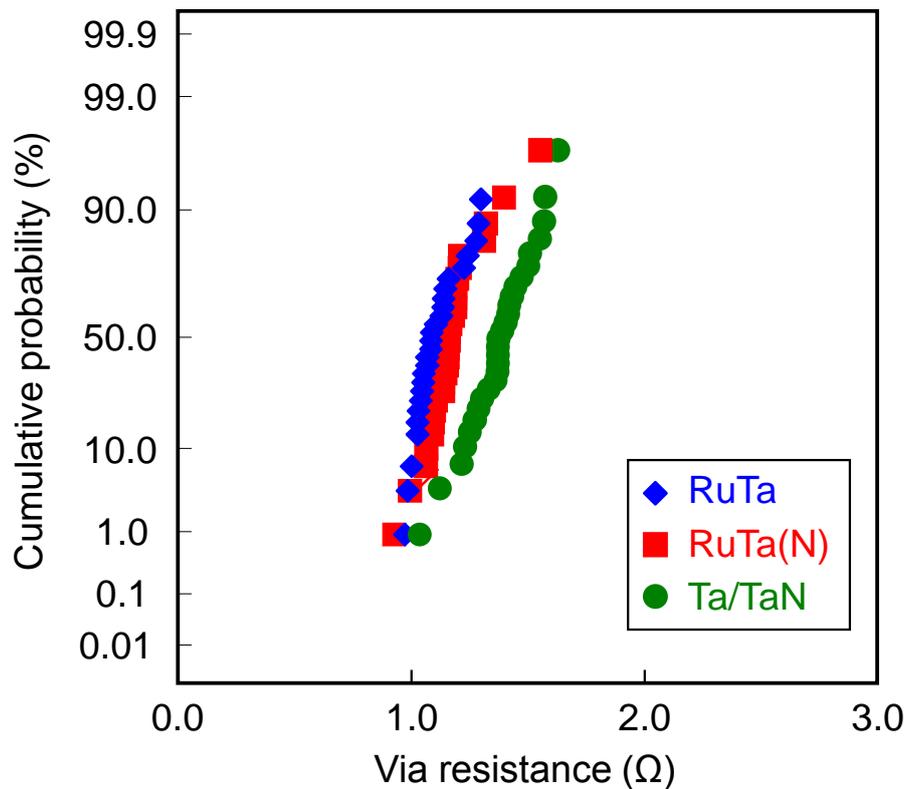


図 4-10 ケルビン構造のビア抵抗の累積度数分布

M1、M2 トレンチ幅 : 70nm V1 ビア径 : 70nm

次に、EM 耐性を評価した。図 4-11 に、ビア EM 故障時間の累積度数分布を示す。下層 M1 トレンチの幅は 210nm、上層 M2 トレンチの幅は 70nm、V1 のビア径は 70nm である。電子流は、「下層配線→ビア→上層配線」の Up-stream モードである。EM 試験は、温度 300°C、電流 0.15mA/via の条件で実施し、故障基準は EM 試験前後での抵抗変動比 4.0%以上とした。EM 評価結果より、RuTa 単層バリアと RuTa(N)単層バリアの MTF は、Ta/TaN 積層バリアと比較して長時間化している。しかしながら、RuTa(N)単層バリアは、RuTa 単層バリアと比較して MTF は短く σ も非常に悪い。これは、RuTa(N)単層バリアのビア EM 耐性は、RuTa 単層バリアと比較して非常に劣ることを示唆している。

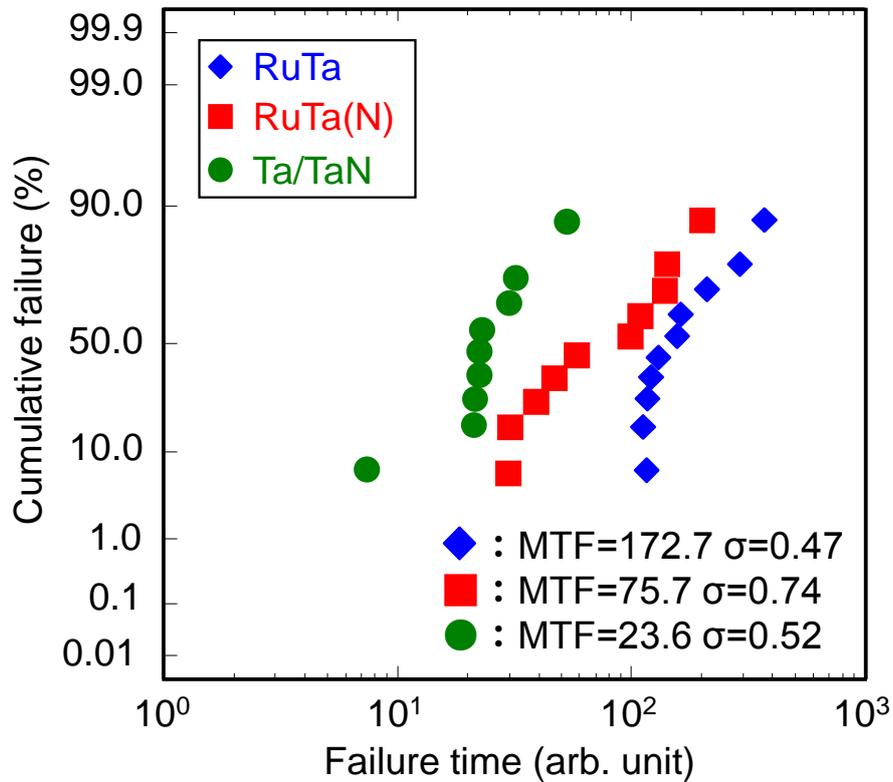


図 4-11 ビア EM 故障時間の累積度数分布

M1 トレンチ幅 : 210nm、M2 トレンチ幅 : 70nm V1 ビア径 : 70nm

図 4-11 の EM 試験の結果より、1.5 式に示す Black の式を使用し、Ta/TaN バリアの活性化エネルギーは 0.87eV、RuTa バリアの活性化エネルギーは 1.19eV、RuTa(N)バリアの活性化エネルギーは 0.55eV[22]、 n は 1.05 として算出した EM 試験の加速係数から、Ta/TaN 積層バリア、RuTa 単層バリア、RuTa(N)単層バリアの実使用環境における EM 寿命を推定した。図 4-12 に、実使用環境での EM 寿命の推定結果を示す。実使用環境の条件は、使用温度 110°C、許容電流値 0.03mA/via とした。寿命推定結果より、RuTa(N) 単層バリアは、RuTa 単層バリアに加えて Ta/TaN 積層バリアと比較しても、EM 寿命は非常に短いことが確認された。

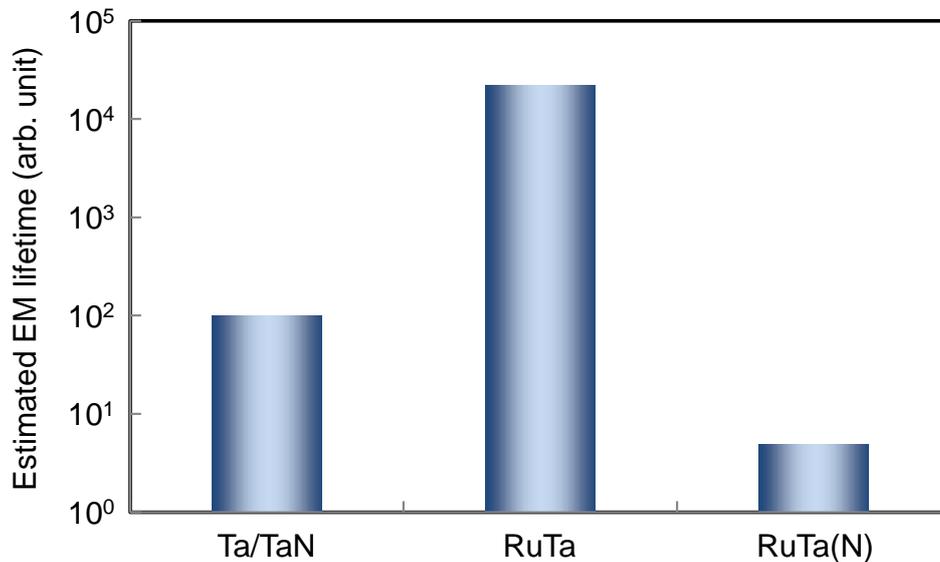


図 4-12 実使用環境での推定 EM 寿命

RuTa 単層バリアと RuTa(N)単層バリアにおけるビア EM 故障時間の差異の原因を調査するため、EM 試験後に故障解析を実施した。RuTa 単層バリアはメディアン寿命の試料を、RuTa(N)単層バリアは短寿命の試料を用いて故障解析を行った。図 4-13 に、ビア EM 試験後の断面故障解析結果を示す。RuTa 単層バリアでは、上層 M2 配線内にボイドの発生が確認された。一方、RuTa(N)単層バリアでは、上層 M2 配線内におけるボイドの発生に加えて、ビア内におけるボイドとビア側壁における Cu ヒロックの形成が確認された。従って、EM 試験における不良モードは、RuTa 単層バリアでは、上層配線内に発生したボイドのみであるのに対し、RuTa(N)単層バリアでは、上層配線内のボイド、ビア内のボイド、ビア側壁の Cu ヒロック等、多数のモードが存在することが分かった。これは、図 4-3 に示したように、RuTa 膜と比較して RuTa(N)膜上の Cu 膜の濡れ性は悪く密着性が悪いため、Cu 原子が RuTa(N)バリアとの界面を拡散しやすいことが原因と考えられる。また、図 4-8 の RuTa(N)膜のバリア性の劣化メカニズムで述べたように、RuTa(N)膜では、結晶粒界の規則性が乱れて大傾角粒界になることで、Cu 拡散の活性化エネルギーが低下し拡散係数が増加することも EM 故障が発生する要因と考えられる。従って、RuTa 単層バリアと RuTa(N)単層バリアのビア EM 耐性の差異は、RuTa(N)膜では Cu 膜の密着性が悪いことと、大傾角粒界になり Cu 拡散の活性化エネルギーが低下し拡散係数が増加することで、配線中の Cu 原子が拡散しやすいためと考えられる。

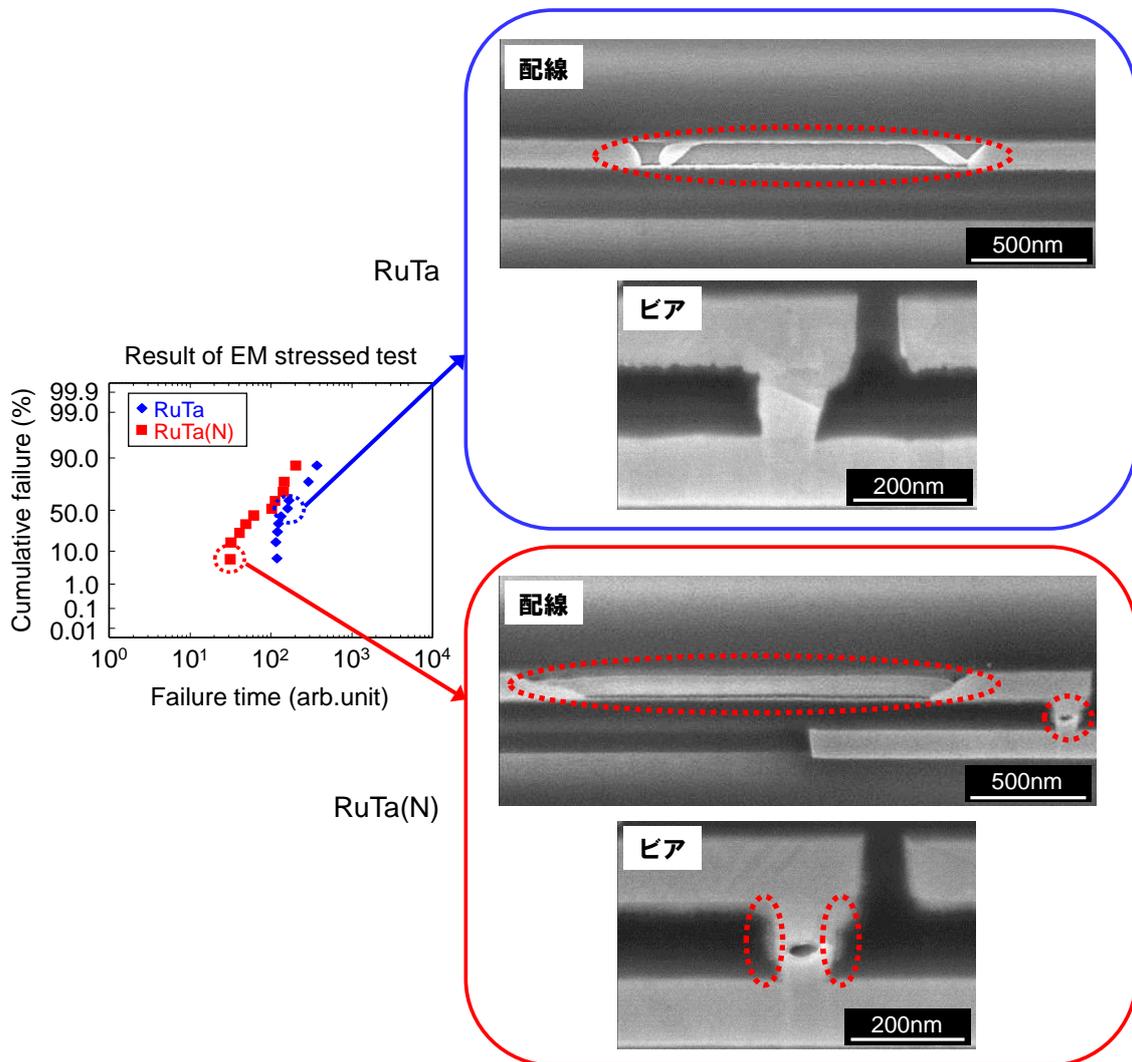


図 4-13 ビア EM 試験後の断面故障解析結果

以上より、RuTa 合金を窒化すると、Cu 拡散に対するバリア性や EM 耐性が劣化することが分かった。また、RuTa 合金の窒化特性は、従来からバリア材料に使用されてきた TaN や TiN 等の他の遷移金属の窒化膜の特性と異なる挙動を示すことが分かった。従って、Cu 配線のバリア膜として RuTa(N)単層膜の適用は、電気特性や配線信頼性に大きな影響を与えるため困難と考えられる。但し、RuTa 合金の窒化特性は、RuTa 合金中の Ta 濃度に依存すると考えられる。本実験で使用した Ru-Ta ターゲットの Ta 濃度は 10at.% で Ta は Ru 中に固溶した状態であるため、膜中の N は Ta と化合物を形成できず非平衡状態で存在することから、RuTa 合金の窒化特性は悪いと考えられる。しかし、

Ta 濃度を固溶限以上に増加することで、N は Ta と結合して安定な金属化合物を形成できると考えられ、その結果、RuTa 合金の窒化特性の向上が期待できる。

4.4 結言

本章では、RuTa(N)膜の膜質、バリア性、電気特性及び信頼性の評価を実施し、Cu 配線のバリア膜としての RuTa(N)膜の有効性を検証した。本章で得られた主な知見を以下に示す。

- (1) 本実験で検討した RuTa(N)膜では、RuTa 合金中の Ta 濃度が 10at.%と低く Ru 中に Ta が固溶している状態であるため、RuTa(N)膜中の N が Ta や Ru と化合物を形成しない。従って、本実験の RuTa(N)膜は、熱的安定性に乏しく、熱処理により温度が 240°C 以上になると、RuTa(N)膜中から N が脱離し、再結晶化して結晶粒が粗大化する。
- (2) RuTa(N)単層膜のバリア性は、RuTa 単層膜や従来から使用されてきた Ta/TaN 積層膜と比較して非常に悪いことが分かった。これは、RuTa(N)膜が、熱処理時の N 脱離により大傾角粒界構造になることで、Cu 原子の粒界拡散の活性化エネルギーが低下し拡散係数が増加するためと考察した。
- (3) RuTa(N)単層膜のビア EM 耐性は、RuTa 単層膜と比較して悪いことが分かった。これは、バリア上の Cu 膜の濡れ性の劣化や、Cu 原子の拡散の活性化エネルギーの低下による拡散係数の増加に起因すると考察した。
- (4) RuTa 合金を窒化すると、Cu 拡散に対するバリア性や EM 耐性が劣化する。また、RuTa 合金の窒化特性は、他の遷移金属の窒化膜の特性と異なる挙動を示すことが分かった。

以上より、RuTa 合金を窒化すると電気特性や信頼性に重大な影響を与えることから、Cu 配線のバリア膜として、RuTa(N)単層膜の適用は困難と結論付けた。但し、RuTa 合金の窒化特性は、RuTa 合金中の Ta 濃度に大きく依存すると考えられ、Ta 濃度を固溶限以上に増加することで、N は Ta と結合して安定な RuTa(N)膜を形成でき、その結果、窒化特性は向上すると考えられる。従って、RuTa 合金中の Ta 濃度の最適化により RuTa(N)膜の特性が向上し、電気特性や配線信頼性の更なる向上が期待されることから、今後の研究においては、RuTa 合金中の Ta 濃度に関する研究が必要と考えられる。

第4章の参考文献

- [1] A. E. Kaloyeros and E. Eisenbraun, *Annu. Rev. Mater. Sci.*, 30, 363 (2000).
- [2] M. Danek, *Metal Barriers for Advanced Cu Interconnect Application 11th Dielectric and CVD Metallization Symposium* (2000).
- [3] G. S. Chen, P. Y. Lee, and S. T. Chen, *Thin Solid Films*, 353, 264 (1999).
- [4] K.-H. Min, K.-C. Chun, and K.-B. Kim, *J. Vac. Sci. Technol. B*, 14, 3263 (1996).
- [5] J.-C. Chuang and M.-C. Chen, *J. Electrochem. Soc.*, 145, 3170 (1998).
- [6] C. E. Ramberg, E. Blanquet, M. Pons, C. Bernard, and R. Madar, *Microelectron. Eng.*, 50, 357 (2000).
- [7] D. Lide, *CRC Handbook of Chemistry and Physics, 71st ed.*, 4-109 (1990-1991).
- [8] M. Uekubo, T. Oku, K. Nii, M. Murakami, K. Takashiro, S. Yamaguchi, T. Nagano, and T. Ohta, *Thin Solid Films*, 286, 170 (1996).
- [9] T. Oku, E. Kawakami, M. Uekubo, K. Takahiro, S. Yamaguchi, and M. Murakami, *Appl. Sur. Sci.*, 99, 265 (1996).
- [10] J. Imahori, T. Oku, and M. Murakami, *Thin Solid Films*, 301, 142 (1997).
- [11] A. E. Kaloyeros and E. A. Eisenbraun, *Rev. Mater. Sci.*, 30, 363 (2000).
- [12] P. Wang, S. P. Murarka, D. A. Kaminski, S. Bedell, and W. A. Lanford, *J. Electrochem. Soc.*, 148, G481 (2001).
- [13] N. Michael and C.-U. Kim, *J. Appl. Phys.*, 90, 4370 (2001).
- [14] Y. Matsubara, M. Komuro, T. Onodera, N. Ikarashi, Y. Hayashi, and M. Sekine, *Proc. of Symposium on VLSI Technology*, 127 (2003).
- [15] M. Tada, M. Abe, H. Ohtake, N. Furutake, T. Tonegawa, K. Motoyama, M. Tohara, F. Ito, M. Ueki, T. Takeuchi, S. Saito, K. Fujii, M. Sekine, and Y. Hayashi, *Proc. of International Interconnect Technology Conference*, 89 (2006).
- [16] K. Mori, K. Maekawa, N. Amou, D. Kodama, H. Miyazaki, N. Suzumura, K. Honda, Y. Hirose, K. Asai, and M. Yoneda, *Proc. of Advanced Metallization Conference*, 467 (2006).
- [17] S. Yokogawa and H. Tsuchiya, *J. Appl. Phys.*, 101, 013513-6 (2007).
- [18] H. Miyauchi, H. Kitagaki, T. Nakamura, S. Nakanishi, and J. Kawai, *Advances in X-Ray Chemical Analysis*, 41 (2010).

- [19] C. C. Chang and F. M. Pan, *J. Electrochem. Soc.*, 158, G97 (2011).
- [20] C.-Y. Wu, W.-H. Lee, S.-C. Chang, Y.-L. Cheng, and Y.-L. Wang, *J. Electrochem. Soc.*, 158, H338 (2011).
- [21] 守山実希, 村上正紀, 応用物理, 第 68 卷, 第 11 号 (1999).
- [22] S. Ogawa, N. Tarumi, M. Abe, M. Shiohara, H. Imamura, and S. Kondo, *Proc. of International Interconnect Technology Conference*, 102 (2008).

第5章 繊維状 TiN マスクを用いたメタルハードマスクプロセスの開発

5.1 緒言

5.1.1 メタルハードマスクプロセスの概要

第1章で述べたように、Cu 配線の微細化により、配線間容量の増加に起因した RC 遅延の問題が顕在化している。そこで、配線間容量を低減するため、絶縁膜材料の低密度化やポーラス化による層間絶縁膜の Low-k 化の検討が進んでいる[1-8]。しかしながら、Low-k 絶縁膜は、機械的強度が非常に低いため、フォトリソグラフィ用のレジストを除去する O₂ プラズマアッシング等によってダメージを受け[9-11]、k 値が増加するという問題がある。

そこで、層間絶縁膜へのプロセスダメージによる k 値の増加を抑制するため、従来使用されてきたレジストマスクプロセスに代わって、メタルハードマスク(MHM)プロセスの開発が行われている[12-24]。MHM プロセスは、フォトリソグラフィ用のマスクとして、従来のレジスト膜に代わってメタル膜を使用するプロセスである。

図 5-1 に、MHM プロセスのフローを示す。まず、下層の M1 配線を形成した後に、ライナー膜、積層の層間絶縁膜を堆積し、その上にメタルマスクを成膜する。メタルマスクとしては主に TiN 膜が使用されている[20-31]。TiN 膜が用いられている理由は、Ta₂N₅ 膜等の他のメタル膜と比べて膜の透明性が高いため、膜を通してフォトリソグラフィ用のアライメントパターンを容易に認識できるためである。その後、レジストを成膜してリソグラフィによるトレンチのパターニング及びメタルマスクのエッチングを行い、ビアのリソグラフィによるパターニング及びエッチングとレジストの除去を行う。最後に、トレンチ及びライナー膜のエッチングを行い、トレンチパターンを形成する。ここで、従来のレジストマスクプロセスでは、レジスト膜を除去するアッシング工程が必要であるが、MHM プロセスでは、レジスト膜の代わりにメタル膜を使用するためアッシング工程を省略できることで、層間絶縁膜へのダメージを抑え k 値の増加を抑制できる。

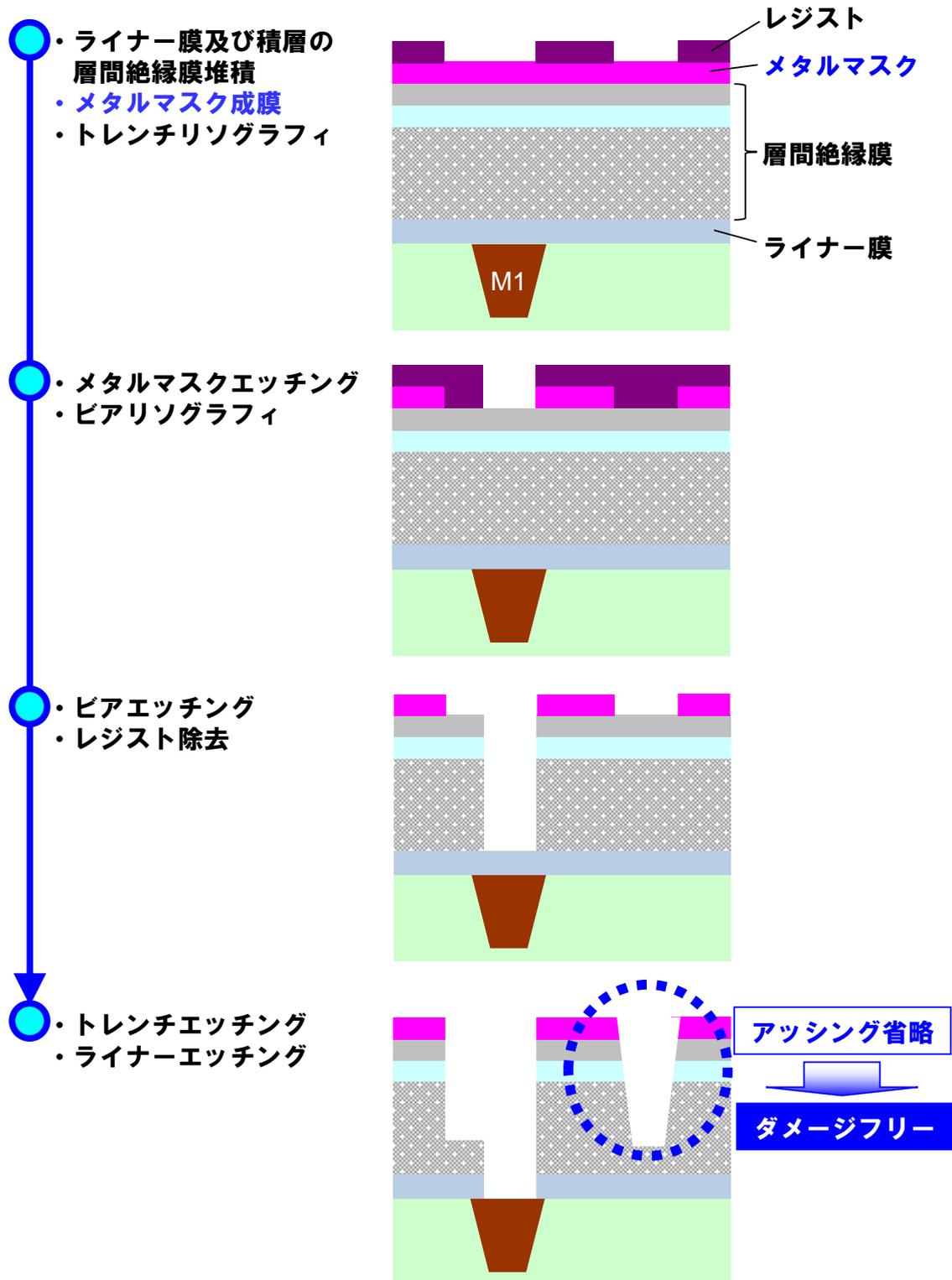


図 5-1 MHM プロセスフローの模式図

しかしながら、MHM プロセスでは、Wigging 現象と呼ばれる重要問題が発生することが知られている[32]。図 5-2 に、Wigging 現象の模式図を示す。Wigging とは、エッチングでトレンチを形成する際、層間絶縁膜上のメタルマスクが残留応力を緩和するために伸張することで、層間絶縁膜が変形してトレンチ形状が異常になる現象である。Wigging が発生すると、Cu めっきによる埋め込みが困難になるため、配線中にボイドが発生し、電気特性や信頼性が劣化するという問題が生ずる。従って、MHM プロセスを実現するには Wigging 現象の抑制が必要不可欠である。Wigging を抑制する方針は、①Wigging が発生しやすい配線パターンの特定、②メタルマスクの残留応力の低減とした。

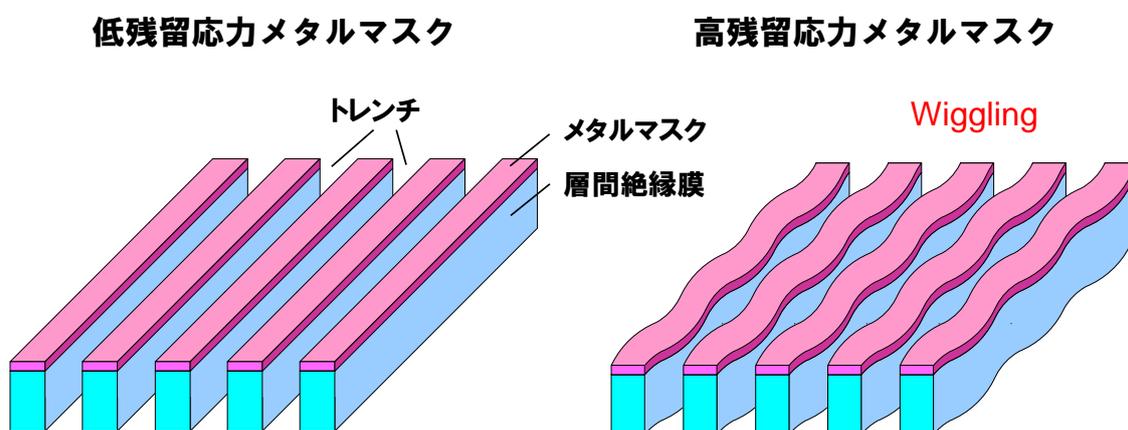


図 5-2 Wigging 現象の模式図

5.1.2 本章の目的

本章では、Cu 配線 MHM プロセスにおける TiN マスクの研究開発を実施した。まず、MHM プロセスにおいて、Wigging が発生しやすい配線パターンを特定するため、標準のライン&スペース(L/S : Line and Space)パターンと特殊なパターンのトレンチの形状を、有限要素法による応力シミュレーションで評価した。次に、Wigging を対策するため、TiN 膜の残留応力と膜特性の関係を評価し、TiN 膜の残留応力の低減を検討した。最後に、本実験で検討した TiN マスクを微細 Cu 配線に適用して、エッチング特性、トレンチ形状、Cu 埋め込み特性を評価した。それらの結果を踏まえて、微細 Cu 配線の MHM プロセスにおける最適な TiN マスクを提唱する。

5.1.3 本章の構成

本章の構成は下記の通りである。5.2 節は実験内容の説明であり、5.2.1 項で TiN マスク評価のための試料作製、5.2.2 項で評価内容、5.2.3 項で評価方法について説明する。5.3 節では、実験結果及び考察について説明する。5.3.1 項では、MHM プロセスにおいて、Wiggling 発生の配線パターン依存や、TiN マスクの残留応力とトレンチ形状の関係について、応力シミュレーションで評価した結果を述べる。5.3.2 項では、TiN 膜の残留応力と膜特性の関係を評価し、TiN 膜の残留応力の低減を検討した結果を述べる。5.3.3 項では、MHM プロセスのマスクとして最適と考えられる TiN 膜を微細 Cu 配線に適用し、エッチング特性、トレンチ形状、Cu 埋め込み特性を評価した結果を述べる。5.4 節は本章の総括である。

5.2 実験内容

5.2.1 試料作製

TiN 膜は、Ti ターゲットを用いて、スパッタチャンバ内の Ar ガスに N₂ ガスを混入した N₂ 反応性 DC マグネトロンスパッタリングにより成膜した。スパッタ設備は、12 インチウエハ仕様の設備を使用した。TiN マスクの膜厚は 30nm で評価した。TiN 膜のスパッタ成膜条件は、5.3.2 項で述べる。

本実験では、32 nm ノード技術で製造された Cu シングルダマシン配線構造の TEG を用いて評価を実施した。層間絶縁膜には、SiOC 膜中に空孔を形成した ELK 膜を適用した[33-34]。ELK 膜の詳細については、第 6 章の 6.1 節で述べる。MHM プロセスのエッチング工程は、Cl₂(Chlorine)系プラズマで実施した。

5.2.2 評価内容

本研究において評価した内容を示す。

はじめに、応力シミュレーションと物理解析により下記の評価を実施した。

- ・ L/S パターンと特殊パターンのトレンチ形状
- ・ トレンチの断面形状と埋め込み特性
- ・ トレンチ幅変化量の TiN マスク残留圧縮応力依存性

次に、下記の TiN 膜の膜質を評価した。

- ・ TiN 膜の残留応力
- ・ TiN 膜中の Ti、N、O 元素濃度
- ・ TiN 膜の結晶性
- ・ TiN 膜の結晶構造
- ・ TiN 膜のエッチング特性

最後に、膜質の評価結果を踏まえて検討した TiN マスクを微細 Cu 配線に適用して、下記の評価を実施した。

- ・ エッチング後のトレンチ形状
- ・ Cu 埋め込み特性

5.2.3 評価方法

MHMプロセスにおいてTiNマスクの残留応力がトレンチ形状に与える影響を調査するため、有限要素法による応力シミュレーションを行った。TiN膜の膜厚評価はXRFで実施した。TiN膜中のTi、N、O元素の濃度はXPS法で測定した。TiN膜の結晶性は、XRDにより評価した。TiN膜の残留応力は、2.6式に示したStoneyの式を用いて[35]、基板はSiを使用し、ヤング率は185GPa、ポアソン比は0.28で算出した[36]。TiN膜の結晶構造は、断面TEM観察で評価した。TiN膜のエッチング特性は、Cl₂系プラズマエッチング後のTiN膜表面及びトレンチ形状をSEM観察によって評価した。Cu埋め込み評価は、CMP処理後のトレンチ表面をSEMで観察して実施した。ウエハ面内におけるトレンチ内のボイド数は、光学検査システムを用いて測定した。

5.3 実験結果及び考察

5.3.1 TiN マスクの残留応力とトレンチ形状の関係

MHM プロセスにおいて、Wiggling が発生しやすい配線パターンを特定するため、L/S パターンと特殊パターンの 2 種類の配線パターンのトレンチ形状を、有限要素法による応力シミュレーションで評価した。図 5-3 に、シミュレーションしたトレンチパターンの模式図と、トレンチ形状のシミュレーション結果を示す。L/S パターンは、トレンチとスペースが交互に存在する基本構造である。特殊パターンは、1 本の長いトレンチが長さ 500nm の比較的短い 2 本のトレンチに挟まれた構造であり、すなわち、1 本のトレンチが大面積のスペースに囲まれた配線密度の低い構造となっている。本シミュレーションでは、TiN マスクの残留応力は、圧縮応力 1000MPa に設定した。図 5-3 のシミュレーション結果より、L/S パターンでは層間絶縁膜の変化量はほぼ 0 であり、トレンチの変形はほとんど確認されなかった。一方、特殊パターンにおいては、トレンチ幅が狭くなる方向に層間絶縁膜が変位しており、トレンチの変形が確認された。

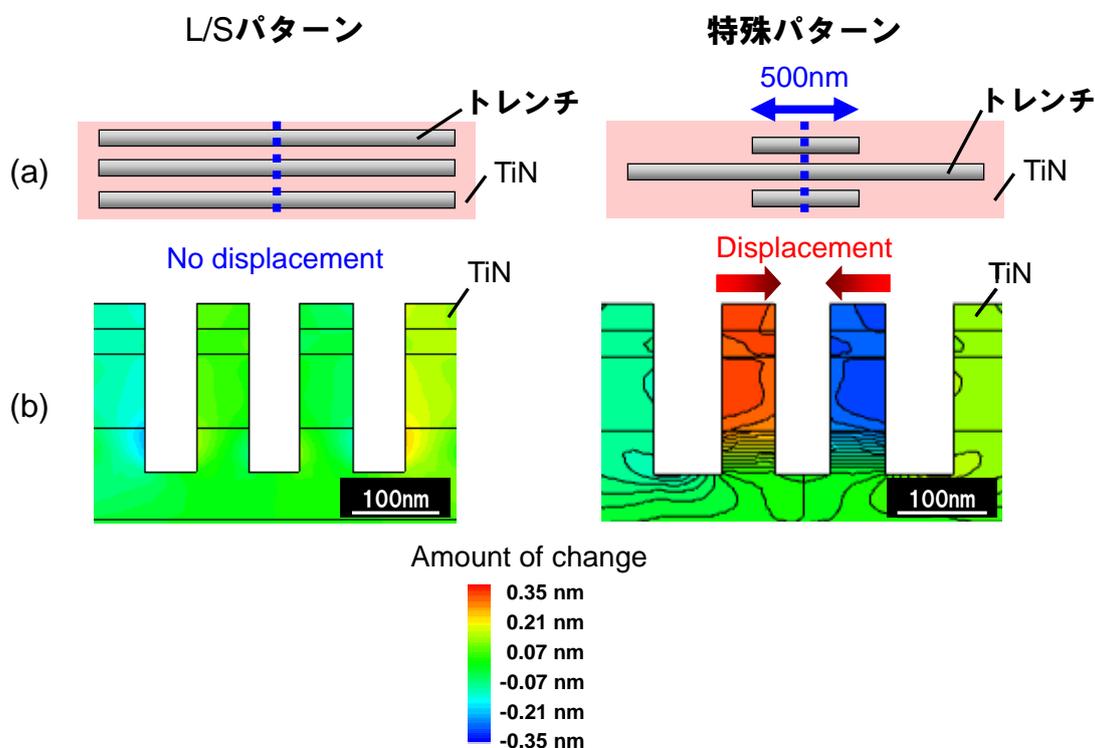


図 5-3 (a)シミュレーションしたトレンチパターンの模式図

(b)トレンチ形状のシミュレーション結果

図 5-3 に示したシミュレーション結果を踏まえて、特殊パターンのトレンチ形状を断面 TEM で観察した。TEM 観察中の電子線照射によって、ELK 層間絶縁膜へのダメージ及び膜収縮によるトレンチ変形を防止するため、本評価は、Cu 電解めっきでトレンチを埋め込んでトレンチを固定した状態で実施した。図 5-4 に、特殊パターンのトレンチ形状の断面 TEM 観察結果を示す。トレンチの開口部において、層間絶縁膜が変形してトレンチの間口が狭くなっており、シミュレーションの結果と一致することが確認された。

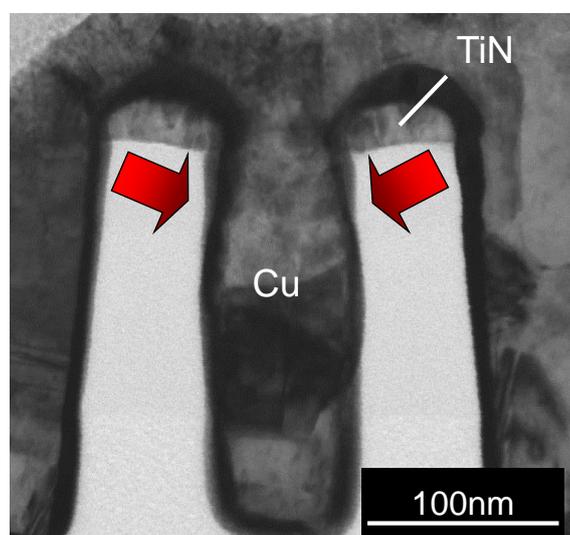


図 5-4 特殊パターンのトレンチ形状の断面 TEM 観察結果

図 5-3、図 5-4 の結果より、Wiggling は標準の L/S パターンに比べて、大面積のスペースに囲まれた配線密度の低い特殊パターンのトレンチで発生しやすいことが分かった。ここで、TiN 膜のヤング率を 49.9GPa[37]、残留応力を圧縮応力 1000MPa として、2.5 式に示す Hooke の式を用いて TiN 膜の歪み量を算出すると 2.0%となる。すなわち、TiN 膜は応力フリーの状態から 2.0%収縮した状態であり、TiN 膜が 2.0%伸張すると応力は緩和されることになる。L/S パターンでは、トレンチとスペースが交互に存在しており、スペースの面積が少ないため、トレンチ形成後に残存する層間絶縁膜上の TiN マスクの体積は少ない。従って、緩和する残留応力も小さいため、層間絶縁膜の変位量は少なく、Wiggling は発生しないと考えられる。一方、特殊パターンのトレンチは、高い残留圧縮応力を有する TiN マスクに囲まれており、トレンチ形成後に TiN マスクが応力を緩和して大きく伸張するため、Wiggling が発生すると考えられる。

Wigging の発生による Cu 埋め込み特性への影響を調べるため、L/S パターンと特殊パターンのトレンチの Cu 埋め込み評価を実施した結果を図 5-5 に示す。L/S パターンのトレンチでは、ボイドは観察されず埋め込み特性は良好である。これに対し、特殊パターンのトレンチでは、配線内におけるボイドの発生が確認された。従って、特殊パターンのトレンチの変形は、Cu ボイドの発生を引き起こし、歩留まりや配線信頼性の劣化が懸念される。

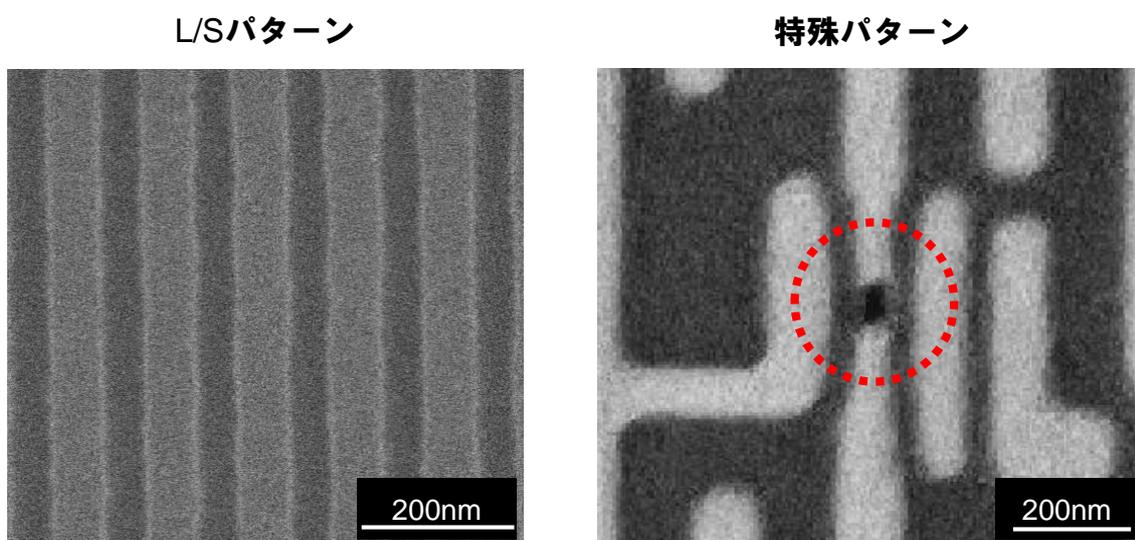


図 5-5 L/S パターンと特殊パターンのトレンチの表面 SEM 観察結果

そこで、特殊パターンのトレンチ変形を抑制する指針を得るため、トレンチ幅の変化量と TiN マスクの残留圧縮応力の関係を応力シミュレーションで評価した。図 5-6 に、トレンチ形状のシミュレーション結果を、図 5-7 に、この結果に基づくトレンチ幅変化量の TiN マスク残留圧縮応力依存性を示す。TiN マスクの残留圧縮応力は、500MPa、800MPa、1000MPa の 3 水準で評価した。シミュレーション結果より、TiN マスクの残留圧縮応力が小さいと、トレンチ幅の変化量は少なくなることが分かる。従って、TiN マスクの残留圧縮応力の低減により、特殊パターンのトレンチの変形は抑制可能であることを確認できた。

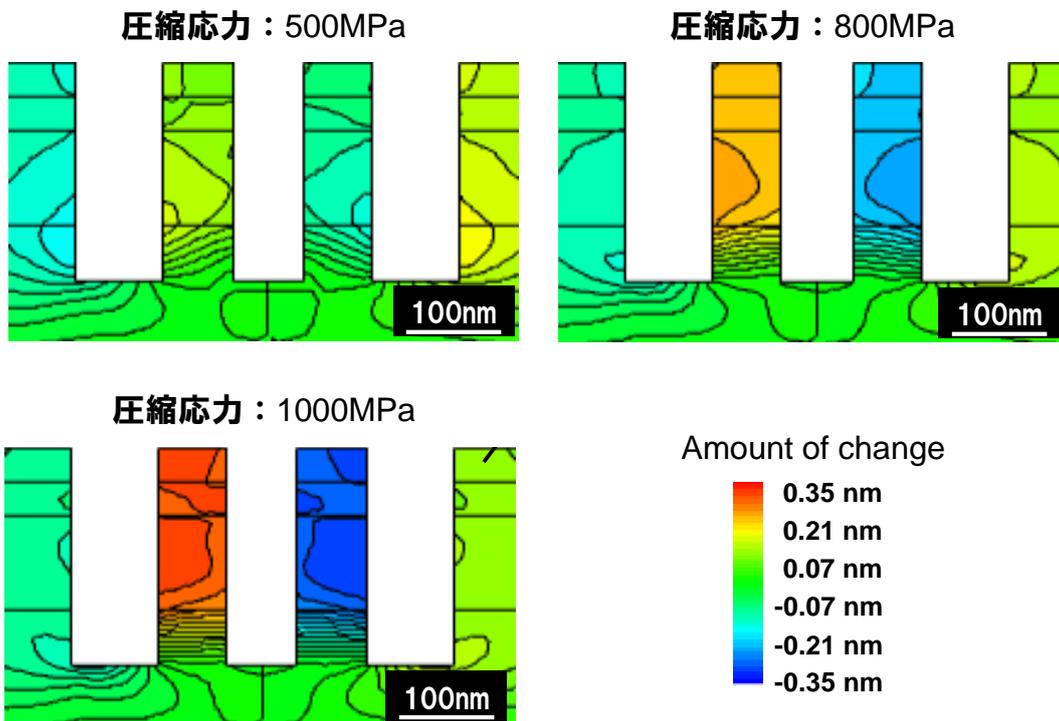


図 5-6 トレンチ形状のシミュレーション結果

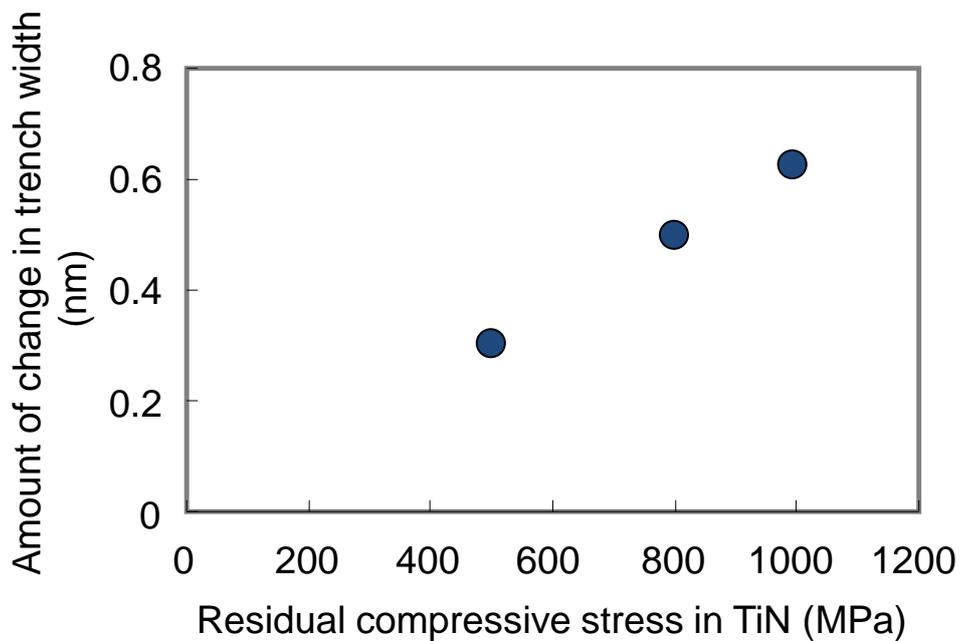


図 5-7 シミュレーションによるトレンチ幅変化量の TiN マスク 残留圧縮応力依存性

5.3.2 TiN 膜の残留応力と膜質

図 5-6、図 5-7 のシミュレーション結果で述べたように、MHM プロセスにおいて特殊パターンのトレンチ変形を抑制するには、メタルマスクの残留圧縮応力の低減が必要である。また、メタルマスクに求められる重要な特性として、エッチング特性が挙げられる。エッチング特性が悪い場合、トレンチやビアのサイズ異常やメタルマスクとエッチングガスとの反応によるエッチング残渣等が発生し、その結果、歩留まりや TDDB 等の配線信頼性が劣化する。従って、MHM プロセスのハードマスクとして TiN 膜を使用するには、TiN マスクの残留圧縮応力の低減とエッチング特性の確保が必要である。

TiN マスクの残留応力の低減は、TiN の薄膜化により可能である。しかし、TiN マスクを薄膜化すると、ハードマスクとしての機能が劣化し、歩留まりや配線信頼性に影響を及ぼすと考えられる。従って、本実験では、TiN マスクの残留圧縮応力の低減は、薄膜化ではなく、膜質改善の観点から検討を行った。TiN 膜の膜質改善により残留圧縮応力を低減するには、TiN 膜の結晶粒の微小化が必要と考えられる。本実験では、TiN 膜の結晶成長を抑制するため、①反応性スパッタリングの成膜モード変更による TiN 膜組成の制御、②TiN 成膜時のスパッタ粒子のエネルギー低減の 2 つのアプローチで検討を実施した。

ここで、反応性スパッタリングの成膜モードについて説明する。反応性スパッタリングでは、スパッタガス中(Ar 等)の反応性ガス(N₂ 等)の流量に依存して、メタリックモードとポイズンモードという 2 種類の成膜モードが存在する[38-45]。反応性ガスの流量を制御して成膜モードを変えることで、ウエハには金属膜と化合物膜の 2 種類の膜を成膜できる。スパッタガス中の反応性ガスの流量が少ない領域においては、ターゲットの表面は金属であるため、ウエハには金属膜が形成される。この成膜モードは、メタリックモードと呼ばれている。一方、反応性ガスの流量を増加し、ある臨界値を超えるとターゲット表面は化学反応を起こして化合物が生じるため、ウエハには化合物膜が形成される。この成膜モードは、ポイズンモードと呼ばれている。

表 5-1 に、TiN 成膜中の結晶成長を抑制するために検討した TiN 膜のスパッタ成膜条件を示す。TiN(A)膜は、標準条件のポイズンモードで成膜した膜である。5.3.1 項で述べた図 5-4 及び図 5-5 は、メタルマスクとして TiN(A)膜を適用して評価した結果である。TiN(B)膜は、TiN 膜組成の制御のため、成膜モードを変更した膜である。標準条件の TiN(A)膜では N₂ 流量は 120sccm であるのに対し TiN(B)膜では 80sccm に低減し、成膜

モードをポイズンモードからメタリックモードに変更した。TiN(C)膜は、成膜中のスパッタ粒子のエネルギーを低減して成膜した。TiN(A)膜ではターゲットパワーは 19000W であるのに対し TiN(C)膜では 3000W に低減した。また、TiN(C)膜の N₂ 流量は 200sccm に高流量化し、TiN(A)膜の N₂ 流量に対して 1.7 倍にした。ターゲットパワーの低減によって加速電圧は低下し、ウエハに飛び込むスパッタ粒子の運動エネルギーを低減できる。また、N₂ 流量の増加によりチャンバ内のガス圧力は高くなるため、スパッタ粒子の平均自由行程は短くなり、ターゲットからたたき出された原子や分子がガス分子と衝突する回数が増加し、スパッタ粒子の運動エネルギーは損失する。従って、TiN(C)膜の成膜時のスパッタ粒子のエネルギーは、ターゲットパワーの低減と N₂ 流量の増加により大幅に低減される。なお、TiN(C)膜では、ターゲットパワーと N₂ 流量を大幅に変更しているため、ウエハ面内の膜質の均一性が悪化する。そこで、TiN(C)膜では成膜時のターゲットとウエハ基板(T/S : Target/Substrate)の距離を 54mm から 62mm に長くすることで、膜質の面内均一性を確保した。TiN(C)膜の成膜モードは、TiN(A)膜と同様にポイズンモードである。

表 5-1 TiN 膜のスパッタ成膜条件

パラメーター	TiN(A)膜	TiN(B)膜	TiN(C)膜
ターゲットパワー	19000W	19000W	3000W
Ar 流量	5sccm	5sccm	5sccm
N ₂ 流量	120sccm	80sccm	200sccm
T/S 距離	54mm	54mm	62mm
基板温度	300℃	300℃	300℃
成膜速度	2.6nm/sec.	10.1nm/sec.	0.28nm/sec.
成膜モード	ポイズンモード	メタリックモード	ポイズンモード
条件	標準条件	①成膜モード変更	②スパッタ粒子エネルギー低減

はじめに、TiN 膜の残留応力を評価した。TiN 膜の残留応力は、2.6 式に示す Stoney の式を用いて、ヤング率は 185 GPa、ポアソン比は 0.28 で算出した。TiN 膜の膜厚は、

12インチウエハの面内17ポイントを測定し、その平均膜厚を用いた。曲率半径の変化量は、Si基板の曲率半径をTiN成膜前後で測定して算出した。図5-8に、TiN膜の残留応力を算出した結果を示す。標準条件のTiN(A)膜の残留圧縮応力は約1400MPaである。これに対し、スパッタの成膜モードを変更したTiN(B)膜の残留圧縮応力は約700MPaであり、TiN(A)膜と比較して約半分に低減できている。また、成膜時のスパッタ粒子エネルギーを低減したTiN(C)膜では、残留圧縮応力は約600MPaである。従って、TiN膜の残留圧縮応力は、スパッタの成膜モードや成膜条件の制御により低減可能と言える。

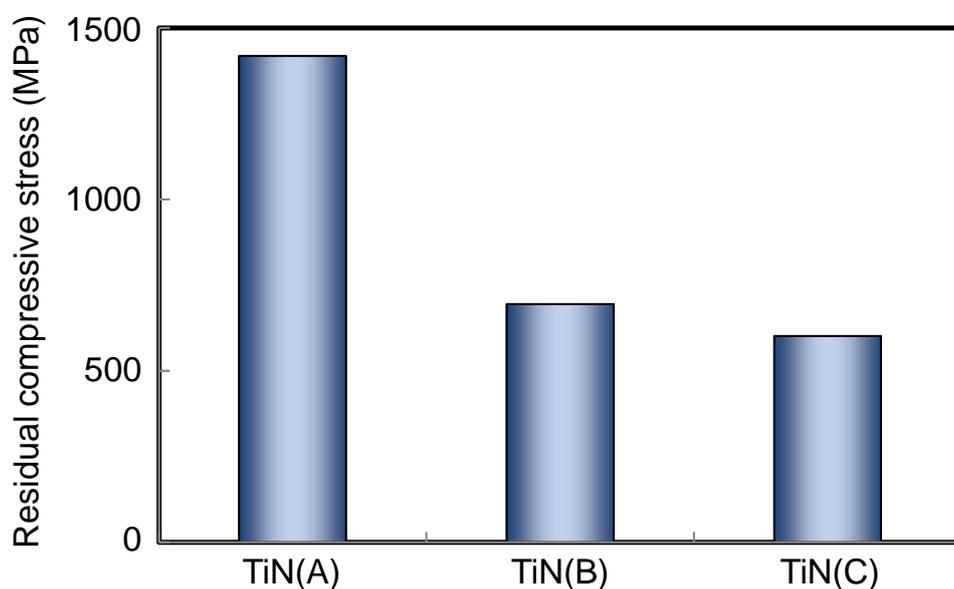


図 5-8 Stoney の式を用いて算出した TiN 膜の残留圧縮応力

次に、TiN膜の膜中の元素濃度をXPSで測定した。図5-9に、TiN膜中の元素濃度の評価結果を示す。TiN(A)膜の膜中のTi濃度とN濃度の比はほぼ1:1であることから、TiN(A)膜は化学量論組成のTiN化合物である。TiN(B)膜の膜中のTi濃度は73at.%、N濃度は22at.%であり、Ti濃度がN濃度と比較して高いため、TiN(B)膜は過剰なTiを膜中に有するTi-rich TiN膜と考えられる。これは、TiN(B)膜はメタリックモードで成膜していることに起因する。TiN(C)膜の膜中のTi濃度とN濃度の比はほぼ1:1であり、TiN(C)膜はTiN(A)膜とほぼ同様の化学量論組成の膜であることが確認された。但し、TiN(C)膜では膜中に約8at.%のOを含んでおり、TiN(A)膜と比較すると若干膜質は異なる。

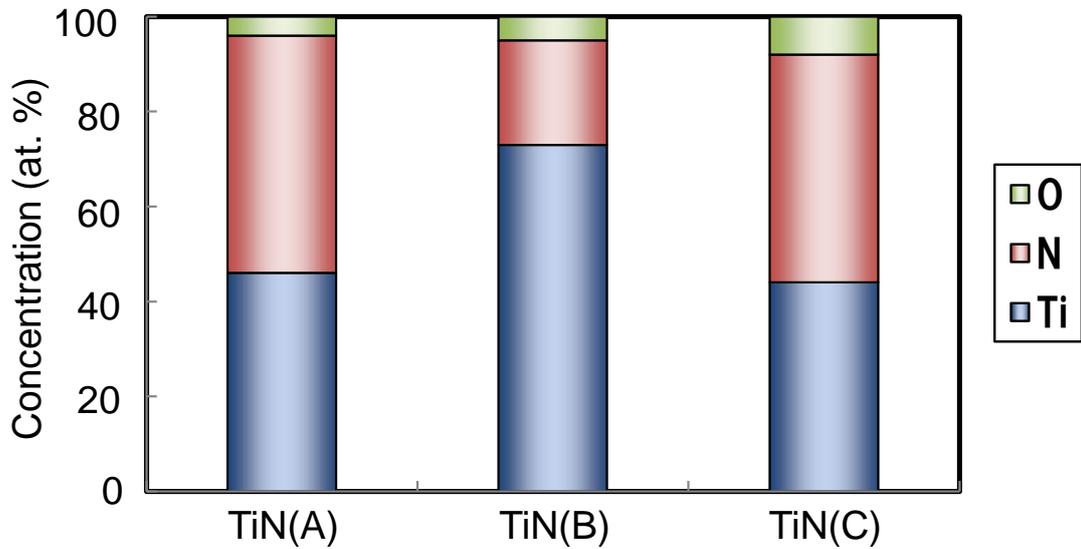


図 5-9 XPS を用いて測定した TiN 膜中の元素濃度

TiN 膜の結晶性を、XRD を用いて評価した。図 5-10 に、TiN 膜の XRD スペクトル測定結果を示す。TiN(A)膜は、表面自由エネルギーが最も低い TiN(200)に優先配向することが確認できる[46-47]。TiN(B)膜の XRD ピークは、TiN(A)膜と比較して全体的に弱くブロードであることから、TiN(B)膜は TiN(A)膜と比較して微細な結晶構造を有すると考えられる。また、TiN(B)膜の XRD スペクトルは Ti(101)のピークを示しており、TiN(B)膜中には Ti 膜が存在することが確認された。この結果は、図 5-9 の TiN 膜中の元素濃度の結果と一致しており、TiN(B)膜は過剰な Ti を有する膜と言える。TiN(C)膜の結晶性は、TiN(A)膜とほぼ同様であることが確認された。

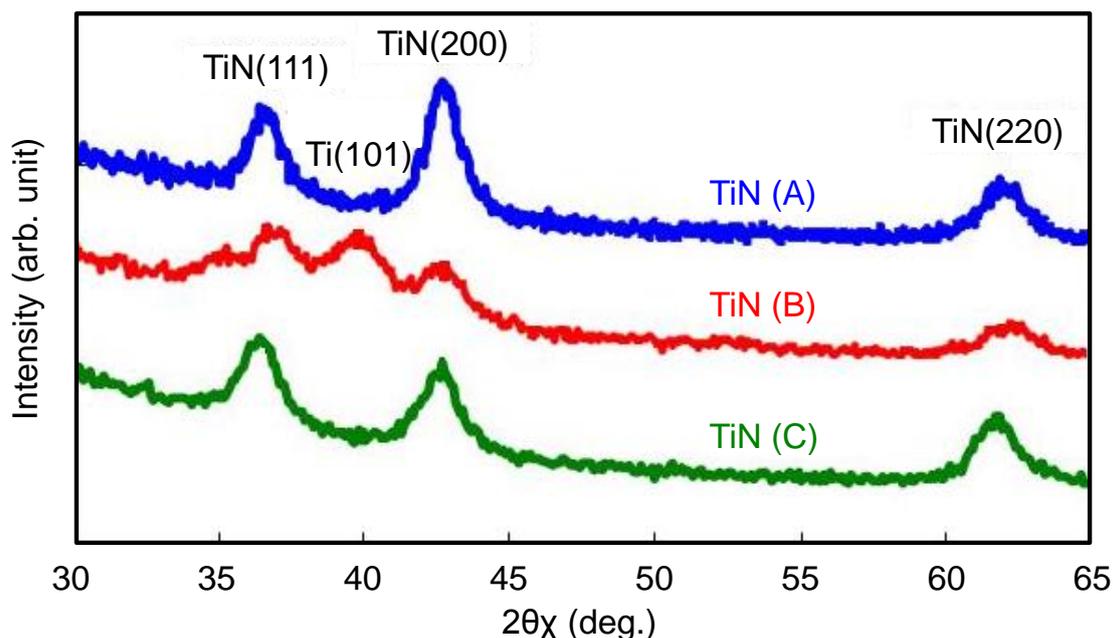


図 5-10 TiN 膜の XRD スペクトル

図 5-11 に、TiN 膜の結晶構造の TEM 観察結果と模式図を示す。TiN(A)膜は、粗大な結晶粒を有する構造である。TiN(B)膜は、TiN(A)膜と比較すると微細な結晶粒を有する構造である。反応性マグネトロンスパッタで成膜した TiN 膜は、N/Ti の組成比が 1 より小さい領域においては、結晶粒は N 濃度が高いほど大きく、低いほど小さくなることが知られている[48-49]。従って、TiN(B)膜は、TiN(A)膜と比較して TiN 膜中の N 濃度が低いため、微細な結晶粒を有すると考えられる。TiN(C)膜は、TiN(A)膜や TiN(B)膜と明らかに結晶構造が異なり、繊維状の結晶構造[50-52]を有する。これは、図 5-12 に示す Thornton の薄膜構造モデル[53-54]で説明できる。TiN(C)膜の成膜時の基板温度 (T_s)は 300°Cであり、TiN の融点(T_m)は 2950°Cであるため、 T_s/T_m 比は約 0.1 であり、且つスパッタリング圧力も高いことから、TiN(C)膜の結晶構造は、Thornton の薄膜構造モデルの ZONE-1 の領域と考えられる。スパッタリング圧力が高いと、スパッタ粒子の平均自由行程は短くなるため、ターゲットからたたき出された原子や分子が、ガス分子と衝突する回数が大きくなり、スパッタ粒子の運動エネルギーは小さくなる。また、TiN(C)膜成膜時のターゲットパワーは小さいため、加速電圧の低下に伴って、粒子の運動エネルギーは更に低減されると考えられる。従って、TiN(C)膜の成膜に寄与するスパッタ粒子は、成膜中にできる空隙を埋めるためのエネルギーを有しないため、TiN(C)膜は、異方成長し、繊維状結晶を有する膜になると考えられる。

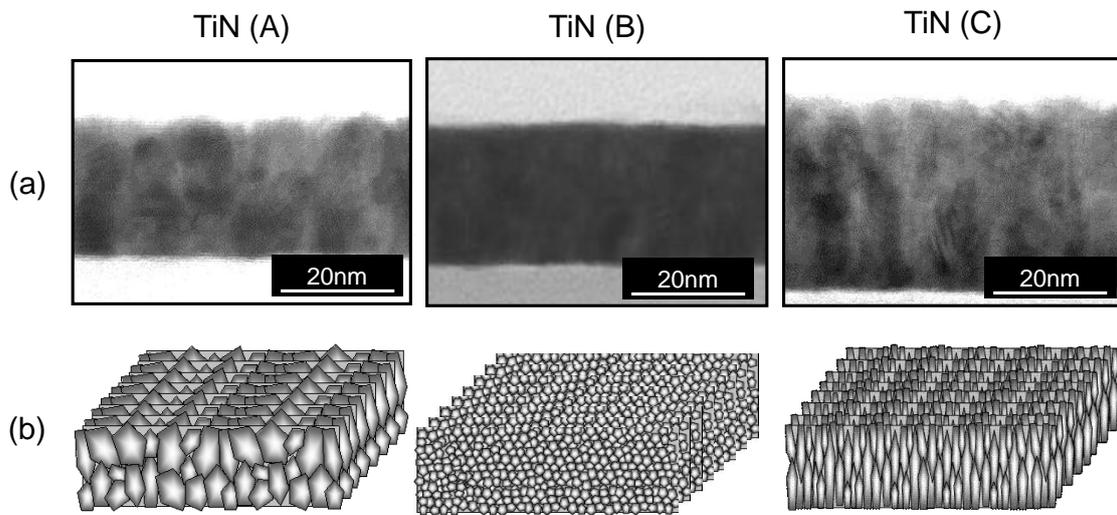


図 5-11 (a)TiN 膜結晶構造の TEM 観察結果

(b)TiN 膜結晶構造の模式図

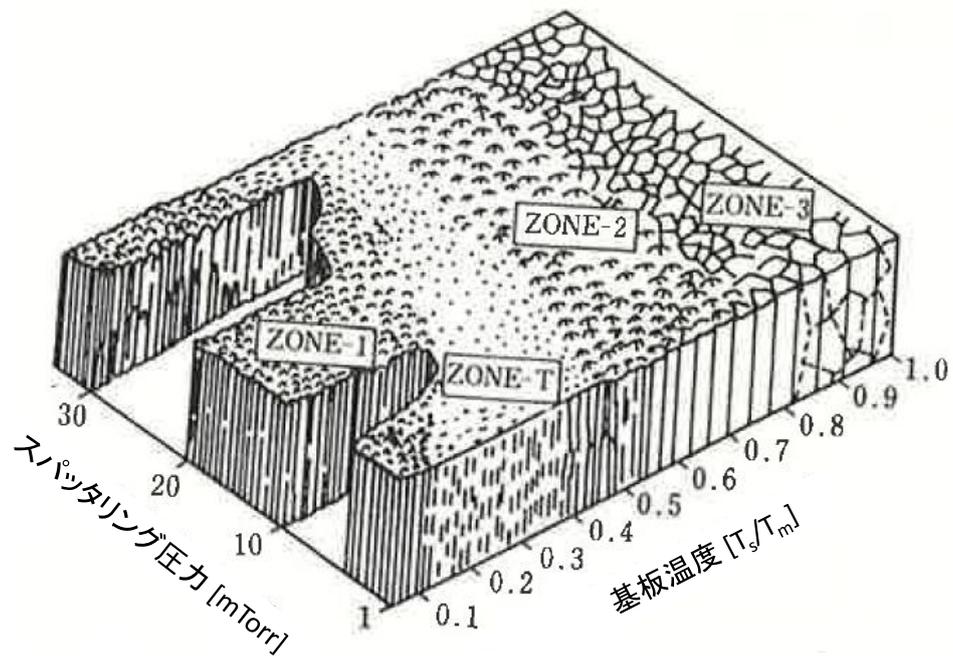


図 5-12 Thornton の薄膜構造モデル[53]

上記の結果を踏まえて、TiN 膜の残留応力と結晶構造の関係について考察した。TiN(A)膜は、化学量論組成の TiN 化合物を形成しており粗大な結晶粒を有する構造であるため、残留応力は高いと考えられる。TiN(B)膜は、TiN(A)膜と比較して微細な結晶粒

を有する構造であるため、残留応力は小さいと考えられる。また、膜の組成も、残留応力に影響すると考えられる。本実験において、Ti 膜の残留応力は膜厚 30nm で約 100MPa であり、TiN 膜と比較すると非常に小さいことが確認された。従って、TiN(B)膜は、上述したように Ti-rich TiN 膜になっており、残留応力の小さい Ti 膜でほぼ形成されていることから、TiN(B)膜の残留応力は TiN(A)膜と比較して小さいと考えられる。TiN(C)膜では、スパッタ粒子の運動エネルギーの低下に伴い、入射粒子による釘打ち効果が小さくなるため、残留応力は低減すると考えられる。釘打ち効果とは、高速で入射する粒子により膜の空隙が埋められ、膜に圧縮応力が発生する現象である[55]。上述した通り、TiN(C)成膜時のスパッタ粒子の平均自由行程は短く、且つ加速電圧も小さいため、スパッタ粒子は成膜中にできる空隙を埋めるだけの運動エネルギーを有していない。従って、TiN(C)膜では、釘打ち効果が小さくなり、ウエハに付着した膜の密度は非常に小さくなるため、残留圧縮応力は小さいと考えられる。

最後に、TiN マスクのエッチング特性評価を実施した。膜質の観点から、本実験で検討したマスクは、化学量論組成の TiN(A)膜と TiN(C)膜、Ti-rich TiN 膜である TiN(B)膜に大別される。従って、エッチング特性の基礎評価は、TiN(A)膜と TiN(B)膜を用いて実施した。本評価は、Si 酸化膜ウエハに成膜した TiN(A)膜と TiN(B)膜に Cl₂系プラズマエッチング処理を行い、その後、TiN 膜の表面を SEM で観察して実施した。図 5-13 に、エッチング処理後の TiN 膜表面の SEM 観察結果を示す。TiN(A)膜の表面は、結晶構造に応じた凹凸になっており、また、エッチング残渣は確認されなかったことから、TiN(A)膜のエッチング特性は良好と言える。本結果より、TiN(A)膜と同様の組成である TiN(C)膜のエッチング特性も問題ないと考えられる。一方、TiN(B)膜の表面には、Ti と Cl₂系エッチングガスの化学反応による残渣が多数確認された。メタリックモードで成膜した TiN(B)膜は、Ti と N が化合物を形成せず N が Ti 中に固溶した膜であることから、Ti がエッチングガスと反応しやすい状態であることが残渣の発生要因と考えられる。従って、メタリックモードで成膜した TiN(B)膜は、非常に不安定な膜であり、MHM プロセスのハードマスクとして適用すると、デバイスの歩留まりや配線信頼性に重大な影響を与えると考えられる。

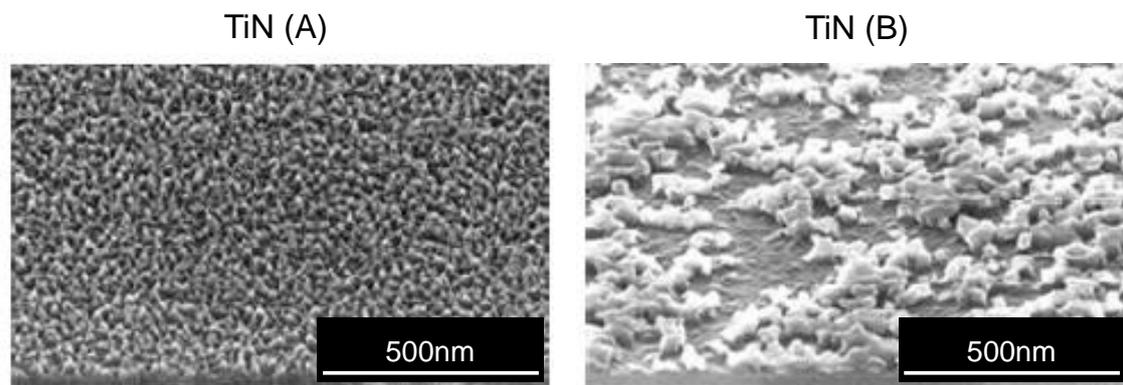


図 5-13 Cl_2 系プラズマエッチング後の TiN 膜表面の SEM 観察結果

表 5-2 に、上述した TiN 膜の特性のまとめを示す。残留圧縮応力は、標準条件の TiN(A) 膜と比較して、膜組成を変更した TiN(B) 膜とスパッタ粒子エネルギーを低減した TiN(C) 膜では半分以下に低減できている。しかしながら、TiN(B) 膜ではエッチング特性に問題があり、MHM プロセスのハードマスクとしての適用は困難と考えられる。従って、エッチング特性の観点から TiN(B) 膜はマスク候補からは除外し、以降は、TiN(C) 膜を中心に評価を実施した。

表 5-2 TiN 膜の特性まとめ

特性	TiN(A)膜	TiN(B)膜	TiN(C)膜
残留圧縮応力	約 1400MPa	約 700MPa	約 600MPa
膜中元素濃度	Ti : 46at.% N : 50at.% O : 4at.%	Ti : 73at.% N : 22at.% O : 5at.%	Ti : 44at.% N : 48at.% O : 8at.%
結晶性	TiN(200)優先配向	Ti(101)ピーク有り	TiN(200)優先配向
結晶構造	粗大結晶	微細結晶	繊維状結晶
エッチング特性	良好	エッチング残渣発生により不良	TiN(A)膜の結果より良好と推定

5.3.3 繊維状 TiN マスクを適用した Cu 埋め込み特性

図 5-13 の TiN 膜のエッチング特性の基礎評価結果を踏まえて、はじめに、TiN(A)膜と TiN(C)膜をハードマスクとして適用したトレンチ構造でエッチング特性を評価した。本評価は、32 nm ノードの Cu 配線シングルダマシン構造の TEG を用いて、L/S パターンのトレンチで実施した。図 5-14 に、Cl₂系プラズマエッチング処理後のトレンチの鳥瞰 SEM 像を示す。TiN(A)マスク、TiN(C)マスクいずれもエッチング残渣や層間絶縁膜の変形は確認されず、トレンチは良好に形成されている。従って、TiN(A)膜と TiN(C)膜のエッチング特性は特に問題なきことを確認できた。

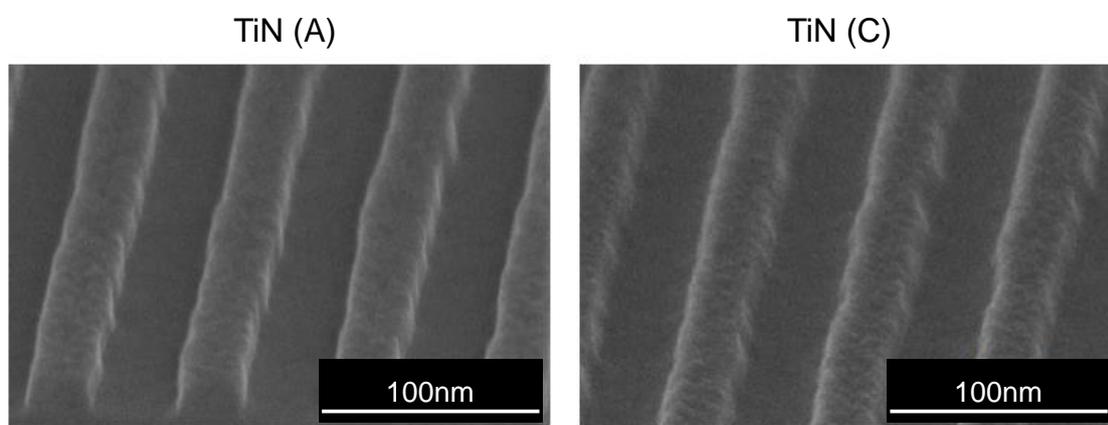


図 5-14 Cl₂系プラズマエッチング後のトレンチの鳥瞰 SEM 像

次に、特殊パターンのトレンチ形状を確認した。図 5-15 に、TiN(A)マスクと TiN(C)マスクを適用してエッチング処理した特殊パターンのトレンチの断面 TEM 観察結果を示す。本評価は、図 5-4 の評価と同様に、TEM 観察中の電子線照射による層間絶縁膜の変形を抑制するため、Cu めっきでトレンチを埋め込んで実施した。TiN(A)マスクの結果は図 5-4 を引用しており、TiN(A)マスクではトレンチの開口部において層間絶縁膜が変形し、トレンチの間口が狭くなっている。一方、繊維状の低応力 TiN(C)マスクの適用により、トレンチ間口での層間絶縁膜の変形は発生しておらず、トレンチ形状は良好であることを確認できた。図 5-16 に、エッチング処理後の特殊パターンのトレンチの開口幅を TiN(C)マスクの開口幅で規格化した結果を示す。TiN(A)マスクを適用して形成したトレンチでは、開口幅は規格値を下回っており、所望のトレンチ形状が得られて

いない。一方、TiN(C)マスクの適用によって、エッチング後のトレんチの開口幅は規格を満足することを確認できた。以上より、繊維構造を有する低応力 TiN(C)膜の MHM プロセスのハードマスクへの適用により、特殊パターンのエッチング後のトレんチ変形が抑制できることを確認できた。

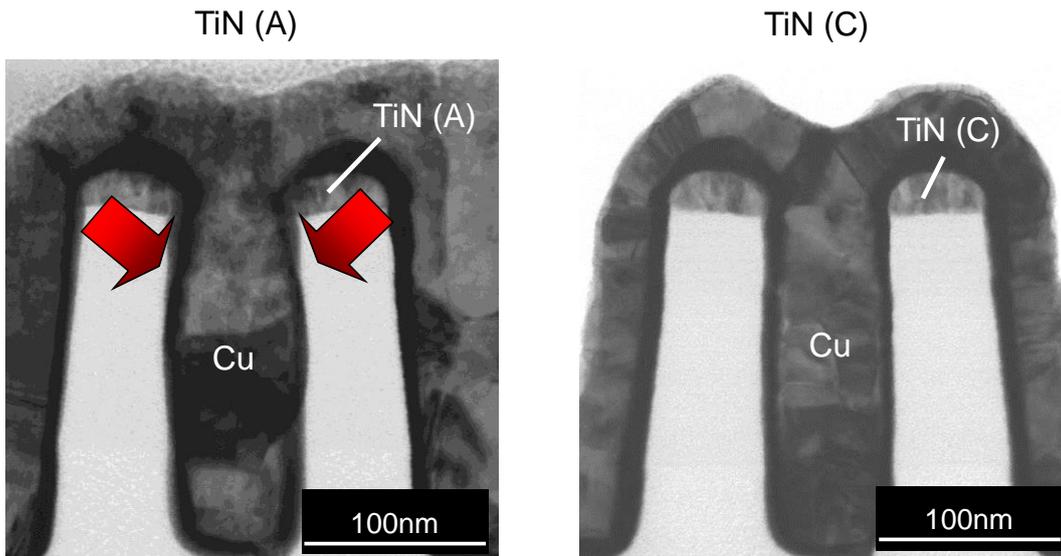


図 5-15 特殊パターンのトレんチの断面 TEM 観察結果

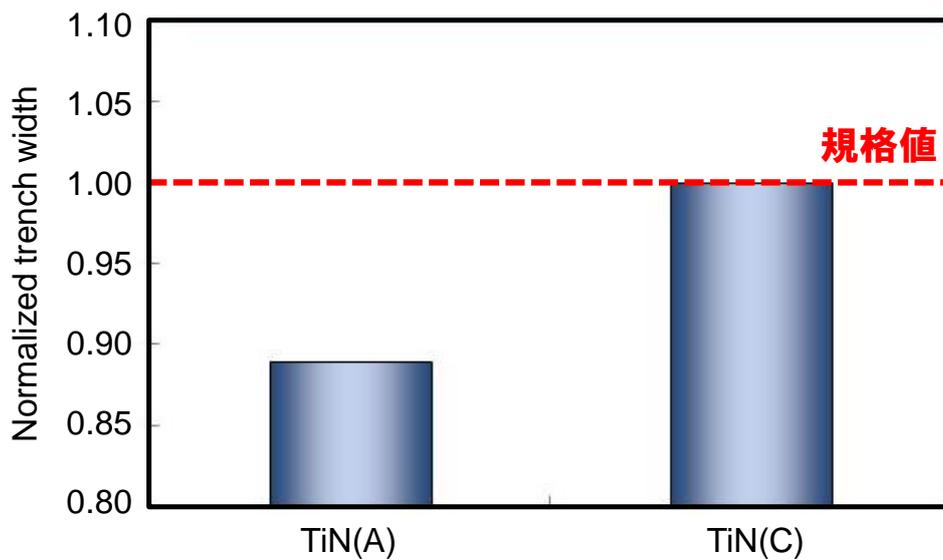


図 5-16 特殊パターンのトレんチの規格化した開口幅

最後に、上述したトレンチ形状の改善結果を踏まえて、特殊パターンのトレンチの Cu めっき埋め込み特性を評価した。図 5-17 に、特殊パターンのトレンチを Cu 電解めっきで埋め込み、CMP 処理した後の表面 SEM 観察結果を示す。TiN(A)マスクの結果は図 5-5 の結果を引用しており、TiN(A)マスクでは配線内にボイドが確認される。一方、繊維状の低応力 TiN(C)マスクの適用によって、配線内におけるボイドの発生は抑制されており、特殊パターンのトレンチにおける Cu 埋め込み特性の向上を確認できた。

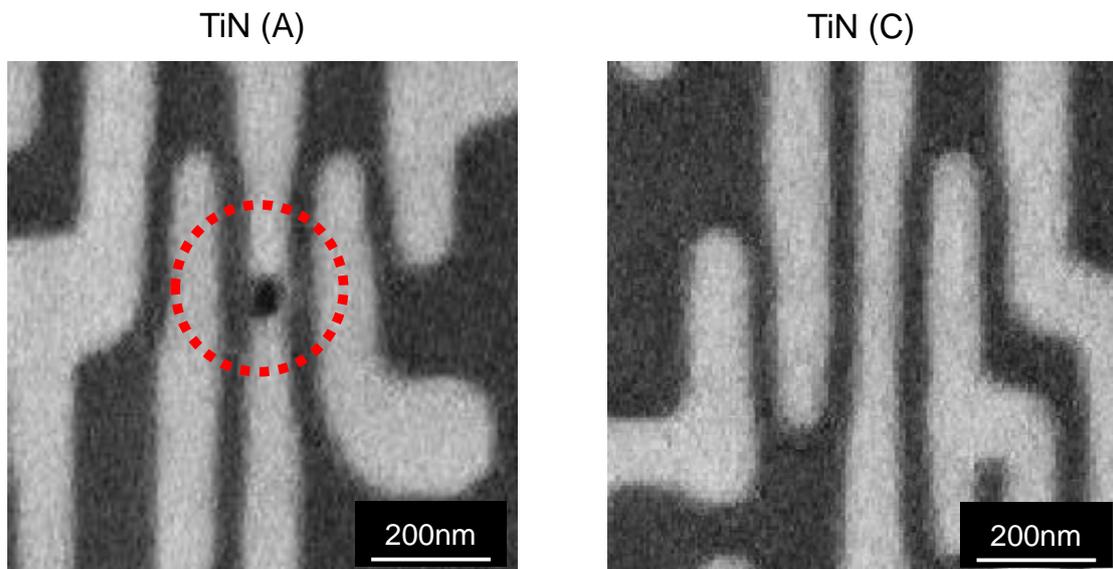


図 5-17 特殊パターンのトレンチの CMP 後の表面 SEM 観察結果

図 5-18 に、12 インチのウエハ面内の特殊パターントレンチの総数に対するボイドの発生率を示す。TiN(A)マスクでは、ウエハ面内におけるボイドの発生率は 9.6%である。これに対し、TiN(C)マスクでは、ボイドの発生率は 0.0%であり、ボイドフリーでの配線埋め込みが可能であることを確認できた。以上より、Cu 配線の MHM プロセスにおいて、ハードマスクに繊維構造を有する低応力 TiN 膜を適用することで、ボイドフリーの Cu 配線形成を実現した。

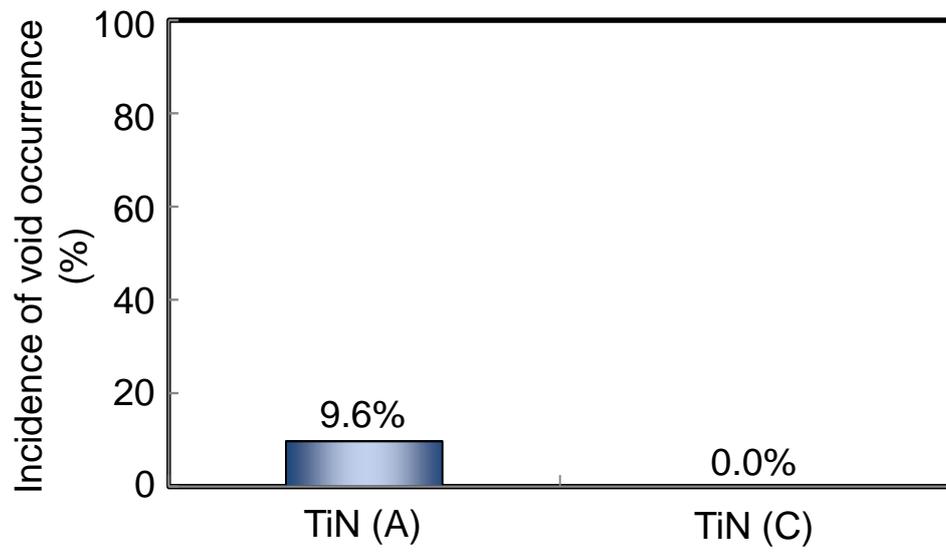


図 5-18 特殊パターン trenches のボイド発生率

5.4 結言

本章では、Cu 配線の MHM プロセスにおいて、TiN マスクの研究開発を実施した。MHM プロセスにおける重要問題である Wiggling 現象が発生しやすい配線パターンを特定し、TiN マスクの残留応力の低減を検討した。本実験で開発した TiN マスクを Cu 配線に適用してエッチング特性、トレンチ形状、Cu 埋め込み特性を評価し、MHM プロセスに最適な TiN マスクを検証した。本章で得られた主な知見を以下に示す。

- (1) 層間絶縁膜の変形に起因したトレンチ形状異常である Wiggling 現象は、標準の L/S パターンに比べて、大面積のスペースに囲まれた配線密度の低い特殊パターンのトレンチで発生しやすいことを見出した。これは、特殊パターンのトレンチは、高い残留圧縮応力を有する TiN マスクに囲まれており、トレンチ形成後に TiN マスクが応力を緩和して大きく伸張するためと考察した。また、Wiggling は配線内にボイドを引き起こすことを確認した。
- (2) TiN 成膜時の成膜モードやスパッタ粒子エネルギーの制御による膜質改善により、TiN 膜の残留圧縮応力の低減が可能であることを確認した。特に、スパッタ粒子のエネルギーを低減すると、釘打ち効果の影響が小さくなるため、残留応力の低減効果は大きく、また、繊維構造を有する TiN 膜が形成されることを確認した。
- (3) TiN 膜のエッチング特性は膜の組成に大きく依存し、ポイズンモードで成膜した化学量論組成の TiN 膜では良好な特性を示すのに対し、メタリックモードで成膜した Ti-rich TiN 膜ではエッチング残渣が発生し、エッチング特性は悪いことを確認した。従って、メタリックモードで成膜した Ti-rich TiN 膜は MHM プロセスのマスクとしては不相当と判断した。
- (4) 繊維構造を有する低応力 TiN 膜を MHM プロセスのハードマスクに適用することで、エッチング後の層間絶縁膜の変位によるトレンチの変形を抑制でき、Cu 配線をボイドフリーで形成できることを実証した。

以上より、Cu 配線 MHM プロセスにおけるマスクとしては、繊維構造を有する低応力 TiN 膜が最適と結論付けた。

第5章の参考文献

- [1] A. Grill and V. Patel, *J. Electrochem. Soc.*, 151, F133 (2004).
- [2] S. Sankaran, S. Arai, R. Augur, M. Beck, G. Biery, T. Bolom, G. Bonilla, O. Bravo, K. Chanda, M. Chae, F. Chen, L. Clevenger, S. Cohen, A. Cowley, P. Davis, J. Demarest, J. Doyle, C. Dimitrakopoulos, L. Economikos, D. Edelstein, M. Farooq, R. Filippi, J. Fitzsimmons, N. Fuller, S. M. Gates, S. E. Greco, A. Grill, S. Grunow, R. Hannon, K. Ida, D. Jung, E. Kaltalioglu, M. Kelling, T. Ko, K. Kumar, C. Labelle, H. Landis, M. W. Lane, W. Landers, M. Lee, W. Li, E. Liniger, X. Liu, J. R. Lloyd, W. Liu, N. Lustig, K. Malone, S. Marokkey, G. Matusiewicz, P. S. McLaughlin, P. V. McLaughlin, S. Mehta, I. Melville, K. Miyata, B. Moon, S. Nitta, D. Nguyen, L. Nicholson, D. Nielsen, P. Ong, K. Patel, V. Patel, W. Park, J. Pellerin, S. Ponoth, K. Petrarca, D. Rath, D. Restaino, S. Rhee, E. T. Ryan, H. Shoba, A. Simon, E. Simonyi, T. M. Shaw, T. Spooner, T. Standaert, J. Sucharitaves, C. Tian, H. Wendt, J. Werking, J. Widodo, L. Wiggins, R. Wisnieff, and T. Ivers, *Proc. of International Electron Devices Meeting*, S13P2 (2006).
- [3] H.-G. Peng, D.-Z. Chi, W.-D. Wang, J.-H. Li, K.-Y. Zeng, R. S. Vallery, W. E. Frieze, M. A. Skalsey, D. W. Gidley, and A. F. Yee, *J. Electrochem. Soc.*, 154, G85 (2007).
- [4] A. M. Urbanowicz, D. Shamiryan, A. Zaka, P. Verdonck, S. D. Gendt, and M. R. Baklanov, *J. Electrochem. Soc.*, 157, H565 (2010).
- [5] B. K. Appelt, A. Tseng, Y.-S. Lai, and C.-H. Chen, *ECS Trans.*, 34, 857 (2011).
- [6] E. Yamaguchi, M. Tsuji, N. Shimoishizaka, T. Nakano, and K. Hirata, *ECS Trans.*, 52, 709 (2013).
- [7] A. Grill, S. M. Gates, T. E. Ryan, S. V. Nguyen, and D. Priyadarshini, *Appl. Phys. Rev.* 1, 011306 (2014).
- [8] C. Wu, Y. Li, M. R. Baklanov, and K. Croes, *ECS J. Solid State Sci. Technol.*, 4, N3065 (2015).
- [9] K.-M. Chang, I.-C. Deng, Y.-P. Tsai, C.-Y. Wen, S.-J. Yeh, S.-W. Wang, and J.-Y. Wang, *J. Electrochem. Soc.*, 147, 2332 (2000).
- [10] S. Noda, M. Miyamoto, H. Horibe, I. Oya, M. Kuzumoto, and T. Kataoka, *J. Electrochem. Soc.*, 150, G537 (2003).
- [11] J. Song, J.-S. Kim, H. Seo, Y. Kim, and H. Jeon, *J. Electrochem. Soc.*, 151, G323 (2004).

- [12] S. Matsumoto, T. Harada, Y. Morinaga, D. Inagaki, J. Shibata, K. Tashiro, T. Kabe, A. Iwasaki, S. Hirao, M. Tsutsue, K. Nomura, K. Seo, T. Hinomura, N. Torazawa, S. Suzuki, K. Kobayashi, H. Korogi, H. Okamura, Y. Kanda, T. Shigetoshi, M. Watanabe, K. Tomiyama, H. Shimizu, M. Matsumoto, T. Sasaki, T. Hamatani, K. Hagihara, and T. Ueda, *Proc. of International Interconnect Technology Conference*, 10.5 (2010).
- [13] N. Posseme, T. David, T. Chevolleau, M. Darnon, P. Brun, M. Guillermet, J. P. Oddou, S. Barnola, F. Bailly, R. Bouyssou, J. Ducote, R. Hurand, C. Verove, and O. Joubert, *ECS Trans.*, 34, 389 (2011).
- [14] M.-D. Hu, J.-Q. Zhou, D.-J. Wang, C.-L. Zhang, J. Huang, X.-P. Wang, H.-Y. Zhang, Z. Mo, T. Shindo, and L.-H. Chen, *ECS Trans.*, 52, 311 (2013).
- [15] D. Wang, M. Hu, J. Zhou, C. Zhang, X. Wang, and H. Zhang, *ECS Trans.*, 52, 317 (2013).
- [16] Y.-K. Lv, M. Jiang, B. Liu, L.-H. Zeng, Y. Ren, Y.-H. Huang, X.-B. Shi, and L.-M. Yao, *ECS Trans.*, 60, 323 (2014).
- [17] C.-L. Zhang, M. Hu, J. Zhou, D. Wang, Q.-Y. He, and H.-Y. Zhang, *ECS Trans.*, 60, 343 (2014).
- [18] X. Gu, H. Chen, Y. Long, Q. Ni, and R. Fan, *ECS Trans.*, 60, 389 (2014).
- [19] C.-G. Gai, J. Huang, Y. Zhang, X.-B. Shi, and L.-M. Yao, *ECS Trans.*, 60, 413 (2014).
- [20] M. Darnon, T. Chevolleau, O. Joubert, S. Maitrejean, J. C. Barbe, and J. Torres, *Appl. Phys. Lett.*, 91, 194103 (2007).
- [21] C. W. Chung, H. I. Kim, and Y. S. Song, *J. Electrochem. Soc.*, 150, G297 (2003).
- [22] T. Furusawa, S. Machida, D. Ryuzaki, K. Sameshima, T. Ishida, K. Ishikawa, N. Miura, N. Konishi, T. Saito, and H. Yamaguchi, *J. Electrochem. Soc.*, 153, G160 (2006).
- [23] N. Posseme, R. Bouyssou, T. Chevolleau, V. Arnal, S. Chhun, C. Monget, E. Richard, D. Galpin, J. Guilan, L. Arnaud, D. Roy, M. Guillermet, J. Ramard, O. Joubert, and C. Verove, *Proc. of International Interconnect Technology Conference*, 240 (2009).
- [24] Y. K. Siew, J. Versluijs, E. Kunnen, I. Ciofi, W. Alaerts, H. Dekkers, H. Volders, S. Suhard, A. Cockburn, E. Sleenckx, E. V. Besien, H. Struyf, M. Maenhoudt, A. Noori, D. Padhi, K. Shan, V. Gravey, and G. Beyer, *Proc. of International Interconnect Technology Conference*, 10.3 (2010).
- [25] Q. T. Le, J. F. de Marneffe, T. Conard, I. Vaesen, H. Struyf, and G. Vereecke, *J.*

Electrochem. Soc., 159, H208 (2012).

[26] E. H. Kim, T. Y. Lee, and C. W. Chung, *J. Electrochem. Soc.*, 159, H230 (2012).

[27] G. Feng, Z. Song, B. Liu, S. Feng, and B. Chen, *ECS Trans.*, 22, 145 (2009).

[28] H. Cui, *ECS Trans.*, 44, 377 (2012).

[29] L. Liechao, J. Kang, and J. Wen, *ECS Trans.*, 44, 481 (2012).

[30] A. Kabansky, S. S. H. Tan, E. A. Hudson, G. Delgadino, L. Gancs, and J. Marks, *ECS Trans.*, 58, 143 (2013).

[31] S. Lippy, L.-M. Chen, B. Peethala, D. L. Rath, K. Boggs, M. Sankarapandian, and E. Kennedy, *ECS Trans.*, 58, 261 (2013).

[32] J. Ducote, N. Posseme, T. David, M. Darnon, T. Chevolleau, and M. Guillermet, *Appl. Phys. Lett.*, 104, 231603 (2014).

[33] N. Inoue, M. Tagami, F. Ito, H. Yamamoto, J. Kawahara, E. Soda, H. Shobha, S. Gates, S. Cohen, E. Liniger, A. Madan, J. Protzman, E. T. Ryan, V. Ryan, M. Ueki, Y. Hayashi, and T. Spooner, *Proc. of International Interconnect Technology Conference*, 8.5 (2012).

[34] N. Inoue, F. Ito, H. Shobha, S. Gates, E. T. Ryan, K. Virwani, N. Klymko, A. Madan, L. Tai, E. Adams, S. Cohen, E. Liniger, C.-K. Hu, Y. Mignot, A. Grill, and T. Spooner, *Proc. of International Interconnect Technology Conference*, 10.5 (2013).

[35] G. G. Stoney, *Proc. of the Royal Society*, A82, 172 (1909).

[36] J. J. Wortman and R. A. Evans, *J. Appl. Phys.*, 36, 153 (1965).

[37] F. Cardarelli, *Materials Handbook*, 1192 (2008).

[38] J. Heller, *Thin Solid Films*, 17, 163 (1973).

[39] T. Abe and T. Yamashina, *Thin Solid Films*, 30, 19 (1975).

[40] E. Kusano and D. M. Goulart, *Thin Solid Films*, 193-194, 84 (1990).

[41] E. Kusano and A. Kinbara, *Thin Solid Films*, 281-282, 423 (1996).

[42] J. Musil, P. Baroch, J. Vlcek, K. H. Nam, and J. G. Han, *Thin Solid Films*, 475, 208 (2005).

[43] S. Berg and T. Nyberg, *Thin Solid Films*, 476, 215 (2005).

[44] T. Kubart, O. Kappertz, T. Nyberg, and S. Berg, *Thin Solid Films*, 515, 421 (2006).

[45] 阿部良夫, 川村みどり、佐々木克孝, *J. Vac. Soc., Japan*, 57, 1 (2014).

[46] J. Pelleg, L. Z. Zevin, S. Lungo, and N. Croitora, *Thin Solid Films*, 197, 117 (1991).

[47] T. Q. Li, S. Noda, Y. Tsuji, T. Ohsawa, and H. Komiyama, *J. Vac. Sci. Technol.*, A20, 583

(2002).

[48] J. E. Sundgren, *Thin Solid Films*, 128, 21 (1985).

[49] 三木靖浩, 谷口正, 英崇夫, 日下一也, 奈良工業技術センター研究報告, 26 (2000).

[50] G. Abadias and Y. Y. Tse, *J. Appl. Phys.*, 95, 2414 (2004).

[51] 後藤昌英, 佐々木敏彦, 広瀬幸雄, *J. Soc. Mat. Sci.*, 52, 744 (2003).

[52] 秋庭義明, 渡邊拓也, 木村英彦, *J. Soc. Mat. Sci.*, 58, 581 (2009).

[53] J. A. Thornton, *J. Vac. Sci. Technol.*, 11, 666 (1974).

[54] J. A. Thornton, *J. Vac. Sci. Technol.*, A4, 3059 (1986).

[55] 鈴木良夫, 太田憲雄, 応用物理, 56, 1353 (1987).

第6章 ELK膜を用いたMHMセルフアラインビアプロセスの開発

6.1 緒言

6.1.1 ELK膜の概要

第1章、第5章で述べたように、Cu配線の高性能化のためには、微細化だけでなく、層間絶縁膜のLow-k化が必要である。近年では、 $k < 2.5$ のLow-k絶縁膜に関する研究結果が報告されている[1-12]。それらの代表例としては、膜中に微細空孔を形成したSiOC膜であるELK膜が挙げられる[8, 10]。図6-1に、ELK膜の成膜方法及び膜構造を示す。まず、PECVD(Plasma Enhanced Chemical Vapor Depositon)法により、SiOC膜の骨格形成材であるプリカーサーと空孔形成材であるポロジェンのガスを用いて、膜中にポロジェンを含有したSiOC膜を堆積する。その後、UV(Ultraviolet)照射等の熱処理を行い、膜中のポロジェンを分解して除去することで、膜中に空孔を有するELK膜が形成される。ELK膜は、膜中に空孔を含んでいることで、k値が1である空気の体積分率が増加するため、k値が非常に低い膜になる。

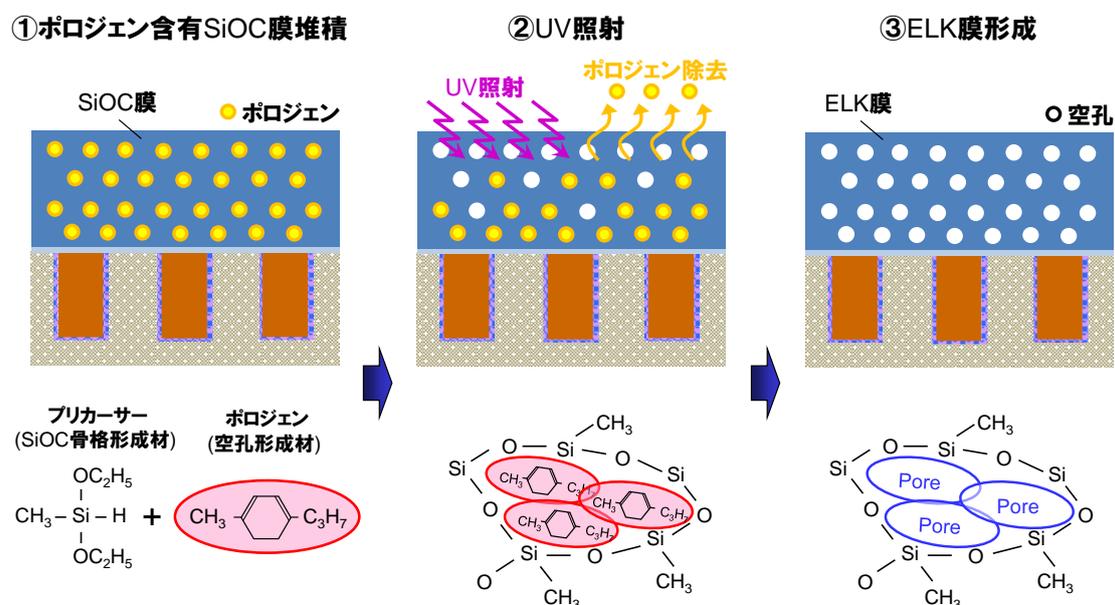


図 6-1 ELK 膜の成膜方法及び膜構造

しかしながら、ELK 膜は、ポーラス膜であるため機械的強度が著しく低いという問題がある。そのため、ELK 膜はプロセス中のダメージにより膜中の Si-CH_3 が酸化して Si-O 化することによる k 値の増加や[13-15]、膜の低密着性に起因したチップパッケージングの信頼性劣化など、インテグレーション時に発生する問題が多い。また、これらの ELK 膜の問題に加えて、微細化に伴うリソグラフィ技術の設備的限界から、ビアサイズとアライメントズレマージンの両方の縮小は困難という問題も発生している。そのため、微細 Cu 配線においては、ビアと配線間の TDDB 耐性の劣化も重要な問題の一つとなっている。

そこで、上述した問題を対策するため、新規の製造プロセスの研究開発が行われている。その代表例として、第 5 章でも述べた MHM プロセス[16-28]や、セルフアラインビアプロセス[29-32]が挙げられる。MHM プロセスでは、マスクにメタル膜を適用することで、レジストを除去するための O_2 プラズマアッシングを省略できるため[33-35]、プロセスダメージによる ELK 膜の膜質劣化を抑制できる。セルフアラインビアプロセスでは、ビアサイズの制御が容易になるため、ビアと配線間の分離幅の拡大による TDDB 耐性の向上が期待される。しかしながら、ELK 膜等の Low- k 層間絶縁膜と MHM を用いたセルフアラインビアプロセスや、チップパッケージングの信頼性を含めたトータルプロセスに関する報告はほとんど無く知見は欠如している。

6.1.2 本章の目的

本章では、微細 Cu 配線の製造プロセスとして、ELK 膜を適用した MHM セルフアラインビアプロセスの開発を実施した。まず、ELK 膜の膜質を評価し、従来から使用されている SiOC 膜である LK(Low- k)膜と比較した。次に、ELK 膜を適用した MHM セルフアラインビアプロセスのフローを検討し、ELK 膜のダメージフリープロセスと Cu 配線の信頼性向上の検討を実施した。最後に、ELK 膜と下地のライナー膜の界面の密着強度向上により、チップパッケージングの信頼性向上を検討した。それらの結果を踏まえて、微細 Cu 配線の製造プロセスとして、ELK 膜を用いた MHM セルフアラインビアプロセスの有効性について論じる。

6.1.3 本章の構成

本章の構成は下記の通りである。6.2 節は実験内容の説明であり、6.2.1 項で試料作製、

6.2.2 項で評価内容、6.2.3 項で評価方法について説明する。6.3 節では、実験結果及び考察について説明する。6.3.1 項では、ELK 膜の膜質評価を行い LK 膜と比較した結果を述べる。6.3.2 項では、本研究で検討した MHM セルフアラインビアプロセスのフローを説明する。6.3.3 項では、MHM セルフアラインビアプロセスにより形成した Cu 配線の電気特性と信頼性を評価した結果を述べる。6.3.4 項では、ELK 膜とライナー膜の界面の密着強度向上により、チップパッケージングの信頼性向上を検討した結果について述べる。6.4 節は本章の総括である。

6.2 実験内容

6.2.1 試料作製

ELK 膜は、図 6-1 に示したように、PECVD 法でポロジェンを含有した SiOC 膜を堆積した後、UV 照射により膜中のポロジェンを分解・除去して形成した。PECVD、UV 照射、その他の工程の設備は、12 インチウエハ仕様で 32nm ノード技術に対応した設備を使用した。また、本実験では、32 nm ノード技術で製造した配線の TEG を用いて評価を実施した。

6.2.2 評価内容

本研究において評価した内容を示す。

はじめに、下記の ELK 膜の膜質を評価し、従来から使用されてきた LK 膜との比較評価を実施した。

- ・ ELK 膜、LK 膜の k 値
- ・ ELK 膜、LK 膜の膜中の空孔密度、空孔径
- ・ ELK 膜、LK 膜のヤング率
- ・ ELK 膜、LK 膜の膜中元素
- ・ ELK 膜、LK 膜の Si-CH₃/Si-O 比

次に、ELK 膜のダメージ評価、Cu 配線の形状評価、信頼性評価として下記の評価を実施した。

- ・ ELK 膜中の C と O の元素マッピング
- ・ Cu 配線間容量の実測値と Raphael シミュレーション値との比較
- ・ Cu 配線のビアと配線の分離幅
- ・ ビア付き配線の TDDDB 耐性

最後に、ELK 膜とライナー膜の界面の密着性向上とチップパッケージングの信頼性評価として、下記の評価を実施した。

- ・ ELK 膜とライナー膜の界面の C 及び O の元素マッピング
- ・ ELK 膜とライナー膜の界面の剥離強度
- ・ バンプシェア試験及び故障解析

6.2.3 評価方法

ELK 膜と LK 膜の k 値は、水銀プローブ法で測定した。ELK 膜と LK 膜の膜中の空孔密度と空孔径は、PAS 法で測定した。ELK 膜と LK 膜の機械的強度は、ナノインデンテーション法により測定した。ELK 膜と LK 膜の構成元素は、XPS 法で測定した。ELK 膜と LK 膜の膜中の Si-CH₃/Si-O 比は、FT-IR を用いて評価した。ELK 膜中及び ELK 膜とライナー膜の界面の C 及び O の元素マッピングは、EELS により実施した。Cu 配線間容量を、Raphael シミュレーションを用いて評価し、実測値との比較評価を行った。ELK 膜とライナー膜の界面の剥離強度は、mELT により評価した。Cu 配線の多層構造やデュアルダマシン構造の形状確認は、SEM 及び TEM を用いて実施した。ビアと配線の分離幅は、CMP 処理後のトレンチの表面を SEM 観察で評価した。バンプシェア試験後の故障解析は、試料を FIB で加工した後に SEM 観察で実施した。

6.3 実験結果及び考察

6.3.1 ELK 膜の特性

表 6-1 に、LK 膜と ELK 膜の特性評価の結果を示す。k 値は、LK 膜は 3.0 であるのに対し ELK 膜は 2.4 であり、LK 膜と比較して ELK 膜では k 値が低いことが確認された。これは、膜中の空孔密度が、LK 膜では 8.0% であるのに対し、ELK 膜では 24% と高いことに起因している。すなわち、ELK 膜は、LK 膜に比べて膜中に空孔を多く含んでいることで、k 値が 1 である空気の体積分率が増加するため、k 値が低い膜になっている。なお、ELK 膜中の空孔径は約 1.0nm である。ヤング率は、LK 膜は 20GPa であるのに対し、ELK 膜は 8.0GPa であり、ELK 膜の機械的強度は LK 膜と比較して低いことが確認された。膜中の元素は、LK 膜、ELK 膜いずれも Si、O、C、H であり、膜の構成元素は同様である。Si-CH₃/Si-O 比は、LK 膜は 2.12、ELK 膜は 2.46 であり、LK 膜と比較して ELK 膜の方が高い。

表 6-1 LK 膜と ELK 膜の特性評価結果

特性	LK 膜	ELK 膜
k 値	3.0	2.4
空孔密度	8.0 %	24 %
空孔径	—	~1.0 nm
ヤング率	20 GPa	8.0 GPa
膜中元素	Si, O, C, H	Si, O, C, H
Si-CH ₃ /Si-O 比	2.12	2.46

6.3.2 ELK 膜を適用した MHM セルフアラインビアプロセスフローの検討

6.1.1 項で述べた通り、現在では ELK 膜へのダメージを抑制するための MHM プロセスや、ビアと配線間の TDDB 耐性を確保するためのセルフアラインビアプロセスの開発が行われている。本研究では、MHM とセルフアラインビアプロセスを組み合わせた MHM セルフアラインビアプロセスの開発を実施した。

図 6-2 に、本実験で検討した Cu 配線の MHM セルフアラインビアプロセスフローの

模式図を示す。プロセスフローは、工程毎の断面構造図と最表面構造図で示されている。まず、下層の M1 配線を形成した後、SiC 系ライナー膜と ELK 膜を含む積層の層間絶縁膜を成膜し、その上に MHM を成膜する。メタルマスクとしては、5.1.1 項で述べたように、リソグラフィの視認性の観点から TiN 膜を使用した。更に、MHM プロセスの主要問題である Wiggling 現象[40]を抑制するため、第 5 章で論述した繊維構造を有する低応力 TiN マスクを適用した。次に、フォトリソグラフィにより、配線用のレジストパターンを形成する。その後、ドライエッチング、アッシング、洗浄プロセスを行い、MHM に配線用パターンを形成する。次に、フォトリソグラフィによりビア用レジストパターンを形成した後、層間絶縁膜をドライエッチングし、アッシングによりレジストを除去する。ビアのドライエッチングは、CF(Carbon Fluoride)系プラズマで実施した。ビアエッチングの条件は、MHM と比較して層間絶縁膜のエッチング速度を速くすることで、MHM のエッチングはせず層間絶縁膜のみをエッチングできるよう制御し、これによりセルフアラインビアを実現した。なお、ビアエッチングの条件の詳細については、6.3.3 項で述べる。ここで、MHM セルフアラインビアプロセスにおける最終的なビアの仕上がり径は、MHM の配線幅もしくはビアのレジストサイズの小さい方で決まる。そのため、ビアのレジストサイズを配線幅より大きくしてもビアの仕上がり径は MHM の配線幅と同等になるため、ビアと配線間の分離幅は減少しない。従って、本プロセスにより、リソグラフィのプロセスマージンを大幅に拡大できる。その後、配線パターン下の層間絶縁膜と、ビアパターン下のライナー膜を同時にエッチングしてポリマー洗浄を行い、配線用のトレンチパターンとビアパターンを形成する。ポリマー洗浄の薬液は、エッチングの副生成物であるメタルフッ化物の高除去性と ELK 膜に対する高ダメージ耐性を両立できるように適正化している。ここで、MHM セルフアラインビアプロセスでは、マスクとしてメタル膜を使用することで、レジストを除去するアッシング工程を省略できるため、O₂ プラズマアッシングによる層間絶縁膜のダメージの抑制が可能である。最後に、バリア膜と Cu シード膜をスパッタで成膜し、電解めっきにより Cu 膜をトレンチ及びビア内に埋め込んだ後、CMP によってトレンチ表面の余剰な Cu 膜とバリア膜を除去して Cu 配線を形成する。

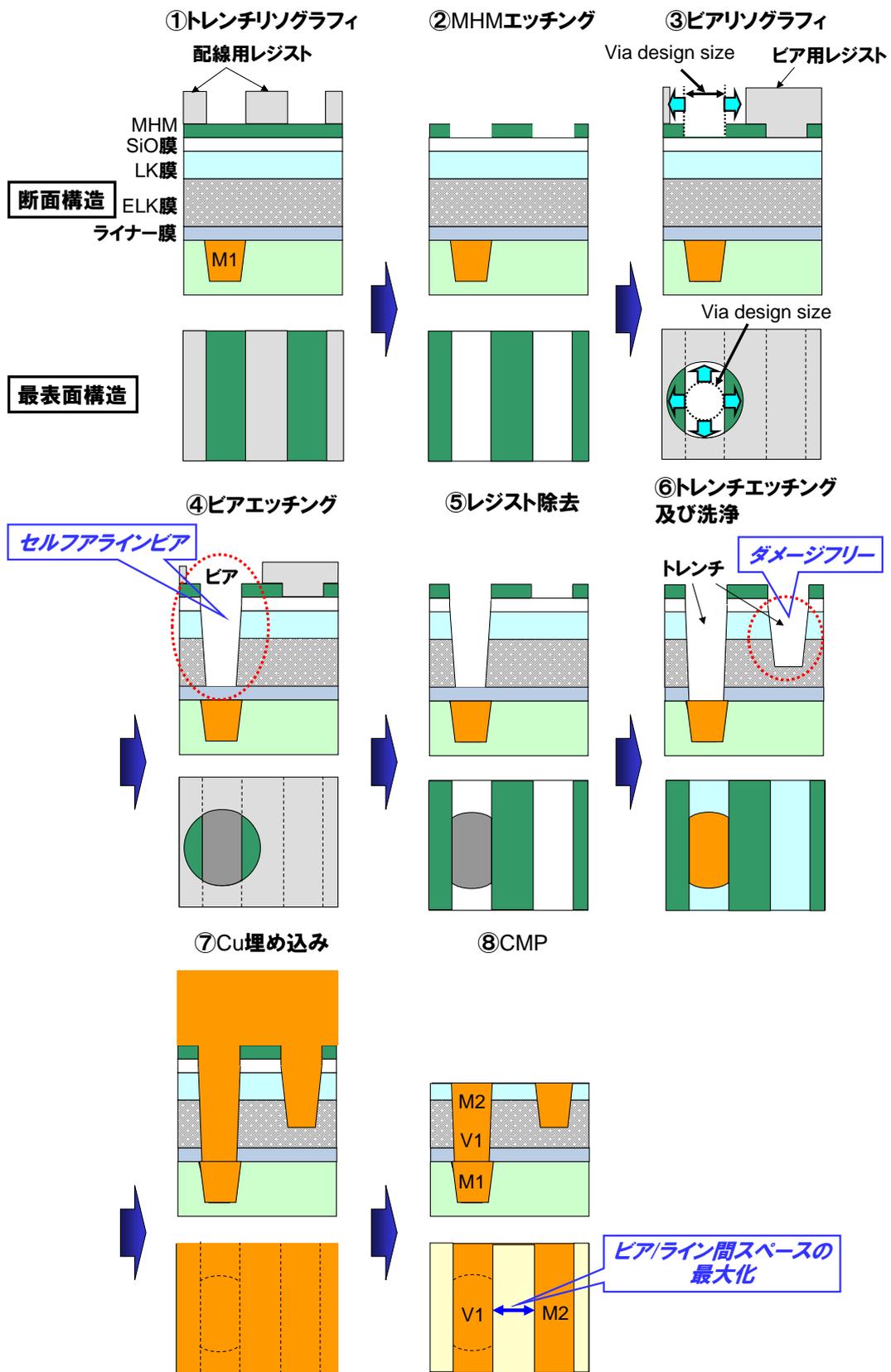


図 6-2 Cu 配線 MHM セルフアラインビアプロセスフローの模式図

なお、MHMセルフアラインビアプロセスでは、ビアトップの開口径が非常に小さくなるため、ボイドフリーのビアを形成するには、優れたCu埋め込み特性が必要である。そこで、本実験においては、Cu埋め込み特性向上のため、2つのプロセス技術を適用した。1つ目の技術として、バリア/Cuシード成膜後にArリスパッタプロセスを適用した。これにより、ビア底に堆積したCuシード膜をArリスパッタによってビア側壁に再堆積して厚膜化できるため、1.3.1項で述べたシードレスボイドの発生を抑制できる。2つ目は、Cuめっき液に添加するアクセラレーター、サプレッサー、レベラーの組成及び濃度の最適化を実施した。これにより、Cuめっきのボトムアップフィル特性が向上し、1.3.1項で述べたピンチオフボイドの発生を抑制できる。これらの技術の適用により、Cu埋め込み特性を向上し、ボイドフリーのビア埋め込みを実現した。

表 6-2 に本実験で開発した MHM セルフアラインビアプロセスを用いて形成した 32nm ノードの多層配線構造の配線構成と主要材料の一覧を、図 6-3 に多層配線構造の断面 SEM 像を示す。本実験で検討した多層配線構造は、8 層の Cu 配線と 1 層の Al 配線からなる全 9 層の配線で構成している。k 値が 2.4 の ELK 膜は M2～M4 層に、k 値が 3.0 の LK 膜は M1 層及び M5～M7 層に適用した。SiOF(Fluorinated Silicon Oxide)膜と SiN(Silicon Nitride)膜はそれぞれ M8 層と M9 層に適用した。M1 層及び M2～M4 層の配線ピッチは 120nm であり、これは主にロジック回路の縮小と高速化に寄与する。また、M8 層と M9 層の配線ピッチ/配線高さはそれぞれ 1600nm/1560nm と 9000nm/1460nm である。M8 層と M9 層は幅広配線ピッチで低抵抗であり、電源用配線として IR ドロップを最小化するために使用している。

表 6-2 32nm ノード多層配線構造の配線構成と主要材料

Layer	Metal Material	Dielectric Material	Pitch	Height
M1	Cu	LK (k=3.0)	120 nm	100 nm
M2-M4		ELK (k=2.4)	120 nm	120 nm
M5-M7		LK (k=3.0)	200 nm	175 nm
M8		SiOF (k=3.8)	1600 nm	1560 nm
M9	Al	SiN (k=7.0)	9000 nm	1460 nm

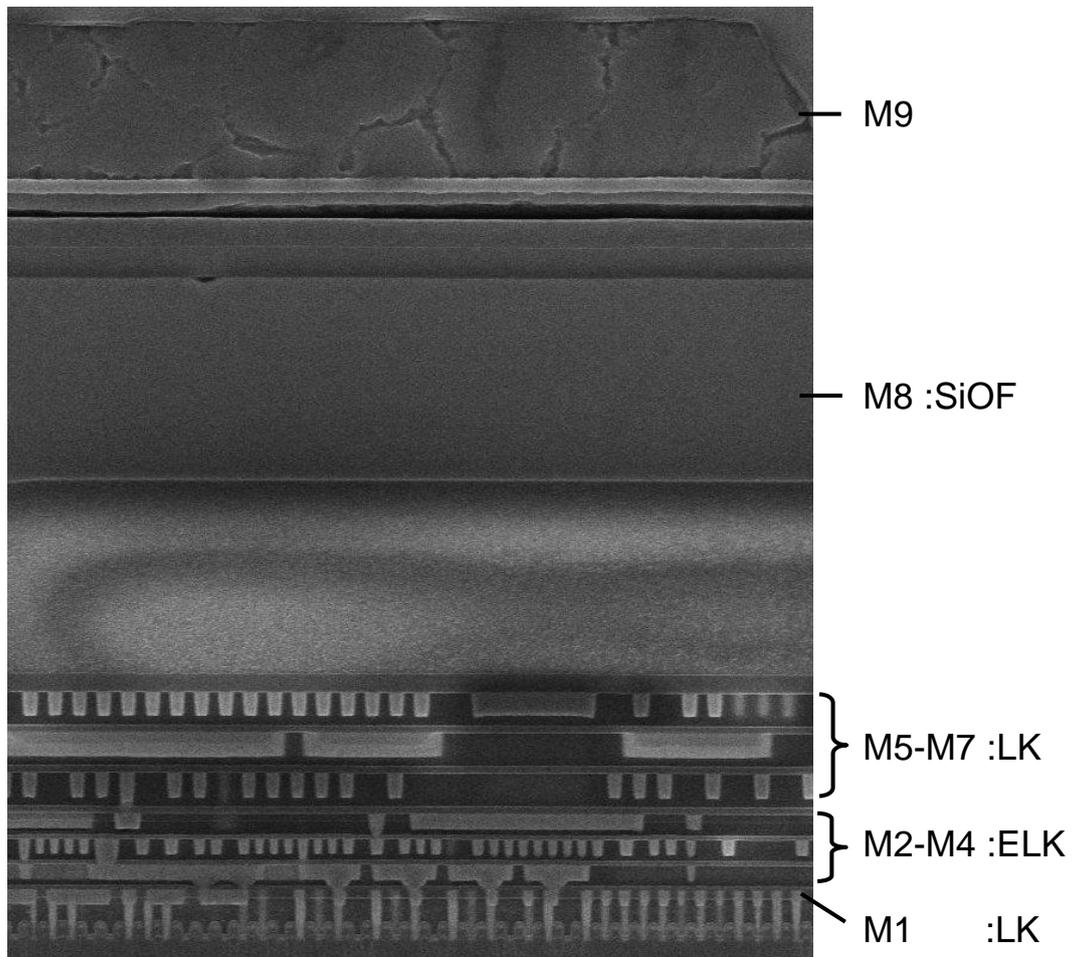


図 6-3 32nm ノード多層配線構造の断面 SEM 像

6.3.3 Cu 配線の電気特性及び信頼性

はじめに、MHMセルフアラインビアプロセスで形成したCu配線において、ELK層間絶縁膜のプロセスダメージを評価した。ELK膜のダメージ有無は、EELSマッピングによるELK膜中のCとOの濃度及び配線間容量により評価した。

図6-4に、MHMセルフアラインビアプロセスで形成したCuデュアルダマシンの断面TEM像とEELSマップを示す。図6-4(a)の断面TEM観察結果から、本プロセスの適用により、M2配線やV1ビアは問題なく形成できていることを確認できた。図6-4(b)に示すEELSマップより、配線やビア周辺のELK膜中のCやOの濃度は、ELK膜のバルク中と同等であることから、ELK膜へのプロセスダメージはEELSの検出限界以下に抑制されていると言える。

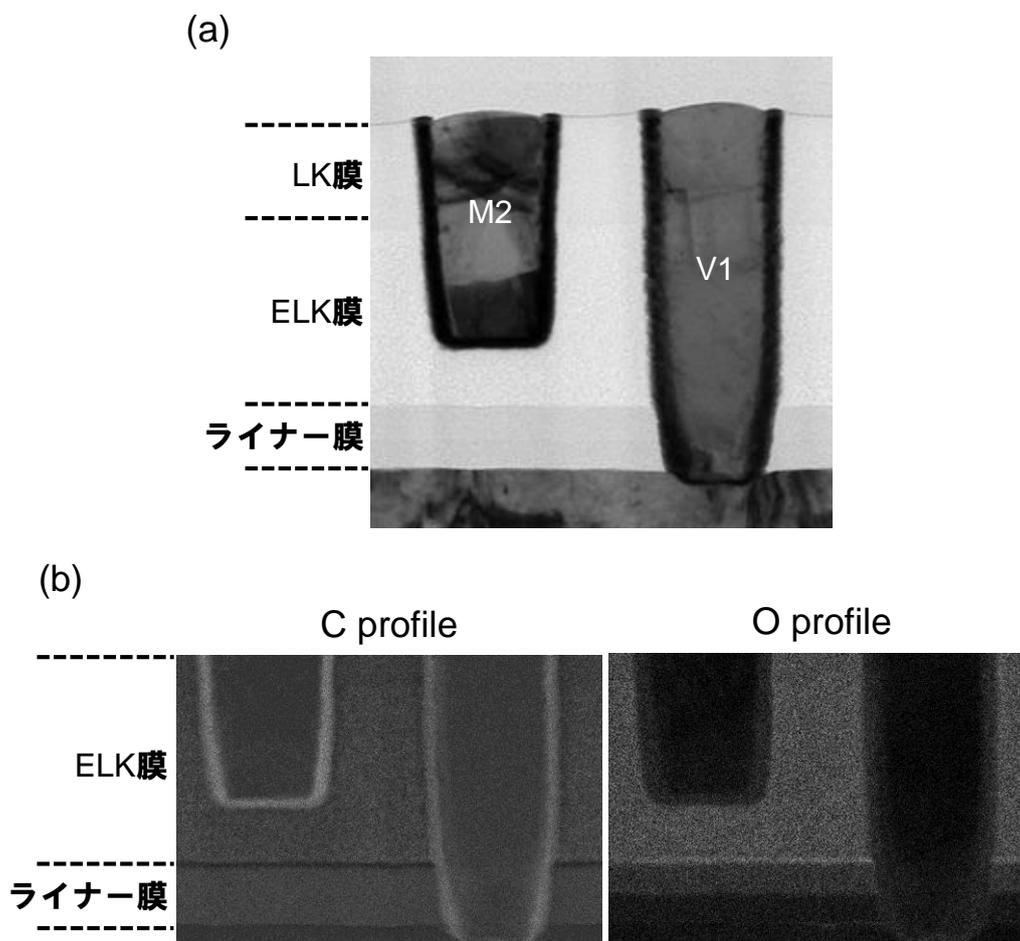


図6-4 (a)MHMセルフアラインビアプロセスで形成したCu配線の断面TEM像

(b)ELK膜中のC及びOのEELSマップ

図 6-5 に、配線間容量を測定した Cu 配線の断面模式図と断面 TEM 像、配線間容量の実測値と Raphael シミュレーションによる計算値の関係を示す。シミュレーションの設定値は、図 6-5(a)に示す断面 TEM 観察結果から配線サイズは $L/S=60/60\text{nm}$ に、 k 値はダメージフリー状態の ELK 膜の k 値である 2.4 に設定した。図 6-5(b)より、配線間容量の実測値と Raphael シミュレーションによる計算値は非常に良く一致することが分かる。すなわち、実測した配線間容量は、ダメージフリー状態の ELK 膜の k 値でシミュレーションした容量と一致することから、電気特性レベルにおいても ELK 膜へのプロセスダメージは完全に抑制できていることを確認できた。以上より、MHM セルフアラインビアプロセスの適用により、ELK 膜の特性を最大限に引き出した超低容量配線の実現を確認した。

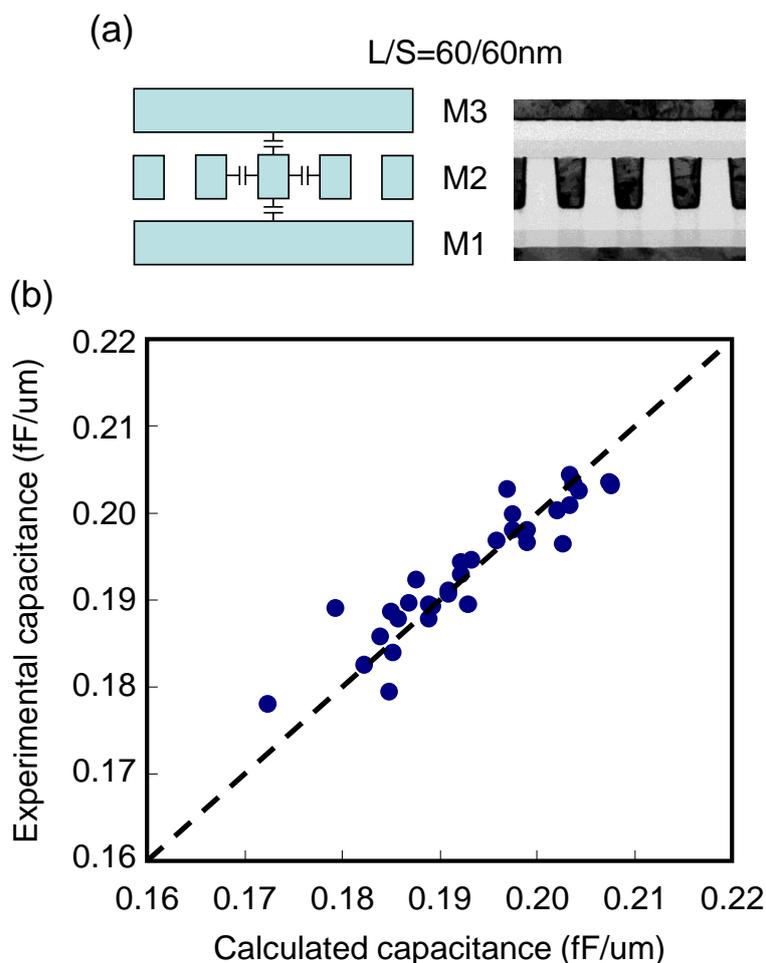


図 6-5 (a)Cu 配線の断面模式図及び断面 TEM 像

(b)配線間容量の実測値と Raphael シミュレーション値の関係

次に、ビアと配線間の分離幅の拡大による TDDB 耐性向上のため、ビアエッチング条件を検討した。本検討では、MHM に対する層間絶縁膜のエッチング選択比を変えた 2 種類のエッチングプロセス条件を評価した。図 6-6 に、ビアエッチング条件の模式図を示す。プロセス(A)は標準条件であり、MHM と層間絶縁膜のエッチング速度はほぼ同じであり、MHM に対する層間絶縁膜のエッチング選択比が低い条件である。一方、プロセス(B)は、MHM と比較して層間絶縁膜のエッチング速度を速くし、MHM に対する層間絶縁膜のエッチング選択比を高くした条件である。エッチング選択比の増加は、エッチング時の RF(Radio Frequency)バイアスパワーの低下によるエッチングイオンエネルギーの低減と、エッチング中のデポ成分に寄与する CF 系ガスの増加による MHM 表面の保護により実施した。また、プラズマ中のエッチングイオンのエネルギー分布を揃えるため、高周波数のバイアス電源を有するエッチング設備を使用した。

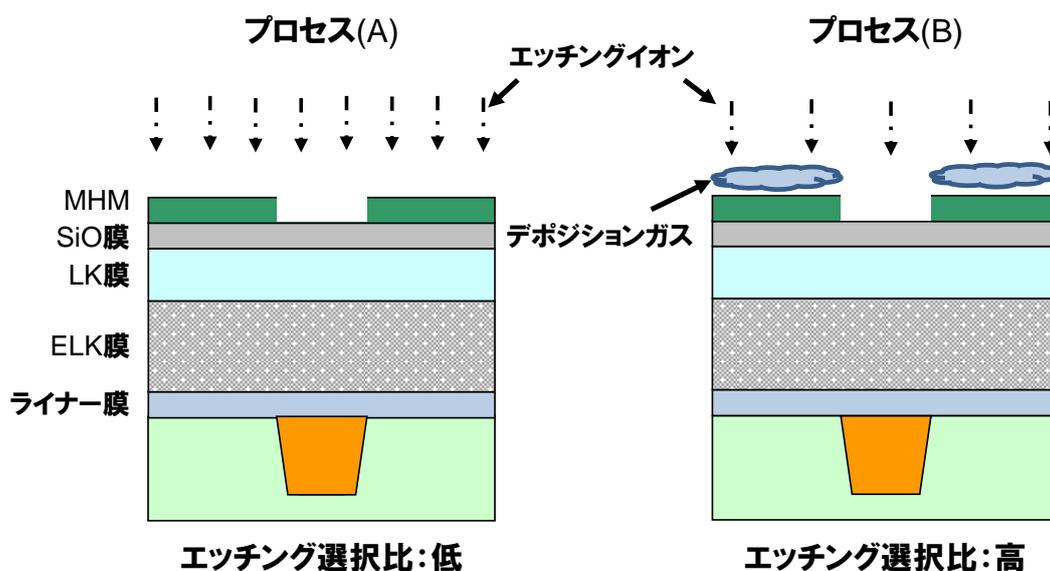


図 6-6 ビアエッチング条件の模式図

図 6-7 に、本実験で評価したマスクレイアウトの模式図と、CMP 処理後の配線の表面 SEM 観察結果を示す。標準条件のエッチング選択比の低いプロセス(A)においては、仕上がりのビアパターンがはっきりと識別できるため、ビア径が配線幅より大きくなっている。従って、プロセス(A)では、仕上がりのビア径が大きいため、ビアと配線間の分離幅は狭くなっている。一方、エッチング選択比を高くしたプロセス(B)では、仕上

がりのビアパターンは配線と明確に識別できないため、ビアの仕上がり径は配線幅と同じと言える。すなわち、プロセス(B)では、ビア径を小さく制御し、ビアと配線間の分離幅を拡大できていると言える。以上より、MHM に対する層間絶縁膜のエッチング比を高くすることで完全なセルフアラインビアを実現でき、ビアと配線間の分離幅を拡大した。

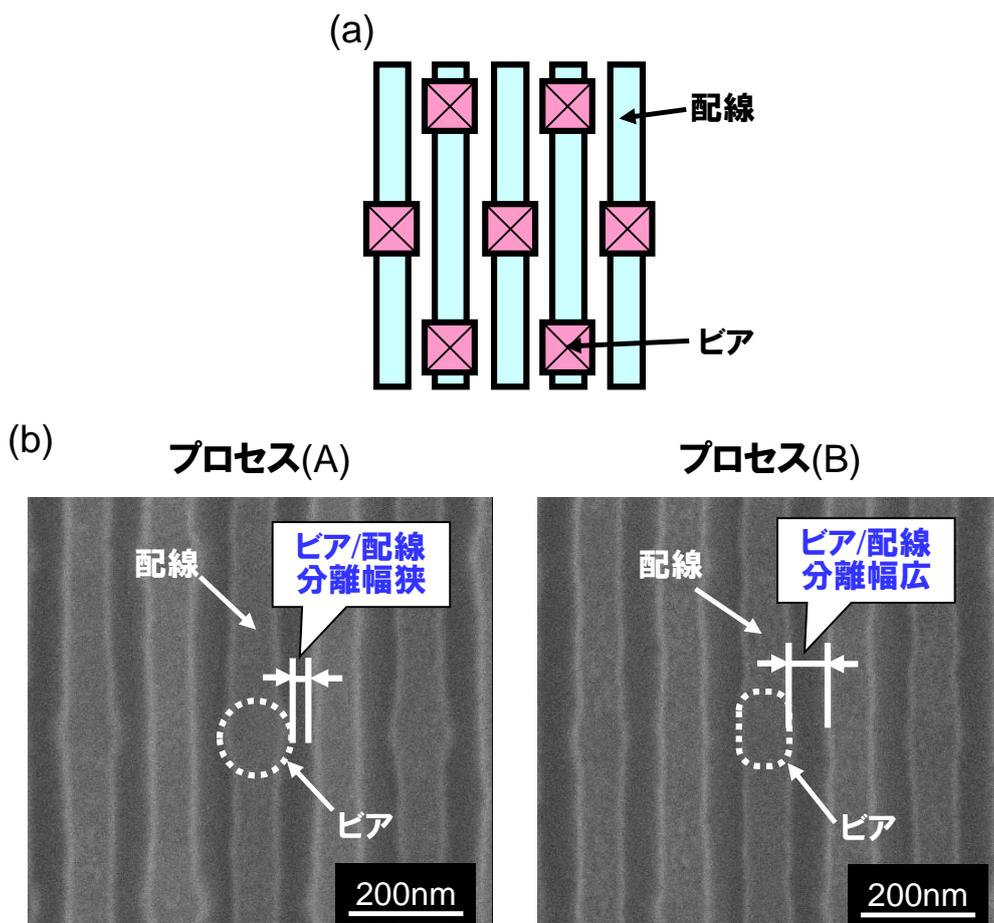


図 6-7 (a)マスクレイアウトの模式図

(b)CMP 処理後の配線の表面 SEM 観察結果

ビアと配線間の分離幅の拡大による TDDB 耐性の向上効果を確認するため、上述した 2 条件のビアエッチングで形成した Cu 配線の TDDB 耐性を評価した。図 6-8 に、ビア付配線の TDDB 故障時間の累積度数分布を示す。評価した配線のサイズは L/S=60/60nm である。図 6-8 より、プロセス(A)、プロセス(B)いずれも主分布から外れたポイントが 1 点確認される。両プロセスで同様の傾向を示していることから、主分布

から外れた原因としては、マスクのレイアウトに起因した配線形状のばらつきと考えられ、本評価では除外して検討を実施した。TDDB 評価結果より、エッチング選択比を高くしたプロセス(B)の TDDB 故障時間は、標準条件のプロセス(A)と比較して大幅に長時間化することが分かる。従って、ビアと配線間の分離幅の拡大により、TDDB 耐性を向上できることを確認できた。

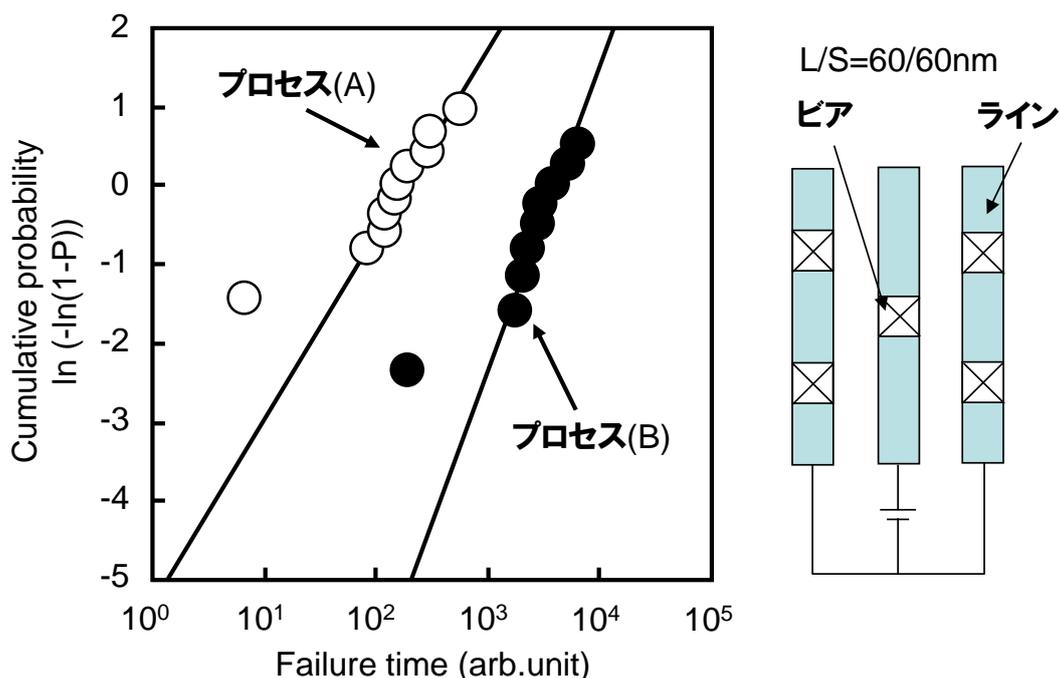


図 6-8 ビア付き配線の TDDB 故障時間の累積度数分布

なお、セルフアラインビアプロセスでは、上述した TDDB 耐性向上という利点に加えて、ELK 膜のインテグレーション時の主要問題の一つであるビアレジストポイズニングの発生を抑制できるという利点もある。レジストポイズニングとは、ビアを最初に形成するビアファーストレンチララスト方式において、層間絶縁膜やライナー膜中に含まれる N 成分に起因した塩基性物質が、層間絶縁膜やビアを通してリソグラフィ用のフォトレジスト中に拡散することにより、現像不良が生じる現象である[41-44]。フォトレジスト中に拡散した塩基性物質はいわゆる反応阻害物質であり、配線パターンを形成するための露光の際に、レジスト中に含まれる酸発生剤から生じた酸性物質を 6.1 式に示すように中和する。その結果、連続的な酸発生反応が阻害され、フォトレジストの露光部は、レジストの主成分であるアクリル系樹脂の構造を変化させる反応が十分に進ま

ず現像不良が発生する。



セルフアラインビアプロセスは、トレンチファーストビアラスト方式であるため、ビアレジストポイズニングは本質的に発生しない。従って、セルフアラインビアプロセスの使用により、TDDDB 耐性と共に歩留まりの向上も期待される。

以上より、本研究で開発した MHM セルフアラインビアプロセスは、Cu 配線の高信頼性化と高歩留まりの実現が可能であることから、微細 Cu 配線において、有望な製造プロセスと考えられる。

6.3.4 チップパッケージングの信頼性

ELK 膜の脆弱性や低密着性に起因したチップパッケージングの信頼性劣化の対策として、①ELK 膜の高強度化、②上層配線の構造検討、③ELK 膜と下地の SiC 系ライナー膜の界面の密着強度向上を検討した。ELK 膜の高強度化としては、ELK 膜の成膜条件や UV キュア条件の最適化により、ELK 膜のヤング率を 8.0GPa まで高強度化した。上層配線の構造検討としては、表 6-2 に示すように、M5~M7 層への LK 膜応力緩和層の適用と、M8 層の厚膜化を実施した。本項では、ELK 膜と下地の SiC 系ライナー膜の界面の密着強度向上を検討した結果について述べる。

ELK 膜とライナー膜の界面の密着強度を向上するため、酸素制御技術を検討した。図 6-9 に、ELK 膜とライナー膜の界面酸素制御技術の模式図を示す。プロセス(A)は標準条件であり、プロセス(B)は界面酸素制御技術である。本技術では、ELK 膜とライナー膜の界面に Si-C 結合と比較して結合エネルギーの高い Si-O 結合を有する O-rich 遷移層を形成する。O-rich 層の形成は、ライナー膜を成膜する PECVD 法の最終ステップにおける CO₂(Carbon Dioxide)プラズマ中の RF パワー制御により実施し、O-rich 層の膜厚は約 1nm とした。その後、ライナー膜上に ELK 膜を形成することによって、O-rich 層はライナー膜と ELK 膜の界面遷移層となる。

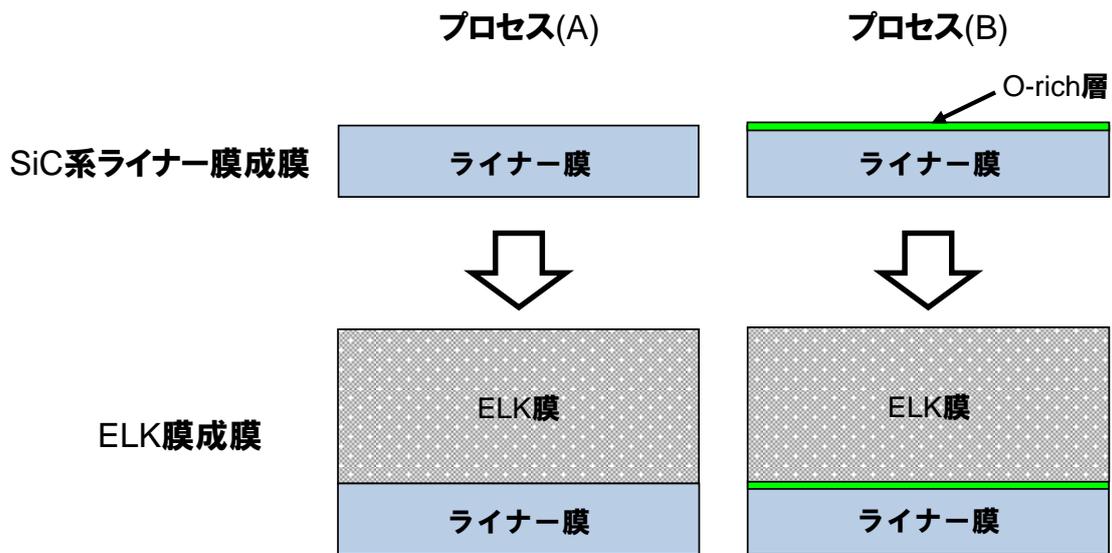


図 6-9 ELK 膜とライナー膜の界面酸素制御技術の模式図

ELK 膜とライナー膜の界面酸素制御技術の適用による O-rich 層の形成を確認するため、EELS により C 濃度と O 濃度の深さ方向プロファイルを測定した。図 6-10 に、ELK 膜とライナー膜の EELS の深さ方向プロファイル及び断面 SEM 像を示す。EELS 結果より、プロセス(B)の ELK 膜とライナー膜の界面における O 濃度は、プロセス(A)と比較して高いことを確認できた。従って、CO₂プラズマ中の RF パワーの制御によりライナー膜表面に O-rich 層が形成できることを確認できた。

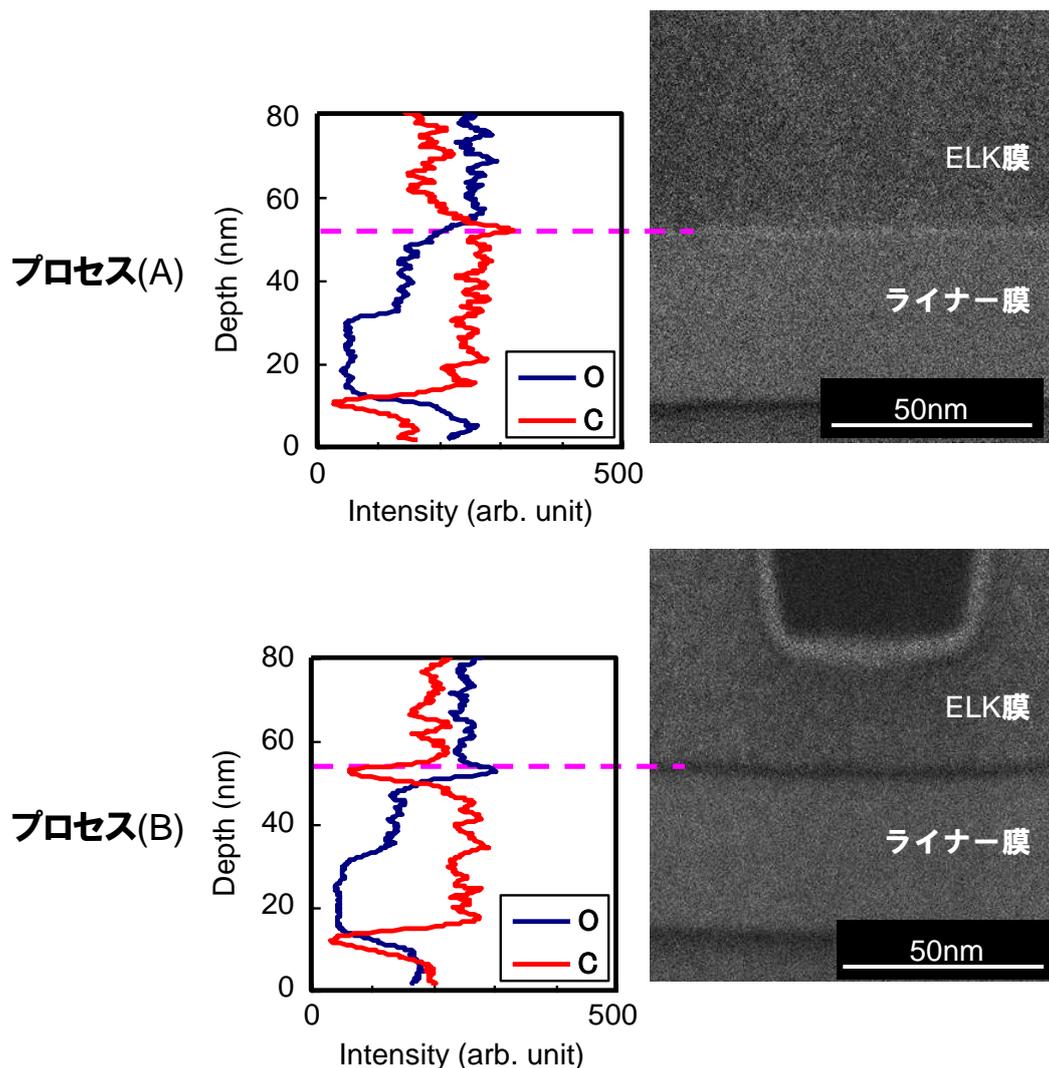


図 6-10 ELK 膜とライナー膜の EELS 深さ方向プロファイルと断面 SEM 像

界面酸素制御技術の適用により O-rich 遷移層を形成した ELK 膜とライナー膜の界面の密着強度を確認するため、mELT 試験を実施した。図 6-11 に、mELT 試験の評価構造の模式図と、ELK 膜とライナー膜の界面の剥離強度を示す。図 6-11(a)に示す通り、評価試料は、Si 基板上に SiO₂ 膜を成膜した後、ライナー膜と ELK 膜を成膜して作製した。図 6-11(b)の mELT 試験結果より、プロセス(B)の ELK 膜とライナー膜の界面の剥離強度は、プロセス(A)と比較して高いことが分かる。従って、ELK 膜とライナー膜の界面における O-rich 遷移層の形成によって、界面の密着強度向上を確認できた。

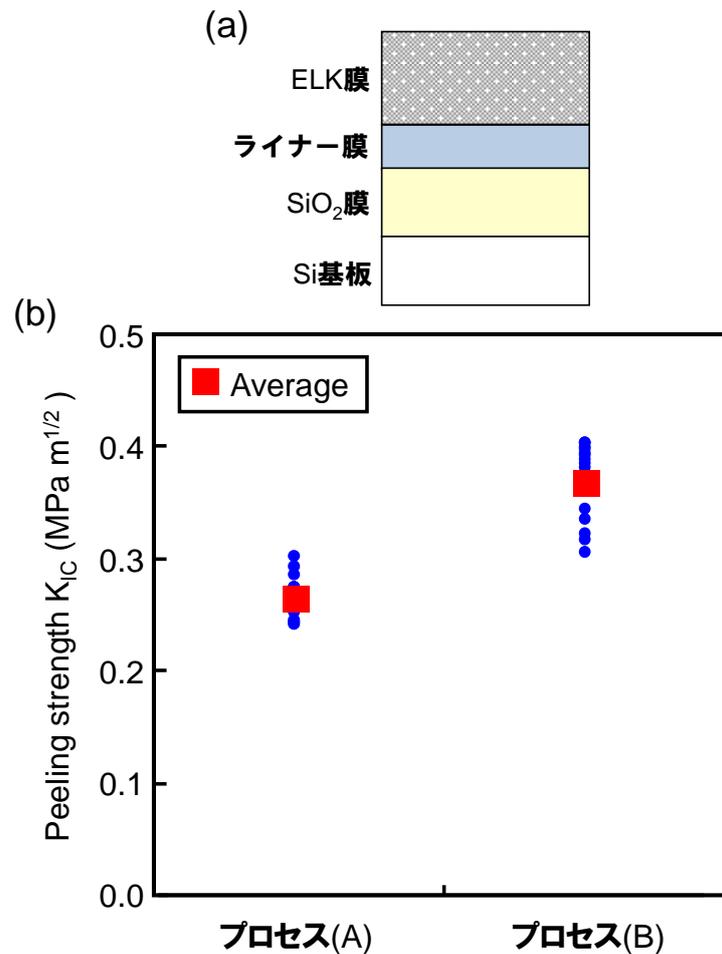


図 6-11 (a)mELT の評価構造模式図

(b)mELT により測定した ELK 膜とライナー膜の界面の剥離強度

界面酸素制御技術の適用による ELK 膜とライナー膜の界面の密着強度向上のメカニズムを考察した。図 6-12 に、ELK 膜と SiC 系ライナー膜の界面の分子構造の模式図を示す。界面酸素制御技術を適用したプロセス(B)では、ELK 膜と SiC 系ライナー膜の界面に Si-O 結合で構成される遷移層が形成されている。Si-O の結合エネルギー(443.7kJ/mol)は Si-C の結合エネルギー(337.0kJ/mol)より高いため[45]、O-rich 遷移層が ELK 膜とライナー膜の界面で強い結合を作ることから、ELK 膜とライナー膜の界面密着強度は向上すると考えられる。

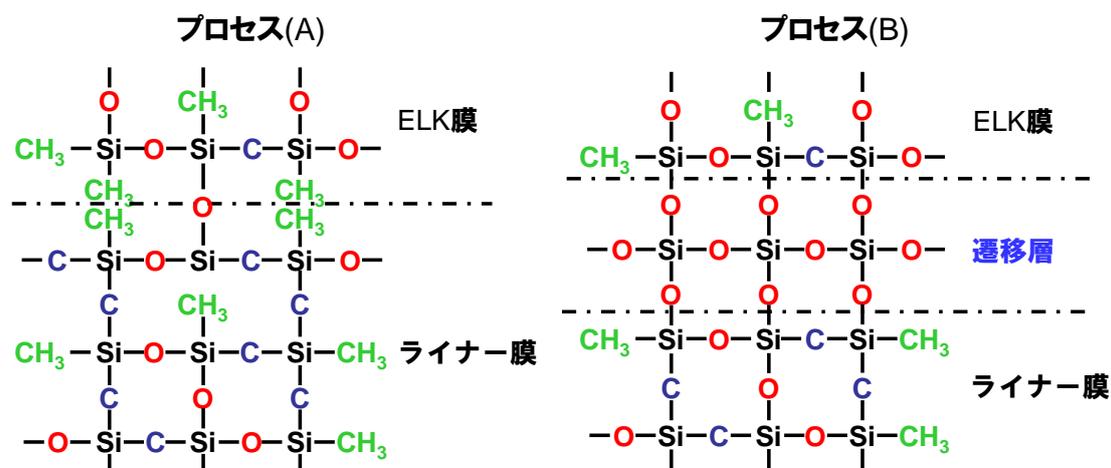


図 6-12 ELK 膜と SiC 系ライナー膜の界面の分子構造の模式図

ELK 膜とライナー膜の界面の密着強度の結果を踏まえて、チップパッケージングの信頼性を評価するため、上述したプロセス(A)とプロセス(B)を用いて多層配線構造を形成し、バンプシエア試験を実施した。図 6-13 に、バンプシエア試験の結果と、剥離箇所を特定するために実施した故障解析の結果を示す。標準条件のプロセス(A)では、試験を行った全ての試料がボンディングパッド下で剥離し、Cu 配線の露出が確認された。断面 SEM 観察による故障解析を実施したところ、ELK 膜はライナー膜との界面で剥離することが確認された。従って、プロセス(A)では、ELK 膜とライナー膜の界面の密着強度は不十分と言える。一方、プロセス(B)では、全ての試料がバンプ内で破壊しており、ELK 膜とライナー膜の界面における剥離は確認されなかった。従って、プロセス(B)では、十分なバンプ強度を有する Cu 配線を形成できると言える。以上より、ELK 膜とライナー膜の界面に O-rich 遷移層を形成する酸素制御技術を適用することで、チップパッケージングの信頼性向上を確認できた。

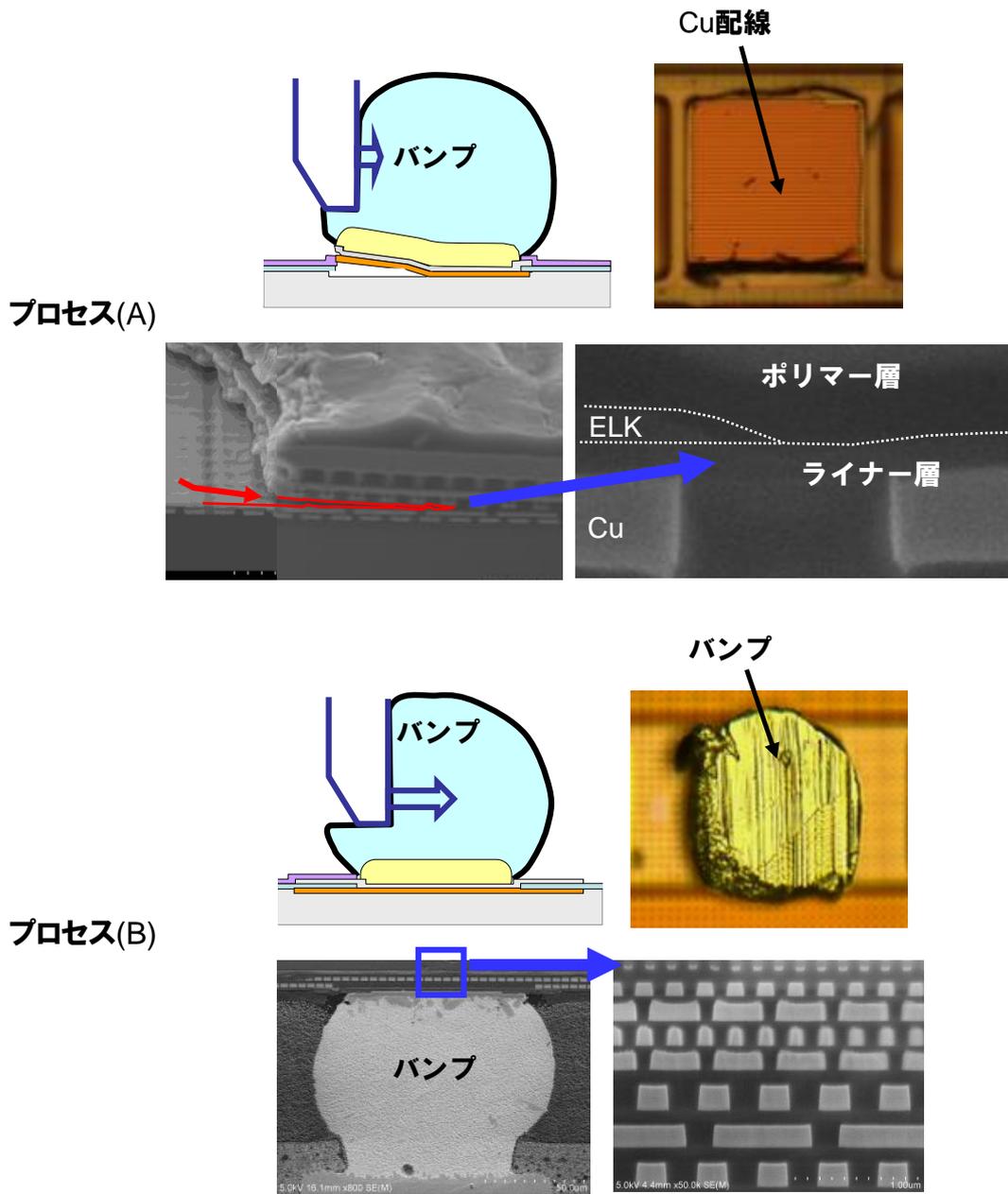


図 6-13 バンプシヤ試験結果と剥離箇所解析結果

上述した評価に加え、ELK 膜とライナー膜の界面に酸素制御技術を適用して形成した多層配線をフリップチップパッケージに組み立て、下記の信頼性評価を実施したところ、全ての試験に合格した。

- ・ 温度サイクル試験(−55℃ ~ 125℃ 1000 サイクル)
- ・ 熱衝撃試験(−65℃ ~ 150℃ 1000 サイクル)
- ・ 高温保存試験(150℃ 1000 時間)

以上の結果から、ELK 膜とライナー膜の界面酸素制御技術の適用による O-rich 遷移層の形成により、チップパッケージングに対して十分な強度と信頼性を有する多層 Cu 配線構造の実現を確認した。

6.4 結言

本章では、ELK 膜を適用した Cu 配線 MHM セルフアラインビアプロセスの開発を実施した。MHM セルフアラインビアプロセスのフローを構築し、ELK 膜へのプロセスダメージ抑制と TDDB 耐性向上を検討した。また、ELK 膜とライナー膜の界面酸素制御技術の適用によるチップパッケージングの信頼性向上を検討した。本章で得られた主な知見を以下に示す。

- (1) 本研究で開発した MHM セルフアラインビアプロセスの適用により、ELK 膜へのプロセスダメージを完全に抑制し、ELK 膜の特性を最大限に引き出した超低容量配線を実現した。
- (2) MHM に対する層間絶縁膜のエッチング選択比を高くしたビアエッチング条件の適用により、完全なセルフアラインビアを実現し、ビアと配線間の分離幅を拡大した。その結果、ビアと配線間の TDDB 耐性を大幅に向上した。
- (3) ELK 膜と SiC 系ライナー膜の界面において、O-rich 遷移層を形成する酸素制御技術の適用により、ELK 膜とライナー膜の界面の密着強度を向上した。これにより、チップパッケージングに対して十分な強度と信頼性を有する多層 Cu 配線構造を実現した。

以上より、本研究で開発した MHM セルフアラインビアプロセスと、ELK 膜とライナー膜の界面酸素制御技術は、超低容量、高信頼性、高チップパッケージング耐性を有する多層 Cu 配線構造の実現が可能であり、微細 Cu 配線の製造プロセスとして有望と結論付けた。

第 6 章の参考文献

- [1] A. Grill and V. Patel, *J. Electrochem. Soc.*, 151, F133 (2004).
- [2] S. Sankaran, S. Arai, R. Augur, M. Beck, G. Biery, T. Bolom, G. Bonilla, O. Bravo, K. Chanda, M. Chae, F. Chen, L. Clevenger, S. Cohen, A. Cowley, P. Davis, J. Demarest, J. Doyle, C. Dimitrakopoulos, L. Economikos, D. Edelstein, M. Farooq, R. Filippi, J. Fitzsimmons, N. Fuller, S. M. Gates, S. E. Greco, A. Grill, S. Grunow, R. Hannon, K. Ida, D. Jung, E. Kaltalioglu, M. Kelling, T. Ko, K. Kumar, C. Labelle, H. Landis, M. W. Lane, W. Landers, M. Lee, W. Li, E. Liniger, X. Liu, J. R. Lloyd, W. Liu, N. Lustig, K. Malone, S. Marokkey, G. Matusiewicz, P. S. McLaughlin, P. V. McLaughlin, S. Mehta, I. Melville, K. Miyata, B. Moon, S. Nitta, D. Nguyen, L. Nicholson, D. Nielsen, P. Ong, K. Patel, V. Patel, W. Park, J. Pellerin, S. Ponoth, K. Petrarca, D. Rath, D. Restaino, S. Rhee, E. T. Ryan, H. Shoba, A. Simon, E. Simonyi, T. M. Shaw, T. Spooner, T. Standaert, J. Sucharitaves, C. Tian, H. Wendt, J. Werking, J. Widodo, L. Wiggins, R. Wisnieff, and T. Ivers, *Proc. of International Electron Devices Meeting*, S13P2 (2006).
- [3] H.-G. Peng, D.-Z. Chi, W.-D. Wang, J.-H. Li, K.-Y. Zeng, R. S. Vallery, W. E. Frieze, M. A. Skalsey, D. W. Gidley, and A. F. Yee, *J. Electrochem. Soc.*, 154, G85 (2007).
- [4] K. Seo, Y. Oka, K. Nomura, M. Tsutsue, E. Kobori, K. Goto, Y. Mizukami, T. Ohtsuka, K. Tsukamoto, S. Matsumoto, and T. Ueda, *Proc. of International Interconnect Technology Conference*, 101 (2009).
- [5] A. M. Urbanowicz, D. Shamiryan, A. Zaka, P. Verdonck, S. D. Gendt, and M. R. Baklanov, *J. Electrochem. Soc.*, 157, H565 (2010).
- [6] B. K. Appelt, A. Tseng, Y.-S. Lai, and C.-H. Chen, *ECS Trans.*, 34, 857 (2011).
- [7] C. Licitra, T. Chevolleau, R. Bouyssou, M. E. Kodadi, G. Haberfehlner, J. Hazart, L. Viro, M. Besacier, N. Posseme, M. Darnon, R. Hurand, P. Schiavone, and F. Bertin, *ECS Trans.*, 35, 729 (2011).
- [8] N. Inoue, M. Tagami, F. Ito, H. Yamamoto, J. Kawahara, E. Soda, H. Shobha, S. Gates, S. Cohen, E. Liniger, A. Madan, J. Protzman, E. T. Ryan, V. Ryan, M. Ueki, Y. Hayashi, and T. Spooner, *Proc. of International Interconnect Technology Conference*, 8.5 (2012).
- [9] E. Yamaguchi, M. Tsuji, N. Shimoishizaka, T. Nakano, and K. Hirata, *ECS Trans.*, 52, 709 (2013).

- [10] N. Inoue, F. Ito, H. Shobha, S. Gates, E. T. Ryan, K. Virwani, N. Klymko, A. Madan, L. Tai, E. Adams, S. Cohen, E. Liniger, C.-K. Hu, Y. Mignot, A. Grill, and T. Spooner, *Proc. of International Interconnect Technology Conference*, 10.2 (2013).
- [11] A. Grill, S. M. Gates, T. E. Ryan, S. V. Nguyen, and D. Priyadarshini, *Appl. Phys. Rev.* 1, 011306 (2014).
- [12] C. Wu, Y. Li, M. R. Baklanov, and K. Croes, *ECS J. Solid State Sci. Technol.*, 4, N3065 (2015).
- [13] K. Yonekura, S. Sakamori, K. Goto, M. Matsuura, N. Fujiwara, and M. Yoneda, *J. Vac. Sci. Technol. B*, 22, 548 (2004).
- [14] H. Cui, R. J. Carter, D. L. Moore, H. G. Peng, D. W. Gidley, and P. A. Burke, *J. Appl. Phys.*, 97, 113302 (2005).
- [15] M. Tagami, A. Ogino, H. Miyajima, H. Shobha, F. H. Baumann, F. Ito, and T. Spooner, *ECS Trans.*, 41, 405 (2011).
- [16] N. Posseme, T. David, T. Chevolleau, M. Darnon, P. Brun, M. Guillermet, J. P. Oddou, S. Barnola, F. Bailly, R. Bouyssou, J. Ducote, R. Hurand, C. Verove, and O. Joubert, *ECS Trans.*, 34, 389 (2011).
- [17] N. Posseme, T. David, T. Chevolleau, M. Darnon, F. Bailly, R. Bouyssou, J. Ducote, H. Chaabouni, M. E. Kodadi, C. Licitra, C. Verove, and O. Joubert, *ECS Trans.*, 35, 667 (2011).
- [18] M.-D. Hu, J.-Q. Zhou, D.-J. Wang, C.-L. Zhang, J. Huang, X.-P. Wang, H.-Y. Zhang, Z. Mo, T. Shindo, and L.-H. Chen, *ECS Trans.*, 52, 311 (2013).
- [19] D. Wang, M. Hu, J. Zhou, C. Zhang, X. Wang, and H. Zhang, *ECS Trans.*, 52, 317 (2013).
- [20] Y.-K. Lv, M. Jiang, B. Liu, L.-H. Zeng, Y. Ren, Y.-H. Huang, X.-B. Shi, and L.-M. Yao, *ECS Trans.*, 60, 323 (2014).
- [21] C.-L. Zhang, M. Hu, J. Zhou, D. Wang, Q.-Y. He, and H.-Y. Zhang, *ECS Trans.*, 60, 343 (2014).
- [22] X. Gu, H. Chen, Y. Long, Q. Ni, and R. Fan, *ECS Trans.*, 60, 389 (2014).
- [23] C.-G. Gai, J. Huang, Y. Zhang, X.-B. Shi, and L.-M. Yao, *ECS Trans.*, 60, 413 (2014).
- [24] M. Darnon, T. Chevolleau, O. Joubert, S. Maitrejean, J. C. Barbe, and J. Torres, *Appl. Phys. Lett.*, 91, 194103 (2007).
- [25] C. W. Chung, H. I. Kim, and Y. S. Song, *J. Electrochem. Soc.*, 150, G297 (2003).

- [26] T. Furusawa, S. Machida, D. Ryuzaki, K. Sameshima, T. Ishida, K. Ishikawa, N. Miura, N. Konishi, T. Saito, and H. Yamaguchi, *J. Electrochem. Soc.*, 153, G160 (2006).
- [27] N. Posseme, R. Bouyssou, T. Chevolleau, V. Arnal, S. Chhun, C. Monget, E. Richard, D. Galpin, J. Guillan, L. Arnaud, D. Roy, M. Guillermet, J. Ramard, O. Joubert, and C. Verove, *Proc. of International Interconnect Technology Conference*, 240 (2009).
- [28] Y. K. Siew, J. Versluijs, E. Kunnen, I. Ciofi, W. Alaerts, H. Dekkers, H. Volders, S. Suhard, A. Cockburn, E. Sleenckx, E. V. Besien, H. Struyf, M. Maenhoudt, A. Noori, D. Padhi, K. Shan, V. Gravey, and G. Beyer, *Proc. of International Interconnect Technology Conference*, 10.3 (2010).
- [29] N. Aoi, E. Tamaoka, M. Yamanaka, S. Hirao, T. Ueda, and M. Kubota, *Proc. of Symposium on VLSI Technology*, 41 (1999).
- [30] R. Brain, S. Agrawal, D. Becher, R. Bigwood, M. Buehler, V. Chikarmane, M. Childs, J. Choi, S. Daviess, C. Ganpule, J. He, P. Hentges, I. Jin, S. Klopacic, G. Malyavantham, B. McFadden, J. Neulinger, J. Neiryneck, Y. Neiryneck, C. Pelto, P. Plekhanov, Y. Shusterman, T. Van, M. Weiss, S. Williams, F. Xia, P. Yashar, and A. Yeoh, *Proc. of International Interconnect Technology Conference*, 249 (2009).
- [31] M.-D. Hu, J.-Q. Zhou, D.-J. Wang, C.-L. Zhang, X.-P. Wang, H.-Y. Zhang, Z. Mo, T. Shindo, and L.-H. Chen, *ECS Trans.*, 44, 383 (2012).
- [32] J.-Q. Zhou, M.-D. Hu, C.-L. Zhang, Q.-Y. He, and H.-Y. Zhang, *ECS Trans.*, 60, 331 (2014).
- [33] K.-M. Chang, I.-C. Deng, Y.-P. Tsai, C.-Y. Wen, S.-J. Yeh, S.-W. Wang, and J.-Y. Wang, *J. Electrochem. Soc.*, 147, 2332 (2000).
- [34] S. Noda, M. Miyamoto, H. Horibe, I. Oya, M. Kuzumoto, and T. Kataoka, *J. Electrochem. Soc.*, 150, G537 (2003).
- [35] J. Song, J.-S. Kim, H. Seo, Y. Kim, and H. Jeon, *J. Electrochem. Soc.*, 151, G323 (2004).
- [36] W. D. Gray, M. J. Loboda, J. N. Bremmer, H. Struyf, M. Lepage, M. V. Hove, R. A. Donaton, E. Sleenckx, M. Stucchi, F. Lanckmans, T. Gao, W. Boullart, B. Coenegrachts, M. Maenhoudt, S. Vanhaelemeersch, H. Meynen, and K. Maex, *J. Electrochem. Soc.*, 150, G404 (2003).
- [37] C.-C. Chiang, I.-H. Ko, M.-C. Chen, Z.-C. Wu, Y.-C. Lu, S.-M. Jang, and M.-S. Liang, *J.*

Electrochem. Soc., 151, G93 (2004).

[38] C.-C. Chiang, I.-H. Ko, M.-C. Chen, Z.-C. Wu, Y.-C. Lu, S.-M. Jang, and M.-S. Liang, *J. Electrochem. Soc.*, 151, G606 (2004).

[39] A. He, T. Osborn, S. A. B. Allen, and P. A. Kohl, *J. Electrochem. Soc.*, 155, D314 (2008).

[40] J. Ducote, N. Posseme, T. David, M. Darnon, T. Chevolleau, and M. Guillermet, *Appl. Phys. Lett.*, 104, 231603 (2014).

[41] M. Matsuura, Y. Nishioka, S. Matsumoto, K. Goto, T. Satake, H. Yuasa, G. Okazaki, K. Tomita, K. Hashimoto, S. Tomohisa, T. Yamashita, T. Fukuda, and A. Ohsaki, *Proc. of Advanced Metallization Conference*, 493 (2002).

[42] S.-Y. Lee, Y.-B. Kim, and J. S. Byun, *J. Electrochem. Soc.*, 150, G58 (2003).

[43] H.-E. Tu, Y.-H. Chen, and J. Leu, *J. Electrochem. Soc.*, 159, G56 (2012).

[44] S. W. King, *ECS J. Solid State Sci. Technol.*, 4, N3029 (2015).

[45] S.-Y. Chang, J.-Y. Chang, S.-J. Lin, H.-C. Tsai, and Y.-S. Chang, *J. Electrochem. Soc.*, 155, G39 (2008).

第7章 総括

本研究では、半導体 LSI デバイスの Cu 配線の微細化に伴って顕在化する Cu 埋め込み特性、電気特性、信頼性に関する問題を解決するため、①RuTa 合金バリアに関する研究(第3章, 第4章)、②繊維状 TiN マスクを用いた MHM プロセスの開発(第5章)、③ELK 膜を用いた MHM セルフアラインビアプロセスの開発(第6章)を実施した。本研究の遂行により得られた知見や指針を以下に総括する。

第1章では、LSI デバイスの Cu 配線の微細化に伴って顕在化する諸問題と、本研究の目的及び内容について述べた。

第2章では、本研究を遂行するために使用した測定装置やその原理、分析・解析方法に関して説明を行った。

第3章では、Cu 配線の微細化に伴って顕在化する Cu 埋め込み特性、電気特性、配線信頼性の問題を解決するため、Enhanced Cu シード技術として RuTa 合金バリアを検討した結果について述べた。RuTa 膜の比抵抗は Ta 膜の約 1/3 であり、RuTa バリアの適用によるビア抵抗の低減を確認した。RuTa 膜は Ru(002)に優先配向しており、Ru(002)と Cu(111)間のミスフィットは従来の Ta(110)と Cu(111)間の約 1/4 であり、Ta 膜と比べて RuTa 膜と Cu 膜との格子整合は良好である。そのため、RuTa 膜上の Cu 膜の濡れ性は Ta 膜上の Cu 膜と比較して非常に良好である。RuTa バリアの適用により、トレンチ側壁に薄膜 Cu シードを凝集なく連続且つ平滑に形成でき、45nm 幅の微細 Cu 配線のボイドフリー埋め込みを達成したことから、RuTa 合金バリアの適用による Cu 埋め込み特性の向上を確認できた。RuTa/RuTa(N)積層膜の Cu 拡散に対するバリア性は、従来バリア構造として用いられてきた Ta/TaN 積層膜と同等であることを確認した。RuTa/RuTa(N)バリアの Cu 配線への適用により、ビア EM 耐性は Ta/TaN バリアと比べて約 3600 倍長寿命化できることから、RuTa 合金バリアの適用により Cu 配線の EM 耐性向上が可能であることを確認した。以上より、Cu 埋め込み特性、ビア抵抗、信頼性の観点から、微細 Cu 配線における Enhanced Cu シード技術として、RuTa 合金は有望なバリア金属材料と結論付けた。

第4章では、RuTa 合金を窒化した RuTa(N)膜の膜質、バリア性、電気特性及び信頼性の評価を実施し、Cu 配線のバリア膜としての RuTa(N)膜の有効性を検証した。本実

験で検討した RuTa(N)膜は、熱的安定性に乏しく、温度が 240°C以上になると、膜中から N が脱離し再結晶化して結晶粒が粗大化する。これは、本実験では RuTa 合金中の Ta 濃度が 10at.%と低く Ru 中の Ta は固溶状態であるため、RuTa(N)膜中の N が Ta や Ru と化合物を形成しないことに起因すると考えられる。RuTa(N)単層膜のバリア性は、RuTa 単層膜や Ta/TaN 積層膜と比較して非常に悪いことが確認された。これは、RuTa(N)膜が、熱処理時の N 脱離により大傾角粒界構造になることで、Cu 原子の粒界拡散の活性化エネルギーが低下し拡散係数が増加するためと考察した。また、RuTa(N)単層バリアのビア EM 耐性は、RuTa 単層バリアよりも悪いことが確認された。これは、RuTa(N)膜上の Cu 膜の濡れ性の劣化や Cu 原子の拡散の活性化エネルギーの低下による拡散係数の増加に起因すると考察した。従って、RuTa 合金を窒化すると Cu 拡散に対するバリア性や EM 耐性は劣化し、また、RuTa 合金の窒化特性は他の遷移金属の窒化特性と異なる挙動を示すことが分かった。以上より、RuTa 合金を窒化すると、電気特性や信頼性に重大な影響を与えることから、Cu 配線のバリア膜として RuTa(N)単層膜の適用は困難と結論付けた。但し、RuTa 合金の窒化特性は Ta 濃度にも大きく依存すると考えられることから、今後は、RuTa 合金中の Ta 濃度に関する研究が必要と考えられる。

第 5 章では、Cu 配線の RC 遅延改善のために開発した MHM プロセスにおいて、主要課題である Wiggling 対策のため、TiN マスクの研究開発を行った結果について述べた。Wiggling は、MHM プロセスにおける TiN マスクの残留応力に起因したトレンチエッチング後の層間絶縁膜の変形によってトレンチ形状異常が発生する現象であり、応力シミュレーションにより、標準の L/S パターンのトレンチに比べて、大面積のスペースに囲まれた配線密度の低い特殊パターンのトレンチで発生しやすいことを見出した。これは、特殊パターンのトレンチは、高い残留圧縮応力を有する TiN マスクに囲まれており、トレンチ形成後に TiN マスクが応力を緩和するために大きく伸張することに起因すると考察した。また、Wiggling の発生により Cu 埋め込みが阻害され、配線内におけるボイドの発生を確認した。Wiggling を対策するため、TiN 成膜時の成膜モードやスパッタ粒子エネルギーの低減による TiN 膜の膜質改善を行い、TiN マスクの残留応力を低減した。特に、TiN 成膜時のスパッタ粒子エネルギーの低減により、釘打ち効果の影響が小さくなるため、残留応力の低減効果は大きくなり、また、繊維構造を有する TiN 膜が形成されることを確認した。TiN マスクのエッチング特性は、膜組成に大きく依存し、ポイズンモードで成膜した化学量論組成の TiN 膜の特性は良好であるのに対し、メタリックモ

ードで成膜した Ti-rich TiN 膜では、Ti と Cl₂ 系エッチングガスの反応によるエッチング残渣が発生するため、エッチング特性は悪いことを確認した。従って、メタリックモードで成膜した Ti-rich TiN 膜は MHM プロセスのハードマスクとしては不相当と判断した。繊維構造を有する低応力 TiN 膜のハードマスクへの適用により、Wiggling の抑制と Cu 配線のボイドフリー埋め込みを実現した。以上より、Cu 配線 MHM プロセスにおけるハードマスクとしては、繊維構造を有する低応力 TiN 膜が最適と結論付けた。

第 6 章では、ELK 膜を適用した Cu 配線の MHM セルフアラインビアプロセスの開発を実施し、超低容量、高信頼性、高パッケージング耐性を有する多層 Cu 配線のインテグレーション技術の検討結果について述べた。ELK 膜はポーラス SiOC 膜であり、SiOC 膜中に空孔を形成することで k 値を 2.4 に低減した。本研究で開発した MHM セルフアラインビアプロセスの適用により、ELK 層間絶縁膜へのプロセスダメージを完全に抑制し、ELK 膜の特性を最大限に引き出した超低容量配線を実現した。セルフアラインビアは、ビアエッチング工程において MHM に対する層間絶縁膜のエッチング選択比を高くした条件によって実現し、これにより、ビアと配線の分離幅を拡大でき、ビアと配線間の TDDB 耐性を向上した。また、ELK 膜と SiC 系ライナー膜の界面に O-rich 遷移層を形成する界面酸素制御技術を開発し、ELK 膜とライナー膜の界面に結合エネルギーの高い Si-O 結合を形成することで界面密着強度を向上した。これにより、十分なバンプ強度を有する多層 Cu 配線を形成でき、チップパッケージングの信頼性向上を実現した。以上より、本研究で開発した MHM セルフアラインビアプロセスと ELK 膜とライナー膜の界面の酸素制御技術は、超低容量、高信頼性、高チップパッケージング耐性を有する多層 Cu 配線構造を実現するために有望な製造プロセスと結論付けた。

以上、本研究の遂行により、LSI デバイスの Cu 配線の微細化に伴って顕在化する埋め込み特性、電気特性、信頼性に関する問題を解決するために、メタル材料技術、絶縁膜材料技術、製造プロセス技術の観点から、有意義な科学的知見・指針を得ることができた。

現在、LSI デバイスでは数 nm ノードのプロセスの開発が行われており、トランジスタの特性は飛躍的な向上を遂げているが、一方で、Cu 配線の特性は劣化の一途を辿っている。微細化による Cu 配線の最大の問題は、Cu 配線の側壁や粒界における電子散乱の顕在化による配線抵抗の増大である。そのため、従来から Cu 配線の代替材料として

電気抵抗に対して電子散乱の影響が少なく細線効果の少ない材料の検討が行われており、代表例としては、バリステック伝導特性を有するカーボンナノチューブが挙げられる。また、近年では、本研究でも Enhanced Cu シード技術の材料として検討した Ru や Co 等の検討も行われている。しかしながら、いずれの材料においても、要素技術やインテグレーション技術に関する課題がまだまだ山積しており、配線材料として Cu から置き換えられる材料の現実解はまだ見えていないのが現状である。

従って、LSI デバイスにおける高性能・高信頼性微細配線の実現には、更なるブレークスルー技術の研究開発が必要と考えられることから、本研究によって得られた知見や指針が、次世代の LSI デバイスの配線技術、更には、LSI デバイスだけでなく他のデバイスの研究開発においても活かされていくことを期待する。

研究業績

本論文を構成する学術論文

- (1) N. Torazawa, S. Hirao, S. Kanayama, H. Korogi, and S. Matsumoto, “The Development of Cu Filling and Reliability Performance with Ru-Ta Alloy Barrier for Cu Interconnects”, *J. Electrochem. Soc.*, Vol. 163, No. 6, pp. E173-E178 (2016). (第3章)
- (2) N. Torazawa, T. Hinomura, S. Hirao, E. Kobori, H. Korogi, and S. Matsumoto, “Effects of N Doping in Ru-Ta on Barrier Property and Reliability Performance for Cu Interconnects”, *ECS J. Solid State Sci. Technol.*, Vol. 5, No. 7, pp. P433-P437 (2016). (第4章)
- (3) N. Torazawa, T. Harada, T. Kabe, D. Inagaki, Y. Morinaga, D. Motojima, and S. Matsumoto, “High-Performance Metal Hard Mask Process Using Fiber-Textured TiN Film for Cu Interconnects”, *ECS J. Solid State Sci. Technol.*, Vol. 5, No. 9, pp. P489-P494 (2016). (第5章)
- (4) N. Torazawa, S. Matsumoto, T. Harada, Y. Morinaga, D. Inagaki, T. Kabe, S. Hirao, K. Seo, S. Suzuki, H. Korogi, H. Okamura, Y. Kanda, M. Watanabe, M. Matsumoto, K. Hagihara, and T. Ueda, “High-Performance Extremely Low-k Film Integration Technology with Metal Hard Mask Process for Cu Interconnects”, *ECS J. Solid State Sci. Technol.*, Vol. 5, No. 10, pp. P578-P583 (2016). (第6章)

本研究に関連する学会発表

国際学会

- (1) T. Harada, A. Ueki, K. Tomita, K. Hashimoto, J. Shibata, H. Okamura, K. Yoshikawa, T. Iseki, M. Higashi, S. Maejima, K. Nomura, K. Goto, T. Shono, S. Muranaka, N. Torazawa, S. Hirao, M. Matsumoto, T. Sasaki, S. Matsumoto, S. Ogawa, M. Fujisawa, A. Ishii, M. Matsuura, and T. Ueda, “Extremely Low Keff (1.9) Cu Interconnects with Air Gap Formed Using SiOC”, *Proc. of International Interconnect Technology Conference*, June 4-6, San Francisco (U.S.), pp. 141-143 (2007).
- (2) K. Mori, K. Ohmori, N. Torazawa, S. Hirao, S. Kaneyama, H. Korogi, K. Maekawa, S.

Fukui, K. Tomita, M. Inoue, H. Chibahara, Y. Imai, N. Suzumura, K. Asai, and M. Kojima, “Effects of Ru-Ta Alloy Barrier on Cu Filling and Reliability for Cu Interconnects”, *Proc. of International Interconnect Technology Conference*, June 1-4, San Francisco (U.S.), pp. 99-101 (2008).

(3) N. Torazawa, T. Hinomura, K. Mori, Y. Koyama, S. Hirao, E. Kobori, K. Maekawa, K. Tomita, H. Chibahara, N. Suzumura, K. Asai, H. Miyatake, and S. Matsumoto, “Effects of N doping in Ru-Ta alloy barrier on film property and reliability for Cu interconnects”, *Proc. of International Interconnect Technology Conference*, June 1-3, Sapporo (Japan), pp. 113-115 (2009).

(4) S. Matsumoto, T. Harada, Y. Morinaga, D. Inagaki, J. Shibata, K. Tashiro, T. Kabe, A. Iwasaki, S. Hirao, M. Tsutsue, K. Nomura, K. Seo, T. Hinomura, N. Torazawa, S. Suzuki, K. Kobayashi, H. Korogi, H. Okamura, Y. Kanda, T. Shigetoshi, M. Watanabe, K. Tomiyama, H. Shimizu, M. Matsumoto, T. Sasaki, T. Hamatani, K. Hagihara, and T. Ueda, “Highly Manufacturable ELK Integration Technology with Metal Hard Mask Process for High Performance 32-nm node Interconnect and Beyond”, *Proc. of International Interconnect Technology Conference*, June 6-9, San Francisco (U.S.), 3PAGES (2010).

(5) N. Torazawa, T. Hinomura, T. Harada, T. Kabe, D. Inagaki, Y. Morinaga, J. Shibata, T. Shigetoshi, S. Hazue, D. Motojima, S. Matsumoto, and T. Kishida, “High-performance metal hard mask process using novel TiN film for 32nm-node Cu interconnect and beyond”, *Proc. of International Interconnect Technology Conference*, May 8-12, Dresden (Germany), 3PAGES (2011).

国内学術講演

(1) 虎澤 直樹, 平尾 秀司, 森 健壹, 大森 和幸, 金山 秀哲, 興梠 隼人, 前川 和義, 福井 勝一, 富田 和朗, 井上 真, 千葉原 宏幸, 今井 ゆかり, 鈴木 直仁, 浅井 孝祐, 米田 昌弘, 「Ru-Ta 合金バリアを用いた Cu 埋め込み特性及び信頼性の向上検討」 応用物理学会 薄膜・表面物理分科会 第 13 回 LSI 配線における原子輸送および応力問題研究会発表論文集, pp. 31-34 (2008).

(2) 虎澤 直樹, 樋野村 徹, 森 健壹, 小山 裕輝, 平尾 秀司, 小堀 悦理, 興梠 隼人, 前川 和義, 富田 和朗, 千葉原 宏幸, 鈴木 直仁, 浅井 孝祐, 宮武 浩, 松本 晋, 「Ru-Ta

合金バリアの窒化による膜特性及び信頼性への影響」 応用物理学会 薄膜・表面物理分科会 第 14 回 LSI 配線における原子輸送および応力問題研究会発表論文集, pp. 37-40 (2009).

(3) 松本 晋, 原田 剛史, 森永 泰規, 稲垣 大介, 柴田 潤一, 田代 健二, 可部 達也, 岩崎 晃久, 平尾 秀司, 筒江 誠, 野村 晃太郎, 瀬尾 光平, 樋野村 徹, 虎澤 直樹, 鈴木 繁, 小林 健司, 興梠 隼人, 岡村 秀亮, 神田 裕介, 重歳 卓志, 渡辺 雅之, 富山 圭一, 清水 英樹, 松本 宗之, 佐々木 俊之, 濱谷 毅, 萩原 清巳, 上田 哲也, 「メタルハードマスクプロセスを用いた 32nm 以細対応 ELK 配線技術」 電子情報通信学会シリコン材料・デバイス研究会発表論文集, pp. 59-63 (2011).

謝辞

本論文は、著者がパナソニック株式会社において遂行した研究開発の成果を学位論文として執筆したものである。

本論文を執筆するにあたり、多大なるご指導・ご鞭撻を頂きました、名古屋大学 未来材料・システム研究所 財満 鎮明教授に厚く御礼申し上げます。

学位論文審査において、貴重なご指導とご助言を賜りました、名古屋大学大学院 工学研究科 結晶材料工学専攻 中塚 理教授、浅野 秀文教授、電子情報システム専攻 宮崎 誠一教授に心より感謝申し上げます。

博士号取得の取り組みに関し、ご理解・ご支援頂きましたパナソニック株式会社に感謝致します。特に、パナソニック株式会社 オートモーティブ&インダストリアルシステムズ社 オートモーティブ事業担当 車載エレクトロニクス事業部 小林 稔事業部次長、羽多野 仁部長、二木 暢浩課長には多大なるご後援を頂きました。職務の傍らで本論文の執筆ができましたのは、職場におけるご理解とご助力の賜物であり、この場をお借りして感謝申し上げます。

本研究を遂行するにあたり、終始ご指導・ご助言頂きました、パナソニック株式会社の上田 哲也氏(現：パナソニック・タワーージャズ セミコンダクター株式会社)、松本 晋氏(現：パナソニック・タワーージャズ セミコンダクター株式会社)、平尾 秀司氏、樋野村 徹博士(現：スカイワークスフィルターソリューションジャパン株式会社)をはじめとした職場の上司・先輩・同僚の皆様に深く感謝致します。

また、本研究の遂行ならびに本論文の執筆にあたり、ご支援・ご協力を賜りながら、ここにお名前を記すことができなかつた多くの方々に心より感謝申し上げます。

最後に、本研究を遂行し本論文を執筆するための礎となる教育の機会を与えてくれた両親と、本論文の執筆にあたり精神的な支えとなり応援してくれた妻のゆみに心から感謝します。

本研究の遂行ならびに本論文の執筆を通じて得た学識や人脈を活かし、産業人として今後の社会の発展に貢献することで、ご恩をお返しする所存です。ありがとうございました。