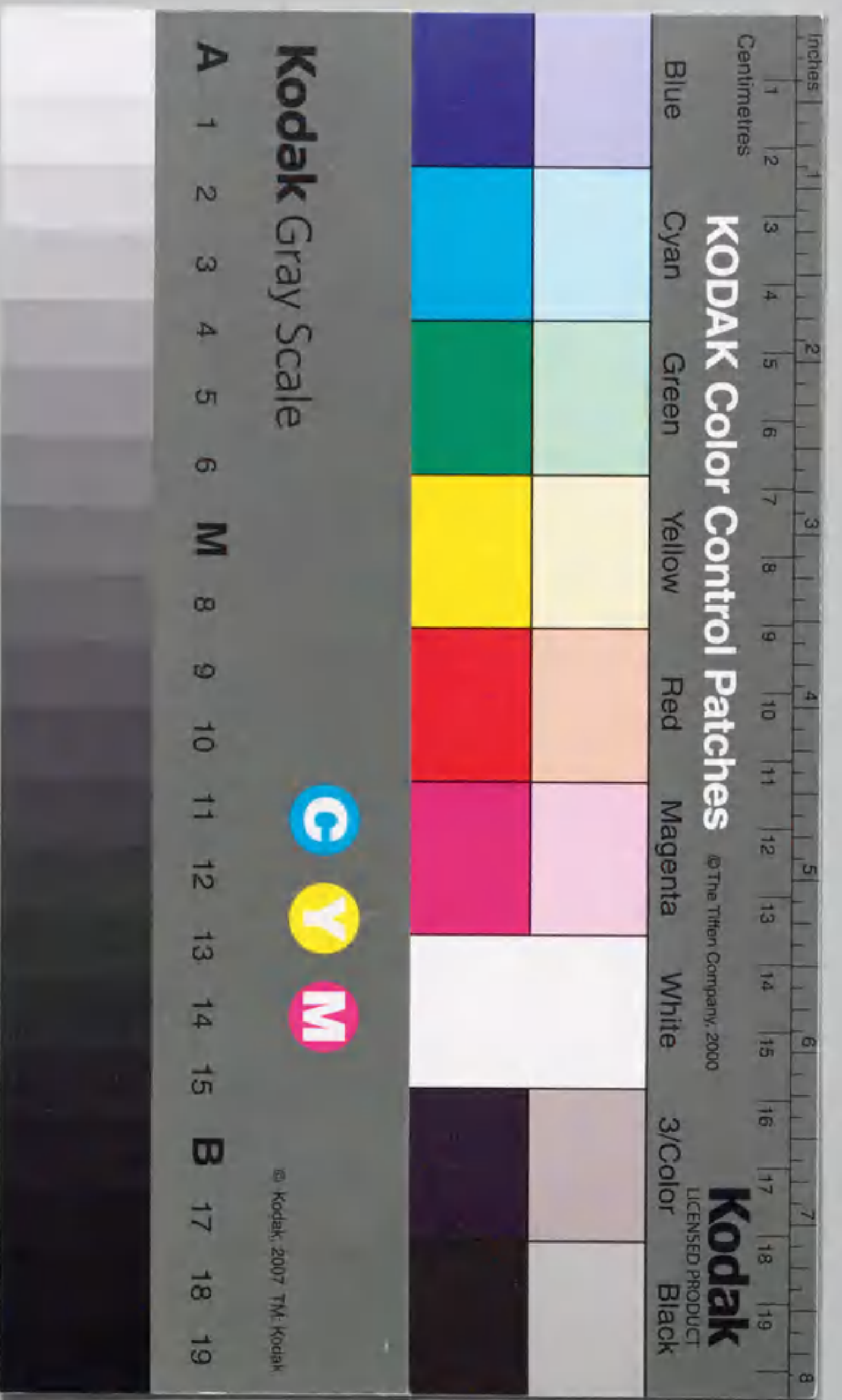


大容量デジタル情報記憶の
高信頼化の研究

齊藤 実



報告番号 乙第 4051 号

①

大容量デジタル情報記憶の
高信頼化の研究

齊藤 実

目 次

第1章 序 論	1
1. 1 研究の目的と意義	1
1. 2 研究の背景	2
1. 3 本論文の構成と概要	11
第2章 磁気バブル記憶の誤り特性	19
2. 1 緒言	19
2. 2 磁気バブル記憶装置の概要	21
2. 3 測定システム	31
2. 4 測定結果と考察	34
2. 5 結言	41
第3章 磁気バブル記憶の欠陥救済方式	44
3. 1 緒言	44
3. 2 欠陥救済方式の解析	45
3. 3 誤り訂正符号の適用法	62
3. 4 結言	73
第4章 光ディスク記憶の記録再生特性	76
4. 1 緒言	76
4. 2 測定対象	77
4. 3 測定システム	78
4. 4 測定結果と考察	83
4. 5 結言	99
第5章 光ディスク記憶の誤り特性	101
5. 1 緒言	101
5. 2 測定方法	101
5. 3 初期特性の測定結果	106
5. 4 加速劣化特性の測定結果	122
5. 5 結言	130

第6章 光ディスク記憶の誤り特性のモデル化	133
6.1 緒言	133
6.2 合成ギルバートモデル	134
6.3 欠陥形状に基づく統計モデル	138
6.4 結言	142
第7章 光ディスク記憶の交代処理方式	145
7.1 緒言	145
7.2 交代処理方式の概要	147
7.3 交代発生確率の解析	149
7.4 欠陥救済確率の解析	161
7.5 結言	164
第8章 光ディスク記憶の誤り訂正方式	167
8.1 緒言	167
8.2 データ誤り率の解析	168
8.3 アドレス誤り率の解析	182
8.4 再同期パターンの構成法	185
8.5 結言	188
第9章 光ディスク記憶の長期信頼度推定法	191
9.1 緒言	191
9.2 加速劣化特性の測定方法	192
9.3 媒体寿命予測手法	193
9.4 結言	200
第10章 光ディスク記憶装置へのフォールトトレラント技術の適用成果	203
10.1 緒言	203
10.2 130mm径書換型光ディスク装置	203
10.3 90mm径書換型光ディスク装置	208
10.4 結言	215
第11章 まとめ	217
謝 辞	221

第 1 章 序 論

1.1 研究の目的と意義

高度情報化社会を支える情報通信システムは、情報の入出力、伝送、処理、記憶の4大要素から成り立っている。これら要素の一翼を担う情報記憶装置は、大規模センタシステムからパーソナルワークステーションまで、極めて幅広い適用領域を有している。そして、これらの各種適用領域に対して、種々の記憶装置がその性能と経済性を考慮して適材適所に使用されている。すなわち、高速性が強く望まれる性能重視の用途には高価ではあるが半導体メモリ、大容量性が必要とされる用途には経済的なファイル記憶装置が使用されている。これら記憶装置のうち、膨張し続ける大量の情報を効率良く蓄積するとともに、迅速にアクセスできるデジタル情報用のファイル記憶装置として、磁気バブル記憶装置及び光ディスク記憶装置が脚光を浴びることとなった。

磁気バブル記憶装置は、従来の磁気ディスク装置、磁気テープ装置等のような機械的な可動部を全く有しない、いわゆる大容量固体ファイル記憶装置として、故障率が低いこと、保守を必要としないことを特長としている。また、光ディスク記憶装置は、磁気記憶装置より記憶密度が一桁以上高いという点が最大の特長であり、半導体レーザー及び媒体製造技術等の成熟により研究開発が活発化している。

ファイル記憶装置の高性能化、高信頼化、経済化は、今後ともますます強く要求されるところであろう。この中で最も基本的な要件は、高信頼化すなわち蓄積情報の確実な保持と忠実な再生であると考えられる。本研究は、磁気バブル及び光ディスク記憶装置を対象として、高信頼化を実現するためのフォールトトレラント技術（欠陥救済技術）の確立を目的としている。

将来、既存の磁気記録及び光記録などの記憶装置の他に、新たな記録原理に基づく記憶装置が出現することが予測されるが、本研究は、これらの新しい記憶装置の高信頼化にも資するものである。

1. 2 研究の背景

1. 2. 1 磁気バブル記憶技術

電子計算機のメインメモリとして、初期の頃には磁性薄膜を用いたコアメモリが利用されたが、さらに集積度を向上させるため、磁気集積回路の研究が行われた。この結果、磁性線を用いたシフトレジスタが考案された⁽¹⁾。これは磁性線の所定の微小部分に存在する磁区を磁界変化によって移動させ、磁性線端に設けた検出用コイルで読み取るものである。このアイデアは、平面状のパーマロイ薄膜内において微小磁区を次々とシフトさせて行く、いわゆるDOTメモリへと受け継がれた⁽²⁾。しかし、パーマロイ薄膜内の磁化は、面内の一方向に磁化容易軸が存在するため、磁区の移動に制約が生じることなどの欠点を有していた。

これを打破して、高密度固体メモリを生み出す契機となった磁気バブル記憶技術が、1967年米国ベル研究所のA.H.Bobeckによって発明された⁽³⁾。これは、希土類オルソフェライトなどの単結晶薄膜に存在する円柱状磁区（磁気バブル）を、情報の担体として利用するものである。当初は、媒体としてオルソフェライトが用いられたため、バブルの直径が50 μm と大きく、高密度化の見込みが立たないことにより、記憶装置としての十分な検討はなされなかった。しかし、1970年に一軸異方性を有するガーネット膜にも磁気バブルが存在し、そのバブル径が1~10 μm 程度であることが発表されてから⁽⁴⁾、新しい高密度固体ファイル記憶素子として注目を浴びた。

これを受けて、記憶動作を実現するために必要な各種のファンクション回路⁽⁵⁾、⁽⁶⁾が開発されて、1973年には記憶容量16kbitの磁気バブル記憶チップ⁽⁷⁾が試作された。その後、チップ記憶容量は1年で約4倍の割合で増加した。そして、これらのチップを実装した記憶モジュールも開発され始めた⁽⁸⁾。米国での初期の実用化例として、ボイス・アナウンスメント装置⁽⁹⁾、フライトレコーダ装置⁽¹⁰⁾などが挙げられる。

以上のような米国ベル研究所を中心とした研究開発に対して、NTT通研（日本電信電話公社電気通信研究所）においても1970年頃から研究開発に着手し、1973年には4kbitのチップを試作し、実用化の見通しを得た⁽¹¹⁾。次のステップとして、16kbitチップ32個から構成される0.5Mbitクラスの実用レベルの第1次試作機を完成させ、これを用いて各種性能評価を行った⁽¹²⁾。さらに、1977年には第2次試作として、64kbitチップ

による容量2Mbitの磁気バブル記憶装置を完成した。総合試験の結果、磁気ドラム装置に代わって電子交換機用ファイル記憶装置として用いるという方針が決定された。これに基づき、可搬形電子交換機向けに、世界初の大容量磁気バブル記憶装置が実現された。この成功により、引き続いて一般の大規模電子交換機（D10）にも磁気バブル記憶装置が本格的に導入された⁽¹³⁾~⁽¹⁵⁾。これは、64kbitチップを10個セラミック配線基板に載せて封止し、この基板2枚を駆動コイルに挿入したマルチチップモジュールという形態を採ることにより、経済的な大容量装置を実現している。この改良機種として、バブル径2 μm の256kbitチップの採用によりさらに経済化が図られた。

その後、チップ高密度化の研究が多くの研究機関で精力的に行われた結果、バブル径が1.3 μm の4Mbitチップの実用化⁽¹⁶⁾、イオン注入技術等の導入による16Mbitチップの試作⁽¹⁷⁾、⁽¹⁸⁾、64Mbit/cm²の基本検討⁽¹⁹⁾がなされている。また、バブル磁区の有無を2値情報に対応させる従来の記憶方式に代わり、バブル磁区周囲の磁壁中に存在する垂直プロックホラインを情報担体とする新しい提案もある⁽²⁰⁾。このプロックホラインは極めて微細な構造であるので、1Gbit/cm²クラスの記録密度を持つメモリを実現する可能性がある。

以上述べたように、磁気バブル記憶装置は、精力的な研究により基本提案から短期間で実用化の域に到達しているが、高密度化に伴って材料・製造工程に起因する欠陥の影響が顕在化してきた。このような欠陥は即座に信号誤りを引き起こすので、信頼性を著しく低下させる。磁気バブル記憶チップと同じく微細加工技術を用いて製造される半導体メモリにおいても、近年その高記録密度化により同種の問題がクローズアップされ、各種冗長構成技術を用いたメモリチップ内でのフォールトレラント化（欠陥救済技術）が検討されている⁽²¹⁾~⁽²³⁾。磁気バブル記憶においても、高信頼化のためチップレベルでの冗長化の検討はなされているが⁽²⁴⁾~⁽²⁶⁾、装置レベルにまで拡張した研究は少ない。特に、NTT通研の電子交換システム用の磁気バブル記憶装置が初めての大容量装置の開発であったこともあり⁽¹³⁾~⁽¹⁵⁾、多数のチップから構成される一括記憶単位（モジュール）でのフォールトレラント技術の検討はほとんどなされていなかった。

このような周辺の状況から、磁気バブル記憶チップの欠陥分布等の実態を明かとし、多重化技術・誤り訂正処理技術などによる装置構成の最適化に関する系統的な研究を行うことが要請され、この研究が開始されたものである。

1. 2. 2 光ディスク記憶技術

光学式記憶装置の初期の試作例は、米国ベル研究所において試作された、フライングスポット管の輝点走査による写真フィルム記録装置である⁽²⁷⁾。輝点の位置決めにはフィードバック制御を用いているが、記憶容量は約 2Mbitと低いものであった。レーザを記録光源として用いた光学式ディスク装置は、米国アイテック社で初めて試作された。記録密度は $9.2 \times 10^3 \text{ bit/mm}^2$ (線密度: $8.9 \mu\text{m/bit}$, トラックピッチ: $11 \mu\text{m}$)、平均アクセス時間は磁気ディスクと同等の 15ms である。しかし、これらは既存の磁気記憶装置に比べて、記録密度が低いため試作の域を脱し得なかった。

この後、米国プリジジョン・インスツルメント社から、ユニコン (UNICON) システムが開発された⁽²⁸⁾。これは、金属薄膜を塗布したテープにアルゴンレーザによりビットを記録するものであり、高精度のトラックアクセス機能により、記録密度は $4.2 \times 10^4 \text{ bit/mm}^2$ に達した。このユニコンは NASA の Illiac-IV システムに導入された。

1970年代に入って、オランダのフィリップス社などから再生専用型の光ビデオディスクが発表されるに至った⁽²⁹⁾。直径 300mm の塩化ビニール基板にアルミニウムを蒸着したディスクを 1800rpm で回転させるものであり、テレビジョン映像信号を FM 変調してビット記録している。トラック間隔は $1.66 \mu\text{m}$ 、最短記録波長は最内周で $0.8 \mu\text{m}$ が達成されている。これはフォーカシング及びトラッキングサーボ技術の進歩によるところが大きい⁽³⁰⁾。今日、光ビデオディスクは一般市販品として普及している。

光ディスク装置の記憶容量の極めて大きい点に着目し、産業・業務用画像ファイル記憶装置⁽³¹⁾ 或いは計算機用デジタルファイル記憶装置⁽³²⁾ への利用を目的として、多くの企業により光メモリの開発研究が開始された。後者は、アクリル樹脂の基板にテルルを蒸着した媒体に、He-Neレーザで加熱してビットを形成することにより記録し、即座に再生可能にしている。直径 300mm の媒体における記憶容量は、 10^{10} ビットクラスに達している。情報の書換えはできないが、追加して記録することは可能である。その他、このような追記型光ディスクの代表的な例として、レーザ光の照射により酸化テルルの結晶をアモルファスへと状態変化させる相変化形の方式もある⁽³³⁾。これらの追記型光ディスクは、その後の高性能化、高信頼化等の進展により、主に文書画像ファイル装置として実用化されている⁽³⁴⁾、⁽³⁵⁾。

一方、光磁気ディスクに代表される書換え可能な光記憶は、光ビームアドレス方式の提

案がなされたのち⁽³⁶⁾、MnBi 媒体を用いた装置の試作が 1971 年米国ハネウエル社から初めて発表された⁽³⁷⁾。しかし、MnBi 膜では雑音が大きく十分な SNR (信号雑音比) が得られず、実用化には至らなかった。1973 年になると、IBM 社から Gd-Co アモルファスが光磁気媒体として有望であることが発表され⁽³⁸⁾、これを契機にわが国でも希土類-遷移金属合金アモルファスの研究が行われるようになった⁽³⁹⁾-⁽⁴¹⁾。これらの研究の成果として、希土類-遷移金属合金アモルファス薄膜が、磁気光学効果の大きさは必ずしも十分とは言えないが、SNR が他の材料に比べ高いことから、光磁気ディスク媒体としての地位を確保するに至った⁽⁴²⁾。

このような基盤のうえに立って、実用レベルの光磁気メモリの開発が着々と推進されてきた⁽⁴³⁾、⁽⁴⁴⁾。NTT 通研においても、追記型光ディスクとの互換性等を考慮した 130mm 径光磁気ディスク装置が 1987 年に開発された⁽⁴⁵⁾、⁽⁴⁶⁾。この装置は、高速アクセス性と媒体の標準化を意識した開発コンセプトを特徴としている⁽⁴⁷⁾。さらに、この装置化技術を受け継いで、小型化技術を加えた 90mm 径光磁気ディスク装置も試作されている⁽⁴⁸⁾。

今後の開発研究の動向としては、一つは、さらに高い密度で記録ができる新しい材料の開発⁽⁴⁹⁾、例えば短波長側で大きいカー回転角を有する Pt/Co 系多層膜などの開発がある⁽⁵⁰⁾。もう一つは、光磁気及び相変化の双方に共通した問題であるが、オーバーライト等による記録動作の高速化の開発研究である⁽⁵¹⁾、⁽⁵²⁾。特に、多層膜構造を用いた光変調オーバーライト技術に関して、新しい媒体の発表があり、注目を浴びている⁽⁵³⁾、⁽⁵⁴⁾。このほかに、記憶装置としての基本性能であるアクセスの高速化・高精度化を狙って高速デジタルサーボ技術の研究なども盛んに行われている⁽⁵⁵⁾、⁽⁵⁶⁾。

以上述べたように、光ディスク装置は、初期の大型レーザを用いた装置の試作から始まったが、近年の媒体製造技術、半導体レーザ製造技術、サーボ技術等の急速な進歩により、機能・性能とも実用レベルに達している。しかしながら、記録密度が向上して大容量装置となればなる程、媒体欠陥が再生信号に敏感に影響を及ぼすようになる。このことを模式的に示したのが図 1. 1 であって、媒体欠陥の大きさが同じであるとすれば、記録密度が 10 倍となれば誤りを起こすビットの数は 10 倍となる。このようにして、磁気ディスクから光磁気ディスクへと記録密度が向上するとともに、欠陥の救済技術が大きな問題としてクローズアップされるようになった。

このことは、前述の磁気バブル記憶チップにおいても同じであり、これに対して同様の誤り制御が必要となるが、次の2点が光ディスク記憶固有の状況として考えられる。

- (1) 磁気バブル記憶チップにおいては、シリアル転送路であるループを単位に欠陥分布を把握すれば十分であったが、光ディスク媒体では、ビット単位にその挙動を捉える必要がある。
- (2) 光ディスク媒体の経時劣化の進行が比較的速いので、これに伴う欠陥の成長・発生を正確に予測する必要がある。

これらの点を克服して装置の高信頼化を達成するため、1980年代当初からPhilips社、RCA社などで光ディスク記憶におけるフォールトトレラント技術の先駆的な検討がなされた⁽⁵⁷⁾⁻⁽⁵⁹⁾。また、近年も、実用レベルの追記型及び書換型装置について、詳細な検討が行われた⁽⁶⁰⁾⁻⁽⁶²⁾。

しかし、光ディスク媒体上の欠陥特性等に根ざして、交代処理技術・誤り訂正技術等のフォールトトレラント技術に結び付けるような系統的な研究は十分なされていない。この技術は、光ディスク装置の構成上、媒体技術、光ヘッド技術と並んで重要な役割を果たす基本技術である。本技術の導入により、装置信頼度・記憶容量・転送速度などの各種装置性能、媒体の物理フォーマット・製造歩留り・寿命が決定されることになる。

したがって、光ディスク装置の高信頼化を効率良く実現するため、光ディスク媒体上に存在する欠陥の個数、分布、大きさなどを実測し、これらの定量的な根拠に基づき、交代処理技術・誤り訂正技術等のフォールトトレラント技術を確立することが強く望まれている。

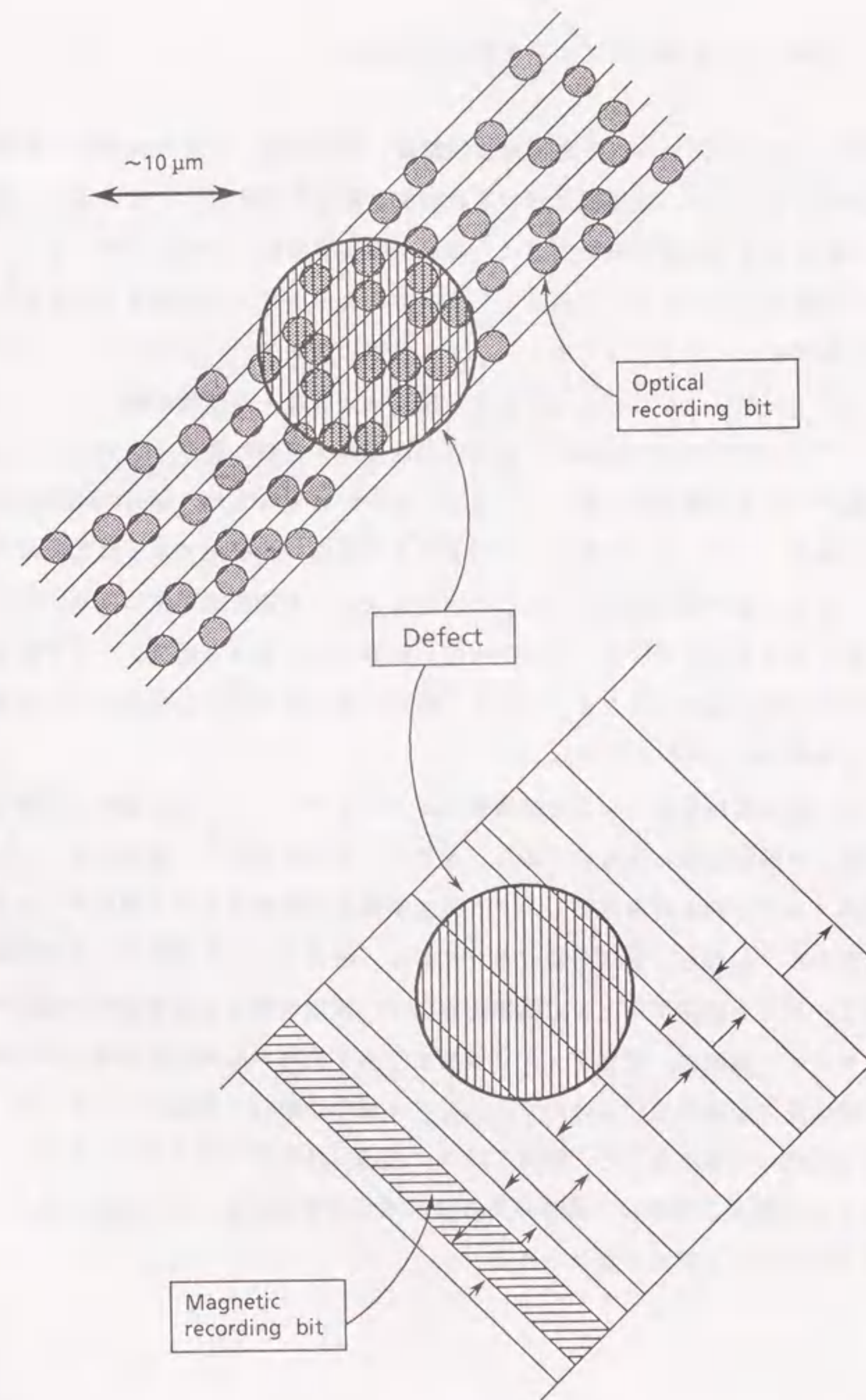


図1.1 媒体欠陥の影響

1. 2. 3 磁気バブル記憶と光ディスク記憶の位置付け

電子計算機システムで用いられる各種記憶装置は、記憶容量、アクセス速度、経済性等により記憶階層を構成する。汎用機における代表的な記憶階層を図1. 2に示す。高速の半導体メモリからなる主記憶装置を頂点に、磁気ディスク装置を中心とするファイル記憶装置が中央に位置し、バックアップ装置として多数のカートリッジ型磁気テープ媒体などを自動移送・保管するライブラリ・サブシステムが底辺にある^{(63), (64)}。

現在、オンラインファイル系の主力装置は、高速・大容量・高信頼の磁気ディスク装置である^{(65), (66)}。この大きな領域に、新たな記憶原理・材料に基づく磁気バブル記憶装置ならびに光ディスク記憶装置が参入してきた。ユーザにとっては、選択の範囲が拡大したと言える。特に、光ディスク装置は、当初書換えできない追記型であったため適用領域が限られていたが、書換型光磁気ディスクの出現およびその国際標準化により、今後急速に普及するものと考えられる⁽⁶⁷⁾。結果的には、従来主体であった磁気ディスク装置と光ディスク装置とは競合関係ではなく、システム総合性能を最大限に引き出すべく棲み分けられるものと考えられる^{(68), (69)}。

図1. 3は、磁気記憶装置および光記憶装置からなるファイル記憶装置の、記憶容量とアクセス時間との関係を示したものである。磁気バブル記憶装置は、従来からチップ記憶容量が半導体メモリの約4倍を維持し、アクセス時間も半導体メモリと磁気ディスク装置の中間に位置する。しかも、磁気記憶でありながら、磁気ディスク装置のような機械的な可動部を全く有しない固体ファイル記憶装置なので、装置信頼性と耐環境性に優れている。

一方、光ディスク装置は、磁気ディスク装置よりも1桁高い記録密度を最大の特徴とする。また、非接触で記録再生できるので、ヘッド・媒体の摩耗・損傷がないことや、媒体が容易に交換可能であることなど、磁気ディスク装置にはない長所が多い。さらに、媒体のビットコストも低いことから、多数の光磁気ディスクを収納し、その交換を完全自動化したライブラリ装置への展開も期待される。

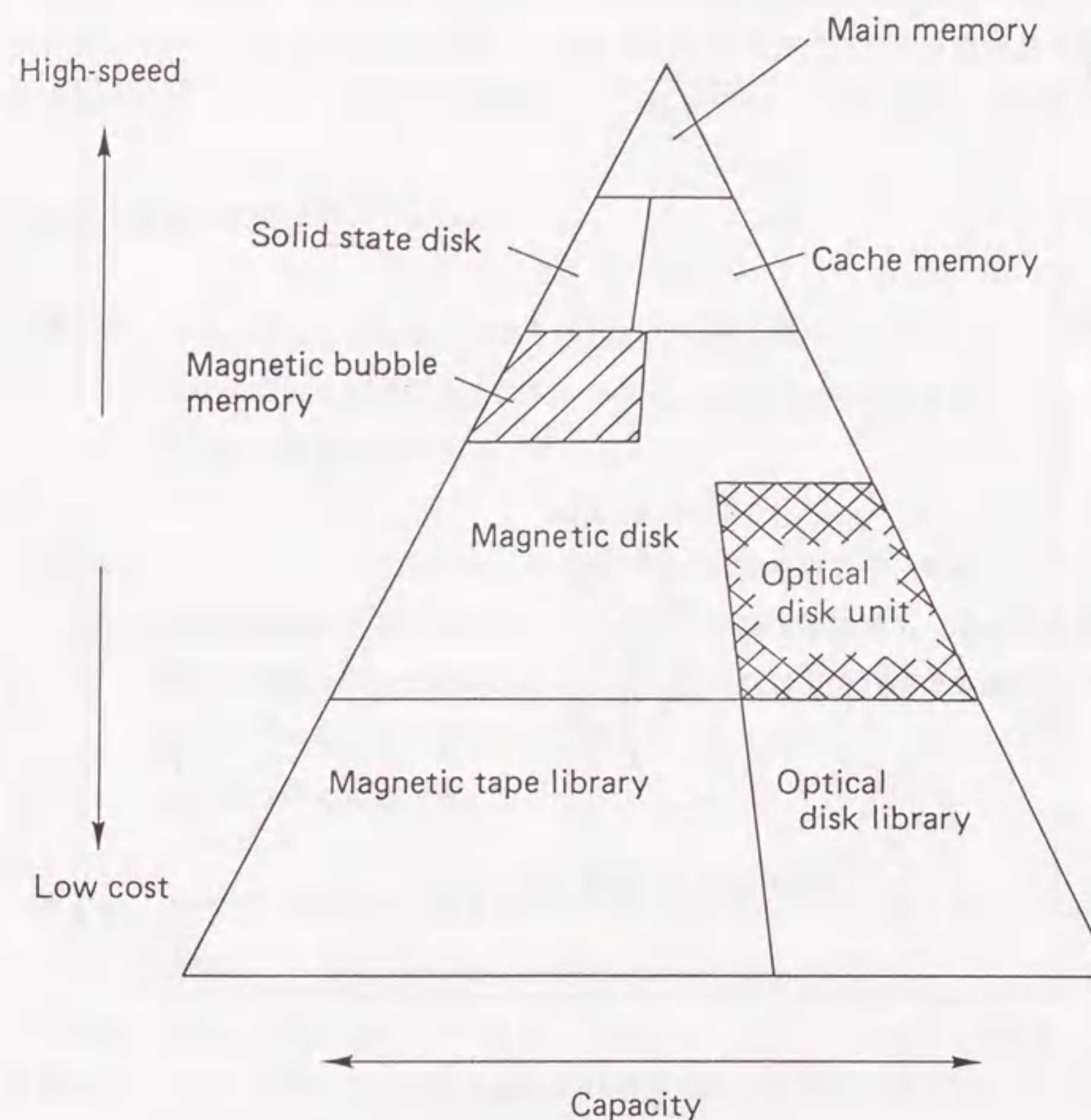


図1. 2 汎用電子計算機システムにおける記憶階層構成

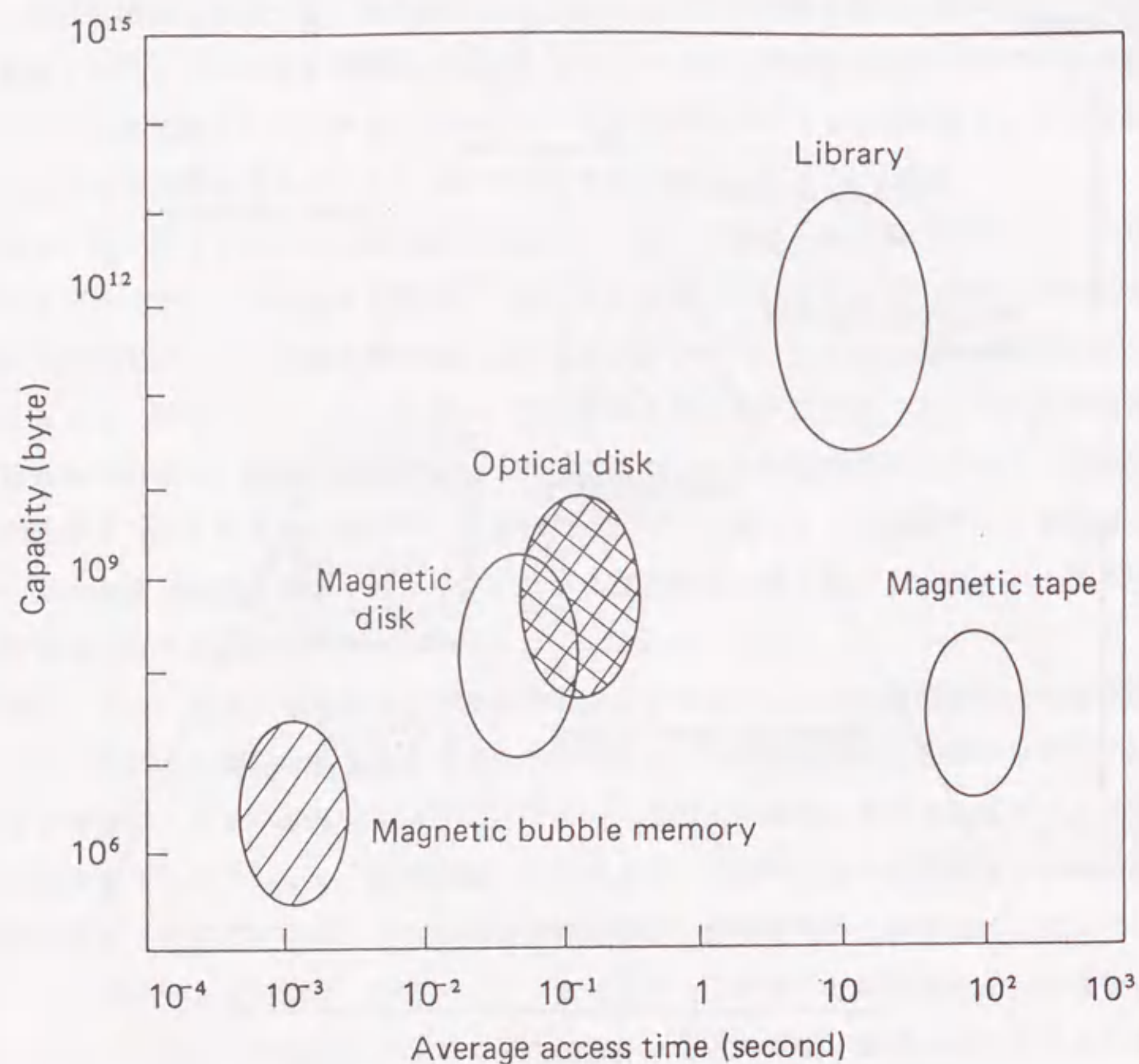


図1.3 ファイル記憶装置の記憶容量とアクセス時間との関係

1.3 本論文の構成と概要

本論文は、第2章、第3章において磁気バブル記憶装置の高信頼化のためのフォールトトレラント技術、続く第4章から第10章において光ディスク記憶装置の高信頼化を実現するためのフォールトトレラント技術を述べ、最後の第11章で得られた結果をまとめている。

以下、各章の概要について述べる。

第2章：磁気バブル記憶における誤り特性の測定系の構成法について述べ、この実験結果から誤りの初期特性と欠陥ループとの関係について論じる。また、長期信頼度についても議論する。

第3章：第2章において明らかにした磁気バブル記憶の誤り特性を踏まえて、欠陥救済効果の定量化手法を提案する。また、この誤り特性と方式要求とを満足する最適予備構成について論じる。さらに、この最適予備構成を前提とした効果的な誤り訂正符号の適用方法を提案するとともに、これによるデータ信頼度の改善効果についても述べる。

第4章：光ディスク記憶の記録再生特性の測定方法について述べ、記録パワー特性・周波数特性・SNR等の測定結果とその解析を示す。

第5章：まず、光ディスク媒体の誤り特性の効率良い自動測定方法について述べ、次いで、その測定結果として初期及び加速劣化後の各種誤り特性を明かにする。

第6章：第5章で明らかにした光ディスク媒体の誤り特性をフォールトトレラント技術の解析・評価に結び付けるため、誤りの発生過程を統計モデル化する。さらに、欠陥形状を仮定した別個の統計モデルを提案し、両者の照合等についても述べる。

第7章：光ディスク記憶における誤り制御戦略について論じる。第6章の統計

モデル化に基づき、バースト誤りの発生確率を導出する。この確率を用いた交代処理方式の設計・評価手法について提案する。さらに、交代処理方式と媒体歩留りとの関係についても言及する。

第8章：誤り訂正符号によるデータ誤り率改善効果を、上記統計モデルに基づいて定量化する。同様に、アドレス多重記録による信頼度改善効果を明らかにし、さらに、再同期パターンの構成法についても論じる。

第9章：光ディスク媒体の加速劣化特性の測定方法について論じる。フォールトトレラント技術による信頼度改善効果とアレニウス・プロット法の組み合わせにより媒体寿命の規定値を決定するという、光ディスク媒体の実用的な長期信頼度の推定手法を提案する。

第10章：NTT通研において実用化された130mm径光磁気ディスク装置および90mm径光磁気ディスク装置への上記交代処理技術および誤り訂正技術の導入結果について述べる。

第11章：第2章から第10章において得られた本研究の成果をまとめる。

[第1章の参考文献]

- (1) D.H.Smith, "A magnetic shift register employing controlled domain wall motion", IEEE Trans. Magn. MAG-1, 281 (1965).
- (2) R.J.Spain, "Controlled domain tip propagation", J.Appl.Phys., 37, 2572 (1966).
- (3) A.H.Bobeck, "Properties and device applications of magnetic domains in orthoferrites", Bell Sys. Tech. J., 46, 10, 1901 (1967).
- (4) A.H.Bobeck, E.G.Spencer, L.G. van Uitert, S.C.Abrahams, R.L.Barns, W.H.Grodkiewicz, R.C.Sherwood, D.H.Smith and E.M.Walters, "Uniaxial magnetic garnets for domain wall bubble devices", Appl. Phys. Lett., 17, 131(1970).
- (5) J.L.Smith, D.E.Kish and P.I.Bonyhard, "Dollar-sign transfer for magnetic bubbles", IEEE Trans. Magn., MAG-9, 285 (1973).
- (6) T.J.Nelson, Y.S.Chen and J.E.Geusic, "Field nucleation of magnetic bubbles", IEEE Trans. Magn., MAG-9, 289 (1973).
- (7) P.I.Bonyhard, J.E.Geusic, A.H.Bobeck, Y.S.Chen, P.C.Michaelis and J.L.Smith "Magnetic bubble memory chip design", IEEE Trans. Magn., MAG-9, 433(1973).
- (8) P.C.Michaelis and P.I.Bonyhard "Magnetic bubble mass memory module design and operation", IEEE Trans. Magn., MAG-9, 436 (1973).
- (9) R.J.Rander and J.H.Wuorinen, "Magnetic bubble serial data store", Proc. Int. Conf. on Solid State Circuits, 178 (1976).
- (10) J.L.Archer, "Magnetic bubble devices and system", Proc. 8th. Intern. Conf. Solid State Devices, C-1-(1) (1976).
- (11) N.Yamaguchi, N.Tsuzuki, M.Yamamoto and K.Kato, "Magnetic bubble memory chip design and fabrication", Rev. of the ECL, 24, 258 (1976).
- (12) N.Yamaguchi, "Bias feild margin degradation due to long-term memory operation in 16k bit bubble memory chips", Proc. 8th. Int. Conf. on Solid State Devices, 347 (1976).

(13) 三瀬啓介, 布谷正勝, 斉藤 実, 古川一夫, 大槻兼市, “電子交換機用大容量磁気バブル記憶装置”, 信学技報*1, SE78-69 (1978).

(*1 信学技報: 電子通信学会技術報告)

(14) K.Iida, M.Saito, K.Furukawa, “An 8 Mbyte bubble memory”, IEEE Trans. Magn. MAG-15, 1892 (1979).

(15) 布谷正勝, 三瀬啓介, 古川純男, 天野宣夫, “電子交換機用磁気バブル記憶装置”, 通研実報*2, 29, 357 (1980).

(*2 通研実報: 電気通信研究所実用化報告)

(16) H.Inoue, M.Amatsu, T.Yanase, T.Majima, Y.Kaneko, S.Orihara and S.Iwasa, “Characterization of a 4 Mbit bubble memory device with WIDE GAP permalloy propagation tracks”, IEEE Trans. Magn., MAG-21, 1681 (1985).

(17) 大橋 誠, 別井圭一, 佐藤良夫, 古川訓朗, 並木武文, 米納和成, “16Mビット用イオン注入チップの作製法とその動作特性”, 日本応用磁気学会誌, 12, 163 (1988).

(18) Y.Sugita, R.Suzuki, T.Ikeda, T.Takeuchi, N.Kodama, M.Takeshita, R.Imura, T.Satoh, H.Umezaki and N.Koyama, “Ion-implanted and permalloy hybrid magnetic bubble memory devices”, IEEE Trans. Magn., MAG-22, 239 (1986).

(19) 井村 亮, 細江 譲, 小山直樹, 佐藤敏浩, 梅崎 宏, 豊岡孝資, 鈴木 良, “64M bit磁気バブル素子用1.5 μ m周期イオン打込み転送路におけるバブルの基本転送”, 日本応用磁気学会誌, 12, 167 (1988).

(20) S.Konishi, “A new ultra-high-density solid state memory: Bloch line memory”, IEEE Trans. Magn., MAG-19, 1838 (1983).

(21) E.Tammaru and J.B.Angell, “Redundancy for LSI yield enhancement”, IEEE J. Solid-State Circuits, SC-2, 172 (1967).

(22) A.Chen, “Redundancy in LSI memory array”, *ibid.*, SC-4, 291 (1969).

(23) S.E.Schuster, “Multiple word/bit line redundancy for semiconductor memories”, *ibid.*, SC-13, 5, 698 (1978).

(24) R.A.Naden and F.G.West, “Fault-tolerant memory organization: impact on chip yield and system cost”, IEEE Trans. Magn., MAG-10, 852 (1974).

(25) R.F.Baily and J.P.Reekstin, “Yield analysis of large capacity magnetic bubble circuits with redundancy design”, *ibid.*, MAG-10, 856 (1974).

(26) H.Murakami, “Memory organization using imperfect bubble chips”, *ibid.*, MAG-13, 1631 (1977).

(27) C.W.Hoover, Jr., R.E.Staehler and R.W.Ketchledge, “Fundamental concepts in the design of the flying spot store”, Bell Sys. Tech. J., 37, 9, 1181 (1958).

(28) H.R.Dell, “Design of a high density optical mass memory system”, Computer Design, 8, 49 (1971).

(29) K.Compaan and P.Kramer, “The Philips ‘VLP’ system”, Philips Tech. Rev., 33, 7, 178 (1973).

(30) G.Bouwhuis and P.Burgstede, “The optical scanning system of the Philips ‘VLP’ record player”, Philips Tech. Rev., 33, 7, 186 (1973).

(31) G.C.Kenney, “Special purpose applications of the optical videodisc system” IEEE Trans. Consum. Electron., CE-22, 327 (1976).

(32) R.McFarlane, G.Kenney, D.Lou, J.Wagner, F.Zernike and A.Chan, “An optical disc data recorder”, Proc. SPIE*3, 123, 104 (1977).

(*3 SPIE: The International Society for Optical Engineering)

(33) 山下忠興, 赤平信夫, 永島道芳, 竹永睦生, 太田威夫, 馬場末喜, 吉田富夫, 内田正美, 沖野芳弘, 西野清治, “Te低酸化物薄膜を用いた光ディスク”, 第28回応用物理学関係連合講演会講演予稿集, 31p-Y-1, 141 (1981).

(34) Y.Tsunoda, S.Horigome and Z.Tsutsumi, “Optical digital data technologies with semiconductor laser head”, Proc. SPIE, 382, 24 (1983).

(35) 本谷邦彦, 岡村英夫, 竹村佳也, 木村真理, “光ディスクを用いたデジタル静止画ファイル”, テレビジョン学会技術報告, VR62-4, 19 (1984).

(36) C.D.Mee and G.J.Fan, “A proposed beam-addressable memory”, IEEE Trans. Magn., MAG-3, 72 (1967).

(37) R.L.Aagard, F.M.Schmit, W.Walters and D.Chen, “Experimental evaluation of an MnBi optical memory system”, IEEE Trans. Magn., MAG-7, 380 (1971).

(38) P.Chaudhari, J.J.Cuomo and R.J.Gambino, “Amorphous metallic films for magneto-optic applications”, Appl.Phys.Lett., 22, 337 (1973).

(39) 辻 久男, 小林 正, 網島 滋, 内山 晋, “アモルファス希土類-遷移金属多層膜

- による熱磁気記録”，第4回日本応用磁気学会学術講演会概要集，6pA-16，151 (1980).
- (40) 今村修武，太田忠一，“アモルファス垂直磁化膜の光磁気ディスクへの応用”，信学技報，MR80-5，9 (1980).
- (41) 網島 滋，“非晶質二層膜”，日本応用磁気学会第27回研究会資料，27-2，33 (1982).
- (42) 内山 晋，“光磁気記録媒体”，日本応用磁気学会第42回研究会資料，42-1，1 (1985).
- (43) 角田義人，尾島正啓，前田武志，賀来敏光，齊藤 温，高山新司，杉田 恒，“コードデータ記録用小型光磁気ディスク装置の試作”，第45回応用物理学学会学術講演会講演予稿集，13a-E-1，51 (1984).
- (44) 高橋哲司，倉持尚三郎，今村修武，太田忠一，新海裕之，濱田裕一郎，青木芳夫，“井橋孝夫”，“コード情報記録可能な大容量光磁気ディスクメモリシステム”，信学技報，MR84-37，1 (1984).
- (45) K. Itao, A. Yamaji, S. Hara and N. Izawa, “Magneto-optical mass storage system with 130 mm write-once disk compatibility”, Proc. of MSS Symp., 96 (1987).
- (46) K. Itao, S. Hara, A. Watabe, H. Nakanishi and M. Yamamoto, “High data transfer rate and high speed accessing optical disk drive technology”, Proc. of Optical Data Storage, 164 (1987).
- (47) 板生 清，“光磁気ディスクの情報通信分野への応用”，日本応用磁気学会誌，12，4，523 (1988).
- (48) 武田 立，齊藤 実，板生 清，“マイクロ光ディスク・サブシステム”，NTT R & D，38，6，649 (1989).
- (49) 太田憲雄，“光磁気媒体の高密度化”，日本応用磁気学会第63回研究会資料，63-9，45 (1990).
- (50) 鷲見 聰，棚瀬健司，虎沢研示，網島 滋，内山 晋，“Pt/C光磁気記録媒体”，信学技報 (磁気記録)，MR89-45，1 (1990).
- (51) T. Nakao, M. Ojima, Y. Miyamura, S. Okamine, H. Sukeda, N. Ohta and Y. Takeuchi, “High speed overwriteable magneto-optic recording”, Proc. Int. Symp. on Optical Memory, 149 (1987).
- (52) 鈴木 勝，土井一郎，西村和浩，森本 勲，森 晃一，“Ge-Te-Sb系相変化型書換え可能光ディスク”，光メモリシンポジウム'88 論文集，41 (1988).
- (53) J. Saito, M. Sato, H. Matsumoto and H. Akasaka, “Direct overwrite by light power modulation on magneto-optical multi-layered media”, Proc. Int. Symp. on Optical Memory, 155 (1987).
- (54) T. Fukami, Y. Nakane, T. Tokunaga, M. Taguchi, K. Tsutsumi and H. Sugahara, “A new direct overwrite method by light intensity modulation with multi-layered magneto-optical discs”, Proc. Int. Symp. on Optical Memory, 18 (1989).
- (55) 小川雅晴，中島良喜，伊藤 修，田中邦麿，“ISO準拋光ディスク装置の高速アクセス方式”，第50回応用物理学学会学術講演会講演予稿集，30a-PB17，977 (1989).
- (56) 幸村和久，岩永敏明，稲田博司，“光磁気ディスク装置の高速アクセス”，信学技報 (磁気記録)，MR89-55，71 (1990).
- (57) G.C. Kenney, D.Y. Lou, R. McFarlane, A.Y. Chan, J.S. Nadan, T.R. Kohler, J.G. Wagner and F. Zernike, “An optical disk replaces 25 mag tapes”, IEEE Spectrum, 33 (1979).
- (58) C.W. Reno and R.J. Tarzaiski, “Optical disc recording at 50 megabits/second” Proc. SPIE, 177, 135 (1979).
- (59) D.Y. Lou, G.M. Blom and G.C. Kenney, “Bit oriented optical storage with thin tellurium films”, J. Vac. Sci. Technol., 18, 1, 78 (1981).
- (60) 高杉和夫，林 晋一，岡 隆史，“光ディスク装置における誤り制御方式”，昭59信学全大，7-78 (1984).
- (61) 松田文男，尾崎 稔，古川輝雄，井上 徹，田中邦麿，“光ディスク用誤り訂正符号フォーマットの検討”，光メモリシンポジウム'86論文集，139 (1986).
- (62) 村井克己，白井 誠，沖野芳弘，佐藤 勲，“光ディスク誤り訂正符号の高速復号のための一方式”，信学技報，IT87-11，9 (1987).
- (63) 川又 晃，“メモリ”，電子情報通信学会出版 (1978).
- (64) 伊藤陽之助，“外部記憶装置”，情報処理，21，4，350 (1980).
- (65) 金子礼三，吉井 静，“3.2ギガバイト集合形磁気ディスク記憶装置の実用化”，通研実報，31，1，241 (1982).

- (66) 三矢保永, 小口重光, 柿崎隆夫, 大久保俊文, “大容量高速磁気ディスク装置の機構”, 通研実報, 36, 4, 471 (1987).
- (67) 板生 清, “書換形光ディスクの標準化”, オプトロニクス, 78, 6, 134 (1988).
- (68) 小川紘一, “コンピュータシステムと光ディスク”, 電気学会誌, 109, 977 (1989).
- (69) 板生 清, “光磁気ディスクの情報通信分野への応用”, 日本応用磁気学会誌, 12, 4, 523 (1988).

第2章 磁気バブル記憶の誤り特性

2.1 緒言

磁気バブル記憶チップは, 記憶ビットセルの基本構成が半導体メモリ (RAM: Random Access Memory) よりも簡単であるという利点により, RAMの約4倍の記憶容量を常に維持しつつ大容量化が図られてきた⁽¹⁾⁻⁽³⁾. 国内外の磁気バブル記憶チップの記憶容量増加の状況を図2.1に示す.

その製造に当たっては, RAM製造と同種の微細加工技術が用いられる. しかし, 現在の技術レベルにおいては, 製造工程での欠陥の発生は不可避である. 完全に無欠陥のチップのみを良品としたならば, チップ歩留まりは極端に低下し, 実用化は不可能である. したがって, このような状況を打開するため, 電気的手法によるフォールトトレラント技術の導入が効果的と考えられる. このことは, RAM等の半導体LSIにおいても全く同様であり, 各種構成技術が提案されている⁽⁴⁾⁻⁽⁶⁾.

一般に, フォールトトレラント技術の記憶装置への導入に当たっては, 冗長化による利害得失を定量的に明確にした上で, 装置設計に反映させることが極めて重要である. このため, まず対象となる記憶媒体の素性を正確に把握することが肝要である.

本章では, まず磁気バブル記憶の誤り特性を正確に把握するための測定方法について述べる. 次いで, この方法による初期特性および劣化特性の測定結果について, 代表的な実測例を示すとともに, 誤り特性を解析する.

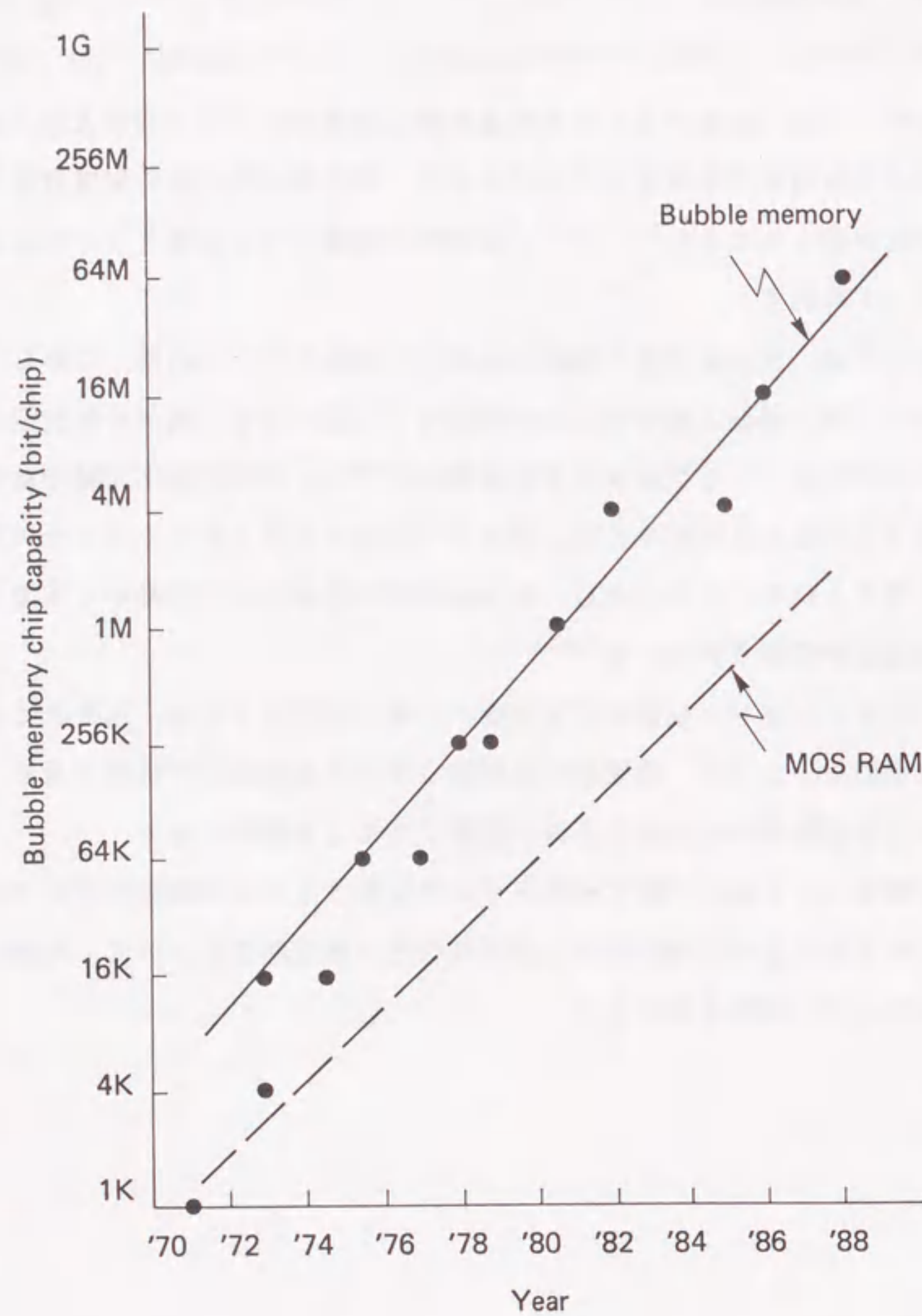


図2.1 磁気バブル記憶チップの記憶容量の増加

2.2 磁気バブル記憶装置の概要

2.2.1 装置構成

1979年、筆者の所属していたNTT電気通信研究所において、大容量磁気バブル記憶装置が、電子交換機システムの新たなファイル記憶装置として、磁気ドラム装置の代替用に開発された⁽⁷⁾。本装置は、磁気バブル記憶ユニット(MBU:Magnetic Bubble memory Unit)およびこれを制御する磁気バブル記憶コントローラ(MBC:Magnetic Bubble memory Controller)とから成る⁽⁸⁾。

MBUは、複数の磁気バブル記憶チップ、アナログ周辺回路等からなり、記憶容量は4Mbitである。MBCは上位に接続される電子交換システムの中央処理装置の命令に従い、MBUに記録再生動作のための詳細指令を送出するとともに、データの授受を行う。

本装置の全体の実装概観は図2.2に、その主な装置諸元は表2.1に、それぞれ示すようである。

表2.1 磁気バブル記憶装置の諸元

項 目		数 値 等
基本記憶容量		512k語(4Mbit:4台)
増設単位		256k語(4Mbit:2台)
最大記憶容量		2048k語(4Mbit:16台)
平均アクセス時間	読出し	5.2ms
	書込み	6.5ms
データ転送速度		200kB/sec
ビット誤り率		10 ⁻¹² 回/bit以下
定期保守		不 要

但し、1語(word)=4byte=32bit.

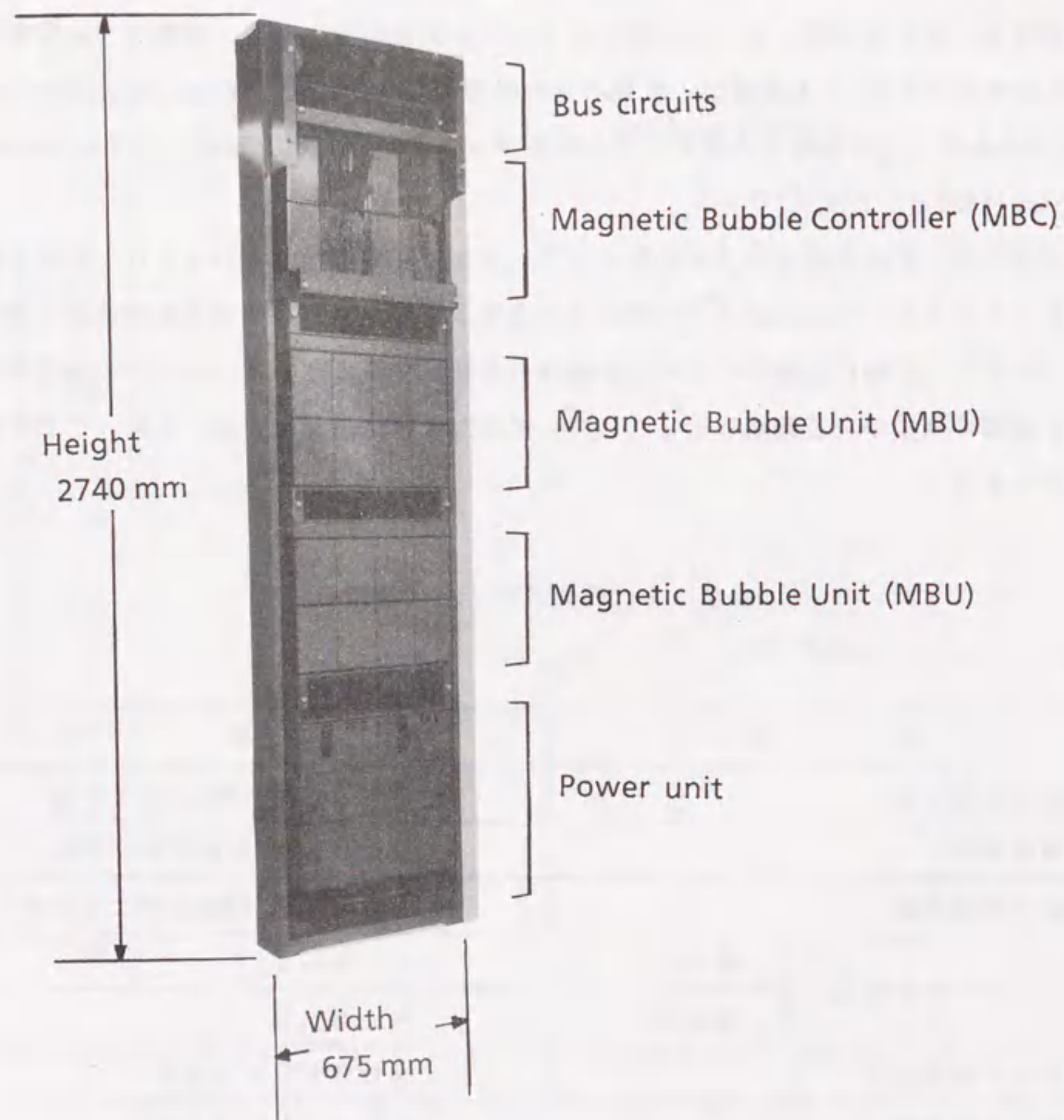


図2.2 電子交換機システム用大容量磁気バブル記憶装置

2.2.2 磁気バブル記憶チップ

本装置に用いられた64Kbの磁気バブル記憶チップの諸元は、表2.2に示す如くである。

表2.2 電子交換機用磁気バブル記憶チップの諸元

項 目	数 値 等
記憶容量	64 Kb
チップ面積	0.432 cm ²
バブル材料	(YSm) ₃ (GaFe) ₅ O ₁₂
基板材料	カトリニウム・ガリウム・ガーネット(GGG)
バブル直径	5 μm
バイアス磁界	900 e
回転磁界	420 e
回転磁界周波数	100 kHz
平均アクセス時間(記録)	5.2 ms
平均アクセス時間(再生)	6.5 ms
記憶ループ構成	メジャマイナーループ構成
転送パターン	Tバー
ビット周期	20 μm
最小パターン幅	1.3 μm
有効マイナーループ数	128本
予備マイナーループ数	4本
マイナーループビット数	535 bit
メジャーループビット数	534 bit
記録・消去方式	垂直磁界印加
検出素子	磁気抵抗素子

磁気バブル記憶チップの構造断面図を図2.3に示す。ガドリニウム・ガリウム・ガーネット(GGG)単結晶膜の基板上に、磁性ガーネット薄膜(YSm)₃(GaFe)₅O₁₂を生成する。この磁性薄膜が、情報を記憶するバブル磁区の保持層である。磁性薄膜上にはハードバブル^{*}抑止膜を介して、トランスファゲート(転路器)・ジェネレータ(バブル発生器)・レプリケータ(複製器)等のバブル制御用ファンクション形成のため、銅・アルミ膜及びパーマロイ膜がマスク生成される。また、パーマロイによってメジャーループ、マイナーループ等が形成されている。なお、絶縁膜としてはSiO₂が用いられる。

* ガーネット膜中に存在するバブル磁区は、勾配磁界によって高速に移動させられると、磁壁の部分にブロッホラインが作られて、異常な運動をするようになる。このようなバブル磁区をハードバブルと呼ぶ。ハードバブルはメモリの誤動作の一つの原因となるので、通常種々のハードバブル抑止の工夫が施されている。

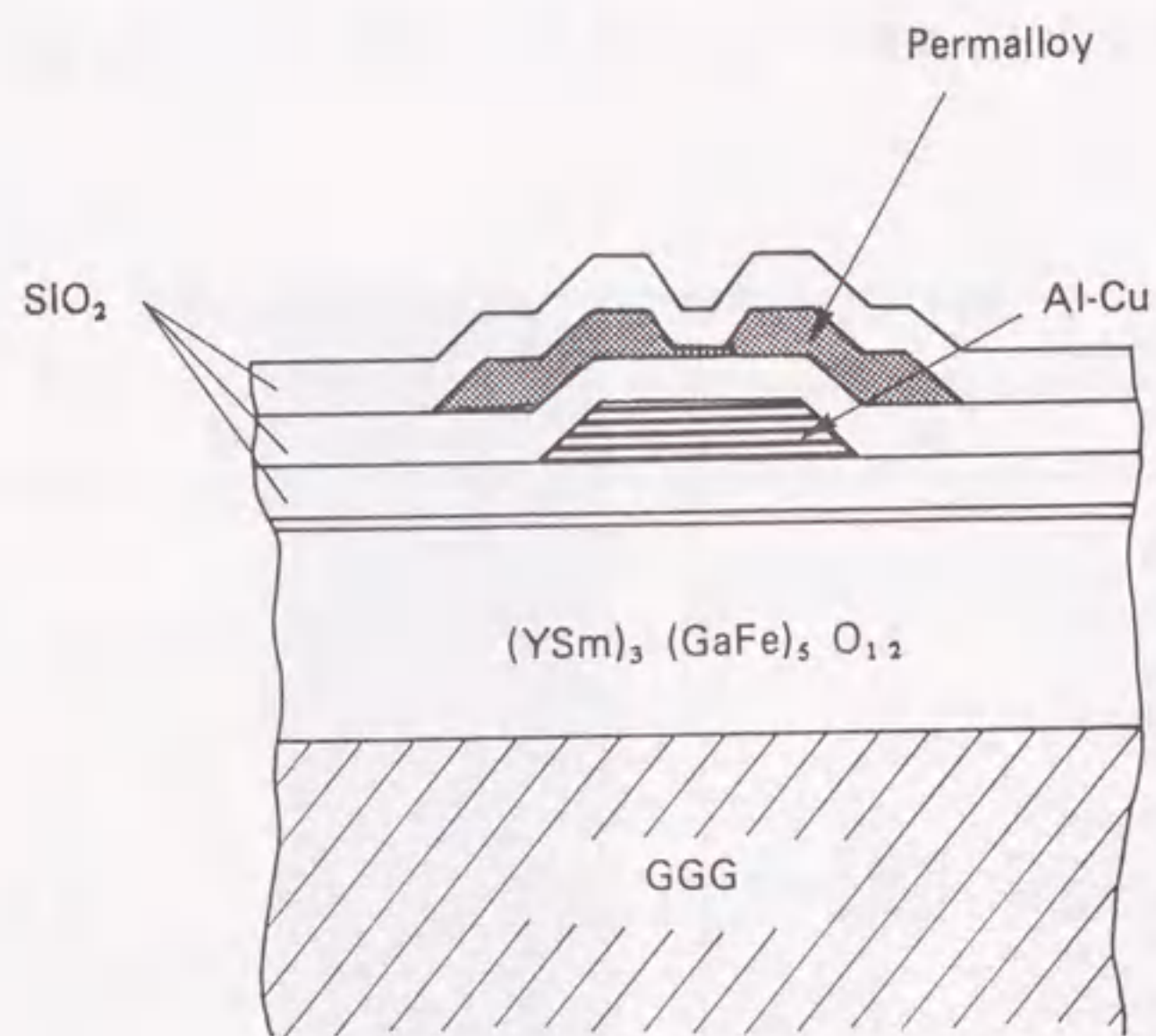


図 2. 3 磁気バブル記憶チップの構造断面

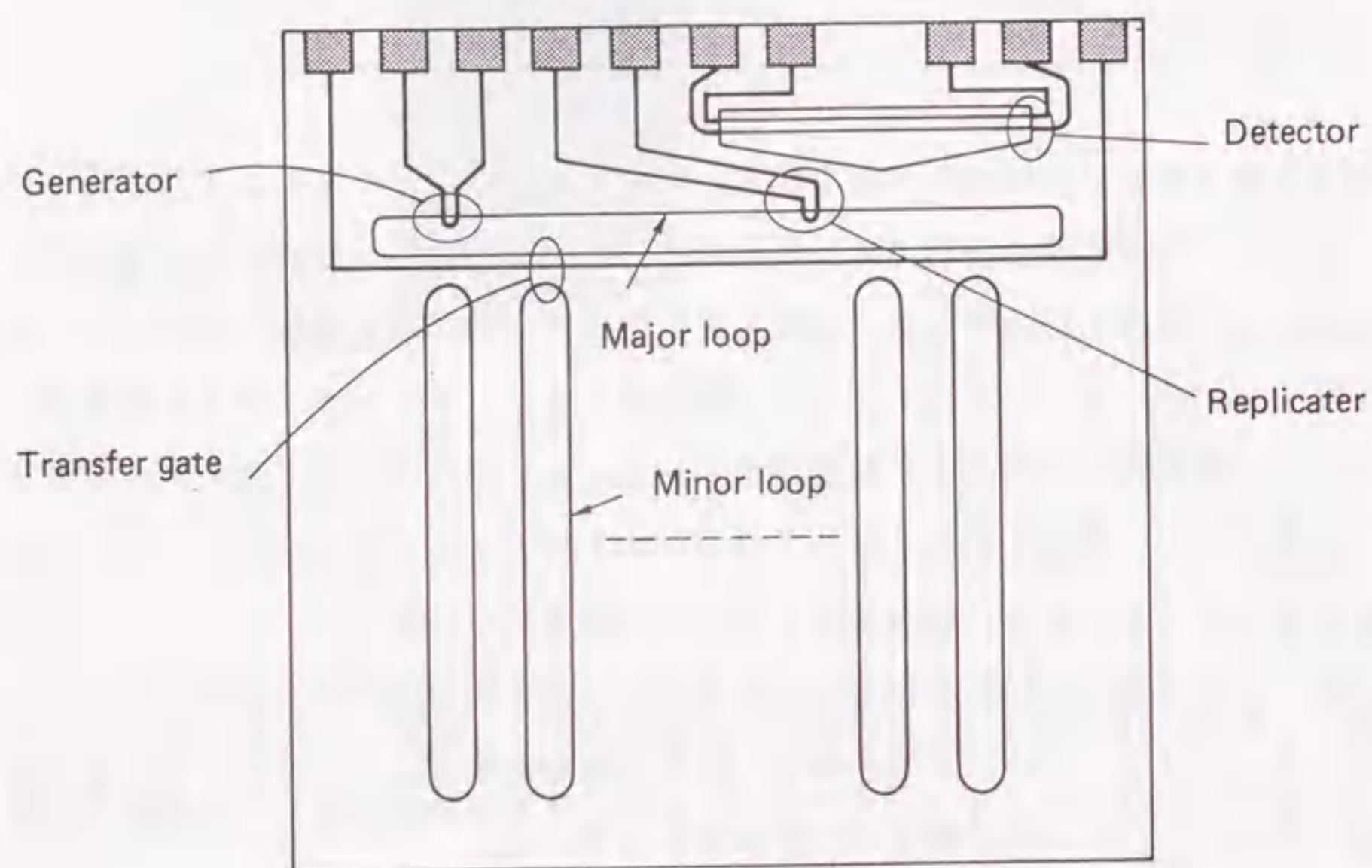


図 2. 4 磁気バブル記憶チップの基本構成

次に、基本構成について図 2. 4 を用いて述べる。本チップは、メジャマイナループ構成であり、多数のバブルを蓄える総計 132 本のマイナループとバブルの発生・消去・検出機能を有する 1 本のメジャループとから成る。メジャループとマイナループはトランスファゲートによって連結される。回転磁界によって、バブルはメジャループ及びマイナループ上を移動する。

各ファンクションの動作について述べる。トランスファゲートは、マイナループ上の同一位置にあるバブル列を一斉にメジャループに受け渡したり、逆に、バブル列をメジャループからマイナループへの移動を行う。メジャループにある発生・消去器は、ヘアピン形の導体にパルス電流を流すことにより、垂直磁界を発生させてバブルを発生させる。また、逆方向の電流によりバブルを消去させる。分割器（レプリケータ）は、電流パルスによって 1 個のバブルを 2 個に分割する。一つはメジャループに戻るが、他は拡大されたのち、検出器において磁気抵抗効果によって検出される。

上記構成及び機能に基づき、書込み及び読出し動作は、次のようになされる。書込み時は、書込み情報に応じて発生器でバブルを次々に発生させる。このバブル列を、回転磁界でメジャループ上のトランスファゲートまで転送し、トランスファゲートを開いてマイナループ内の所定の位置に格納させる。読出し時は、所望のバブル列をマイナループ上を移動させ、トランスファゲートからメジャループに送り出す。このバブル列の先頭が分割器に達した時点で、バブルを分割してその一つを検出器に移して電氣的に検出する。

2. 2. 3 磁気バブル記憶ユニット (MBU) ⁽⁹⁾

磁気バブル記憶ユニット MBU は、チップ、モジュール、ユニットの 3 段階を経てはじめて実現される (図 2. 5)。磁気バブル記憶チップを複数個搭載させたセットをモジュールと称する。モジュール内には、図 2. 6 に示すとおり、チップの面内方向に駆動磁界を与えるための駆動コイルおよび垂直方向にバイアス磁界を加えるための永久磁石が含まれる。MBU は、このモジュールを複数個と、コイル駆動回路、チップ駆動回路、センス回路、入出力制御回路等の周辺回路とから構成される。MBU の概観を図 2. 7 に示す。

MBU の諸元を表 2. 3 に示す。ユニット記憶容量は、データ転送効率、回路共用化による経済効果などを勘案して 4 Mb (128 k 語) としている。MBU 2 個 1 組で増設単位となる。

表2.3 磁気バブル記憶ユニット (MBU) の諸元

記憶容量	4 Mb (128 k語)
磁気バブル記憶チップ	64 kb / メジャマイナループ構成 132 マイナループ 535 ビット / ループ
実装チップ数	80個
回転磁界駆動周波数	100 kHz
データ転送速度	200 kB / sec
消費電力	68 W (動作最大時) 25 W (スタンバイ時)
電源電圧	-5 V, +5 V, +12 V, +40 V
動作周囲温度	10°C ~ 45°C
寸法 (W×H×D)	133×194×299 mm
重量	8 kg

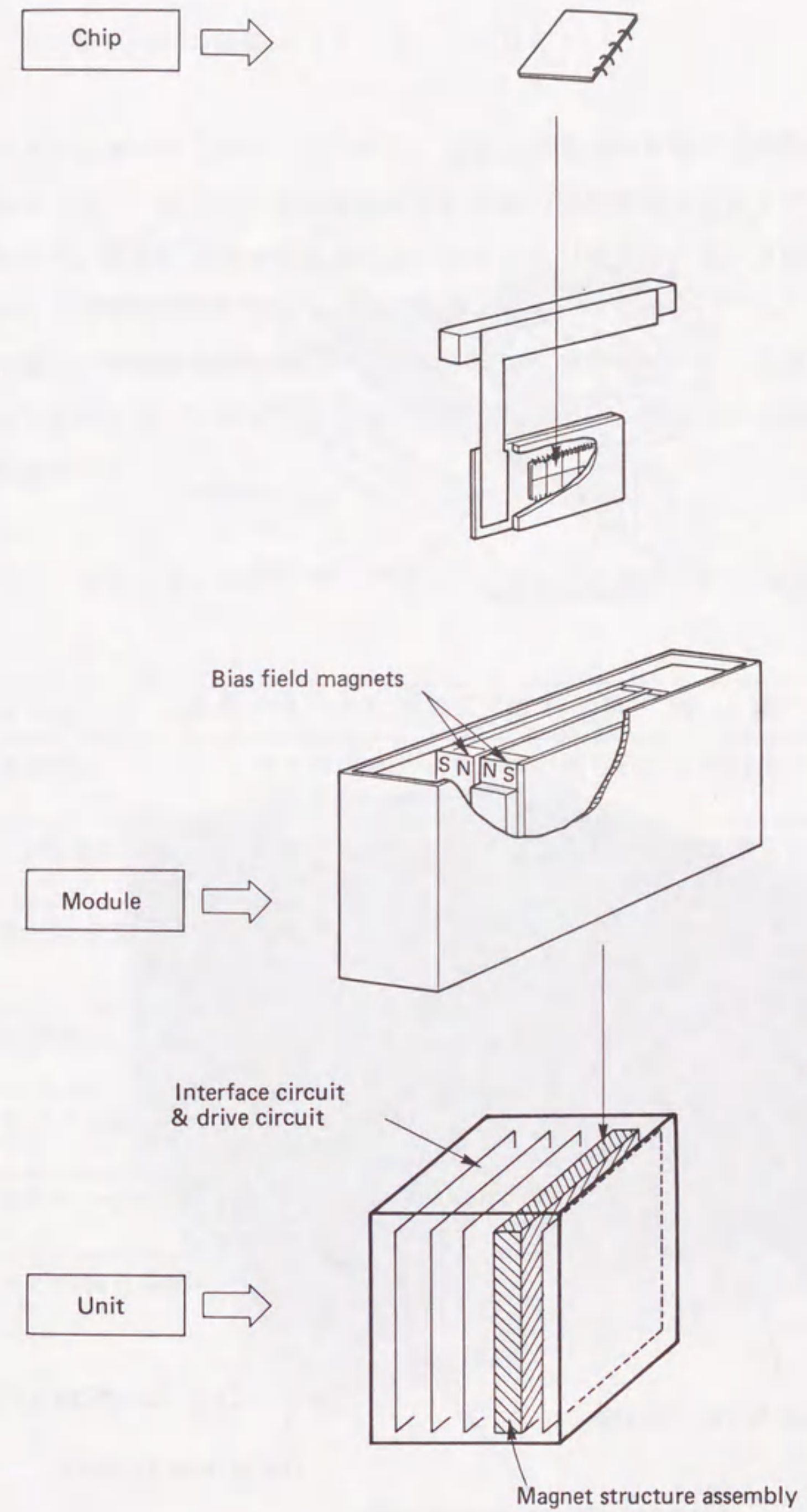


図2.5 磁気バブル記憶ユニットの構成

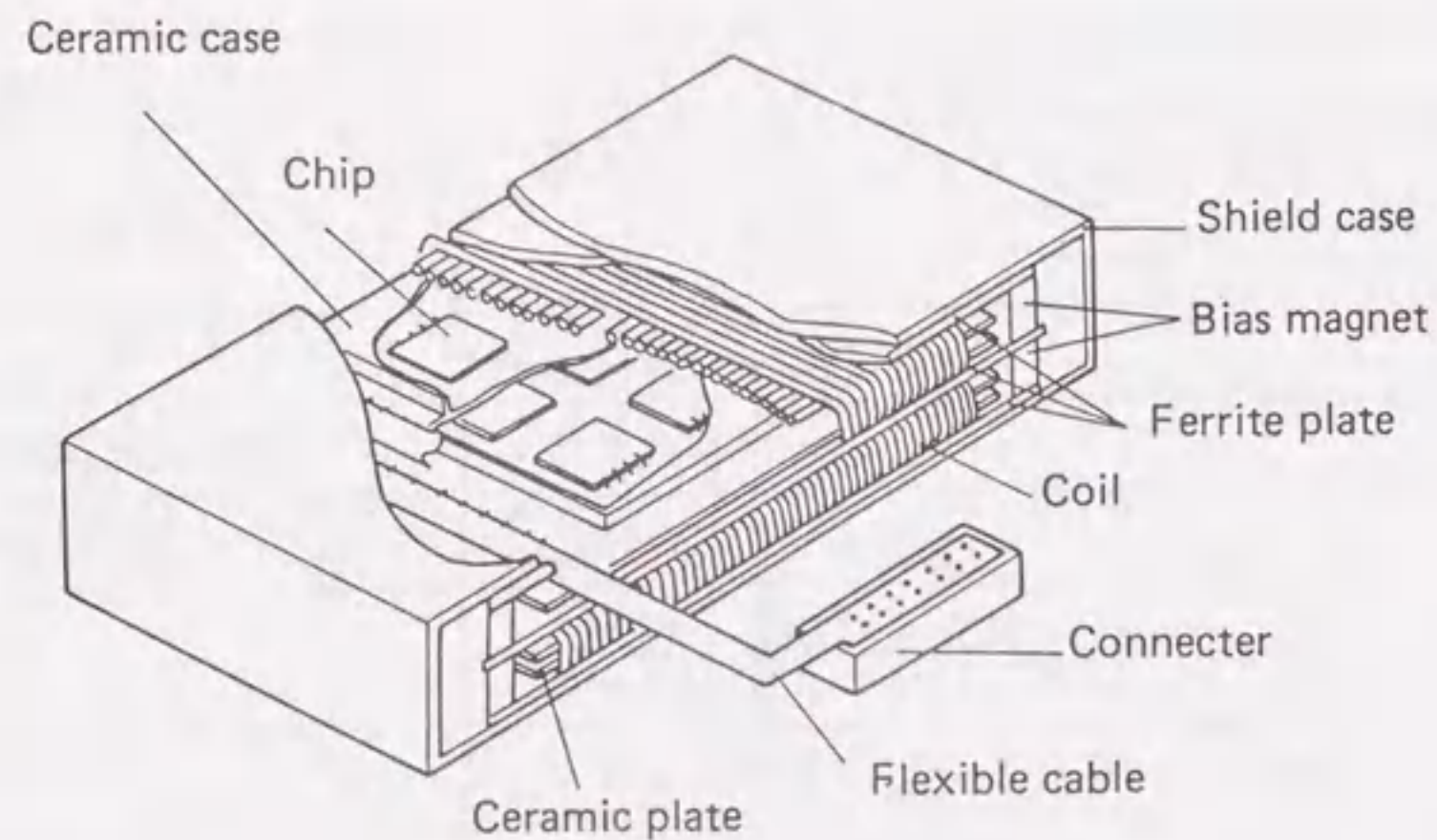


図 2. 6 磁気バブル記憶モジュールの構造

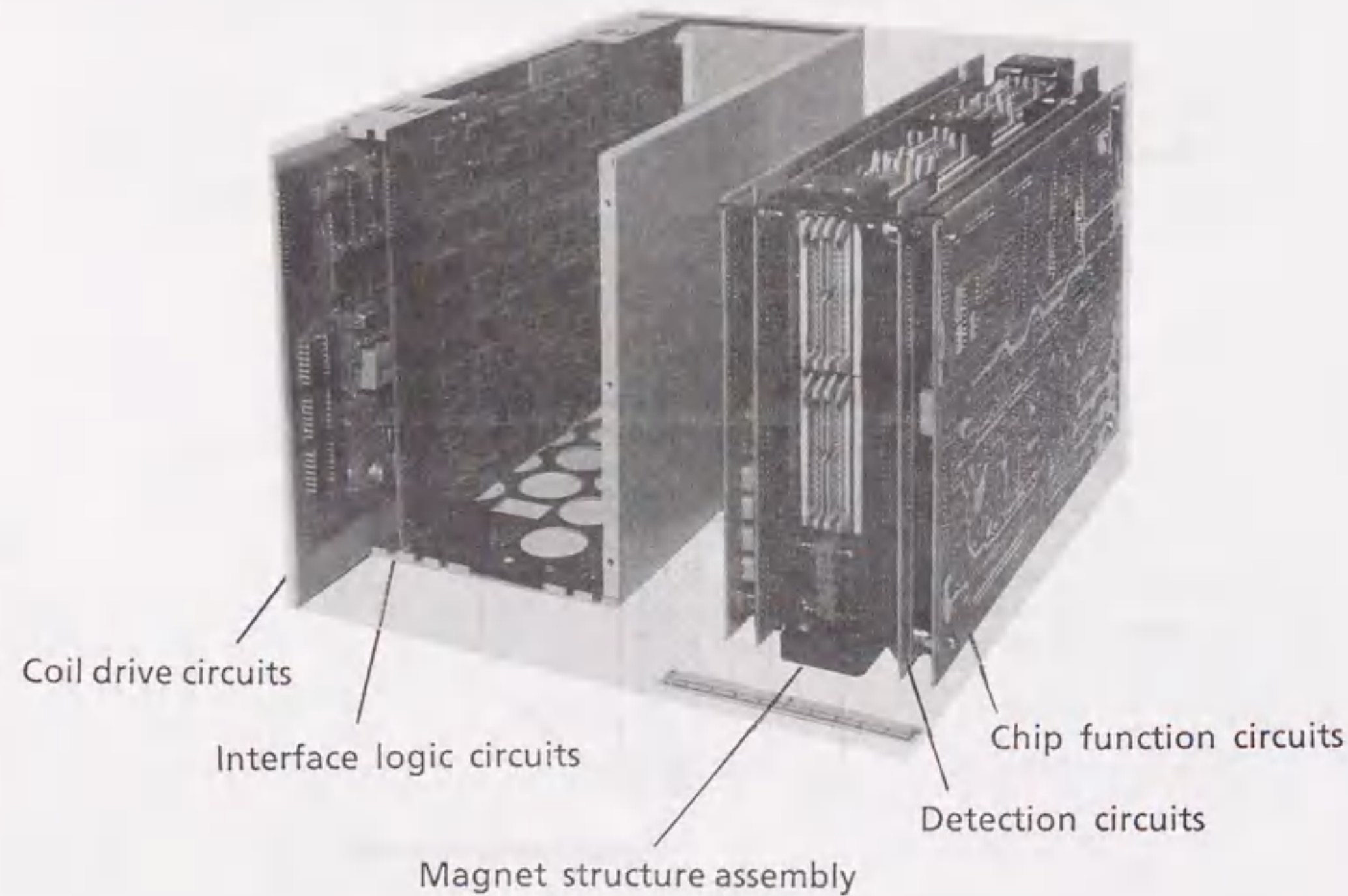


図 2. 7 磁気バブル記憶ユニット

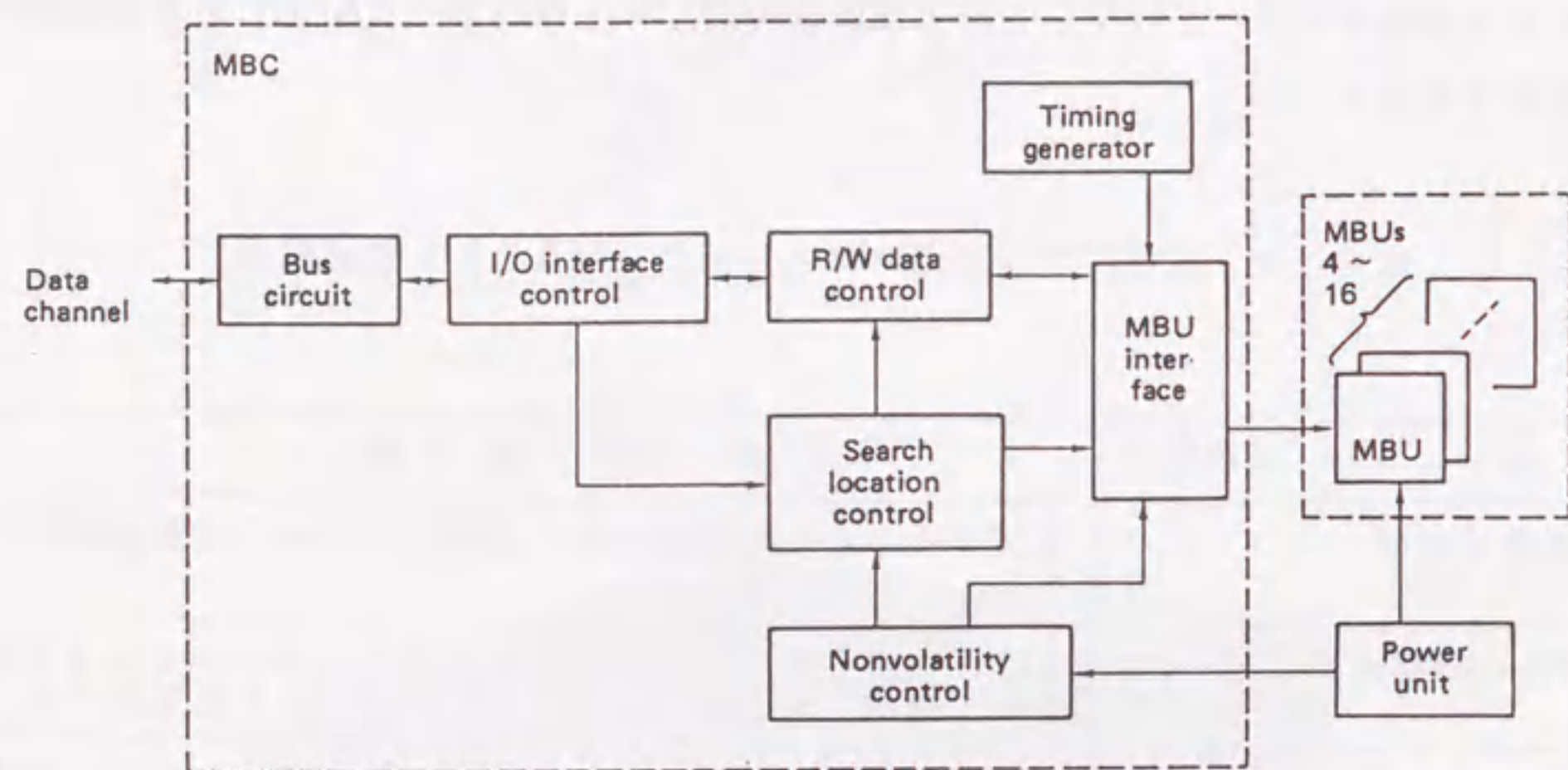
2. 2. 4 磁気バブル記憶コントローラ (MBC)

磁気バブル記憶コントローラMBCは、上位に接続される電子交換システムの中央処理装置の命令に従い、MBUに記録再生動作のための詳細指令を送出するとともに、データの授受を行う。MBCは最大16個接続されるMBUのうち、最大8個を並列制御できる。機能ブロック図を図2. 8に、その機能概要を表2. 4に示す。

主な特徴は、①欠陥救済処理⁽¹⁰⁾および不揮発化制御等のデータ高信頼度化、②チップのアクセス制御を8ゾーンに分けた時分割多重制御⁽¹¹⁾、③回路の共用化による論理素子の削減などである。

表 2. 4 磁気バブル記憶コントローラ (MBC) の機能概要

ブ ロ ッ ク 名	機 能 概 要
信号送受信部	バス形式でチャンネルに接続され、記録再生データや制御信号を送受する。
インタフェース制御部	電子交換システムのI/Oインタフェース仕様に従い、チャンネルとの間で起動・転送・報告等のシーケンスに対応した応答を行う。
記録再生制御部	データの転送制御と各種エラーチェックを行う。欠陥ループ救済のためのビット再配列を欠陥ループ位置情報に基づいて実行する。
サーチ制御部	チップに対するアクセス制御を異なる8アドレスについて同時に行う。論理アドレスと物理アドレスを変換する。
タイミング制御部	基本クロックの生成および各種ファンクションを動作させるためのタイミング信号を発生する。
MBUインタフェース制御部	記録・再生データの送受および欠陥ループ位置情報の受信を行う。チップの駆動、検出に必要な信号をMBUに送る。
データ不揮発化制御部	電源異常時にバブル動作を即時に止める。また、電源復帰後、自動的に基準停止位置にバブルを戻す。



MBU : Magnetic bubble memory unit
R/W : Read/Write

図 2. 8 磁気バブル記憶コントローラ (MBC) の機能ブロック図

2. 3 測定システム

磁気バブル記憶メモリの誤り特性の測定には、専用の試験装置を用いた。図 2. 9 に測定システムの全体構成を示す。測定対象は、複数の磁気バブル記憶チップと記録再生アナログ回路等を搭載した磁気バブル記憶ユニットである。専用試験装置と MBU との間はコマンド線及び記録再生データ線で接続される。MBU には独立に電源が供給される。また、バイアス磁界マージン特性の測定のため、制御アダプタによりバイアス磁界強度を可変としている。

専用試験装置の機能は、表 2. 5 にまとめて示す如くである。記録データパターンは、図 2. 10 に示すように、4 bit × 32 bit の基本パターンとそのコンプリメンタリ・パターンの組合せとなる。したがって、バブルの湧出しや消滅を起こしやすいパターンの設定等が容易に可能である。誤りの検出は、試験装置内の RAM に保存されている記録データと読み出された再生データとのビット単位の照合結果に基づく。

なお、動作モード、記録データ等の指定は、本試験装置の前面パネルのスイッチによる。

表 2. 5 専用試験装置の機能

項 目	内 容
動作モード指定	①記録、再生動作のシーケンス。 ②連続動作。 ③スタート・ストップ動作。
アドレス指定	スタートアドレスとストップアドレス。
記録データ指定	記録データパターン (図 2. 10)。
再生データ表示	LED 表示。
ファンクション制御信号設定	各ファンクション (ジ・エネラ・タ、ア・ナ・イ・レ・タ、トランス・ア・イ・ン、トランス・ア・フ・ア・ク・ト、ス・レ・ッ・チ、カ・ツ、デ・イ・テ・ク・タ、ス・ト・ロ・ッ・プ) の電流パルスの位相とパルス幅。
欠陥ループマスキング	あらかじめ登録された欠陥ループによる誤りを無視する機能。
誤り回数表示	LED 表示。
誤りストップ	誤り検出時、誤りデータ及びアドレスを LED 表示 (同時に試験装置も動作中断)。

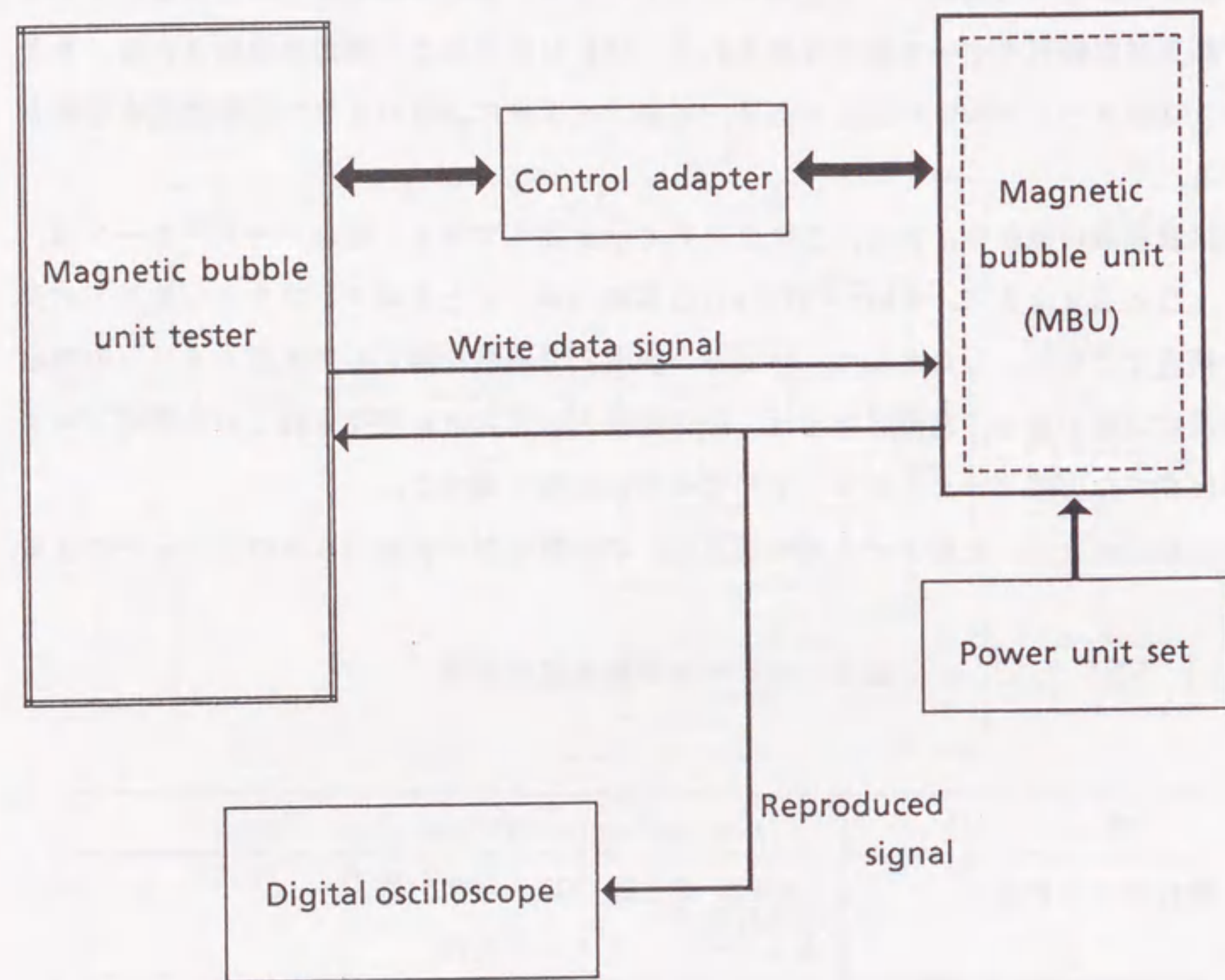


図 2. 9 測定システム構成

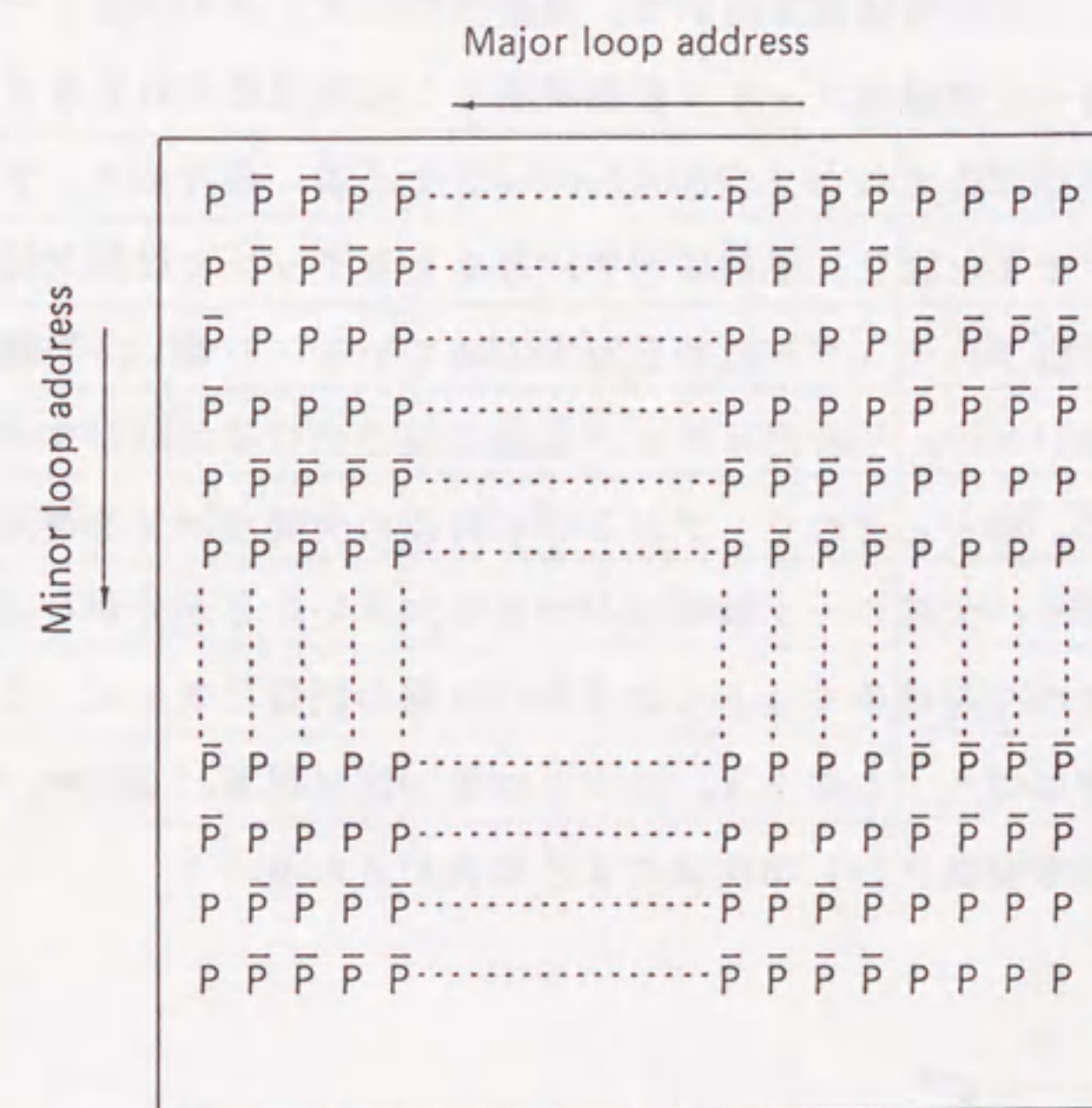
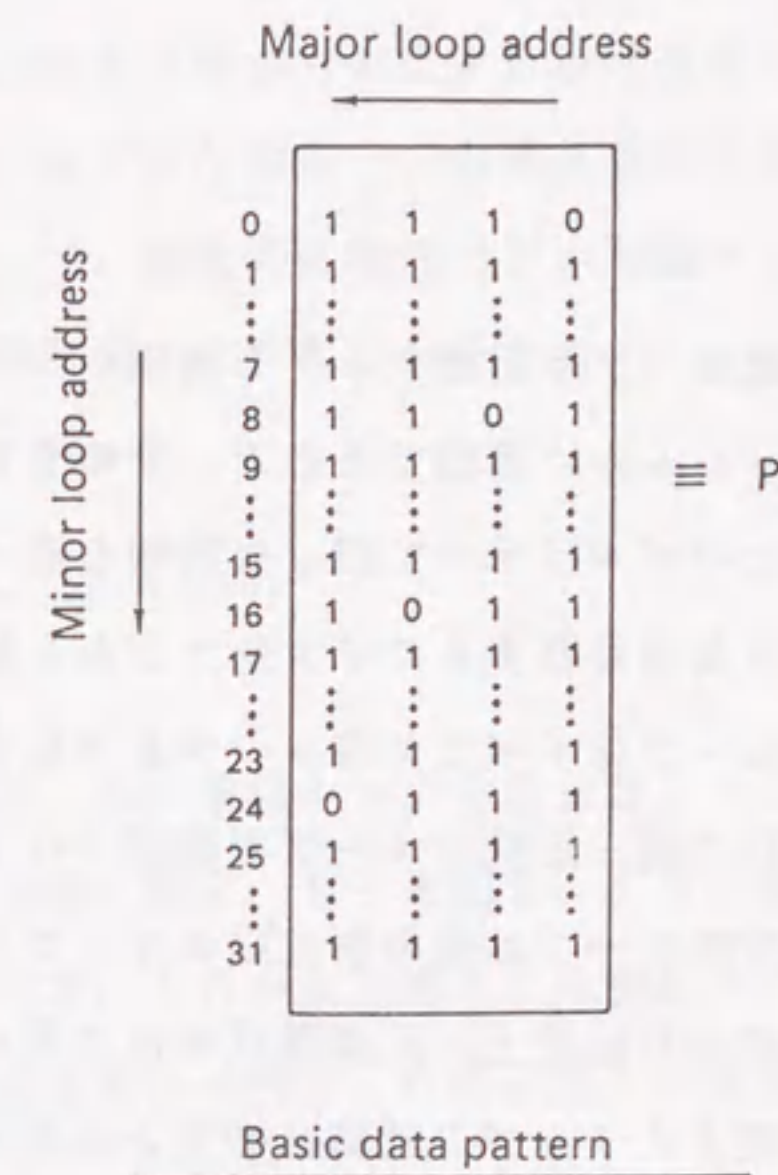


図 2. 10 試験データパターン

2. 4 測定結果と考察

2. 4. 1 初期特性

2. 2節において述べた磁気バブル記憶チップの構成から分かるように、また、バブルはマイナーループ上をシーケンシャルに周回するので、そのうち1箇所でも欠陥部分があれば、そのループから出てきたバブルはすべて誤った情報を担っている可能性が高い。或いは、転送路を遮断するような欠陥を有するマイナーループからは、メジャーループにバブルが転送されない。このようなループはすべて欠陥ループとみなされる。

通常、マイナーループは多数の同一形状のループで構成されているので、冗長化が容易に図れる。したがって、上記欠陥ループは他の無欠陥のマイナーループで代替することで救済が可能である。しかし、物理的な配置上、冗長構成が採り難いメジャーループおよび各ファンクション部分に欠陥が存在するチップの救済は事実上不可能である。このような磁気バブル記憶チップの構成上の特徴から、誤り特性としてはマイナーループ単位に測定すれば良いと言える。

以上の事柄から、上記試験装置を用いて、製造直後のチップの欠陥ループ数を測定した。測定対象は、当初電子交換機用ファイル記憶装置として実用化された64Kbチップと、その改良として引続き導入された256Kbチップである。各々のチップの欠陥ループ数の測定結果を図2. 11と図2. 12に示す。64kbチップでは無欠陥チップが約40%、欠陥ループ4本以下のチップが約95%を占めている。しかし、集積度が4倍高い256kbチップにおいては、それだけチップ製造工程で生じる欠陥がマイナーループに及ぼす影響が大きいため、ほとんどのチップが10本前後の欠陥ループを含んでいる。また、同一ロットにおいても、欠陥ループ数のばらつきが大きいことが分かる。

一般に、ある事象の生起確率を p としたとき、 n 回の試行において、その事象が r 回起こる確率は二項分布に従う。このとき、 $m=np$ を一定に保ち、 $n \rightarrow \infty$ 、 $p \rightarrow 0$ という極限にすると、その確率関数 $P(x)$ は次式のように表わされる。

$$P(x) = \frac{m^x}{x!} e^{-m} \quad (2-1)$$

ただし、 x は非負整数である。この離散的な分布はポアソン(Poisson)分布といわれる。このポアソン分布は、通常極めて低い確率で発生する故障現象または不良現象などに適用されている。磁気バブル記憶チップの欠陥ループの存在確率にもポアソン分布が利用できるものと考えられる。したがって、製造時に磁気バブル記憶チップの面積当りに x 個の欠陥ループを有する確率 $P(x)$ は次式のように表わされる。

$$P(x) = \frac{[DS(1+q)]^x}{x!} e^{-DS(1+q)} \quad (2-2)$$

ここで、 D はチップの欠陥密度、 S は予備ループを含まないチップ面積、 q は予備ループによるチップ面積の増加率である。図2. 11と図2. 12の測定値を上記ポアソン分布で近似した結果を各々破線で示す。これが実測結果と比較的良く一致することがわかる。このことから、各チップの欠陥密度 D が表2. 6に示すように推定できる。

表2. 6 64Kb及び256Kbチップの構成と欠陥特性

記憶容量	64Kbit	256Kbit
ループ構成	メジャーループ構成	メジャーループ構成
有効マイナーループ数	128	256
予備マイナーループ数	4	8
マイナーループビット数	535	1070
チップ面積	0.432cm ²	0.342cm ²
欠陥密度	2cm ⁻²	35cm ⁻²
平均欠陥ループ数	1	12

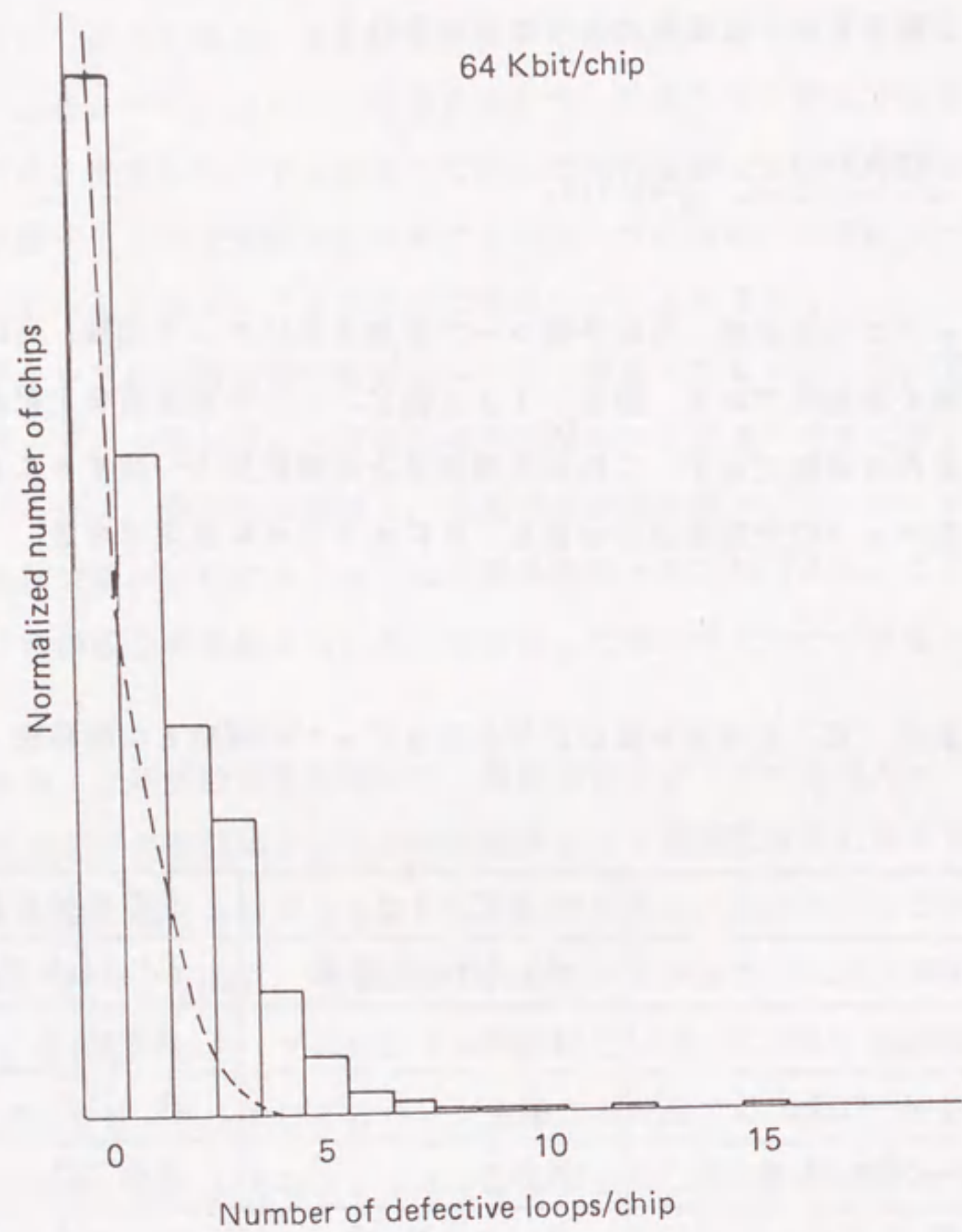


図 2. 11 64 k b i t チップの欠陥ループ分布

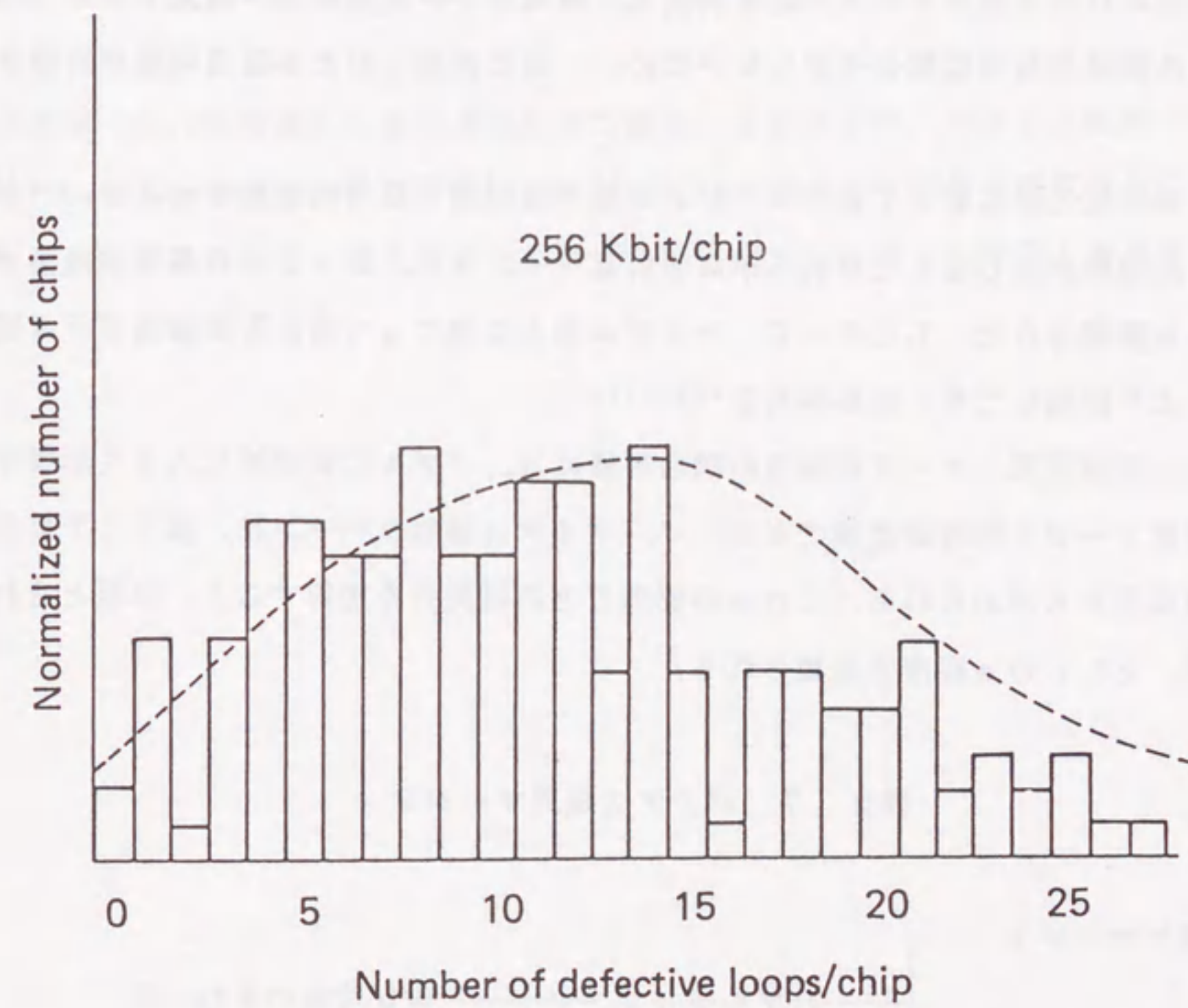


図 2. 12 256 k b i t チップの欠陥ループ分布

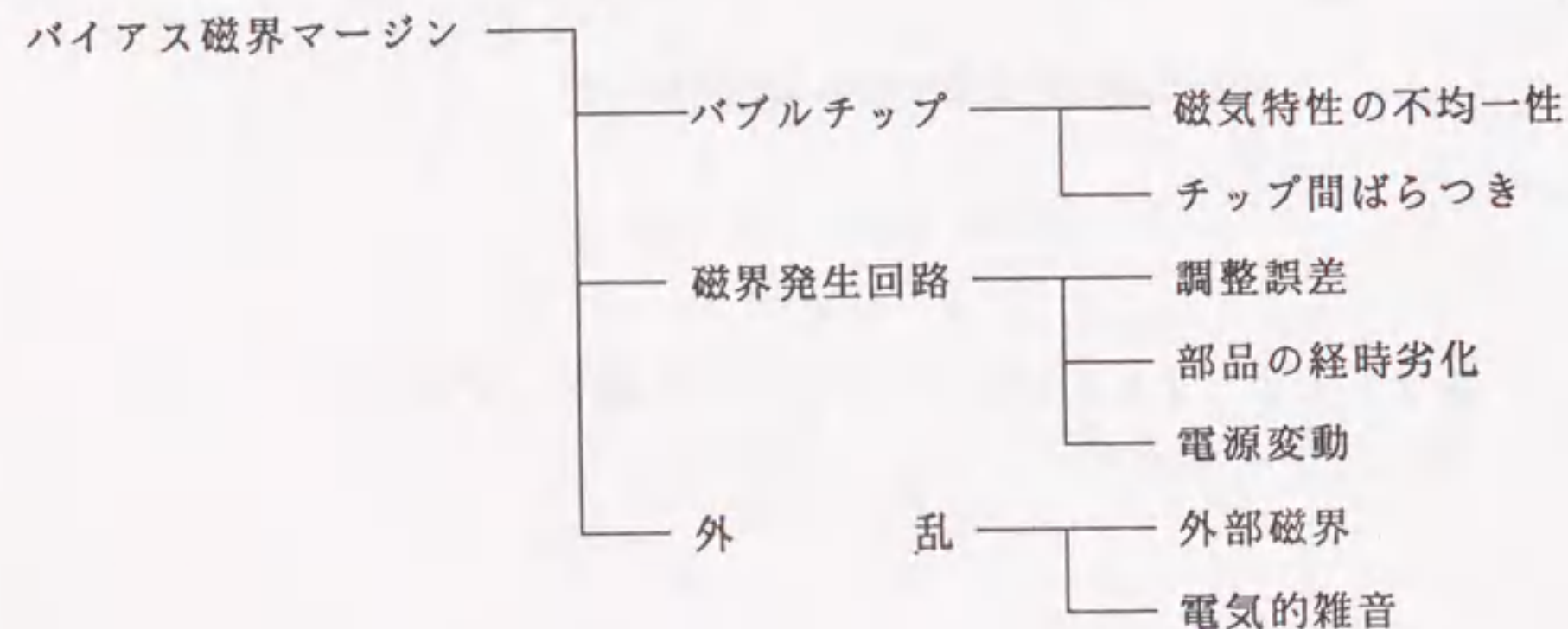
2. 4. 2 劣化特性

高い信頼性を厳しく要求される電子交換システムの構成要素には、寿命として22年以上という設計基準がある。従来の電子交換機用ファイル記憶装置である磁気ドラム記憶装置と同じく、磁気バブル記憶装置に対しても同等の信頼性が要求される。磁気バブル記憶装置のようないわゆる固体ファイル記憶装置は、磁気ドラム記憶装置や磁気ディスク記憶装置のように機械的な可動部分を有しないため、一般に長期にわたる高信頼性が期待される。

しかし、単純転送路において動作マージンの限界値近傍で長時間駆動させると、バブルの消滅や自然発生が生じることが明らかにされた⁽¹²⁾。また、チップ内の各構成要素でのエラー現象も解析された。したがって、システム導入に当たっては、この長期データ信頼性を実測により把握しておく必要がある^{(13), (14)}。

磁気バブル記憶装置のデータ信頼性の総合評価には、バブルの安定性に大きく影響するバイアス磁界マージン特性が最適である⁽¹⁵⁾。バイアス磁界マージンは、表2.7に示すような各種要因から決められる。これらの要因ごとの損失分を加算すると、必要とされるマージンは、 $\pm 3.10e$ 程度と見積られる。

表2.7 バイアス磁界マージン



2.3節において説明した測定システムを用いて、記憶容量4Mbitの磁気バブル記憶ユニット(MBU)20台のバイアス磁界マージンの劣化特性を、約3年にわたって実測した。なお、これらのMBUは、電子交換システム導入のための試験・調整に供せられていたものである。測定条件としては、スタートストップ動作も含めた連続書込み、及び読取り動作の繰り返しである。記録データパターンは、既に示したパターンとその反転パターンである。上記の記録再生連続動作とともに、バイアス磁界強度を $\pm 100e$ 変化させてマージンを測定した。

約3年間(26,000時間)に及ぶ測定結果を図2.13に示す。バイアス磁界マージンの上限は $-0.150e/\text{decade}$ 、その下限は $+0.120e/\text{decade}$ という割合で劣化することが明らかになった。これらから、22年以上にわたり限界値 $\pm 3.10e$ を十分上回るマージンが存在することが実証できた。

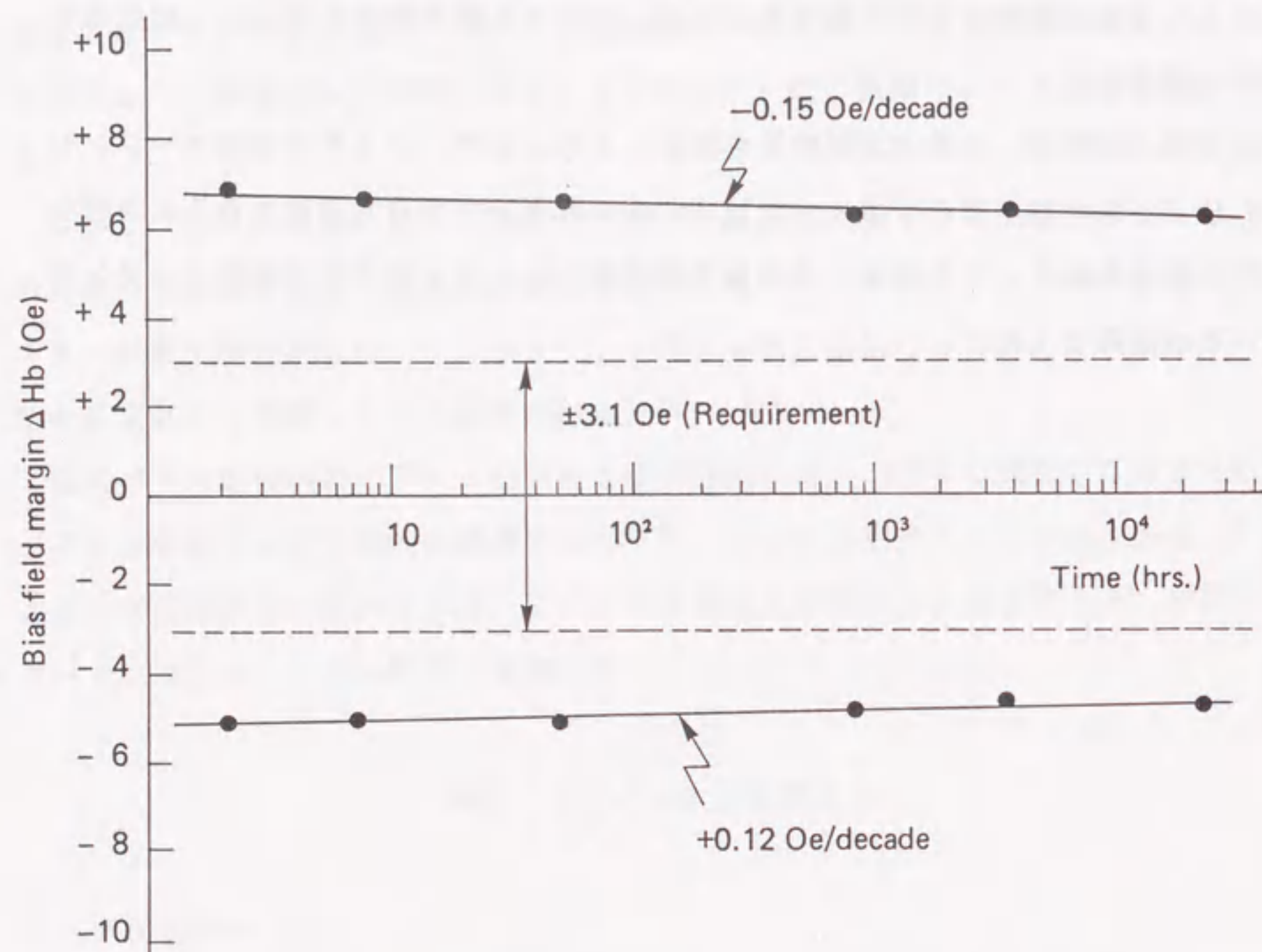


図 2. 1 3 バイアス磁界マージンの経時劣化

2. 5 結 言

本章においては、日本電信電話公社電気通信研究所（旧）で電子交換システム用ファイル記憶装置として研究開発され、実用に供せられた大容量磁気バブル記憶装置のデータ信頼性の評価実験について述べた。得られた主な結論を以下に列挙する。

- (1) メジャマイナーループ構成の磁気バブル記憶チップの欠陥特性は、マイナーループ単位に捉えるべきである。すなわち、電気的手段によるフォールトトレラント技術の導入にあたっては、チップ上に存在する微小欠陥の個々の属性（大きさ、位置等）に着目する必要はなく、マイナーループ単位の欠陥状態の把握が重要である。
- (2) 記憶容量64kbit及び256kbit チップにおける欠陥ループの存在分布の実測値が、ポアソン分布を用いることにより近似できることを示した。これによって、チップ欠陥密度という基本量で欠陥分布を代表できることを明らかにした。
- (3) 磁気バブル記憶ユニット（容量4Mbit）20台の信頼性マージンを長期間実測した結果、電子交換システムにおいて要求される22年を上回る期間十分な動作マージンが確保できることを実証した。

以上で明らかにした磁気バブル記憶装置の初期及び経時劣化後の誤り特性などは、次章のフォールトトレラント技術の研究に活用されている。

[第2章の参考文献]

- (1) 桜井良文, “磁気バブルメモリの展望”, 日本応用磁気学会誌, 5, 4, 220 (1981).
- (2) 杉田 恒, “イオン打込み・パーマロイハイブリッド磁気バブル素子”, 日本応用磁気学会誌, 7, 5, 276 (1983).
- (3) 松山公秀, “固体磁性メモリ”, 日本応用磁気学第63回研究会資料, 63-6, 23 (1990).
- (4) E.Tammaru and J.B.Angell, “Redundancy for LSI yield enhancement”, IEEE J. Solid-State Circuits, SC-2, 172 (1967).
- (5) A.Chen, “Redundancy in LSI memory array”, ibid., SC-4, 291 (1969).
- (6) S.E.Schuster, “Multiple word/bit line redundancy for semiconductor memories”, ibid., SC-13, 5, 698 (1978).
- (7) K.Iida, M.Saito, and K.Furukawa, “An 8 Mbyte bubble memory”, IEEE. Trans. Magn. MAG-15, 1982 (1979).
- (8) 三瀬啓介, 布谷正勝, 斉藤 実, 古川一夫, 大槻兼市, “電子交換機用大容量磁気バブル記憶装置”, 信学技報, SE78-69, 81 (1978).
- (9) 斉藤 実, 山口中彦, 古川純男, 近藤 晋, 日比 進, “4.3 Mbit磁気バブル記憶ユニット”, 第2回日本応用磁気学会学術講演概要集, 21aA-6, 70 (1978).
- (10) 古川純男, 古川一夫, 大槻兼市, “磁気バブル記憶装置の予備素子制御の一方法”, 昭53年度電子通信学会総合全国大会予稿集, 7-115 (1978).
- (11) 布谷正勝, 出羽 博, 増田 健, “磁気バブル記憶装置のアドレス変換方法”, 昭53電子通信学会総合全国大会予稿集, 7-112 (1978).
- (12) P.W.Shumate and R.J.Oeirce, “Lifetime characterization of propagated bubble data-stream”, Appl. Phys. Lett., 23, 204 (1973).
- (13) F.B.Hagedorn, “Long-term testing of 68k bit bubble device chips”, IEEE Trans. Magn., MAG-12, 680 (1976).
- (14) T.T.Chen, L.R.Tocci and J.L.Archer, “Experimental technique for studying the reliability of bubble memory devices”, J. Appl. Phys., 48, 373 (1977).
- (15) N.Yamaguchi, “Bias field margin degradation due to long-term memory opera-

tion in 16k bit bubble memory chips”, Proc. 8th Int. conf. on Solid State Devices, 347 (1976).

第3章 磁気バブル記憶の欠陥救済方式

3.1 緒言

磁気バブル記憶チップは、前章において述べたように、LSI製造技術と同等の微細加工技術等を駆使して製造されるため、集積度が高い反面、チップ上には結晶材料および配線パターン等の欠陥箇所がある確率で存在する。

メジャマイナーループ構成のチップにおいては、メジャーループ及びそれに連結するバブル制御用の各ファンクション部分に欠陥が存在する場合、これらを救済するような冗長構成を採ることは物理的に困難である。しかし、バブルの格納領域である数多くのマイナーループ群の中の少数のマイナーループの欠陥は、マイナーループを冗長化しておくことにより比較的容易に救済できる。さらに、チップ面積の80~90%はマイナーループ群が占めているので、マイナーループの冗長化による救済効果は高いことが期待される。

また、前章でも述べたように、量産時においても完全に無欠陥であるチップは極めて少ない。この傾向は集積度が高まるほど強くなる。したがって、チップ歩留まりを向上させチップコストを低下させるためには、ある程度の欠陥部分を許容する措置が必要となる。すなわち、マイナーループ群の冗長化構成が有効な手段として考えられる⁽¹⁾⁻⁽³⁾。

本章では、まず各種欠陥救済方式の比較評価を行う。次いで、前章の欠陥特性に基づいて、冗長化による欠陥救済効果、歩留まり改善効果等を定量化し、その最適構成を明らかにする。さらに、最適な冗長構成を施すことを前提として、効果的な誤り訂正符号(ECC: Error-Correcting Codes)⁽⁴⁾⁻⁽⁶⁾の新しい適用方法を提案する。これに伴う、データ信頼度の改善効果を明確にする。

3.2 欠陥救済方式の解析

この節では、磁気バブル記憶における各種欠陥救済方式の比較を行う。また、チップ歩留まり・モジュール歩留まり・ユニット歩留まりの導出により、各方式の総合コスト評価を行う。

3.2.1 欠陥救済方式の比較⁽⁷⁾

磁気バブル記憶における欠陥救済方式としては、(1) 予備ループ方式、(2) 予備チップ方式、(3) 併用方式の3方式が考えられる(図3.1)。以下、これらの方式の概要について述べる。

(1) 予備ループ方式

チップ内にあらかじめ予備マイナーループ(予備ループ)を設けておき、これが欠陥ループの代替をするよう電氣的に差し替える。予備ループ分のチップ面積が増加するだけなので、冗長度が低いという利点を有する。しかし、ビット単位のシリアル方式であるためバイト構成において、図3.2に示すような時間的なずれが発生する。これを調整するため再配列回路が必要となる。

(2) 予備チップ方式

チップ内には予備ループを設けず、別個に予備切り替え専用の予備チップを用意する。切り替え操作はバイト単位毎に独立なので、図3.3に示すとおり上記予備ループ方式のような時間的なばらつきはない。したがって、論理制御回路は単純で済むという利点がある。ただし、チップ単位の増設となるので、それに付属するアナログ回路等の付加が大きい。また、原理的に同一マイナーループ番号に重なって予備チップ数を越える欠陥ループが発生すると救済不能となる。

(3) 予備ループ・予備チップ併用方式(以下、併用方式)

チップ内に予備ループを設けておくとともに、別個に予備切り替え専用の予備チップをも用意する方式である。切り替え手順としては、図3.4に示すとおり、第一に予備チップ内のマイナーループを利用して同一アドレスのマイナーループ群で交代させる。この処理で賄いきれなかった場合は、そのマイナーループ群を使用せず別のマイナーループ群を用いる。マイナーループ群単位の処理なので、予備ループ方式において問題であったバイト情報のタイミングずれは生じない。

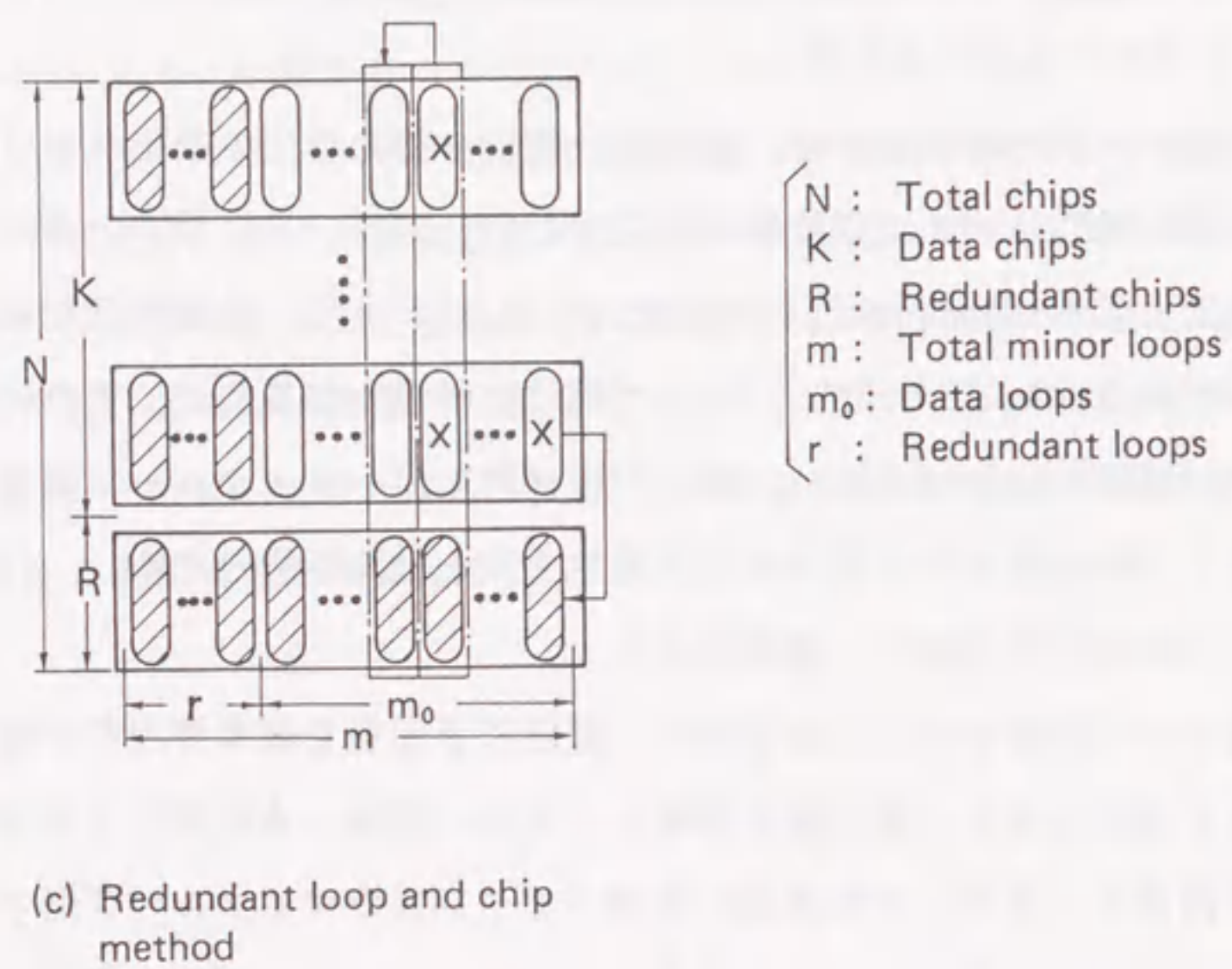
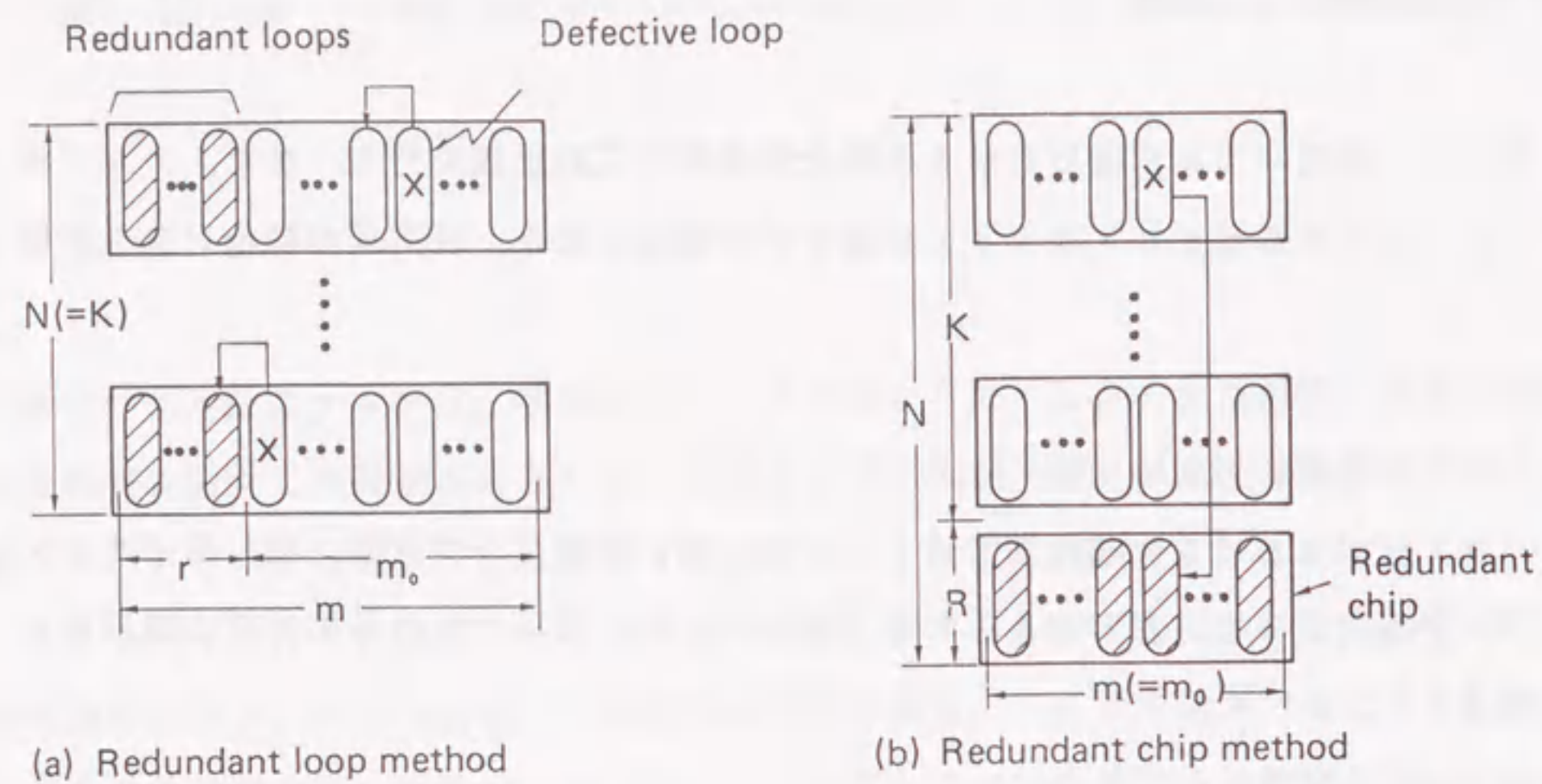


図 3. 1 磁気バブル記憶における欠陥救済方式の比較

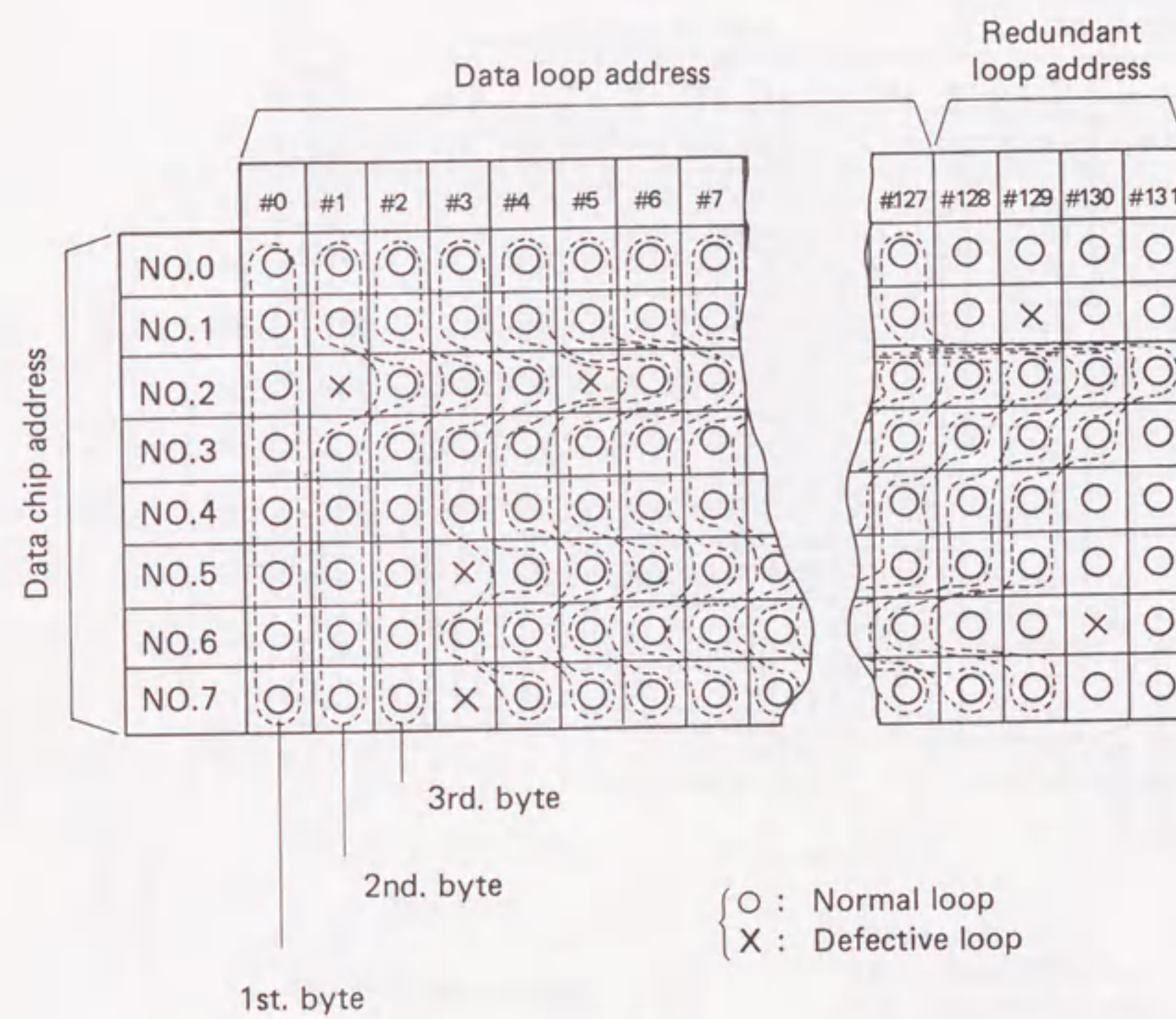


図 3. 2 予備ループ方式の切替状態

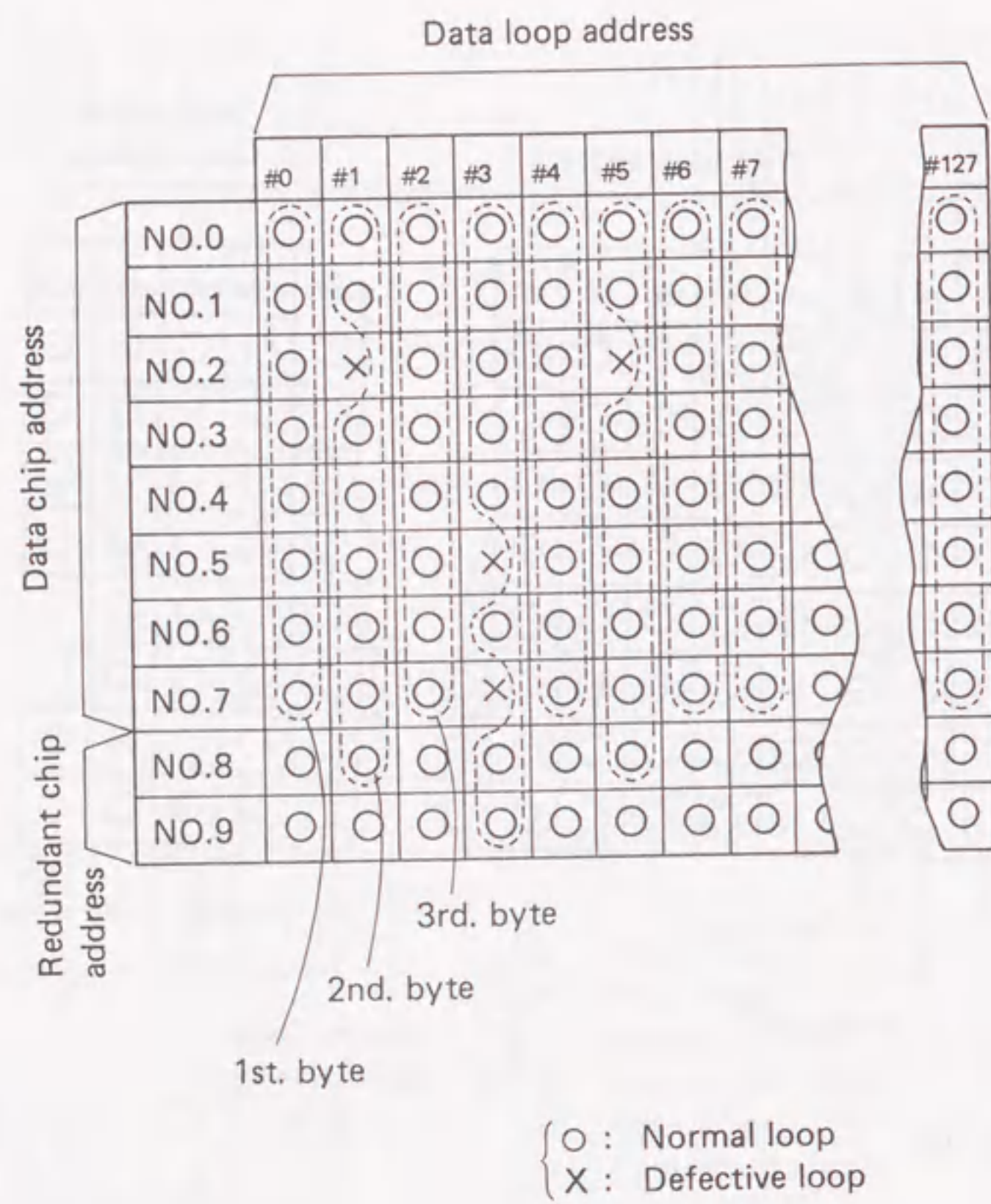


図 3. 3 予備チップ方式の切替状態

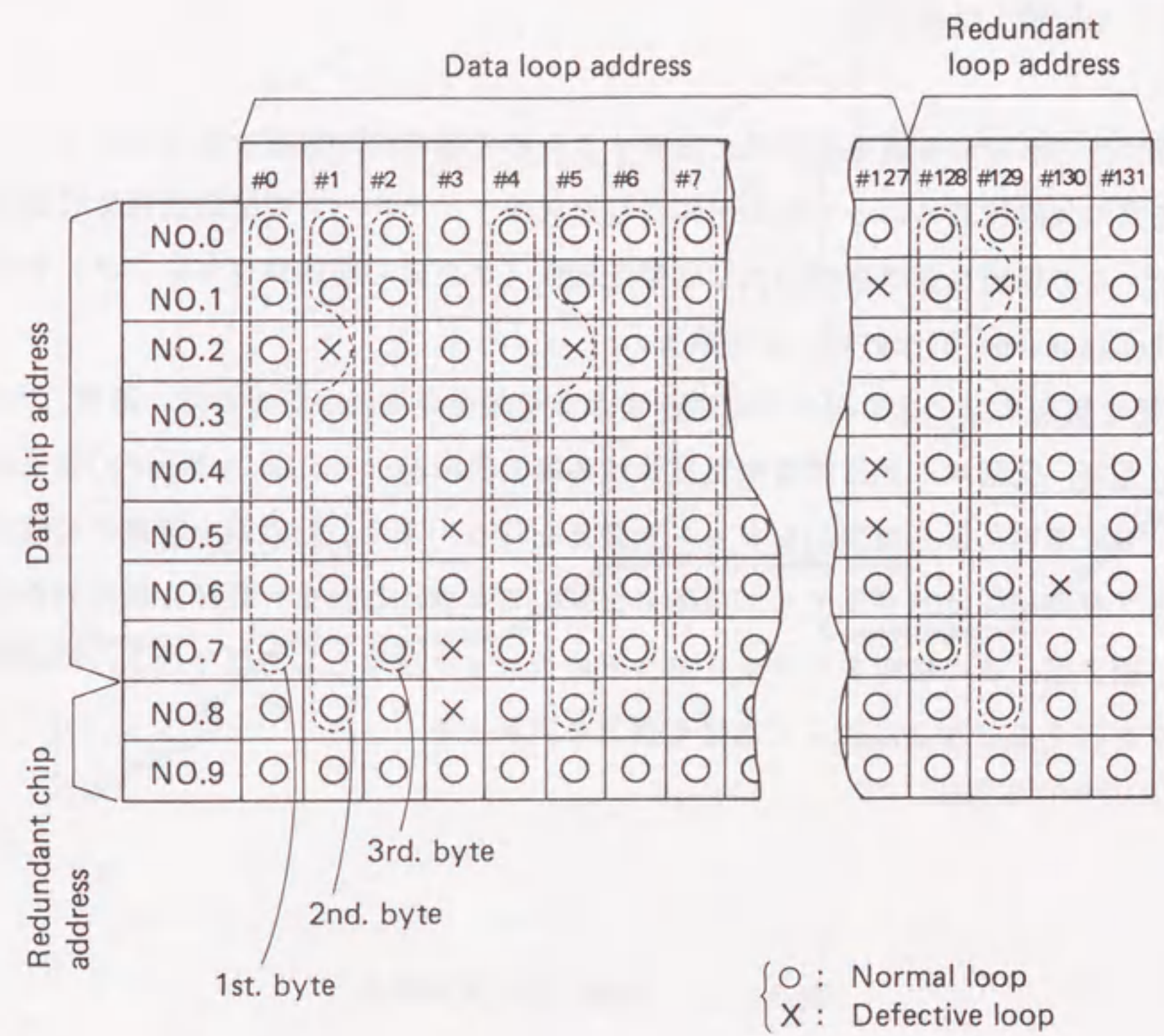


図 3. 4 併用方式の切替状態

3. 2. 2 予備方式の基本構成

前項の各種予備方式を実現するためには、次の2つの機能が必要となる。

- (1) 欠陥ループ位置情報記憶機能。
- (2) 切替え処理機能。

図3. 5は、これらの機能を具体的に実現するための基本的な構成を示したものであり、使用に先立つ欠陥検査によって明らかにされた欠陥マイナーループの位置情報を記憶するブロックと、この情報に基づき空間的な切替え操作（または時間的なマスクング）を行うブロック(Replacement Circuit)とから成る。

上記機能を実現するには、表3. 1に示すような各種の実現手段がある。通常、大容量装置においては、欠陥ループ位置情報記憶には外部のROM(Read Only Memory)素子を用い、選択ゲート回路等により空間的なビット切替えを行う。また、比較的小容量の装置では、欠陥ループ位置情報はパブルチップ自体に格納しておき、これを一旦RAMに読み取って用いる。例えば、この情報をシフトレジスタのクロック信号として取り込み、時間的なマスクングを行うことなどによって切替え処理を実現する。

表3. 1 予備方式の実現手段

機能	実現手段	
欠陥ループ位置情報記憶	外部記憶素子	ROM, RAM, PLA 等
	パブルチップ自体	特定ループ, 特定ライン
切替え処理	空間的ビット切替	セレクタ, PLA, ROM 等
	時間的マスクング	シフトレジスタ, FIFO, 遅延回路

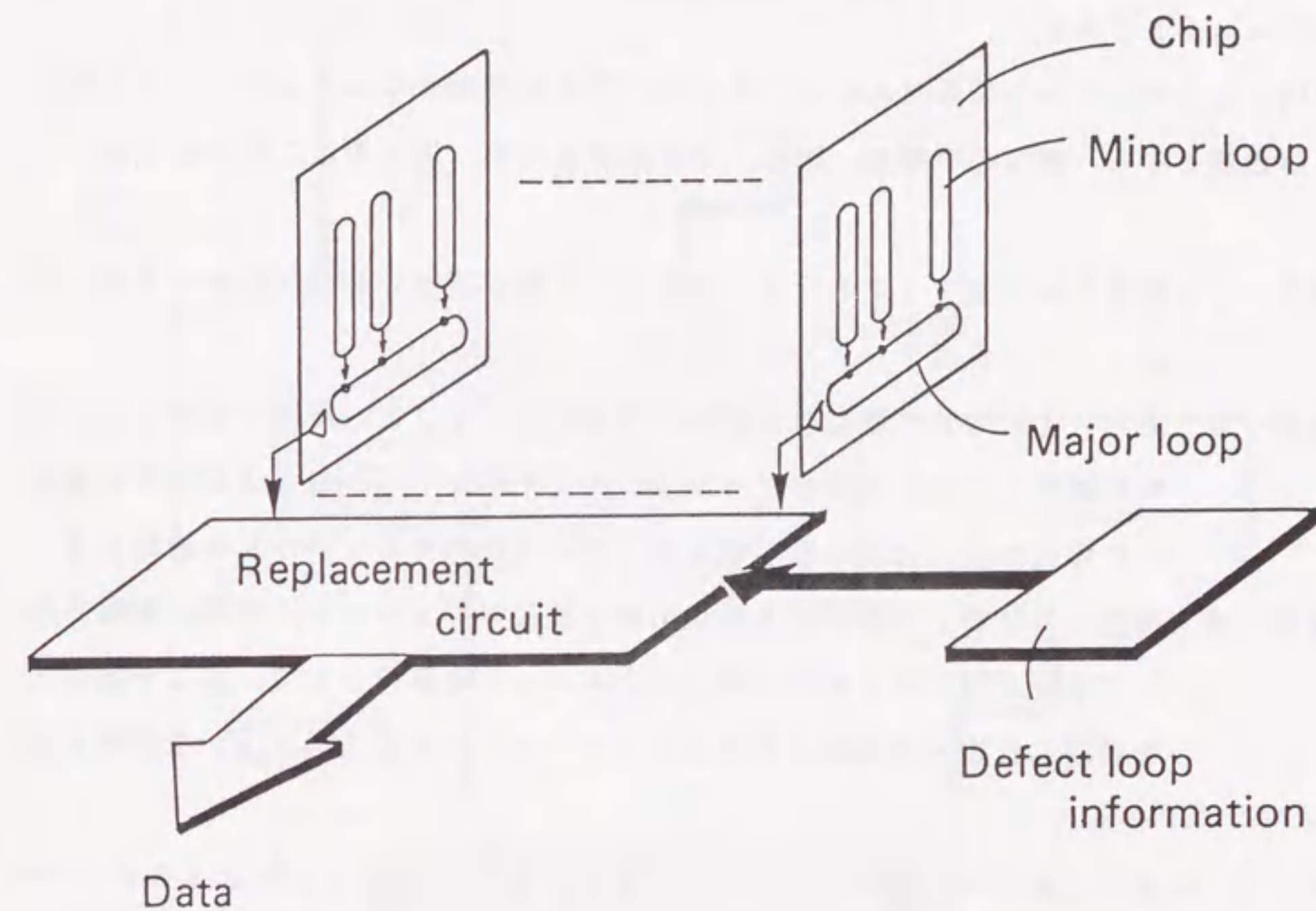


図3. 5 予備方式の基本構成

3. 2. 3 歩留りの導出^{(8), (9)}

前章において述べたように、磁気バブル記憶装置は、チップ・モジュール・ユニットの3段階を経て実現される。すなわち、複数個のチップを同一基板に搭載して、磁気回路等で組み立てた一括駆動単位がモジュールであり、N個のモジュールから構成される最小装置単位がユニットである。

最終的に良品ユニットを得るためには、各段階で良品を選別することとなり、その都度歩留りが問題となる。選別の手順は、図3. 6に示すように、以下の3工程からなる。

選別-1：製造された全チップのうち、欠陥ループ数が所定の許容欠陥ループ数以下のチップ（良品チップ）を選別する。

選別-2：選別-1において選ばれた使用可能な良品チップと、別個に製造された磁気回路等とを組み合わせたモジュールを単位として、ある予備方式を適用した場合に良品と見なしうるモジュール（良品モジュール）を選別する。

選別-3：選別-2において選ばれた使用可能な良品モジュールと、別個に製造されたアナログ回路等とを組み合わせたユニットを単位として、ある予備方式を適用した場合に良品と見なしうるユニット（良品ユニット）を選別する。

したがって、歩留りとしては、選別-1によるチップ歩留り、選別-2によるモジュール歩留り、選別-3によるユニット歩留りの3種類がある。これらを順次導出する。

(1) チップ歩留りの導出

チップ歩留りを導出するに当たり、次の仮定を置く。

- ① メジャマイナーループ構成のチップを対象とする。
- ② マイナーループ群以外の部分の欠陥は極めて少ないものと仮定し、ここでは無視する。
- ③ 欠陥ループの存在確率はポアソン分布に従うとする。

このような仮定のもとにチップ歩留りの導出を行う。1個のチップの中にx個の欠陥ループ

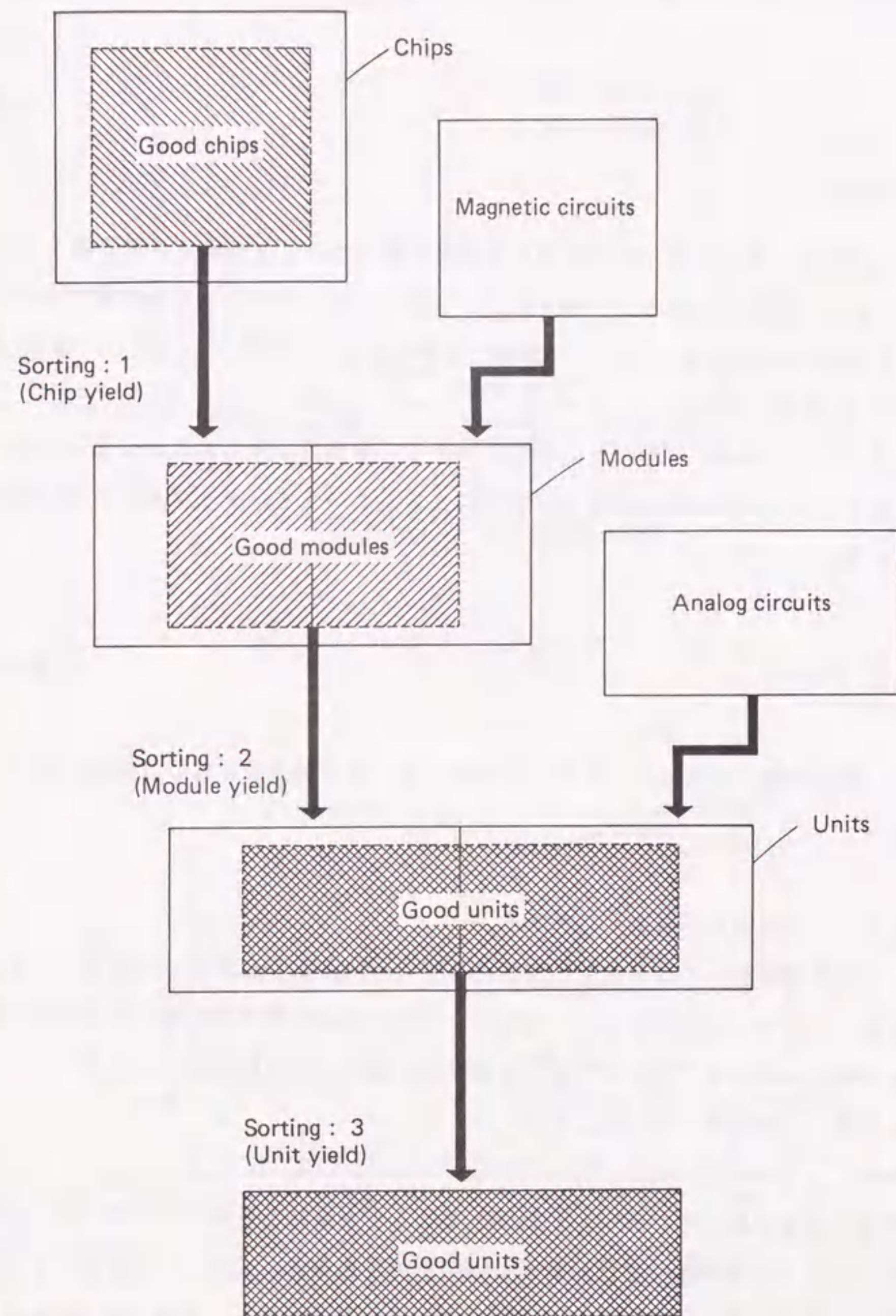


図3. 6 良品ユニットの選別手順

プの存在する確率 $P(x)$ はポアソン分布を示す次式で表される。

$$P(x) = \frac{\lambda^x}{x!} e^{-\lambda} \quad (3-1)$$

$$\lambda = DS(1+q)$$

但し、 D は欠陥密度、 S は予備ループの占める面積を除いたチップ面積、 q は予備ループによるチップ面積の増加率である。一例として、256kbitチップについて欠陥密度をパラメータとして上記式(3-1)の確率 $P(x)$ を求めた結果を図3.7に示す。ただし、 $S=0.342\text{cm}^2$ 、 $q=0.0025$ とした。

今、チップ上での欠陥ループ数が x 。個以下のチップを良品と見なすことにする。すなわち、 x_0 は1チップ当りの許容欠陥ループ数である。このとき、チップ歩留り Y_c は次式で与えられる。

$$Y_c = \sum_{x=0}^{x_0} P(x) \quad (3-2)$$

この式より、許容欠陥ループ数 x_0 とチップ歩留り Y_c との関係を計算した例を、図3.8に示す。

(2) モジュール歩留りの導出

モジュールを救済単位とする各種予備方式のモジュール歩留り計算法を、図3.1を用いて説明する。ここで、 N はモジュール内全チップ数、 K は記憶情報格納用チップ数、 R は予備チップ数、 m はチップ内マイナーループ数、 m_0 はチップ内情報記憶格納用マイナーループ数、 r はチップ内予備ループ数とする。

① 予備ループ方式におけるモジュール歩留り

チップ当りの許容欠陥ループ数が x 。個以下のチップを良品と見なしてモジュールを構成するので、チップ内予備ループ数 r を x 。以上と設定すると、モジュール歩留り Y_{m1} は常に1となる。また、チップ内予備ループ数 r を x 。未満とすると、予備ループによってチップ単位に救済可能な確率の N 乗でモジュール歩留り Y_{m1} が与えられる。以上から、予備ループ方式におけるモジュール歩留り Y_{m1} は、次式で表される。

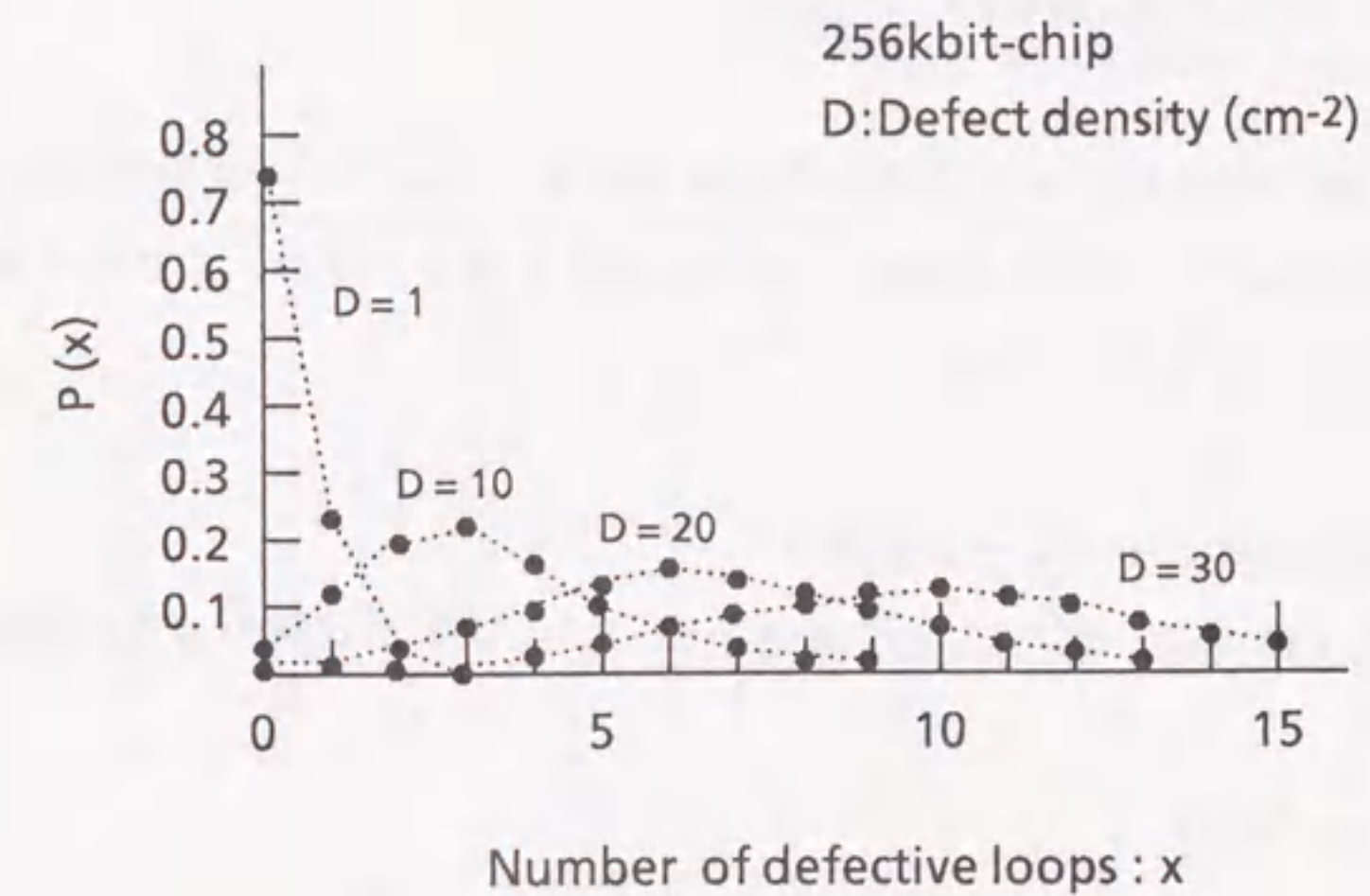


図3.7 欠陥ループ数のポアソン分布

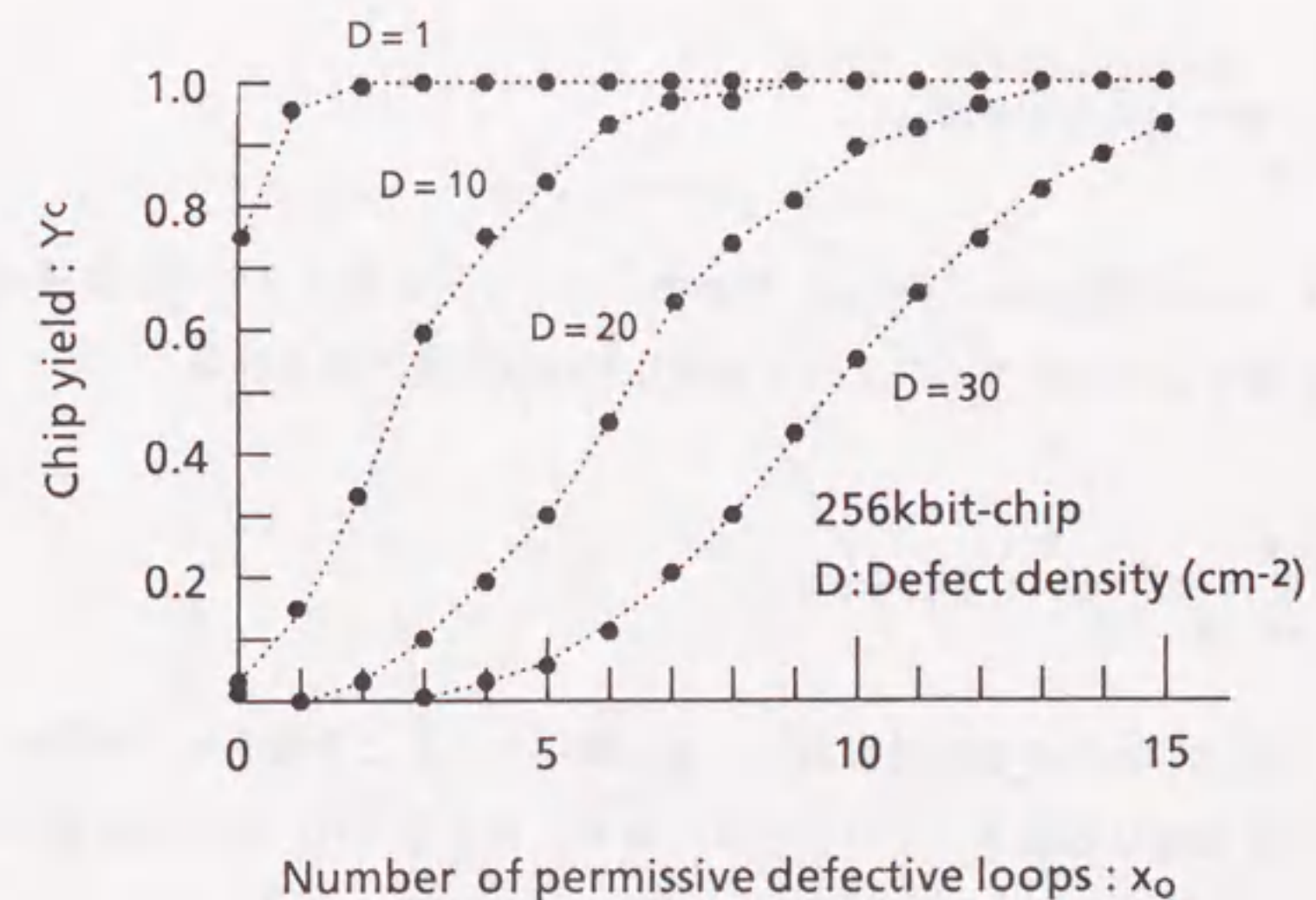


図3.8 許容欠陥ループ数とチップ歩留りとの関係

$$x_0 \leq r \quad Y_{m1} = 1 \quad (3-3)$$

$$x_0 > r \quad Y_{m1} = \left[\frac{\sum_{x=0}^r P(x)}{\sum_{x=0}^{x_0} P(x)} \right]^N \quad (3-4)$$

算出例として、上記 265kbitチップ8個から構成されるモジュールの歩留りを図3. 9に示す。ここで、 $D=30\text{cm}^{-2}$ 、 $S=0.342\text{cm}^2$ 、 $q=0.0025$ とする。なお、これらの条件を以下の歩留り算出例においても用いている。

② 予備チップ方式におけるモジュール歩留り

良品チップの平均欠陥ループ数を x_0 とすると、ループ正常率 α は次のように定義される。

$$\alpha = 1 - (x_0 / m_0) \quad (3-5)$$

図3. 1 (b) から分かるように、予備チップ方式のモジュールにおいて、 K ビットからなる単位情報が正常である確率 P_B は、 N ビットのうちの任意の R ビット以下が欠陥ループに対応する確率となり、二項分布から次式で与えられる。

$$P_B = \sum_{i=0}^R \binom{N}{i} \alpha^i (1-\alpha)^{N-i} \quad (3-6)$$

1チップ内のマイナループ数は m_0 ($=m$) なので、モジュールあたりの単位情報は m_0 個存在するので、予備チップ方式のモジュール歩留り Y_{m2} は次式で表される。

$$Y_{m2} = \left\{ \sum_{i=0}^R \binom{N}{i} \alpha^i (1-\alpha)^{N-i} \right\}^{m_0} \quad (3-7)$$

算出例として、上記 265kbitの情報記憶用チップ8個 ($=K$) と予備チップ R 個から構成されるモジュールの歩留りを図3. 10に示す。なお、 $N=8+R$ 、 $m_0=256$ 個とする。

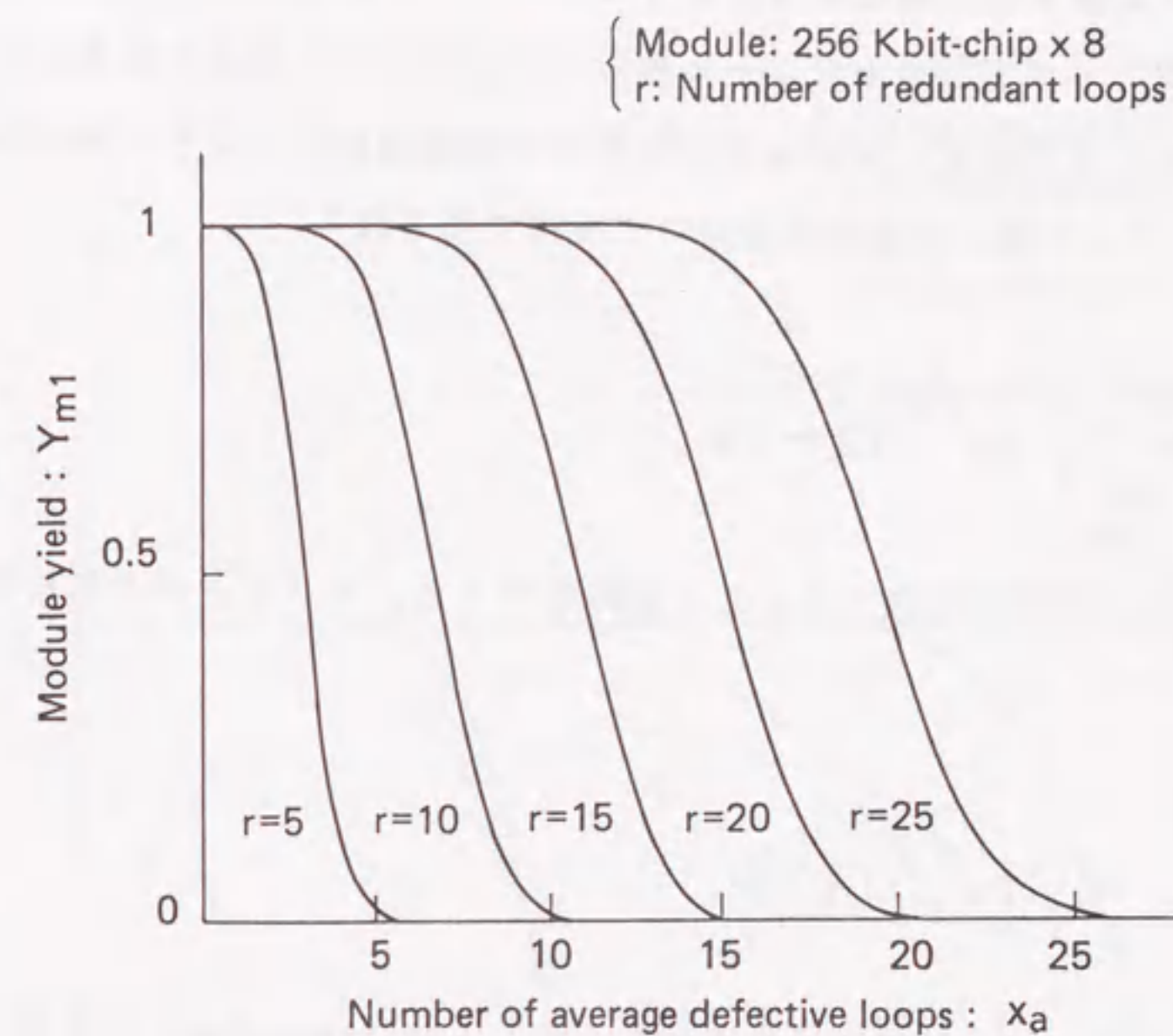


図3. 9 予備ループ方式におけるモジュール歩留り

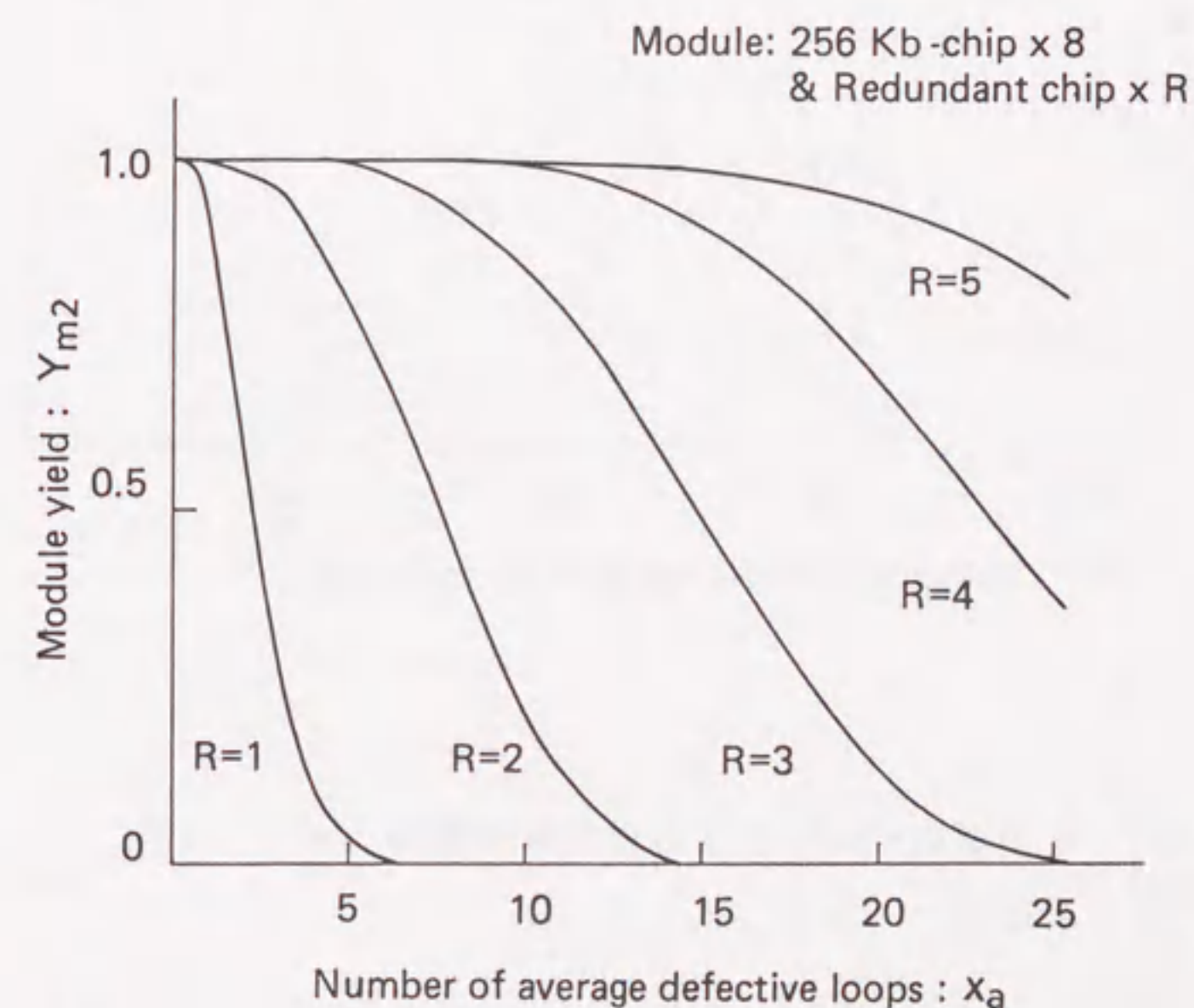


図3. 10 予備チップ方式におけるモジュール歩留り

③ 併用方式におけるモジュール歩留り

r 個の予備ループを有する N 個のチップを 1 モジュールとする。併用方式のモジュール歩留り Y_{m3} は、予備チップ方式のモジュール歩留り Y_{m2} を用いて求められる。K ビットの単位情報の正常率 P_b を用いて、K ビットからなる単位情報 m 個のうち r 個の単位情報が不良である確率 $P_b(r)$ は、二項分布を用いて次式で表される。

$$P_b(r) = \sum_{m=r}^m C_m^r P_b^{m-r} (1-P_b)^r \quad (3-8)$$

次に、r 個以下の単位情報が不良であることを許容すると、モジュール歩留り Y_{m3} は次式で与えられる。

$$Y_{m3} = \sum_{i=0}^r \sum_{m=i}^m C_m^i P_b^{m-i} (1-P_b)^i \quad (3-9)$$

併用方式におけるモジュール歩留りの算出例として、上記 265kbit チップ 8 個と予備チップ R 個から構成されるモジュールの歩留りを図 3. 11 に示す。ここで、 $N = 8 + R$ 、 $m = 256 + r$ とする。

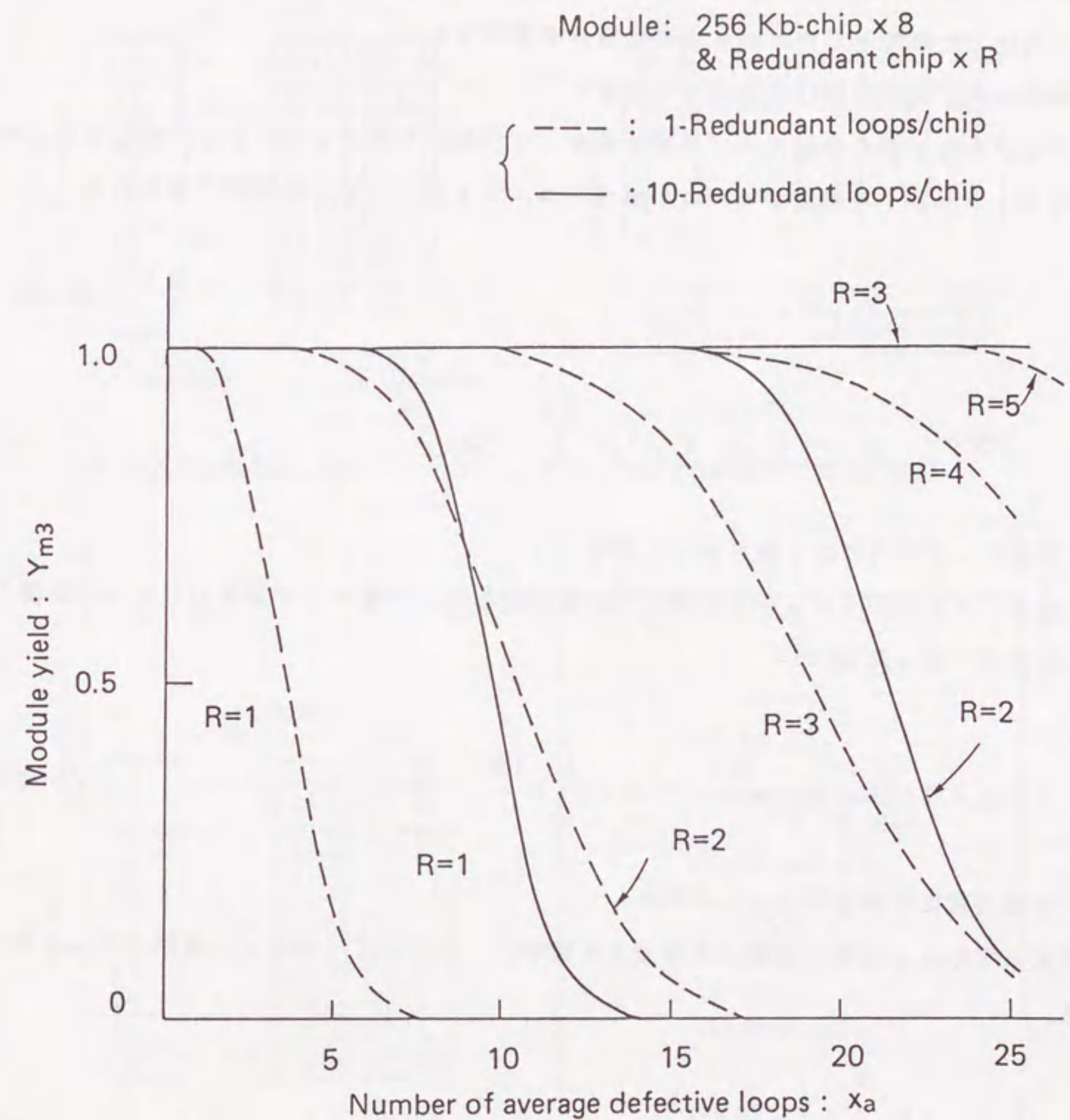


図 3. 11 併用方式におけるモジュール歩留り

(3) ユニット歩留りの導出

複数モジュールから構成されるモジュールを単位とする救済処理を考える。上記3予備方式における構成を図3. 12に示す。この複数個(λ個)のモジュールを切り離しできない一体化した単位としたユニットの歩留りを導出する。

① 予備ループ方式におけるユニット歩留り

1チップ当たりr個の予備ループを有するチップN個を1モジュールとし、このモジュールλ個で1ユニットを構成する。この場合のユニット歩留り Y_{u1} は次式で表される。

$$x_0 \leq r \quad Y_{u1} = 1 \quad (3-10)$$

$$x_0 > r \quad Y_{u1} = \left[\frac{\sum_{x=0}^{\lambda r} P(x)}{\sum_{x=0}^{\lambda x_0} P(x)} \right]^N \quad (3-11)$$

② 予備チップ方式におけるユニット歩留り

予備チップ方式のモジュール歩留り Y_{m2} を利用して、予備チップ方式のユニット歩留り Y_{u2} は次式で表される。

$$Y_{u2} = \left\{ \sum_{i=0}^R C_N^i \alpha^{N-i} (1-\alpha)^i \right\}^{\lambda m_0} \quad (3-12)$$

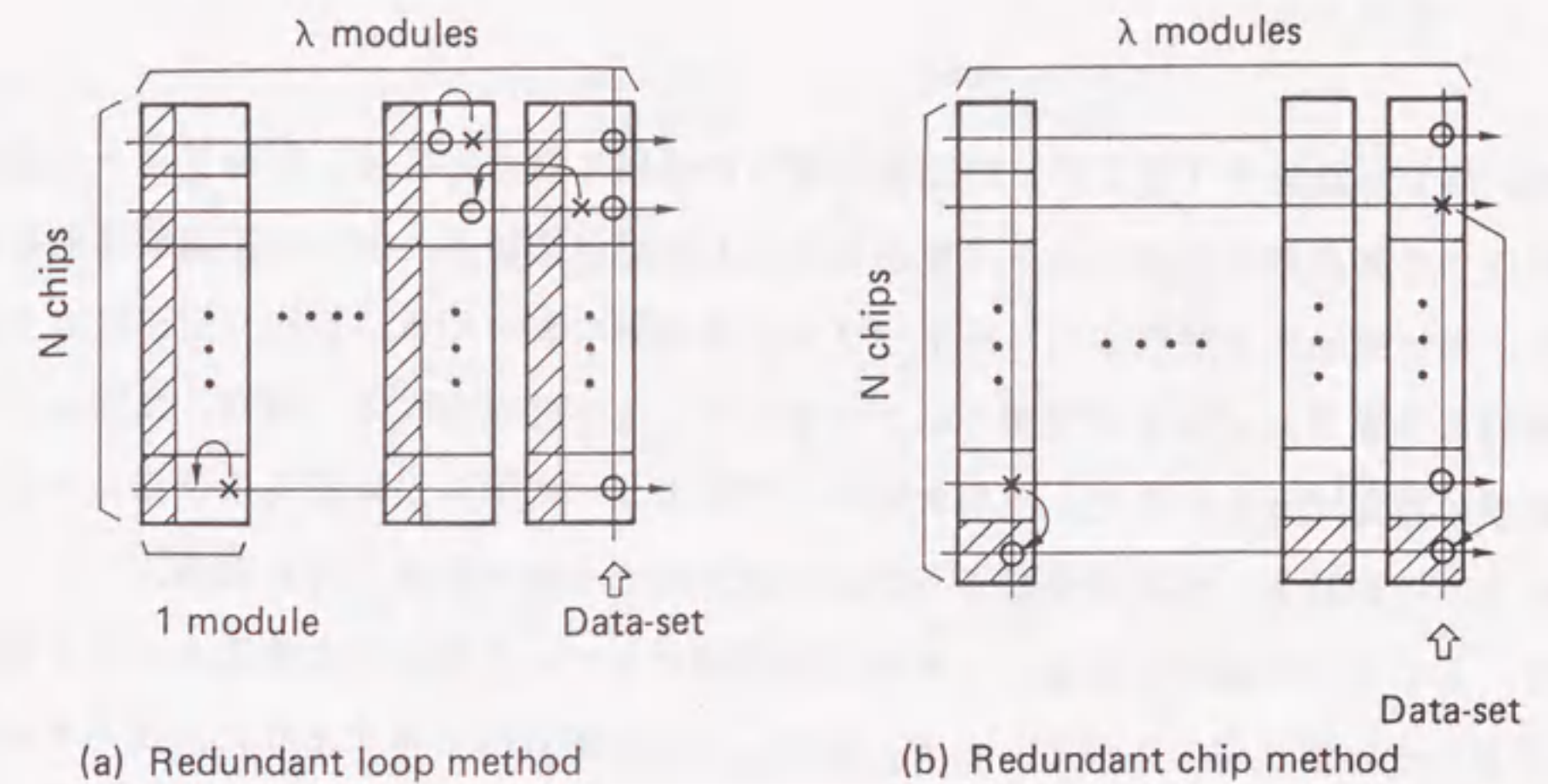
③ 併用方式におけるユニット歩留り

Nビットからなる単位情報が正常である確率 P_w を用いて、ユニット歩留り Y_{u3} が得られる。

$$P_w = \sum_{i=0}^{\lambda R} C_{\lambda N}^i \alpha^{\lambda N-i} (1-\alpha)^i \quad (3-13)$$

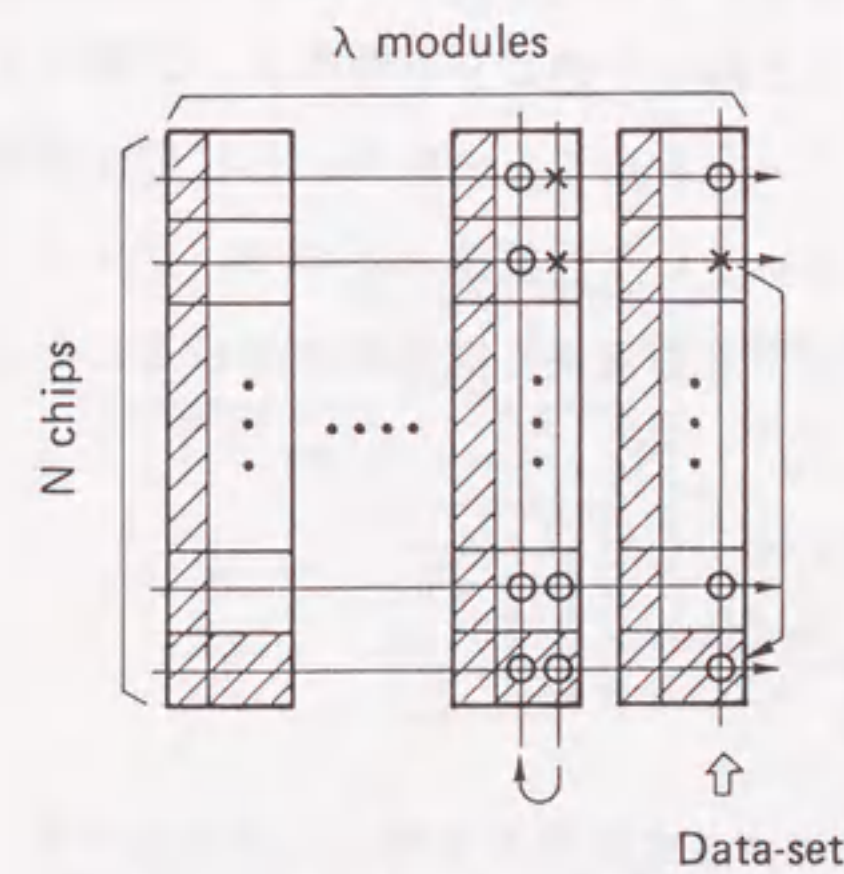
$$Y_{u3} = \sum_{i=0}^r C_m^i P_w^{m-i} (1-P_w)^i \quad (3-14)$$

以上のようにして、チップ・モジュール・ユニットと階層化された記憶構成ごとの歩留りが導出できることを明らかにした。



(a) Redundant loop method

(b) Redundant chip method



(c) Redundant loop & chip method

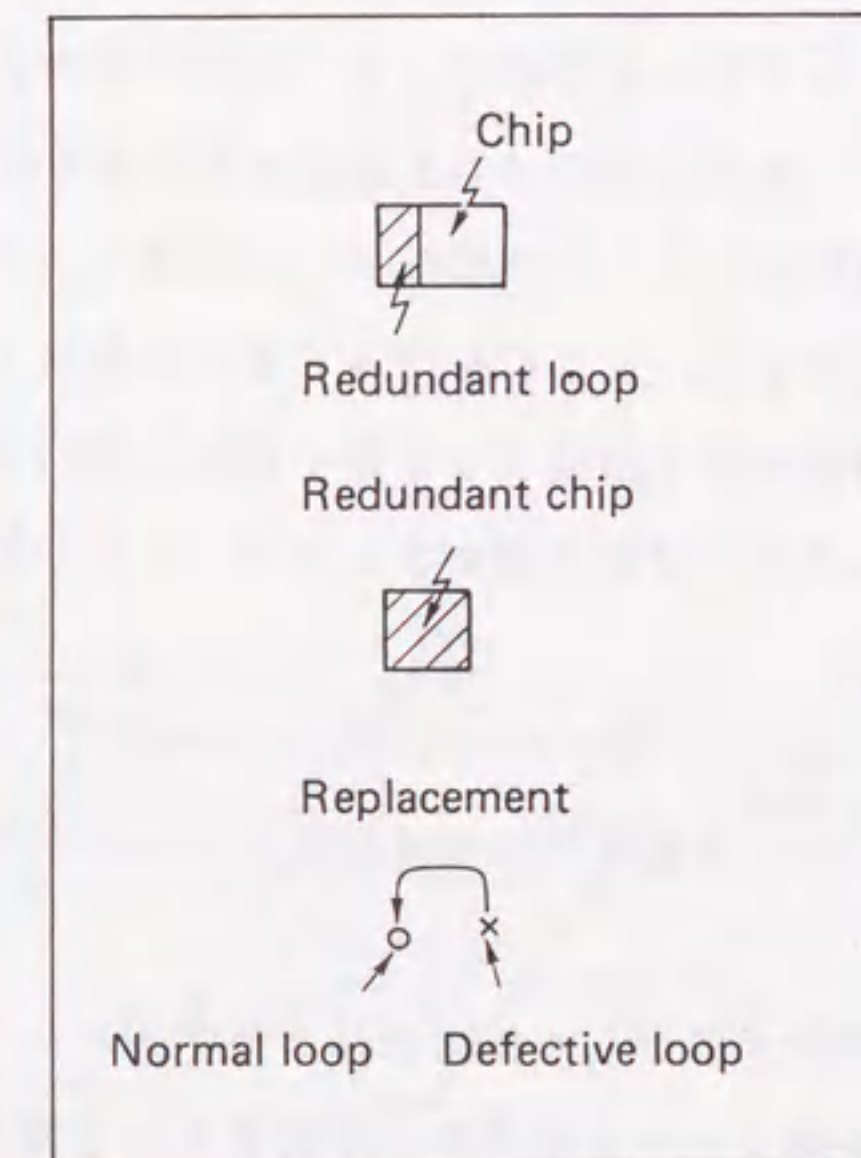


図3. 12 ユニットレベルでの予備方式の比較

3.3 誤り訂正符号の適用法^{(9),(10)}

3.3.1 適用方法

一般に、誤り訂正符号(ECC)の記憶装置への適用に当たっては、情報ビットの誤りを訂正するために必要な冗長ビット(検査ビット)の記憶領域を、同一の記憶装置内に必要とする。高い信頼性を要求される磁気バブル記憶装置においては、前節で述べたように欠陥救済用に予備チップおよび予備ループを備えることが前提となる。通常、欠陥ループの発生位置は特定できないので、平均欠陥ループ数に比べてはるかに多くの予備ループが用意される。この結果、多数の予備ループが未使用のまま残されることになる。

そこで、ECCを構成する検査ビットの記憶領域として、これらの未使用ループを有効利用するという方法が考えられる。まず、図3.13に模式的に示すように、同一タイミングで記録再生するビット群をグループ、時系列的に隣接する複数のグループをブロックと称する。このブロックを単位にしてECCを付与する。すなわち、ECCの検査ビットをブロック内の未使用ビット(未使用ループに格納されるビット)に割り当てる。これによって、新たに検査ビット用に記憶領域を設けることなく、ECCの付与が可能となる。

今、適用するECCの検査ビット数を c 、ブロック内の予備ビット数を r 、欠陥ビット数を x とすると、ECCを付与できる条件は $x \leq r - c$ となる。一般に、ECCは情報ビットの増加に伴う検査ビット数の増加の割合が小さいという性質があるので、ブロックを構成するグループ数を増やすことで、ECCを付与できる確率を実効的に高めることが可能である。

3.3.2 予備ループ未使用率

予備チップによって供給される全予備ループに対する未使用の予備ループの比率を、ここでは予備ループ未使用率と定義する。予備ループ未使用率を導出するに当たっては、まず最適な予備構成を採ることを前提とすべきである。最適予備構成とは、チップの欠陥密度に応じて最小コストで実現できる構成を意味する。

装置コストは前節で明らかにした各種歩留りから求められる。例えば、図3.14に示すような併用方式を採った場合の装置コスト C_t は次式で表される。

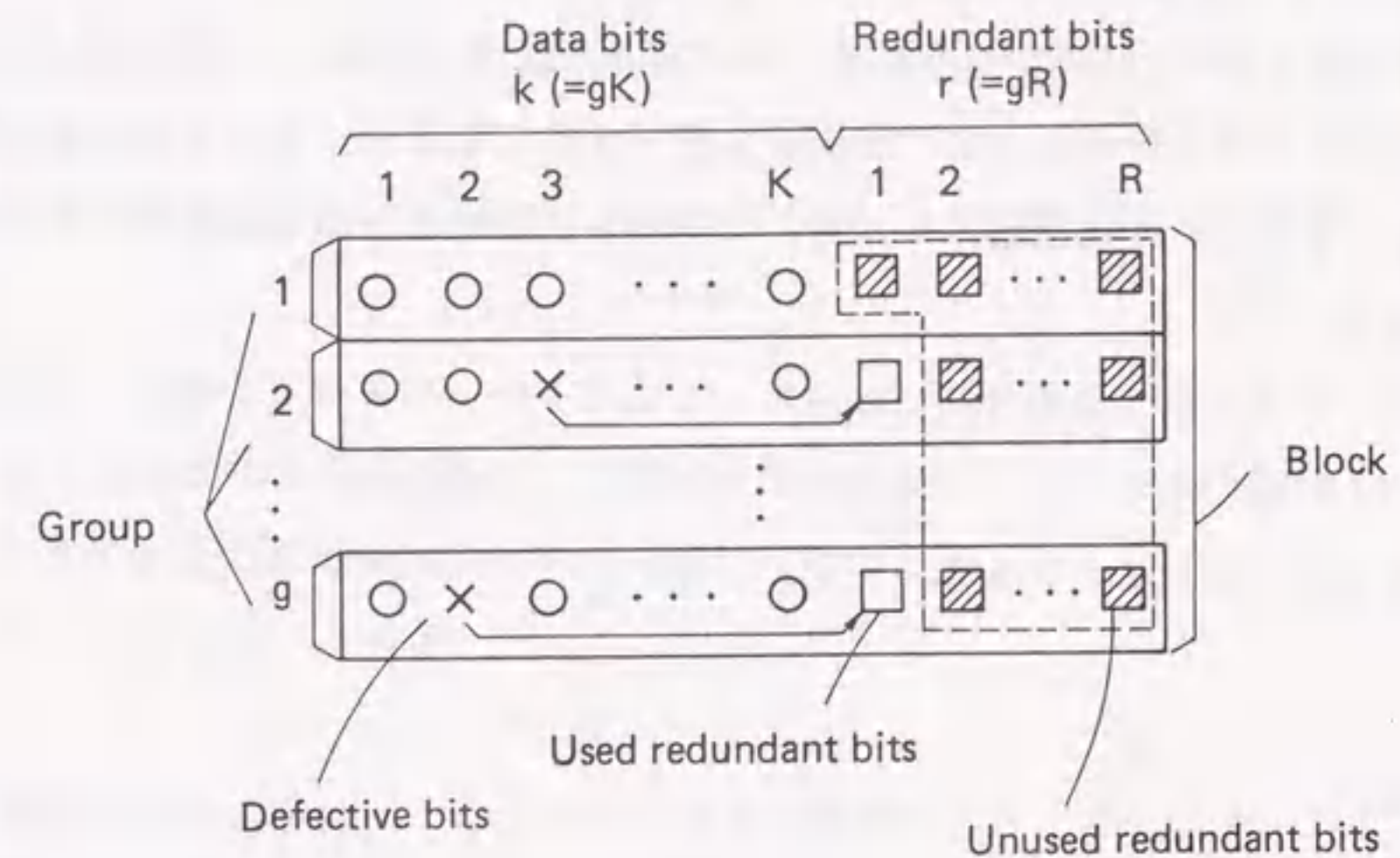


図3.13 未使用ループの有効利用方法

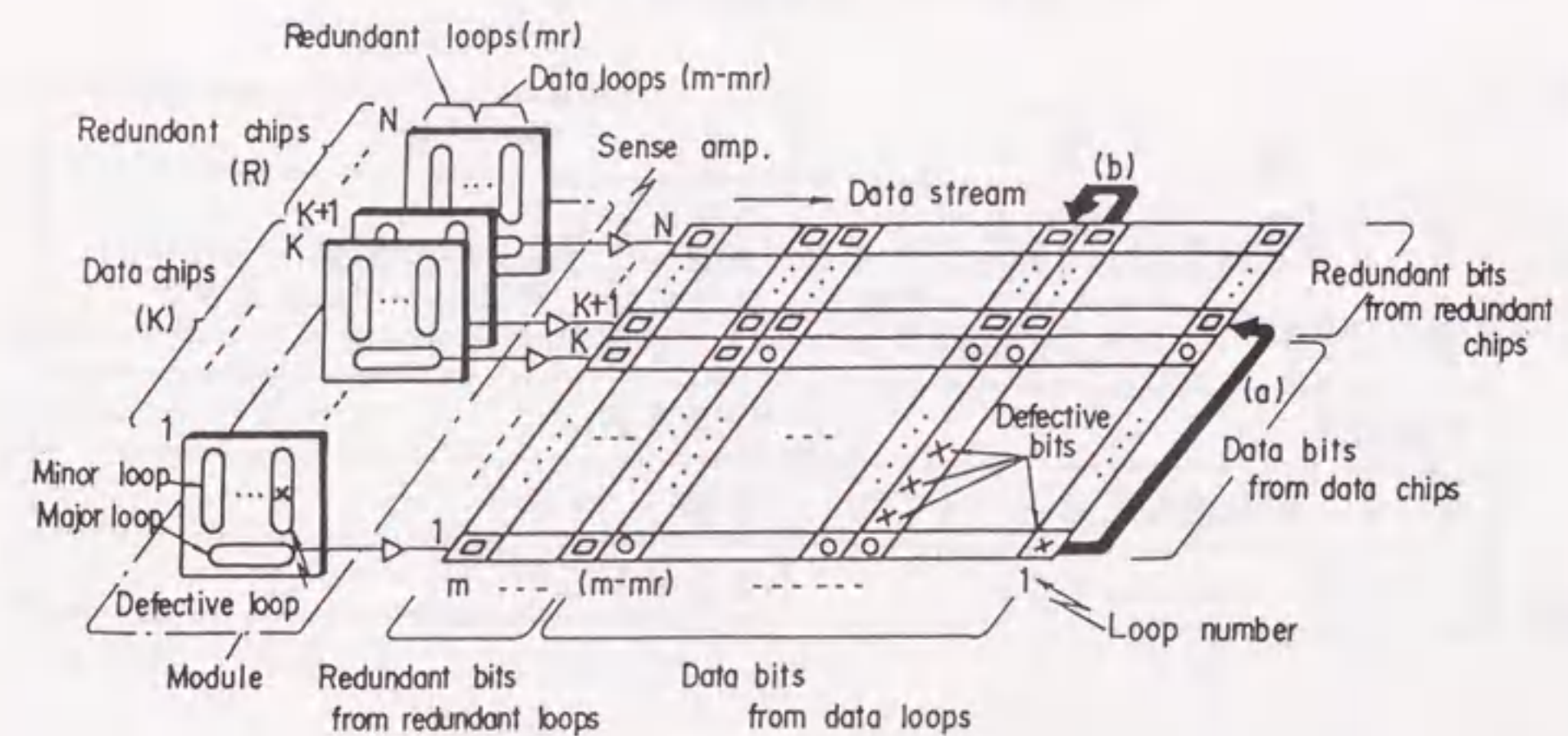


図3.14 併用方式の概念図

$$C_t = N \{ (C_o / Y_o Y_n) + (C_m / Y_n) + C_a \} + C_l \quad (3-15)$$

ここで、 Y_o はチップ歩留り、 Y_n はモジュール歩留り、 C_o はチップ製造コスト、 C_m はモジュール製造コスト、 C_a は記録再生用アナログ回路の製造コスト、 C_l は欠陥救済用論理回路の製造コストである。このコスト評価式を用いることにより、チップの欠陥密度に応じて装置コストを最小にする予備ループ数、予備チップ数等の予備構成条件を明らかにできることになる。

一方、図3.14に示す併用方式において、1モジュールにおける予備チップ内の全予備ループ数は mR 個である。チップ当りの平均欠陥ループ数を x_a とすると、1モジュール内の全欠陥ループ数は $x_a N$ となるので、予備ループ未使用率 F は次式で表される。

$$F = 1 - \frac{x_a N}{mR} \quad (3-16)$$

上記の式(3-15)を用いて、 C_t が最小となるような予備構成を決定した場合の予備ループ未使用率 F の算出例を以下に示す。算出に当たって、表3.2に示す装置構成を仮定する。

表3.2 装置構成例

項目	数値等
チップ仕様	記憶容量 256 kbit ループ構成 メジャマイナループ構成 マイナループ数 256個(予備ループは含まず) チップ面積 0.342 cm ²
予備方式	併用方式
モジュール内情報記憶用チップ数	8個
コスト比 $C_o : C_m : C_a$	2 : 2 : 5

コスト最小となる予備構成を採ったときの装置コストの相対値 C_t / C_o とチップ欠陥密度 D との関係の算出結果を図3.15に示す。なお、 C_o とは予備構成をまったく採らない場合の装置コストである。

この結果に基づき、上記予備ループ未使用率 F と欠陥密度 D との関係を図3.16に表す。欠陥密度が40個/cm²以下においては、約80%以上の予備ループが未使用のまま残存していることが分かる。この結果が示すように、通常多数の未使用予備ループが存在すると言える。

3.3.3 信頼度の改善効果

(1) ビット誤り率の改善度

ビット誤り率の改善度は、ECCを付与できる確率に大きく依存する。ここでは、この確率を符号化可能率と称する。符号化可能率は、上記の予備ループ未使用率から導出できる。また、ここで適用するECCは1ビット誤り訂正2ビット誤り検出(SEC-DED)符号とする⁽¹¹⁾⁻⁽¹³⁾。

まず、ECCの1語を構成する単位であるブロック当りの平均欠陥ビット数 x_b は、予備ループ未使用率 F を用いて次式で表される。

$$x_b = r_b (1 - F) \quad (3-17)$$

ここで、 r_b はブロック当りの予備ビット数である。今、ブロックを構成する全ビットのうち x 個の欠陥ビットが存在する確率がポアソン分布に従うとすると、符号化可能率 P_o は次式で与えられる。

$$P_o = \sum_{x=0}^f \frac{x_b^x}{x!} \cdot e^{-x_b} \quad (3-18)$$

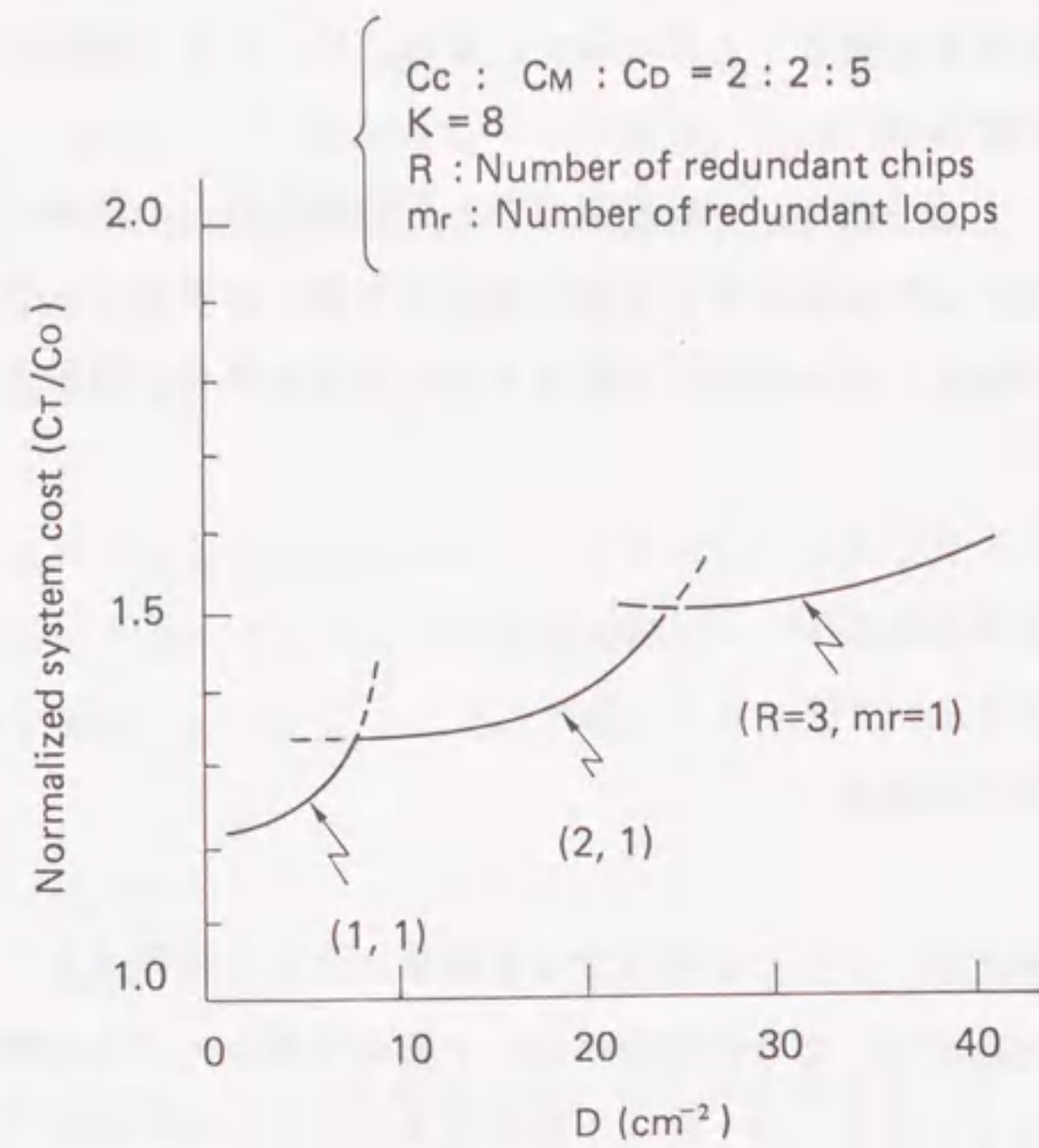


図3. 15 装置コストの相対値とチップ欠陥密度Dとの関係

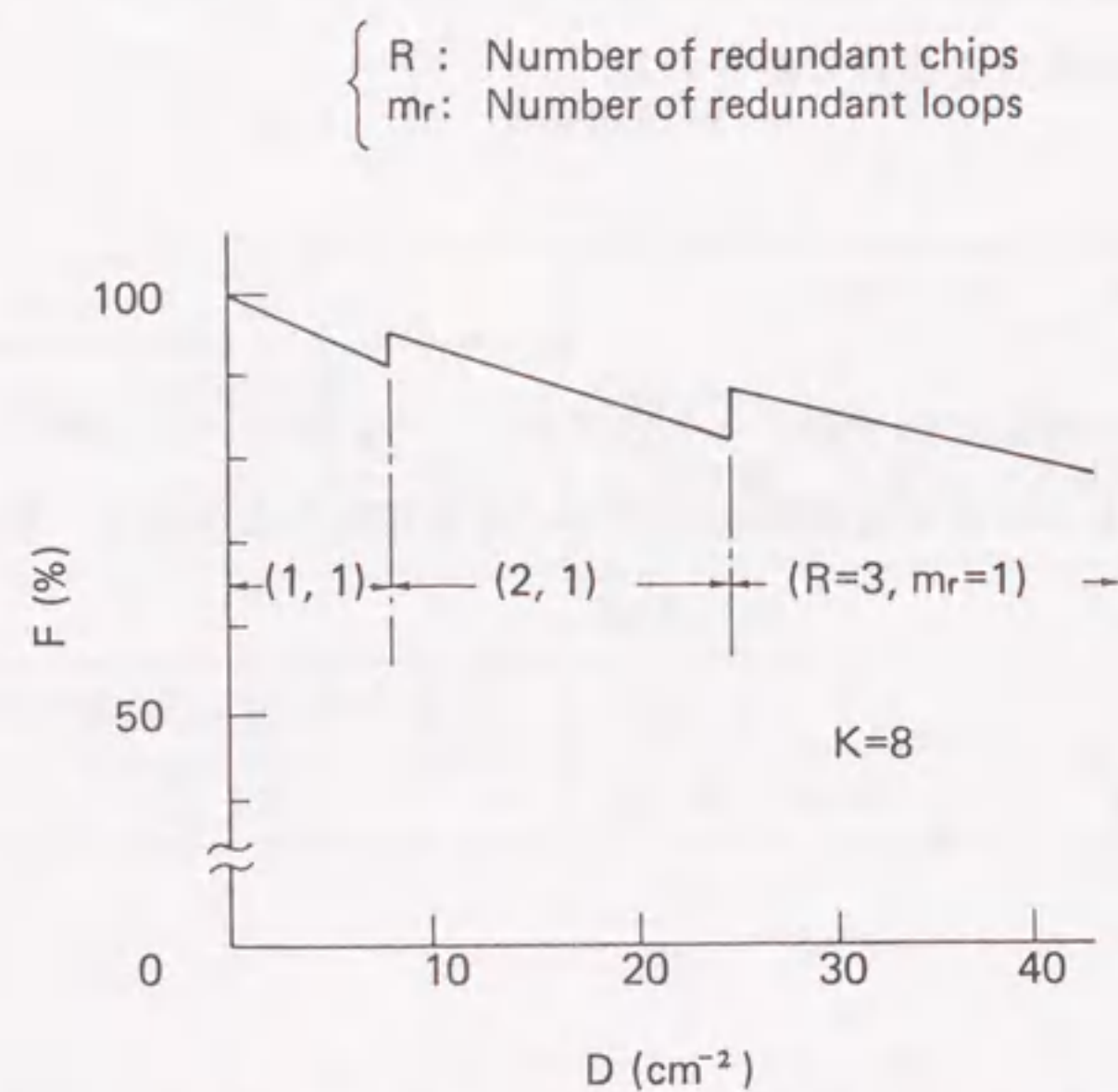


図3. 16 予備ループ未使用率Fと欠陥密度Dとの関係

ただし、 $f (= r_b - c)$ はブロック内で許容される欠陥ビット数である。c は検査ビット数である。具体例として、情報記憶用チップ数 $K = 8$ 、予備チップ数 $R = 2$ としたときのブロック内情報ビット数 k と符号化可能率 P 。との関係を図3. 17に示す。予備ループ未使用率 F が80%程度でも、情報ビット数 k を増加させることにより、符号化可能率 P 。を大幅に向上できる。

さらに、得られた符号化可能率 P 。をもとに、誤り率の改善度を定量化する。情報ビット数 k と検査ビット数 c との和である符号ビット数 w のうち、 z ビットに誤りが発生する確率 $P_E(z)$ は次式で表される。

$$P_E(z) = \{ \exp(-w E_0) \} \cdot (w E_0)^z / z! \quad (3-19)$$

ただし、 E_0 はチップ上でのビット誤りの平均発生率である。これを用いて、SEC-DED符号を付与したときの誤り率 E_1 は次式で与えられる。

$$E_1 = [1 - \{ P_E(0) + P_E(1) \}] / k \quad (3-20)$$

上記2式より、3. 3. 1項で説明した方法によりSEC-DED符号を適用した場合の誤り率 E は、次式で表される。

$$\begin{aligned}
 E &= E_0 \cdot (1 - P_0) + E_1 \cdot P_0 \\
 &\approx E_0 \cdot (1 - P_0) + (w^2 E_0^2 P_0) / k
 \end{aligned} \quad (3-21)$$

通常、磁気バブル記憶チップにおいては $E_0 = 10^{-12}$ 以下で、 $E_0^2 \ll E_0$ という関係があるので、上式は右辺第1項で支配される。具体例として、上記符号化可能率 P_0 の算出結果を用いて、誤り率の改善度 $\log(-E/E_0)$ と予備ループ未使用率 F との関係を図3. 18に示す。情報ビット数 k の増加により、符号化可能率 P_0 が高くなり誤り率が大きく改善されることが分かる。

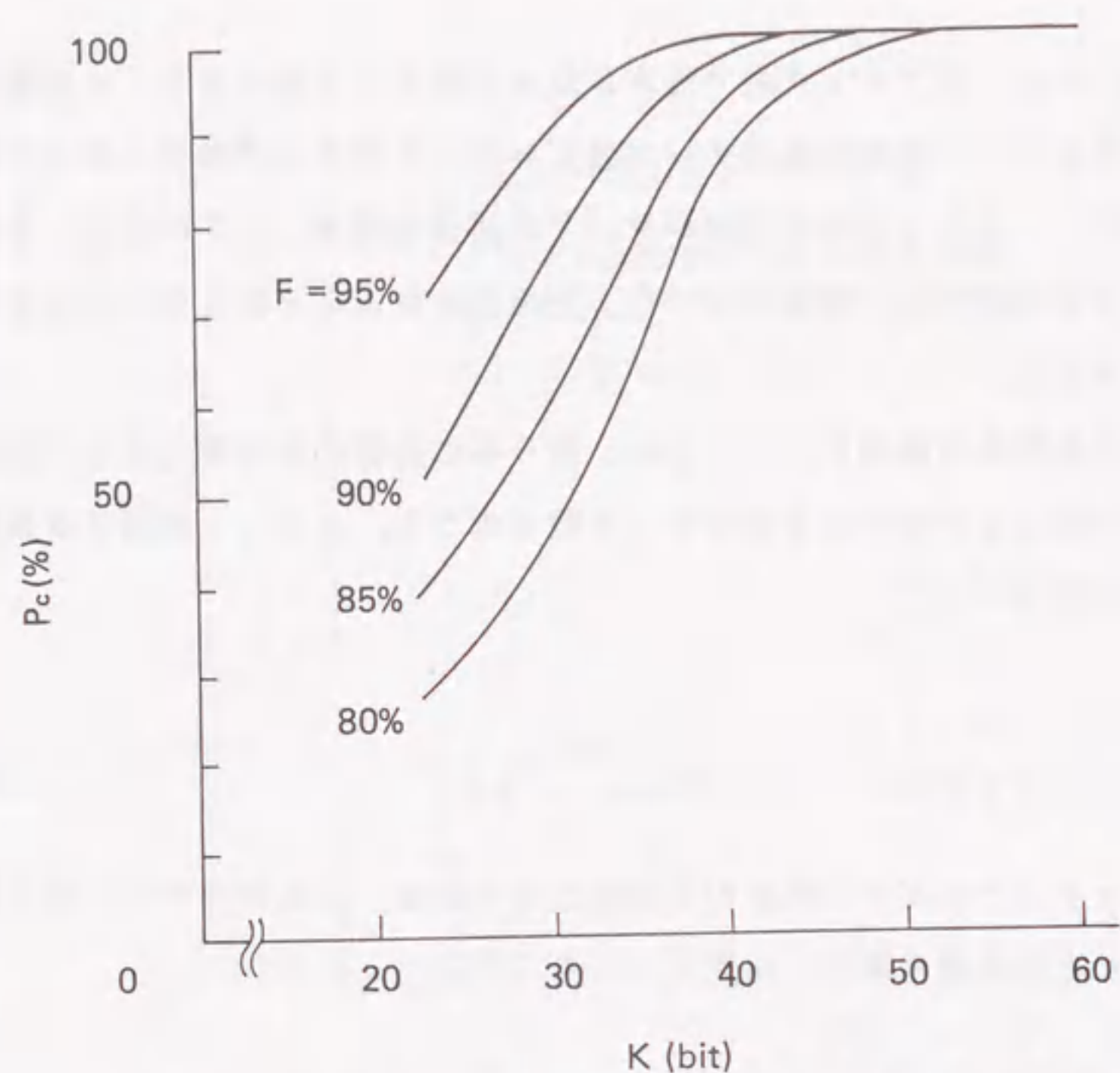


図 3. 17 情報ビット数 k と符号化可能率 P_c との関係

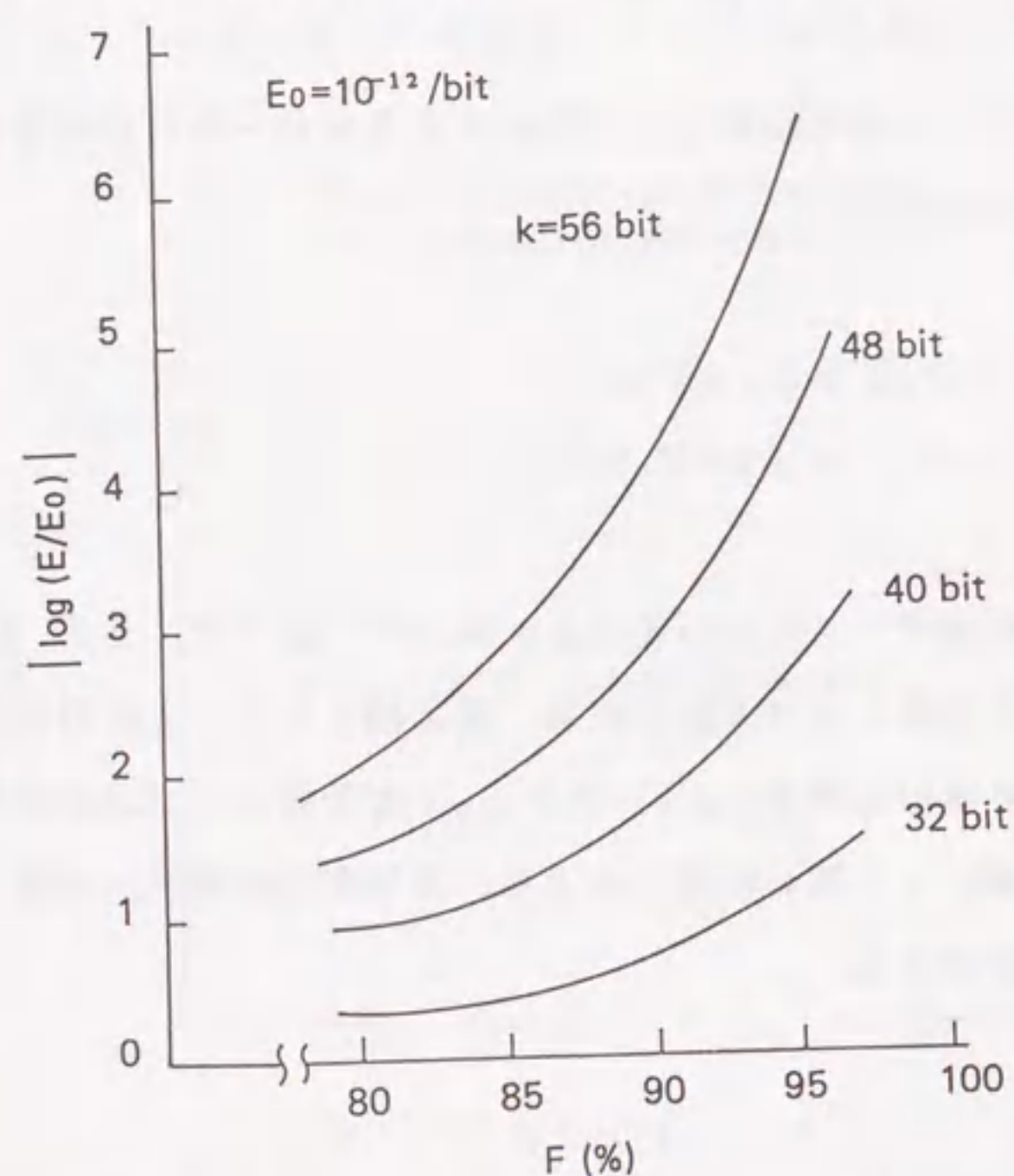


図 3. 18 誤り率の改善度と予備ループ未使用率 F との関係

なお、符号化可能率を高めるため情報ビット数 k を増加させるには、グループ内ビット数を増加させる方法と、ブロック内グループ数を増加させる方法とがある。前者は、記録再生ビット幅を大きくするので、装置構成やハードウェア量への影響が大きい⁽¹⁴⁾。表 3. 3 には、SEC-DED 符号の符号化・復号化回路の詳細設計を行った結果得られた所要ゲート数を示す。後者は、グループ数 g の増加によりアクセス時間が $(g-1) \times (1$ ビットの転送時間) だけ増加する。しかし、この時間増加分は本来のアクセス時間に比べて無視できる程度なので、後者の方法がより実用的であると考えられる。

表 3. 3 SEC-DED 符号の構成と所要ゲート数

情報ビット長	検査ビット長	ゲート数
24	6	360
32	7	480
40	7	600
64	8	960

(2) MTBF の改善度

一般に、ECC の記憶装置への適用により、MTBF (平均故障間隔) の改善が期待できる^{(15), (16)}。本方法により、SEC-DED 符号を適用した場合の磁気バブル記憶ユニットの MTBF の向上の度合いを解析する。

まず、SEC-DED 符号を適用しない場合の MTBF を導出する。故障間隔が指数分布に従うとすると、1ワードが n ビットで構成され W ワードから成るユニットの信頼度、即ちユニットが t 時間の間は正常である確率 $R(t)$ は次式で表わされる。

$$R(t) = \exp(-anWt) \quad (3-22)$$

ここで、 a は 1 ビット当りの故障率 (FIT) である。MTBF は $R(t)$ の積分として与えられる。

$$\begin{aligned}
 \text{MTBF} &= \int_0^{\infty} R(t) dt \\
 &= 1 / a n W \quad (3-23)
 \end{aligned}$$

一方, SEC-DED符号を適用した場合は, 1ワードで1ビットの誤りは許されるので, 1ワードの信頼度 $R_w(t)$ は次式となる.

$$\begin{aligned}
 R_w(t) &= e^{-ant} + n C_1 e^{-a(n-1)t} \cdot (1 - e^{-at}) \\
 &= n \cdot e^{-a(n-1)t} - (n-1) \cdot e^{-ant} \quad (3-24)
 \end{aligned}$$

WワードすべてにSEC-DED符号を付与したときのユニットの MTBF_u は次のようになる.

$$\text{MTBF}_u = \int_0^{\infty} \{R_w(t)\}^W dt \quad (3-25)$$

これらから, 符号化可能率 P_c を考慮すると, MTBF_u は次式で与えられる.

$$\text{MTBF}_u = \int_0^{\infty} \left[\{n \cdot e^{-a(n-1)t} - (n-1) \cdot e^{-ant}\}^{P_c W} \cdot e^{-ak(1-P_c)Wt} \right] dt \quad (3-26)$$

上式を用いて, 符号化可能率 P_c と MTBF_u との関係の算出例を図3.19に示す. また, チップ欠陥密度 D を基本にして, MTBF_u の改善比と符号化可能率 P_c との関係を算出した結果を図3.20に示す. これから, 欠陥密度が6個/cm²以下であればMTBFを1桁以上向上させることが可能と言える.

ECC : SEC-DED code
 Data bit : 32
 Unit capacity : 4 Mbit
 $a : 7.25 \times 10^{-5}$ FIT

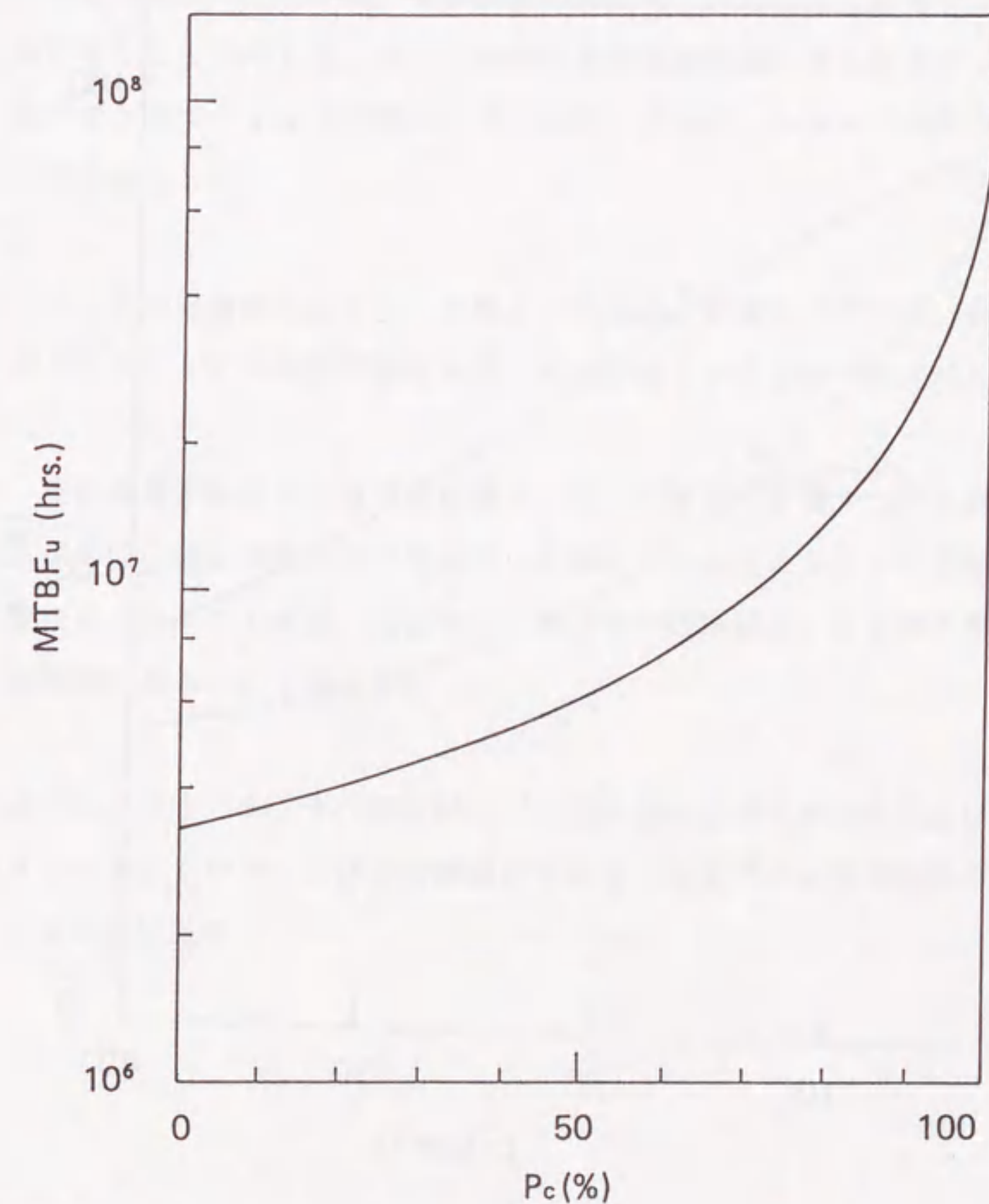


図3.19 符号化可能率 P_c と MTBF_u との関係

ECC : SEC-DED code
 Data bit : 32
 Unit capacity : 4 Mbit
 $\alpha : 7.25 \times 10^{-5}$ FIT

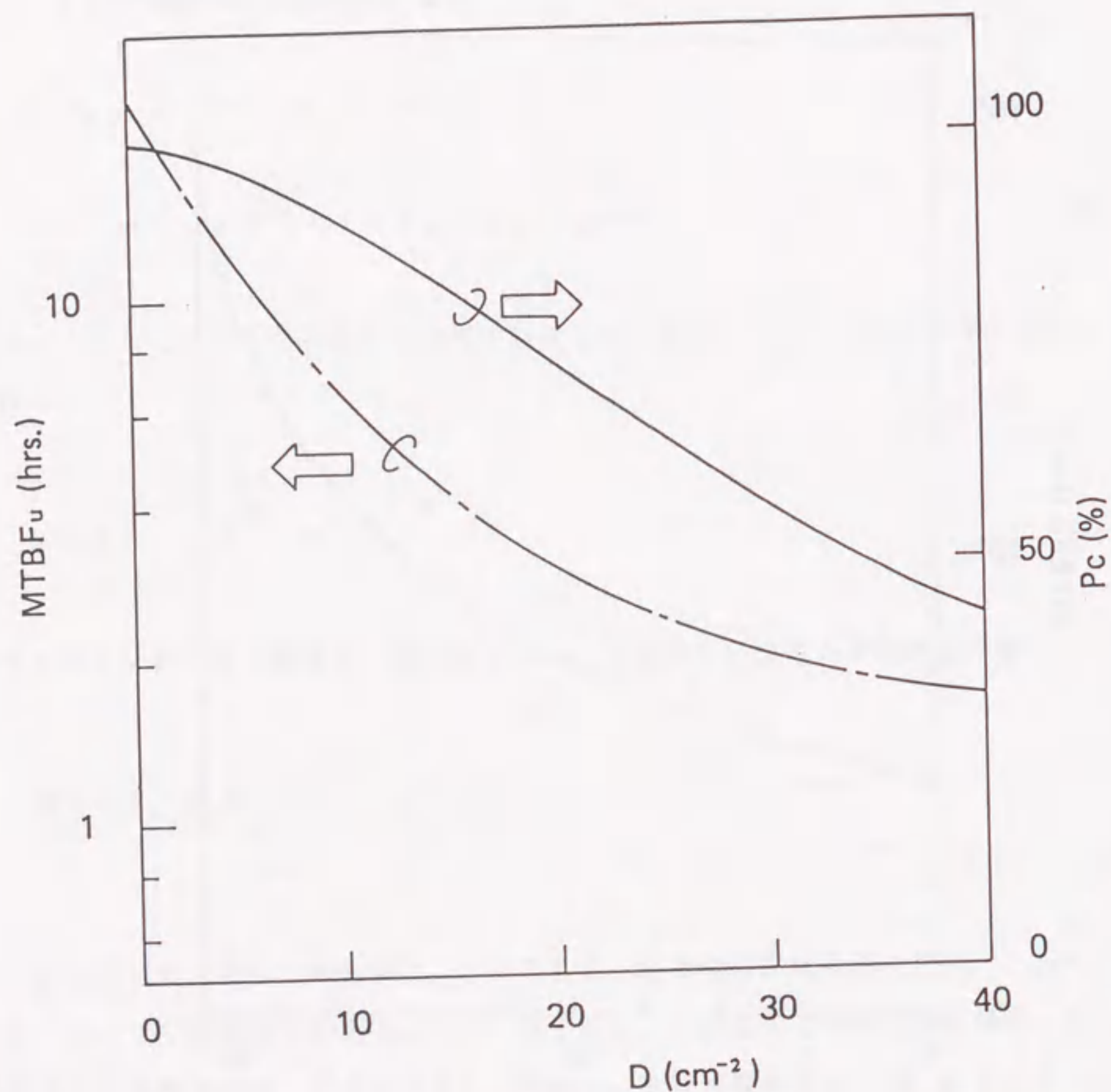


図 3. 20 欠陥密度 D に対する MTBFu の改善比と符号化可能率 Pc との関係

3. 4 結 言

本章においては、磁気バブル記憶装置の実用化に不可欠であるフォールトトレラント技術について、磁気バブル記憶チップの欠陥特性の実測に基づく解析・評価等を行った。主な結論を以下に述べる。

- (1) 歩留り向上のためには、ある程度の欠陥マイナーループを許容する措置が極めて有効であることを示した。また、欠陥救済効果を定量化するためチップの欠陥密度を基本量として、チップ歩留り、モジュール歩留り、ユニット歩留りを導出する手法を明らかにした。
- (2) チップ欠陥密度に応じて、予備ループ方式、予備チップ方式、併用方式のうち最小ハードウェアで実現可能な予備方式が存在することを明らかにした。
- (3) 上記最適予備構成の適用を前提として、未使用の予備ループを有効利用した誤り訂正符号の新規な導入方法を示すとともに、これによるデータ信頼度の改善効果を定量化した。この結果、通常ビット誤り率で数桁以上、MTBFで1桁程度の改善が可能であることを明らかにした。

以上述べたとおり、チップ欠陥密度などの基本量に基づく予備方式及び誤り訂正処理方式等のフォールトトレラント技術の最適化により、磁気バブル記憶装置の信頼度を向上させることが可能である。

[第3章の参考文献]

- (1) R.A.Naden and F.G.West, "Fault-tolerant memory organization : impact on chip yield and system cost", IEEE Trans. Magn., MAG-10, 852 (1974).
- (2) R.F.Baily and J.P.Reekstin, "Yield analysis of large capacity magnetic bubble circuits with redundancy design", IEEE Trans. Magn., MAG-10, 856 (1974).
- (3) H.Murakami, "Memory organization using imperfect bubble chips", IEEE Trans. Magn., MAG-13, 5, 1631 (1977).
- (4) W.W.Peterson and E.J.Weldon, "Error-correcting codes, second edition", MIT Press, Cambridge (1972).
- (5) 嵩 忠雄, 都倉信樹, 岩垂好裕, 稲垣康善, "符号理論", コロナ社 (1975).
- (6) 藤原英二, 金田重郎, "誤り検出・訂正符号の応用", 情報処理, 23, 4, 292 (1982).
- (7) 古川純男, 古川一夫, 大槻兼市, "磁気バブル記憶装置の予備素子制御の一方法", 昭53年度電子通信学会総合全国大会予稿集, 7-115 (1978).
- (8) W.Feller, "An introduction to probability theory and its application", 1st. Ed., John Wiley & Sons, Inc. (1957).
- (9) 齊藤 実, 古川純男, 布谷正勝, "磁気バブルメモリにおける予備ループを利用した誤り訂正", 信学論(D), J65-D, 7, 819 (1982).
- (10) 齊藤 実, "予備ループを利用した磁気バブルメモリの誤り訂正", 昭56年度電子通信学会総合全国大会予稿集, 1-216 (1981).
- (11) R.W.Hamming, "Error detecting and error correcting codes", Bell Syst. Tech. J., 26, 147 (1950).
- (12) M.Y.Hsiao, "A class of optimal minimum odd-weight-column SEC-DED codes", IBM J. Res. Develop., 14, 4, 395 (1970).
- (13) C.L.Chen and M.Y.Hsiao, "Error-correcting codes for semiconductor memory applications: A state of the art review", IBM J. Res. Develop., 28, 2, 124 (1984).
- (14) 藤原英二, 金田重郎, "主記憶用誤り検出・訂正符号", 通研実報, 30, 4, 1047 (1981).
- (15) R.Koppel, "RAM reliability in large memory systems - significance of predictive MTBF", Computer Design, 18, 2, 148 (1979).
- (16) L.Levine and W.Meyers, "Semiconductor memory reliability with error detecting and correcting codes", Computer, 9, 10, 43 (1976).

第4章 光ディスク記憶の記録再生特性

4.1 緒言

デジタル情報記憶用光ディスク装置において、信頼性向上に関する研究を推進するためには、まず“光ディスク”という新しい記録媒体の特性を正確に知ることが重要である。すなわち、光ディスクの基本的な記録再生特性である周波数特性、レーザーパワー特性、SNR等を定量的に把握することが大切である。

このような測定によって得られた結果が、光ディスクに適した各種フォールトトレラント技術⁽¹⁾を適用する前提となるとともに、記録方式および再生方式(等化・検出方式等)の設計・評価⁽²⁾⁻⁽⁵⁾における重要な基本データとなる。

周知のとおり、光ディスクは再生専用型、追記型、書換型の3タイプに大別される⁽⁶⁾。各タイプにおいて、記録原理、材料、構造等が異なる多種多様な媒体が研究開発されている。本測定においても、各タイプの主流と考えられる媒体を対象としたが、本章では書換型光ディスクの代表である光磁気ディスクを採り挙げ、その記録再生特性の測定方法および結果と考察を述べる。

なお、フォーカシングおよびトラッキングサーボ^{(7),(8)}は、各測定において最適に制御されていることを前提としている。

4.2 測定対象

表4.1は、本測定で用いた光磁気ディスクの主な仕様である。表から分かるように、ディスクはPMMA(Polymethylmethacrylate)基板にZnSの保護膜を介して、代表的な光磁気材料であるTbFeCoを付着させたものである。ZnS膜は、空気中の酸素によるTbFeCo膜の酸化を防ぐために必要とされる。

表4.1 光磁気ディスク媒体の仕様

項目	数値等														
寸法	外径	200mmφ													
	内径	35mmφ													
	厚さ	1.25mm													
材料	基板	PMMA													
	記録膜	TbFeCo													
	保護膜	ZnS													
構造	<table style="margin-left: auto; margin-right: auto; border-collapse: collapse;"> <tr><td style="text-align: center;">ZnS</td><td style="text-align: center;">50nm</td></tr> <tr><td style="text-align: center;">-----</td><td></td></tr> <tr><td style="text-align: center;">TbFeCo</td><td style="text-align: center;">100nm</td></tr> <tr><td style="text-align: center;">-----</td><td></td></tr> <tr><td style="text-align: center;">ZnS</td><td style="text-align: center;">70nm</td></tr> <tr><td style="text-align: center;">-----</td><td></td></tr> <tr><td style="text-align: center;">PMMA</td><td style="text-align: center;">1.25mm</td></tr> </table> <p style="text-align: center;">↑ レーザー光</p>	ZnS	50nm	-----		TbFeCo	100nm	-----		ZnS	70nm	-----		PMMA	1.25mm
ZnS	50nm														

TbFeCo	100nm														

ZnS	70nm														

PMMA	1.25mm														
トラックピッチ	2.5μm														
Kerr回転角	0.35deg														
反射率	~10%														

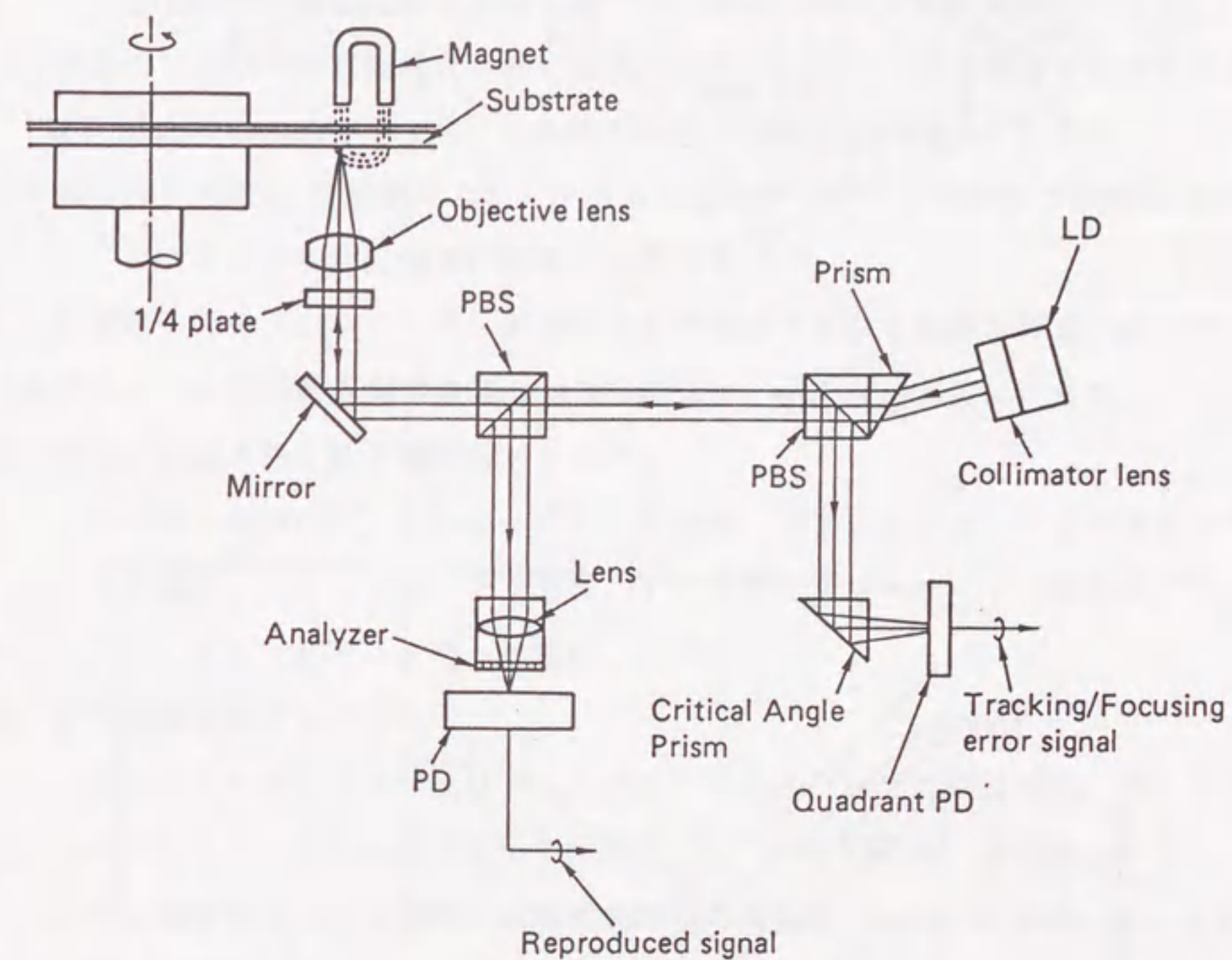
4.3 測定システム

まず、本測定で用いた光磁気ディスク装置の仕様を表4.2に示す。光ヘッドの部分の構成図を図4.1に示す。この光学系の効率、即ち（光ディスク媒体入射光量）／（半導体レーザー出射光量）の値は約40%である。また、バイアス磁界の磁束密度分布をガウスメータを用いて実測した結果を図4.2、図4.3に示す。

表4.2 光磁気ディスク装置の仕様

ディスク回転数	300, 600, 900, 1200, 1800, 3600rpm (可変)	
バイアス磁界	永久磁石による静磁界 (磁石面で1000gauss)	
光源	種類	半導体レーザー (HL8312E)
	波長	830nm
	最大出力	20mW
サーボ	フォーカシング	臨界角法
	トラッキング	プッシュプル法
再生系	信号検出部	検光子および APD(FPD08R32WS)*1
	RFアンプ部	利得 28.5dB 周波数帯域 3kHz~30MHz

*1: アバランシェフォトダイオード



PBS : Polarizing Beam Splitter
 PD : Photo Diode
 LD : Laser Diode

図4.1 光ヘッドの基本構成

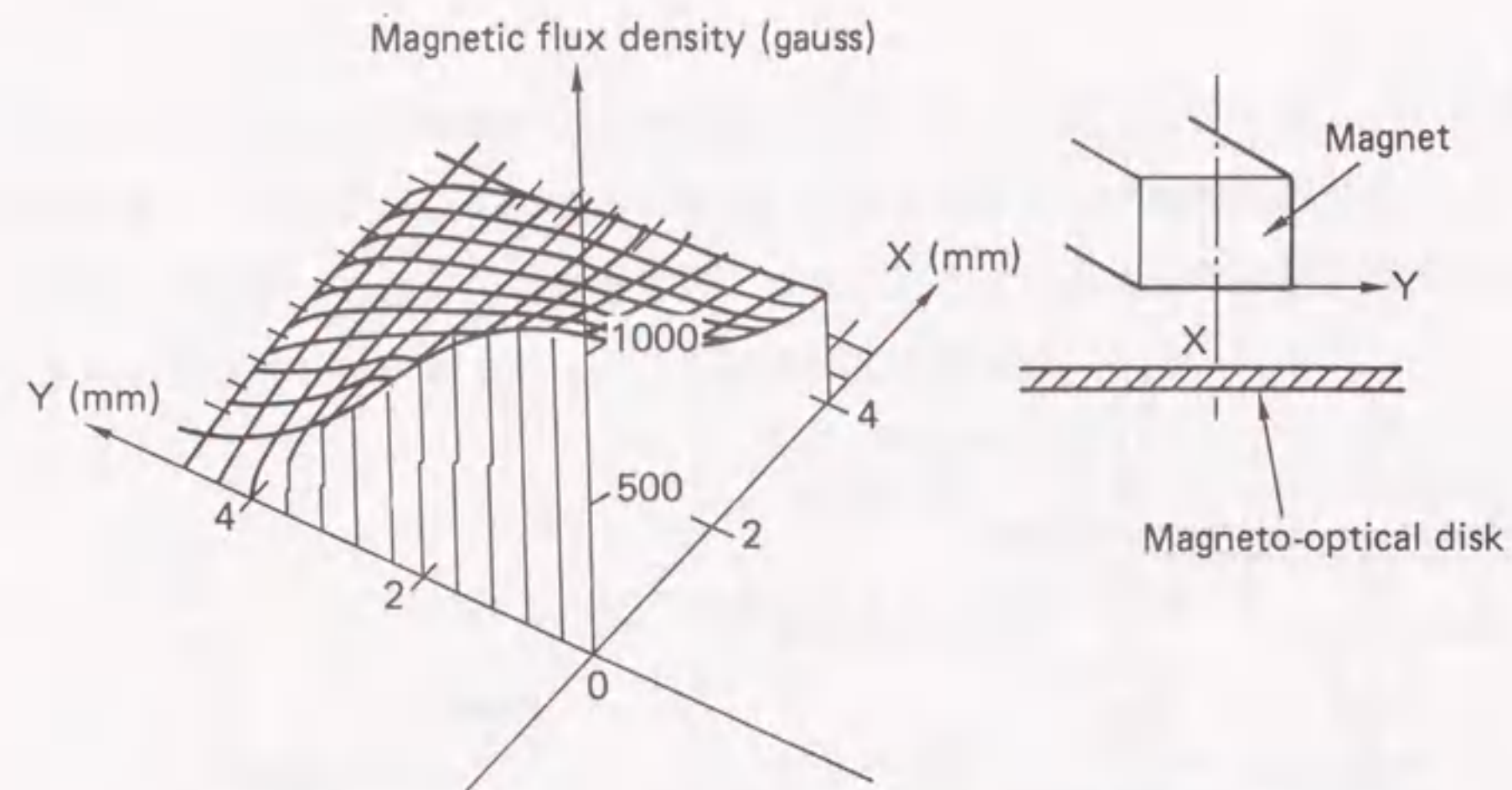


図4.2 バイアス磁界の磁束密度分布

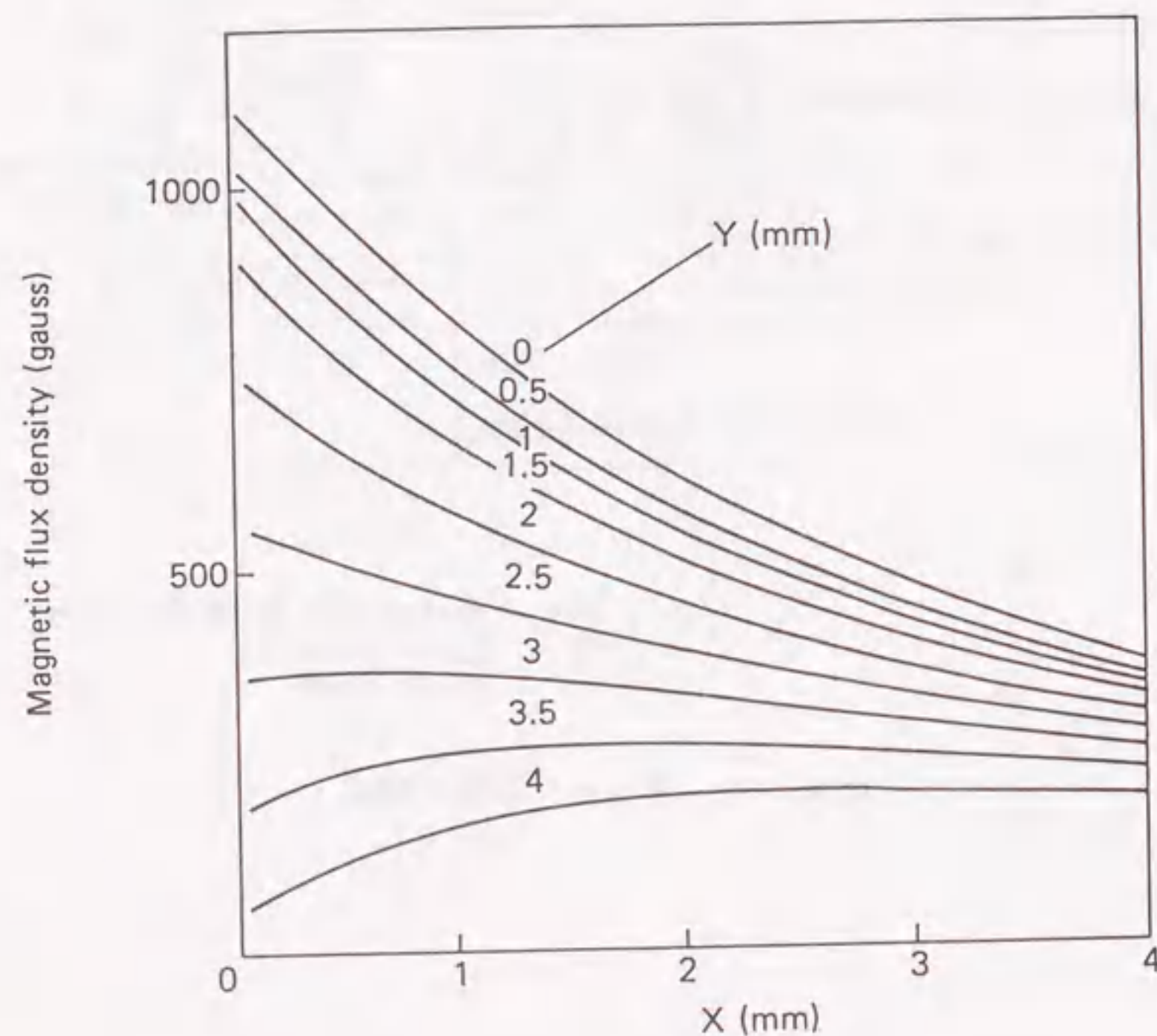


図4.3 磁束密度と空隙との関係

図4.4は、光磁気ディスク装置を用いた本測定システムのハードウェア構成である。本測定システムは、システム制御装置、光磁気ディスク装置、エラー測定装置、波形観測装置、ノイズ観測装置から構成される。その主たる特徴は以下の点にある。

- (1) 測定の自動化：高速で強力なI/O制御機能をもつコンピュータ（HP9816）と周辺機器をIEEE488バスで接続するハードウェア構成であるために、測定の完全自動化ができ、結果は直ちにグラフ出力できる。
- (2) 再現性：既存の測定機器を有効に組合せること、及び一部機能のプログラム化を図ったため、マニュアル操作に比べ測定誤差が極めて少ない。
- (3) 拡張性：上記(1)の特徴により、システム制御プログラムの変更で各種測定や測定データの統計処理に柔軟に対応できる。

また、本測定システムのソフトウェアは次の4プログラムから構成される。各ソフトウェアはサブルーチン化が図られているので、機能追加、修正等が容易に行える。

(1) 消去/記録/再生動作制御用プログラム

レーザーのON/OFF、レーザーパワーの設定、トラッキング・フォーカシングサーボ動作、トラックジャンプ動作、ディスク・フォーマット（同心円/スパイラル、トラックピッチ等）の選択。

(2) SNR測定用プログラム

スペクトルアナライザ及びデジタルオシロスコープの初期設定、デジタルオシロスコープから信号電圧の瞬時値 (S_{p-p}) の取込み、周波数スペクトルのうち雑音成分のみの積分による雑音電圧の実効値 (N_{rms}) の算出、 S_{p-p} と N_{rms} から SNR の算出。

(3) 波形測定用プログラム

デジタルオシロスコープの初期設定、デジタル化による振幅 (V_{p-p})、半値幅 (H_w) の取込み。

(4) 誤り特性測定用プログラム

高速カウンタ装置、プログラマブル電源の初期設定、スライスレベル電圧の自動設定、誤り位置・長さの取込み。

本ソフトウェアは、マンマシンインタフェース向上のため、対話型操作を基本としている。また、測定状況をオンラインでCRTに表示するため、異常動作や測定ミス等を直ちに検知し得る。

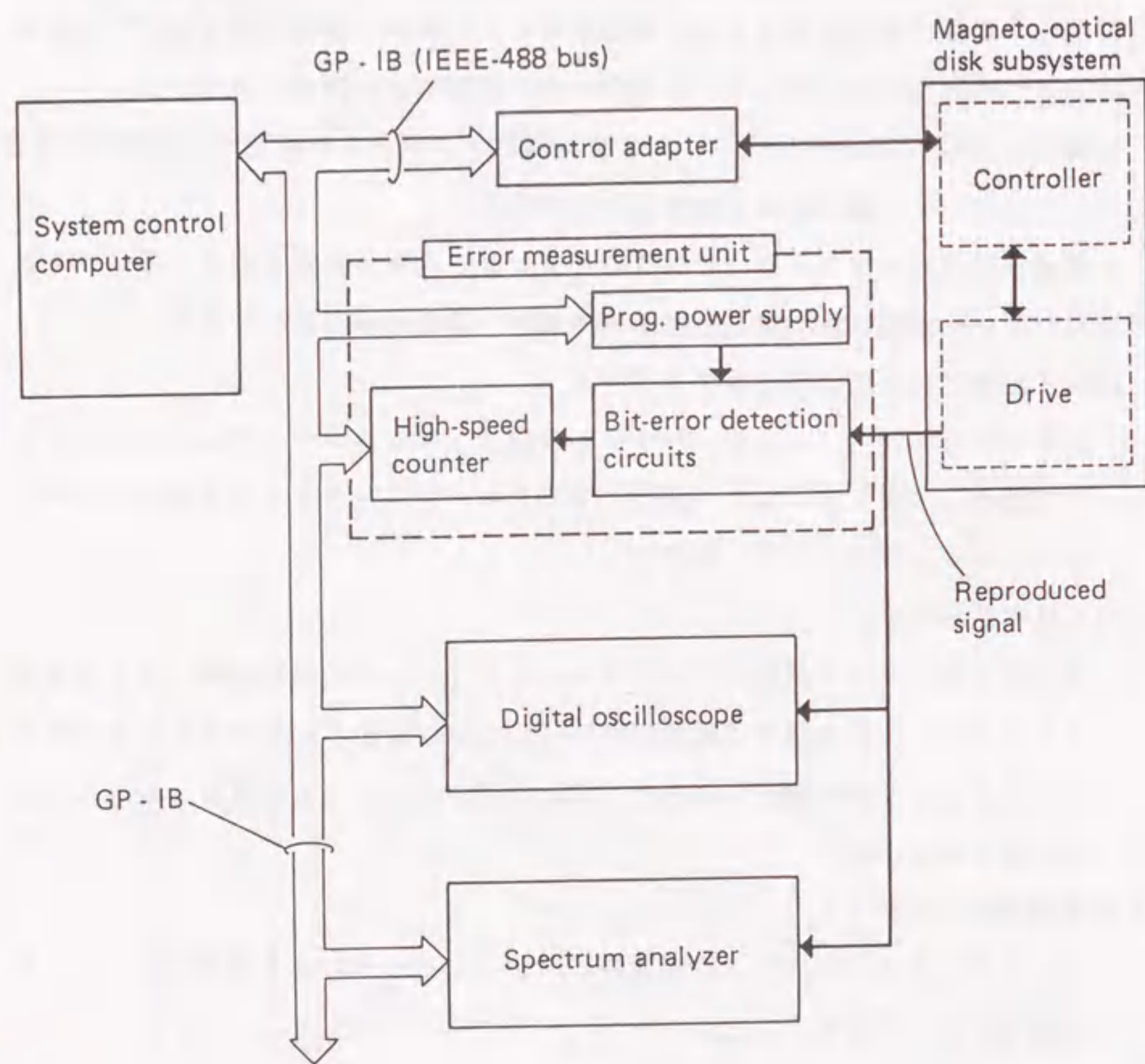


図4.4 測定システムのハードウェア構成

4.4 測定結果と考察

4.4.1 記録レーザーパワー特性

再生信号振幅値 V_{p-p} および雑音振幅値 N_{rms} の記録レーザーパワーに対する依存性を図4.5に、またSNRの記録レーザーパワー依存性を図4.6にそれぞれ示す。これらの測定条件は、表4.3のとおりである。検光子角度は、後述のSNR測定で得られた結果に基づき、SNRが最大となるよう消光角度（光量最小となる角度）から6度に設定した。

図4.5を見ると分かるように、再生信号振幅(V_{p-p})が記録レーザーパワー6mW以上で飽和する。これは過大な記録レーザーパワーにより、温度上昇領域が広がったため磁化反転が隣接ビット位置にまで及んだ結果、再生出力の飽和が生じたものと考えられる。

表4.3 記録レーザーパワー特性の測定条件

検光子角度	6 deg	記録周波数	1 MHz
ディスク回転数	900 rpm	再生パワー	1.00 mW
バイアス磁界	600 gauss	消去パワー	6.98 mW
測定トラック直径	140mm ϕ	記録密度	6.59 $\mu\text{m} / \text{bit}$

次に、記録トラック半径による信号振幅の記録レーザーパワー依存性を図4.7、同じく記録トラック半径によるSNRの記録レーザーパワー依存性を図4.8にそれぞれ示す。ディスク回転数、記録周波数が一定なので、図に示されている内・中・外周部の3箇所のトラック位置では記録密度が変化している。すなわち、図に示されている3箇所のトラック半径51, 70, 85mmに対して、記録密度はビットピッチで4.80, 6.59, 8.01 μm となっている。測定条件は上記の表4.3のとおりである。

図4.7から、中周部では6mW付近、外周部では7mW付近で信号振幅が飽和しつつあることが分かる。内周部では3~4mWで飽和し、4mW以上では記録時のビット相互間の干渉により信号振幅の低下を招いている。このようにディスク回転数一定(CAV)の場合には、記録トラックの位置が外周に向かうほど、最大の再生信号を得るために必要なレーザーの記録パワーが増加する。

本実験で用いたディスクにおいては、ディスク回転数を900rpm一定とした場合、再生

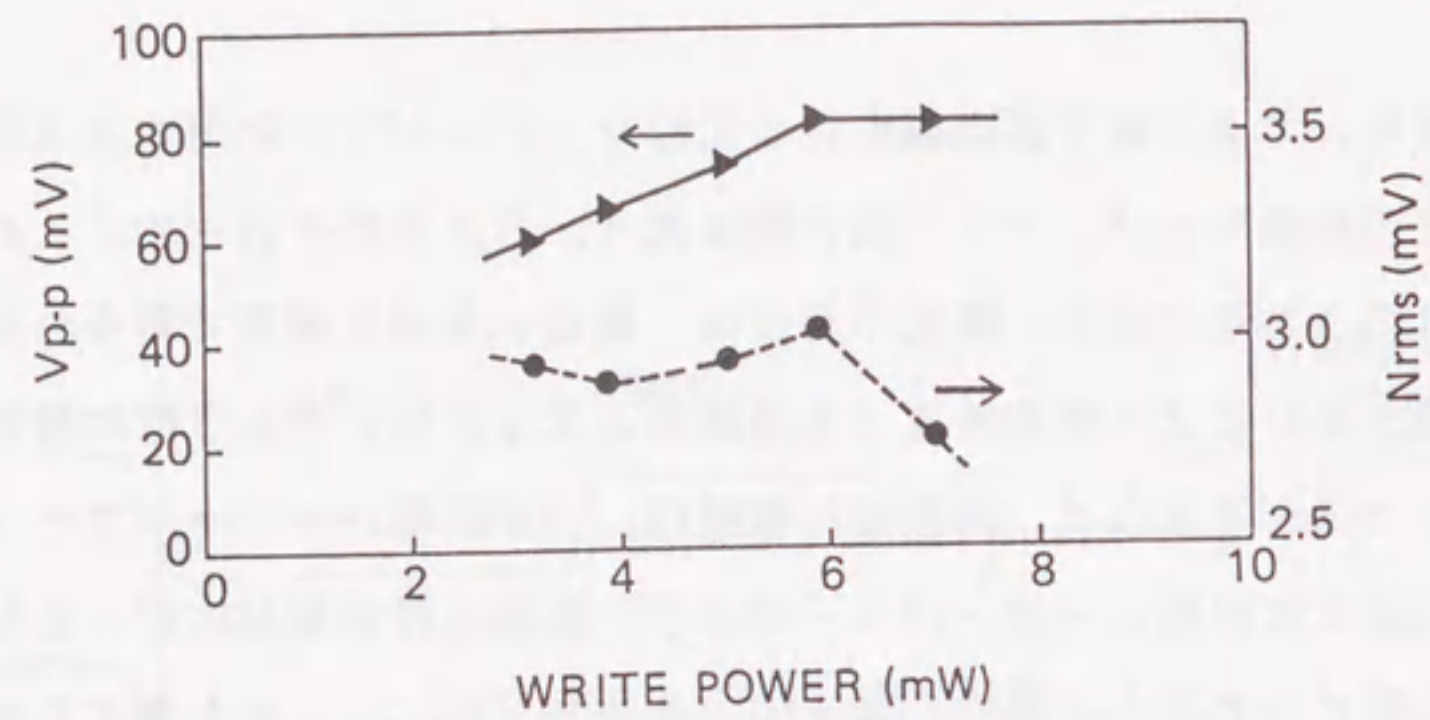


図4.5 再生信号振幅値 V_{p-p} および雑音振幅値 N_{rms} の記録レーザーパワー依存性

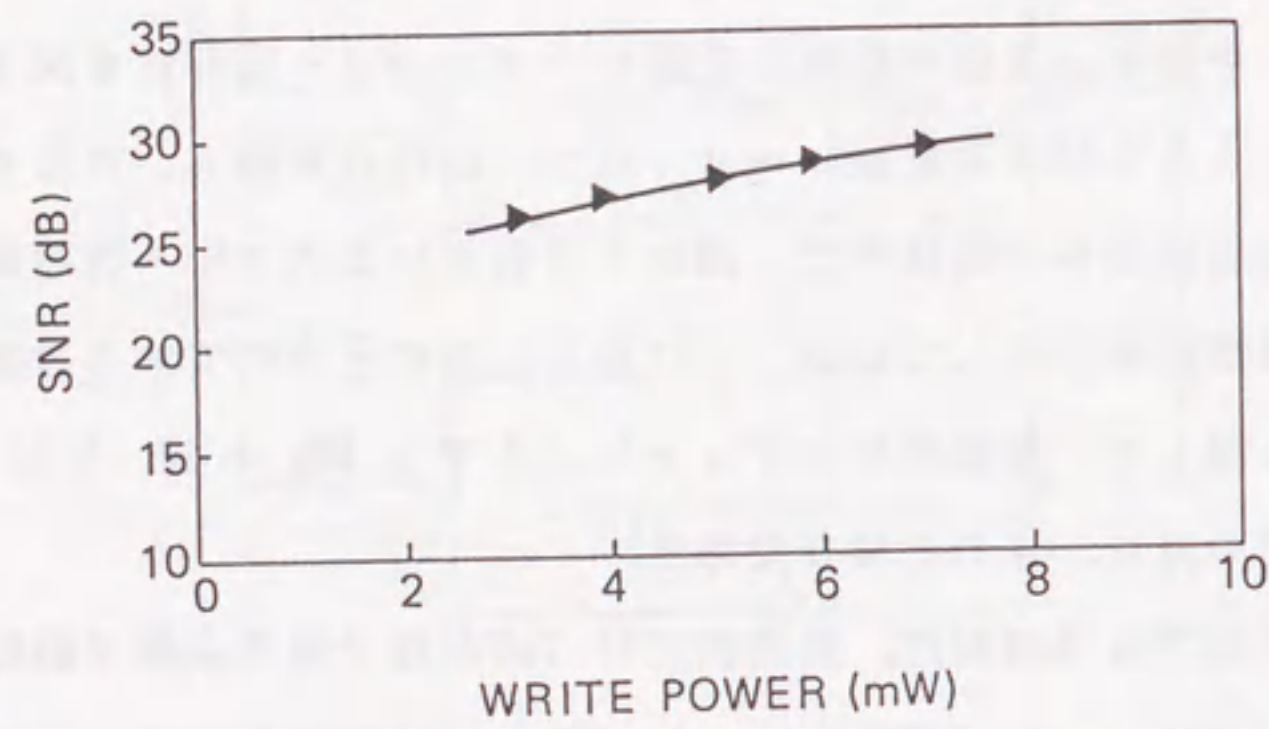


図4.6 SNRの記録レーザーパワー依存性

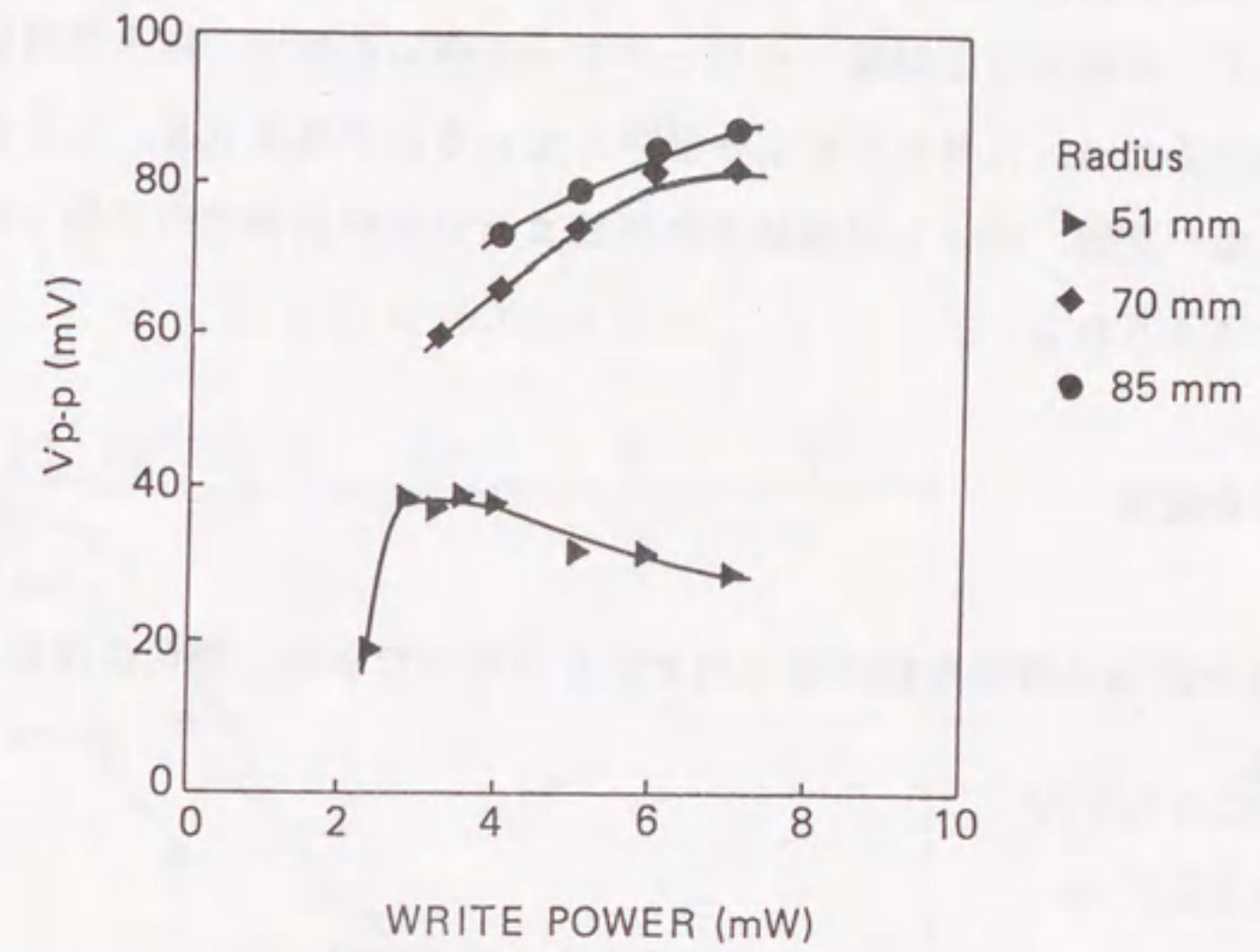


図4.7 記録トラック半径による再生信号振幅の記録レーザーパワー依存性

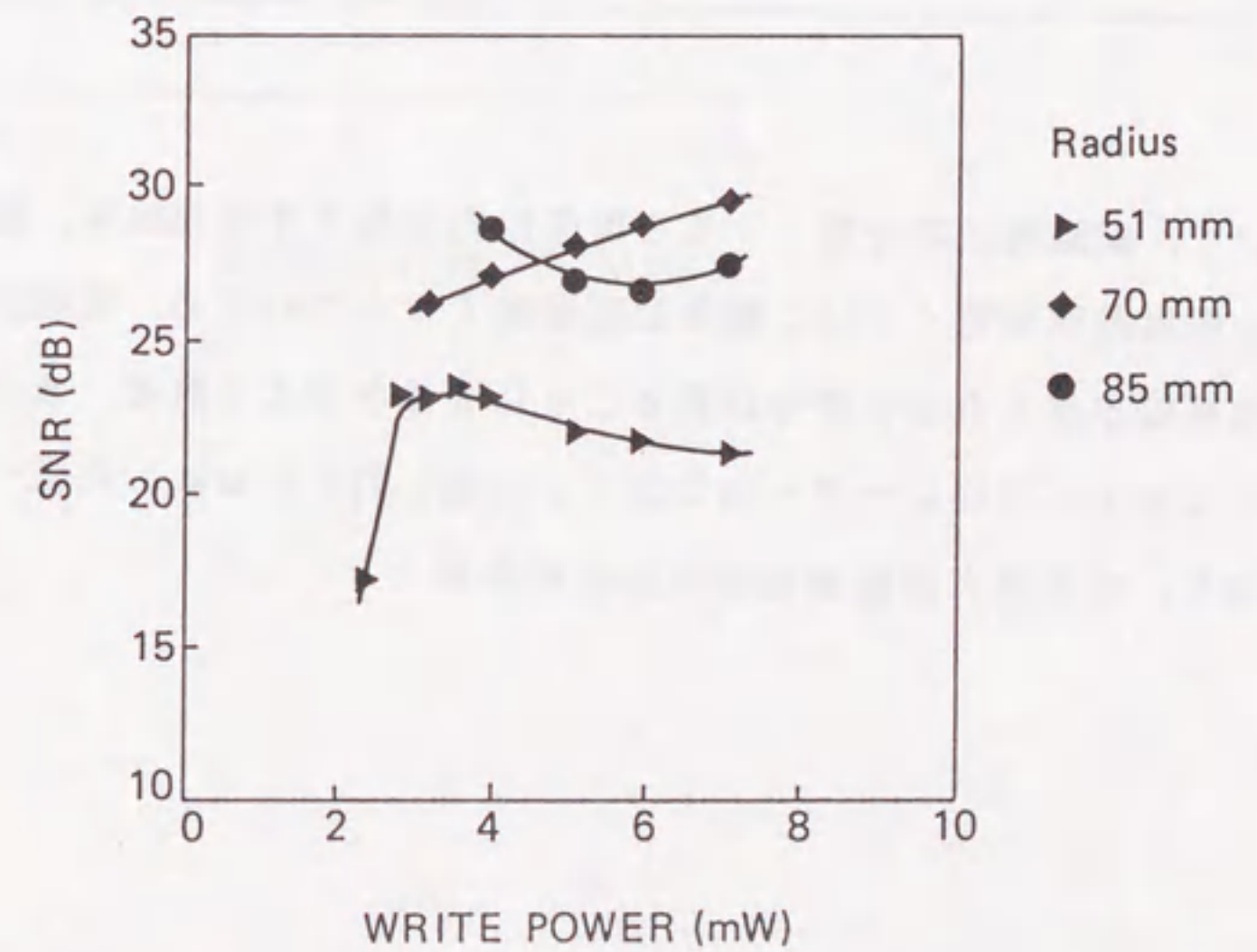


図4.8 記録トラック半径によるSNRの記録レーザーパワー依存性

信号振幅を最大とするためには、記録トラック半径によって記録レーザーパワーを 3mW～7mW の範囲で調整する必要があることが分かる。

図 4. 8 において、外周部では記録レーザーパワーの増加に伴い、再生信号振幅とともに雑音振幅も増加するため、SNRはむしろ低下しているのが見られる。この原因は、面振れによる反射光量の変動、あるいは媒体の物理的または光学的特性の不均一性が外周部ほど大きいと考えられる。

4. 4. 2 周波数特性

図 4. 9 は、再生出力の周波数特性の一例を示したものである。測定条件は表 4. 4 に示すとおりである。

表 4. 4 記録周波数特性の測定条件

ディスク回転数	900 rpm	再生パワー	1.00 mW
バイアス磁界	600 gauss	消去パワー	6.98 mW
検光子角度	6 deg	測定トラック直径	140 mmφ

図 4. 9 において、記録周波数を高くすると再生出力が低下する理由は、記録時においては、レーザーの照射時間が短く十分に媒体温度が高くないため、保磁力 (H_0) が完全に低下せず磁化反転が起こらない部分が残ることによると考えられる。また、再生時においては、ピットピッチが再生レーザー光のスポット径(約1.4 μm) に近づくとつれ波形干渉が大きくなり、再生出力の低下を招くためである。

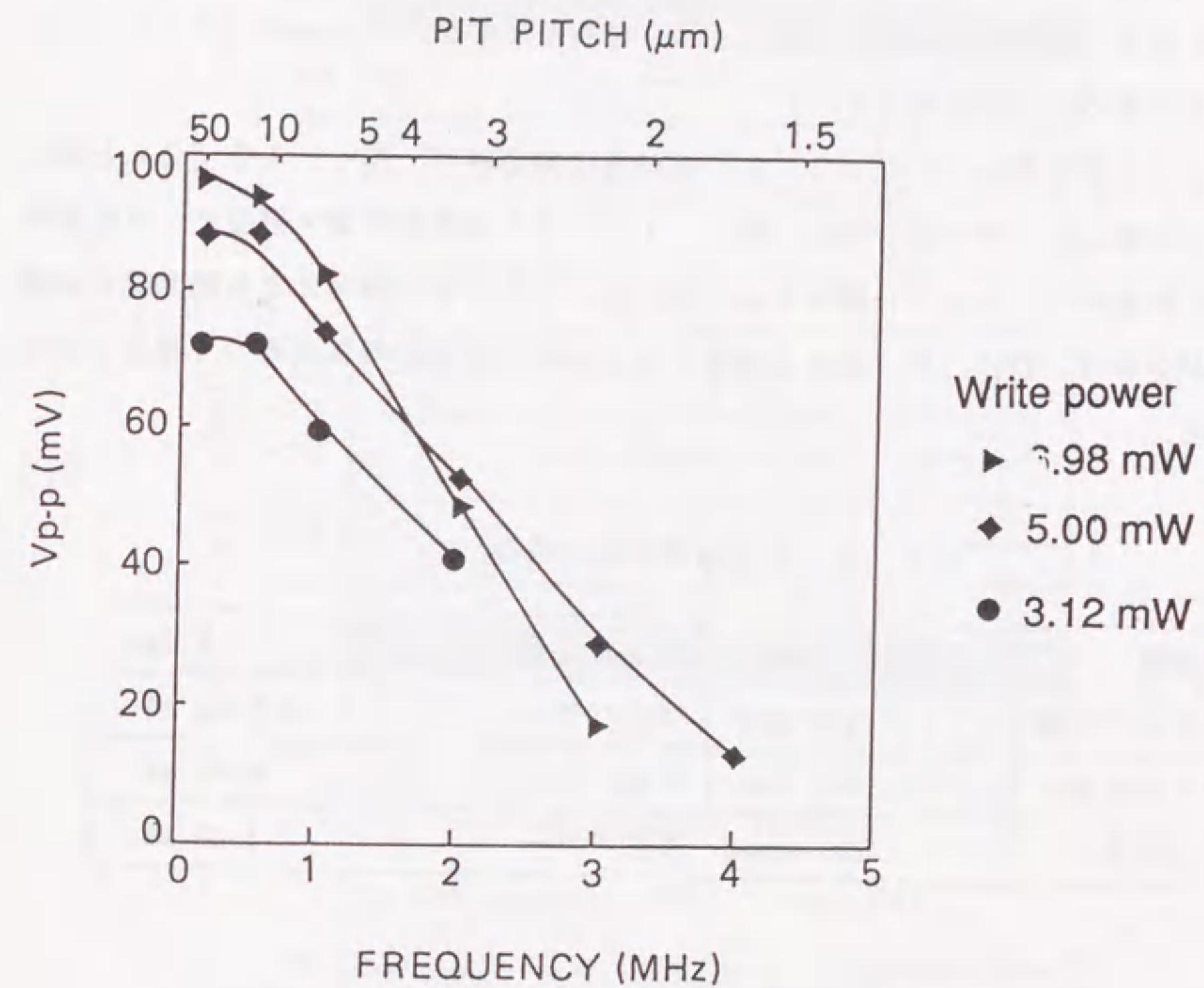


図 4. 9 再生出力の周波数特性

4. 4. 3 雑音特性

再生出力に含まれる雑音には、媒体雑音、レーザー雑音、光検出器・再生アンプ雑音の三つが主要なものとして考えられる。この三つの雑音を分離するため、ディスク回転のON/OFF及びレーザーのON/OFFを行った場合の周波数スペクトルを測定した。測定結果の例を図4. 10に示す。測定条件は表4. 5のとおりである。なお、トラッキング・フォーカシングサーボは常にオン状態である。

図4. 10(1)と図4. 10(2)との差が媒体雑音電力、図4. 10(2)と図4. 10(3)との差がレーザー雑音電力、図4. 10(3)が光検出器・再生アンプ雑音電力を示す。これらから、レーザー雑音により約10dB、さらに媒体雑音により数dB雑音が増加することが分かる。特に、ディスクの回転により低域の雑音の増加が著しく増加するのが注目される。

表4. 5 各種雑音の測定条件

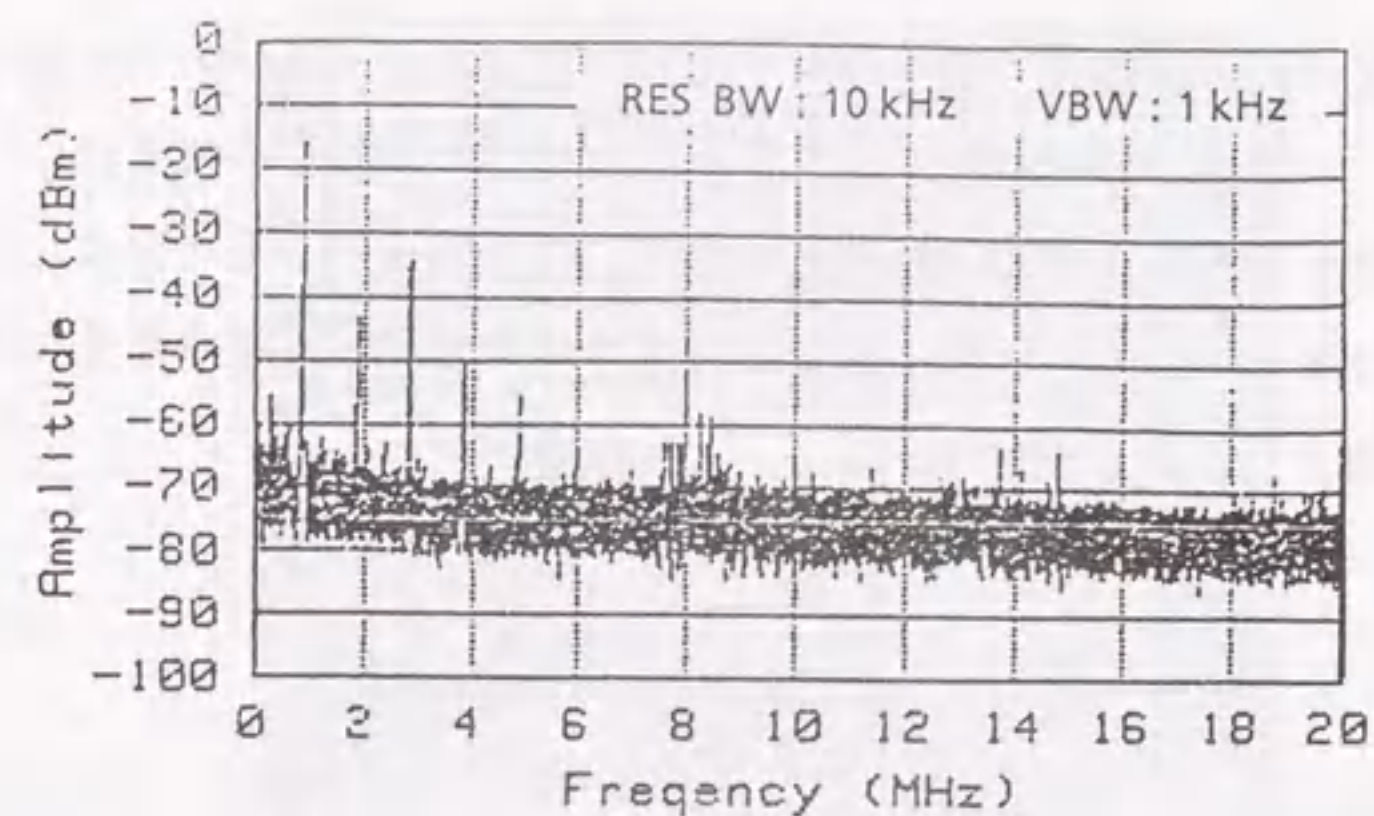
記録周波数	1 MHz	検光子角度	6 deg
測定トラック位置	140 mmφ	消去パワー	5.85 mW
ディスク回転数	900 rpm	記録パワー	5.00 mW
バイアス磁界	600 gauss	再生パワー	1.00 mW

4. 4. 4 信号雑音比SNR

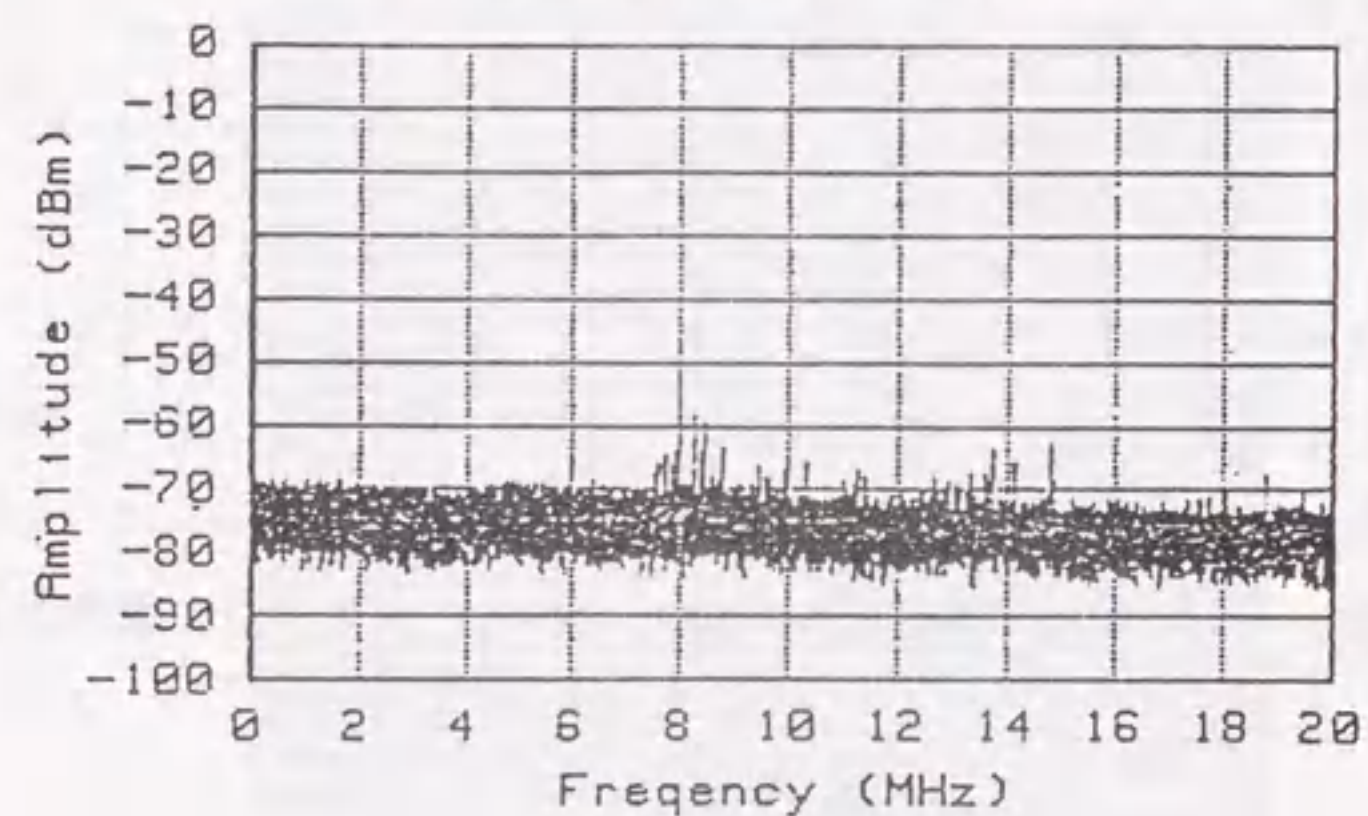
一般に、信号雑音比SNRは、 S_{p-p} を信号電圧振幅のPeak to Peak値の平均値、 N_{rms} を雑音電圧振幅の実効値として、次式のように定義される。

$$SNR = 20 \log (S_{p-p}/N_{rms}) \quad (4-1)$$

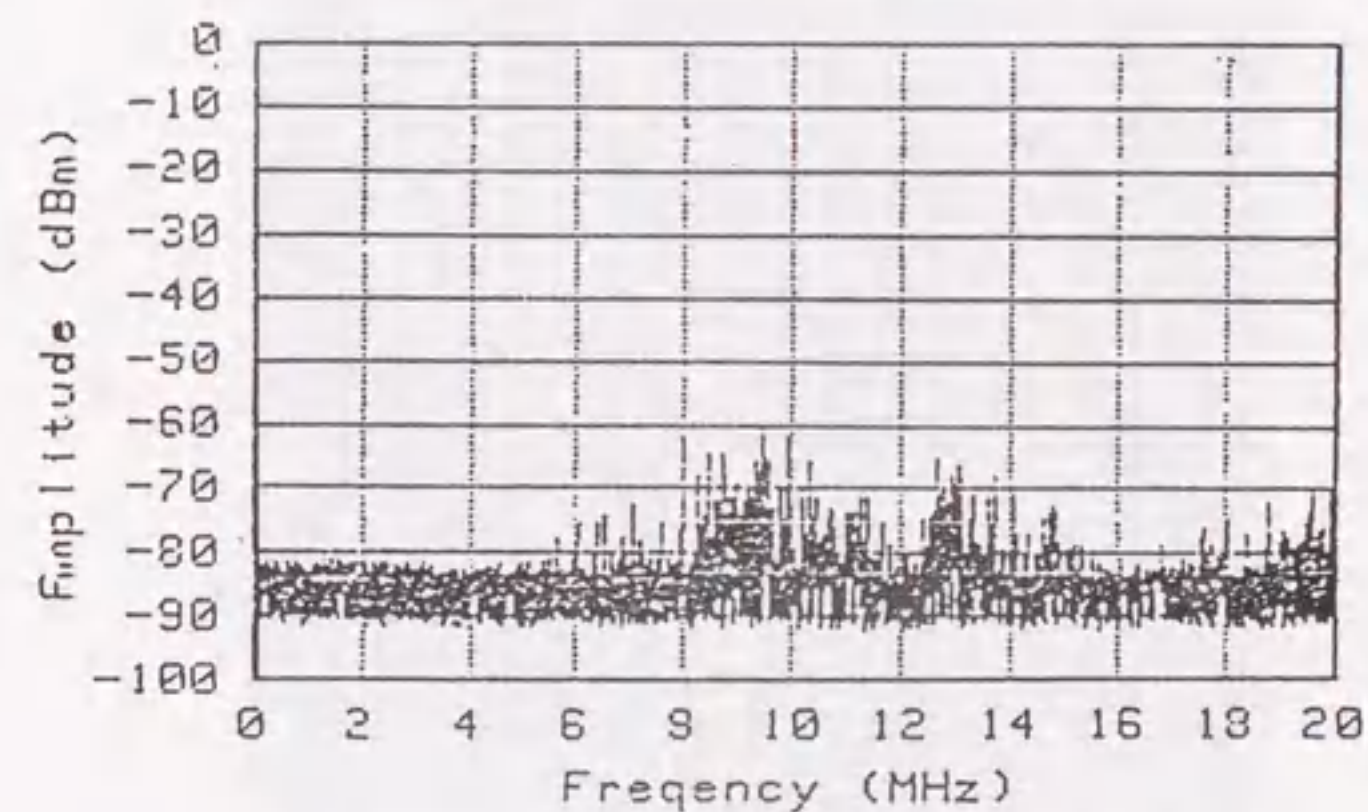
実際の測定では、 S_{p-p} は、再生信号波形を高速デジタルオシロスコープで100波形平均したものの振幅のp-p値を採った。また、 N_{rms} はスペクトルアナライザで測定した雑音スペクトラムの積分から求めた。なお、雑音の積分範囲は100 Hz ~ 20 MHzとした。



(1) Disk rotation : ON, Laser : ON



(2) Disk rotation : OFF, Laser : ON



(3) Disk rotation : OFF, Laser : OFF

図4. 10 周波数スペクトル

検光子角度の零度は、再生信号振幅が最小となる角度、即ち消光(Extinction)した角度と定義する(図4.11 参照)。ディスク#1について、検光子角度 $\theta_a = 1, 6, 12$ 度の場合の再生信号波形を図4.12, 周波数スペクトルを図4.13に示す。測定条件は表4.6のとおりである。図4.12, 図4.13から、検光子角度の増加に伴い信号及び雑音がともに増加することが分かる。

表4.6 検光子角度依存性の測定条件

測定トラック直径	140 mm ϕ	消去パワー	5.85 mW
ディスク回転数	900 rpm	記録パワー	5.00 mW
バイアス磁界	600 gauss	再生パワー	1.00 mW

図4.14にSNRの検光子角度依存性を各々示す。これから、SNRを最大にする検光子角度が存在し、その最適角度 θ_{op} は約6度であることが分かる。また、最適角度 θ_{op} から-2度, +5度の範囲内ではSNRの低下がほとんどないことも判明した。したがって、SNRで評価した場合の検光子角度設定マージンは約 ± 3.5 度であり、機械加工精度上は十分大きい値といえる。

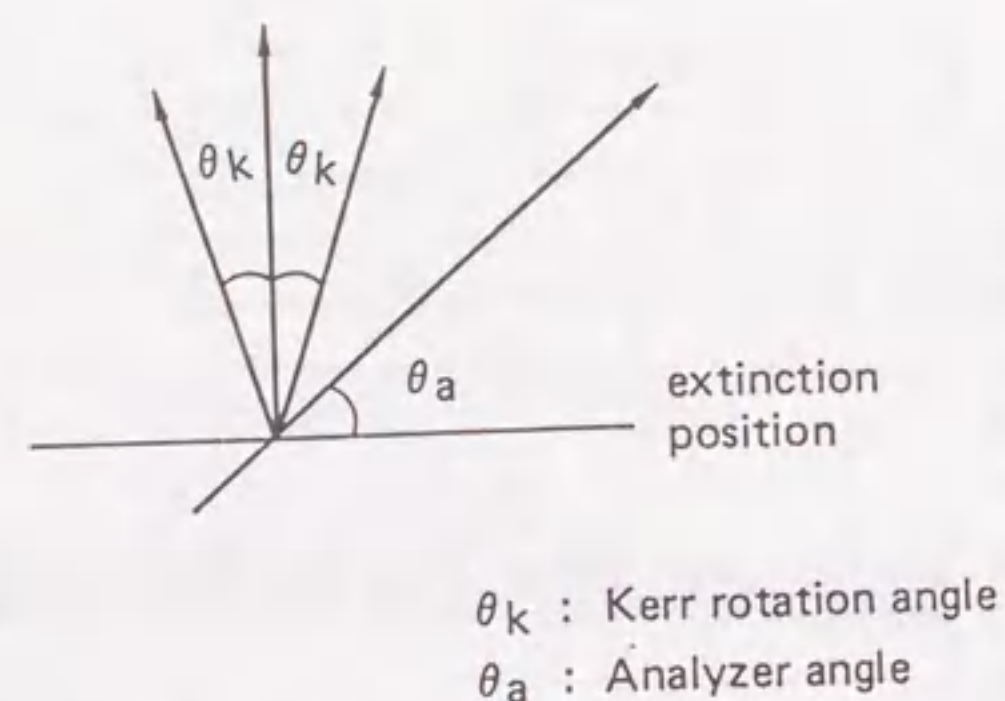
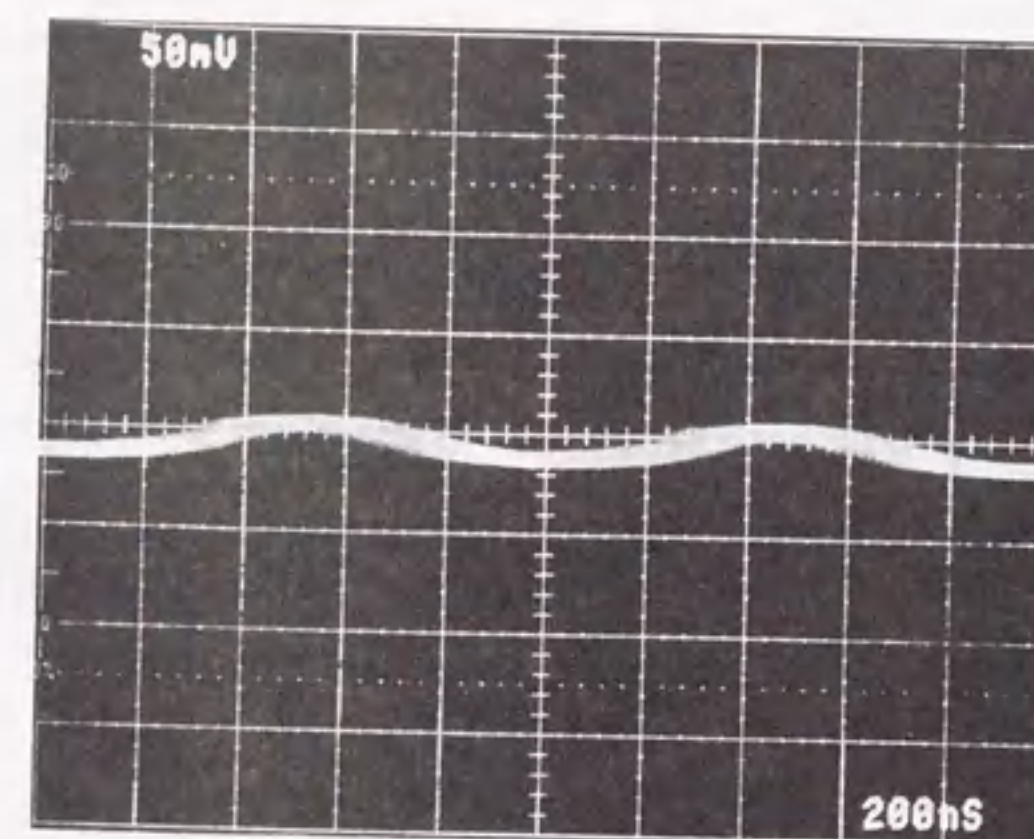
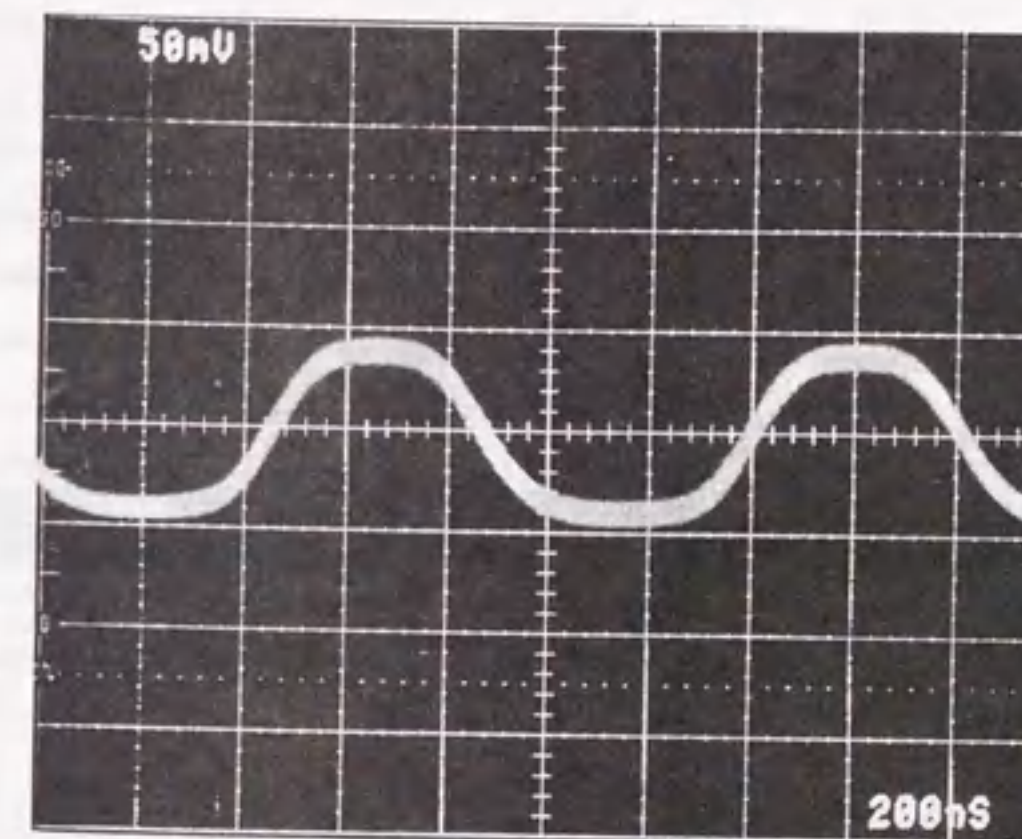


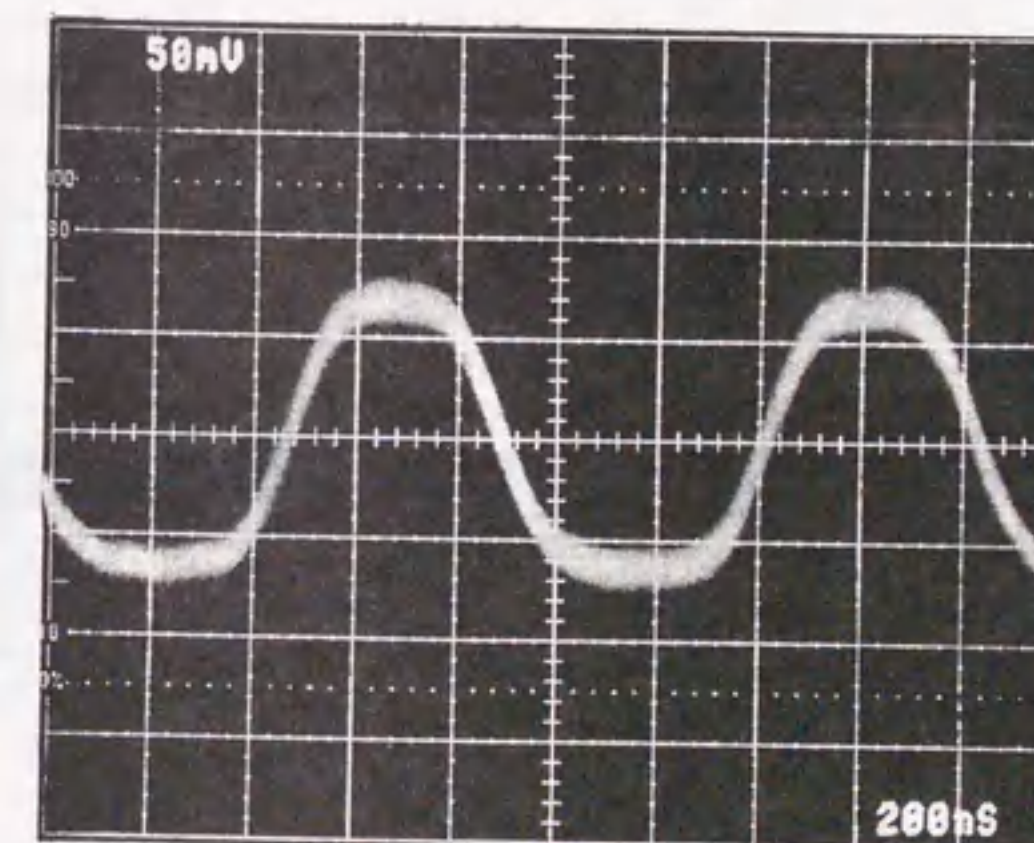
図4.11 検光子角度と消光角度の関係



(1) $\theta_a = 1$ deg

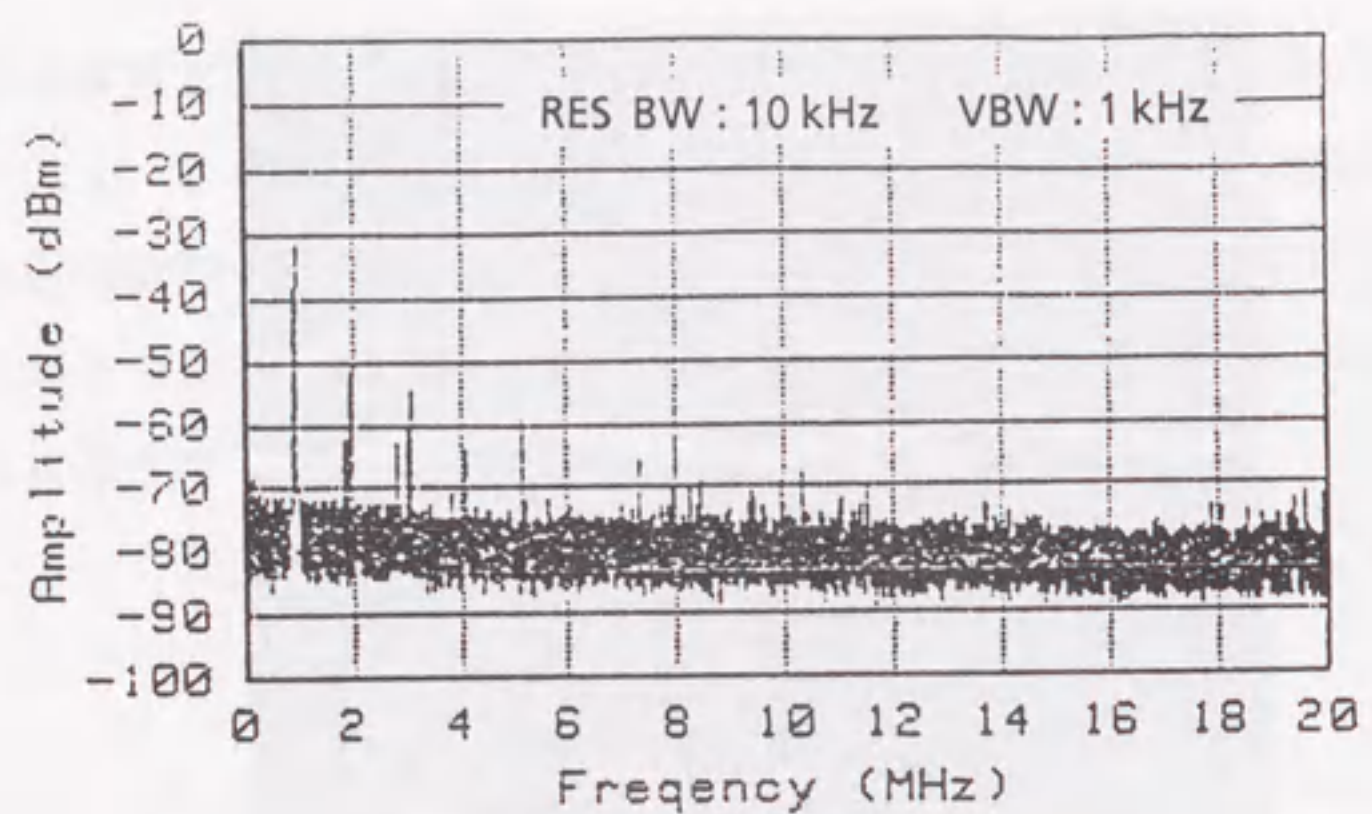


(2) $\theta_a = 6$ deg

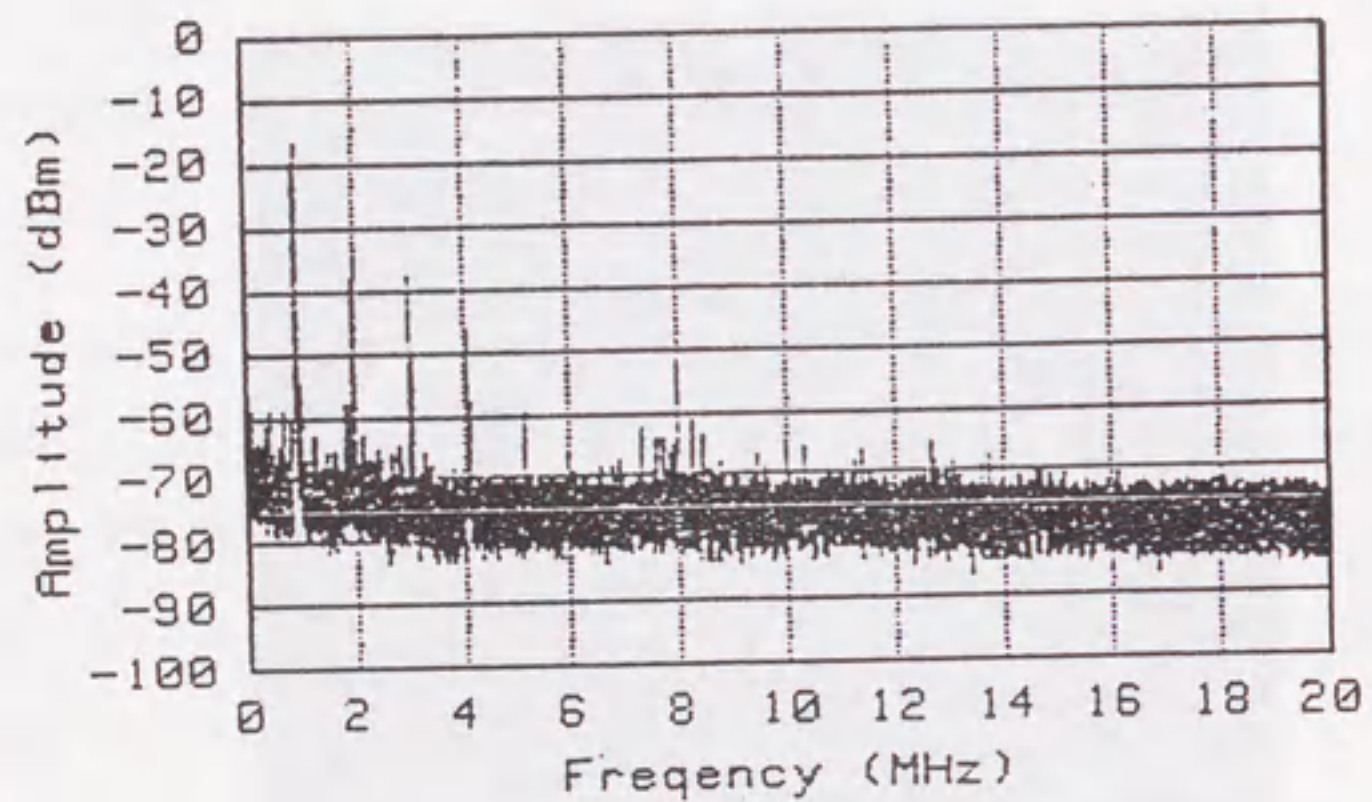


(3) $\theta_a = 12$ deg

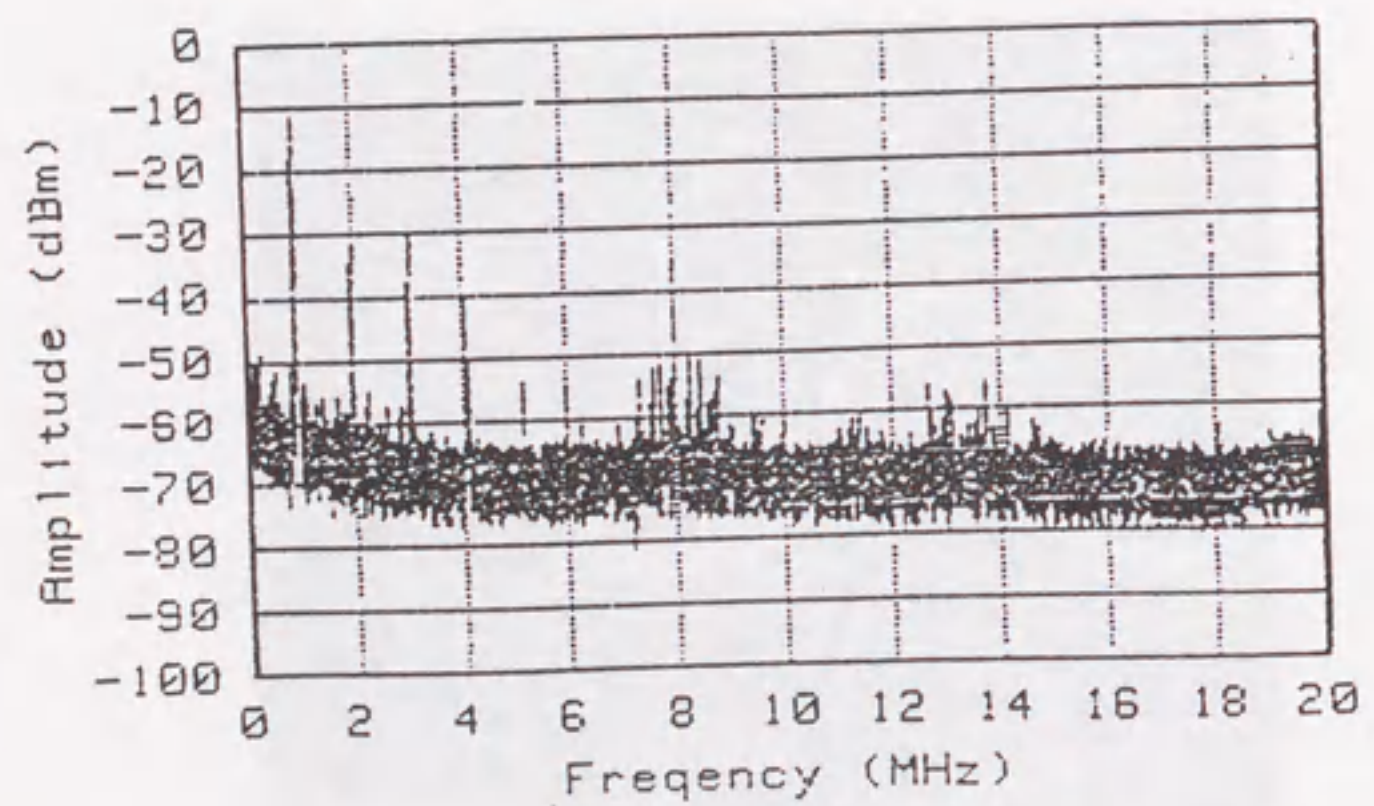
図4.12 再生信号波形の検光子角度依存性



(1) $\theta_a = 1$ deg



(2) $\theta_a = 6$ deg



(3) $\theta_a = 12$ deg

図4. 13 周波数スペクトルの検光子角度依存性

{ Kerr rotation angle: 0.35 deg.
 { Extinction ratio : 0.01
 { Power fluctuation : 0.0025

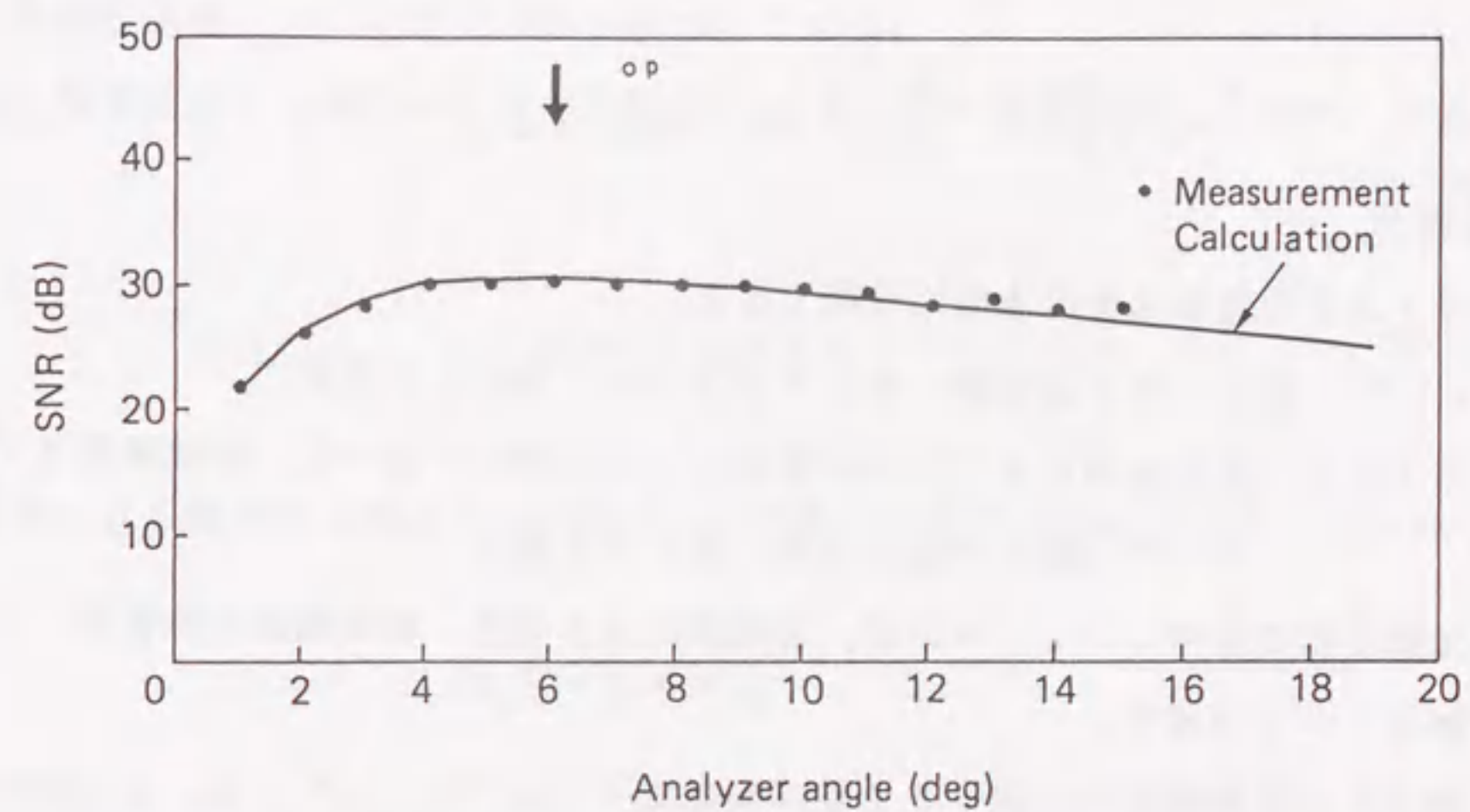


図4. 14 SNRの検光子角度依存性

光磁気ディスクにおけるSNRの理論計算は以下のようになる⁽⁹⁾⁻⁽¹¹⁾。

(1) 信号電力

媒体の磁化により偏光面が θ_k 回転した光を、検光子を通過させて光検出器に導いた場合、その光量 P_s は、 P を検光子に入射する全光量、 θ_k をKerr回転角、 θ_a を検光子角度として、次式で表される。

$$P_s = P \sin(2 \cdot \theta_k) \sin(2 \cdot \theta_a) \quad (4-2)$$

上式から信号の2乗平均電流 I_s^2 は、 β をホトダイオードの電流増倍率、 γ を光電変換係数として、次式で与えられる。

$$I_s^2 = \frac{(\beta \gamma P_s)^2}{2} = \frac{[\beta \gamma P \sin(2 \cdot \theta_k) \sin(2 \cdot \theta_a)]^2}{2} \quad (4-3)$$

(2) 雑音電力

光磁気ディスクの雑音は次の4種に分類できる。

- ① レーザー雑音：戻り光変動，モードホッピング等による雑音。
- ② 媒体雑音：媒体面内におけるKerr回転角・反射率の不均一性，形状異常（プリググループ，媒体表面の欠陥）等による雑音。
- ③ 光検出器の雑音：ショット雑音，暗電流による雑音，負荷抵抗の熱雑音。
- ④ 再生アンプの雑音。

レーザー雑音及び媒体雑音に起因する2乗平均電流 $(I_{nz}^2 + I_{nm}^2)$ は、 α を光検出器に入射する光量の平均変動率として，光検出器に入射する平均光量 P_{av} を用いて次式で表わされる。

$$I_{nz}^2 + I_{nm}^2 = (\alpha \beta \gamma P_{av})^2 \quad (4-4)$$

また，平均光量 P_{av} は， θ_a を検光子角度， ε を再生光学系の消光比として，次式で与えられる。

$$P_{av} = P (\sin^2 \theta_a + \varepsilon) \quad (4-5)$$

上記の $(I_{nz}^2 + I_{nm}^2)$ と，光検出器の雑音の2乗平均電流 I_{nd}^2 との和が，光検出器出力段までの全雑音の2乗平均電流となる。

一方，光検出器の雑音の2乗平均電流 I_{nd}^2 は以下のように求められる。光検出器に起因する雑音には，ショット雑音，暗電流による雑音，負荷抵抗による熱雑音の3種がある。各雑音の2乗平均電流は次のように得られる。まず，ショット雑音の2乗平均電流 I_{shot}^2 は次式で表わされる。

$$I_{shot}^2 = 2q \beta^{2+x} \gamma \cdot \Delta f \cdot P_{av} \quad (4-6)$$

ここに， P_{av} ：平均光量， β ：APDの電流増倍率， γ ：光電変換係数， q ：電子の電荷， x ：過剰雑音係数， Δf ：光検出器の帯域，である。

次に，暗電流による雑音の2乗平均電流 I_{dark}^2 は，暗電流を I_d として，次式で与えられる。

$$I_{dark}^2 = 2q \beta^{2+x} \cdot \Delta f \cdot I_d \quad (4-7)$$

負荷抵抗による熱雑音（ジョンソン雑音）の2乗平均電流 I_{load}^2 は次のようになる。

$$I_{load}^2 = 4kT \cdot \Delta f / R \quad (4-8)$$

ここに， k ：ボルツマン定数， T ：絶対温度， R ：負荷抵抗，である。

以上から，光検出器に起因する雑音の2乗平均電流 I_{nd}^2 は次式で与えられる。

$$I_{nd}^2 = I_{shot}^2 + I_{dark}^2 + I_{load}^2 \quad (4-9)$$

前記の信号電力及び雑音電力から光検出器出力におけるSNRは次式となる。

$$SNR = 10 \cdot \log [I_s^2 / (I_{nz}^2 + I_{nm}^2 + I_{nd}^2)] \quad (4-10)$$

前項で述べたとおり，光ディスクの回転およびレーザーのON/OFFにより，レーザー雑音

、媒体雑音、光検出器・再生アンプの雑音を分離して実測した結果、雑音の支配要因はレーザー雑音および媒体雑音であることが分かった。したがって、SNRは、

$$\begin{aligned} \text{SNR} &= 10 \cdot \log \left[I_s^2 / (I_{nz}^2 + I_{nn}^2) \right] \\ &= 10 \cdot \log \frac{[\sin(2\theta_k) \sin(2\theta_s)]^2}{2[\alpha(\sin^2 \theta_s + \varepsilon)]^2} \end{aligned} \quad (4-11)$$

と表される。上式を検光子角度 θ_s について微分して、SNRが最大となる最適角度 θ_{op} (rad)を求めると、

$$\theta_{op} \approx \varepsilon^{1/2} \quad (4-12)$$

となる。

図4.14のSNRの理論曲線は、以上の理論計算の結果に基づいて、表4.7の条件のもとで算出したものである。理論曲線は実測値と良く一致することが分かる。また、SNR最大となる検光子角度 θ_{op} は実測値から約6度であることが知られるので、式(4-12)により本実験装置の再生光学系の消光比 ε は 10^{-2} 程度と求められる。

表4.7 SNRの算出条件

extinction比	0.01
Kerr回転角 θ_k	0.35 deg
光量平均変動率 α	0.0025

以上の実験および理論計算結果からSNRを改善するには、次のように対処するのが有効といえる。

- ① 消光比が小さい検光子および偏光ビームスプリッタの使用。
- ② Kerr回転角の大きい媒体の開発。
- ③ 半導体レーザーおよび媒体に起因する雑音の低減による光量変動の抑制。

上記①、②によるSNR改善効果を、上記理論式(4-11)に基づき計算した結果を図4.1

5、図4.16に示す。まず、図4.15はKerr回転角 $\theta_k = 0.35 \text{ deg}$ 、光量平均変動率 $\alpha = 0.0025$ と一定にし、消光比 ε をパラメータとした。式(4-12)から分かるように、SNRを最大にする検光子角度 θ_{op} は、 ε の減少に伴って徐々に零に近づく。現状の $\varepsilon = 0.01$ を一桁下げると10dBの改善が可能である。 ε をさらに小さくすれば、SNRの最大値は大きくなるが、検光子角度の変動に対するSNRのマージンの低下が著しい。また、方解石($\text{CaO} \cdot \text{CO}_2$)のような結晶材料の使用により ε が 10^{-3} 、 10^{-4} の検光子は実現できるが、高価であるという欠点がある。

次に、図4.16は、光量平均変動率 $\alpha = 0.0025$ 、消光比 $\varepsilon = 0.01$ と一定にして、Kerr回転角 θ_k をパラメータとした計算結果である。Kerr回転角の増加に伴って、SNRは増加するが、検光子角度設定マージンの減少はない。なお、Kerr回転角の増加に関しては、記録層の材料・組成の検討ならびに多層膜構造等によるエンハンスメント等が試みられている。

上記③に関しては、まず、レーザー雑音の低減のため本来雑音が少なく、かつ戻り光の影響を受けにくい半導体レーザーの開発が第一である。二次的手段として、高周波重畳方式等により半導体レーザーの戻り光に起因する雑音の低減を行うべきである。一方、媒体雑音の低減には、媒体面内でのKerr回転角、反射率等の光学的特性のばらつきをなくすとともに、ブリググループ等の媒体の物理的形狀の均一化を図ることが重要である。

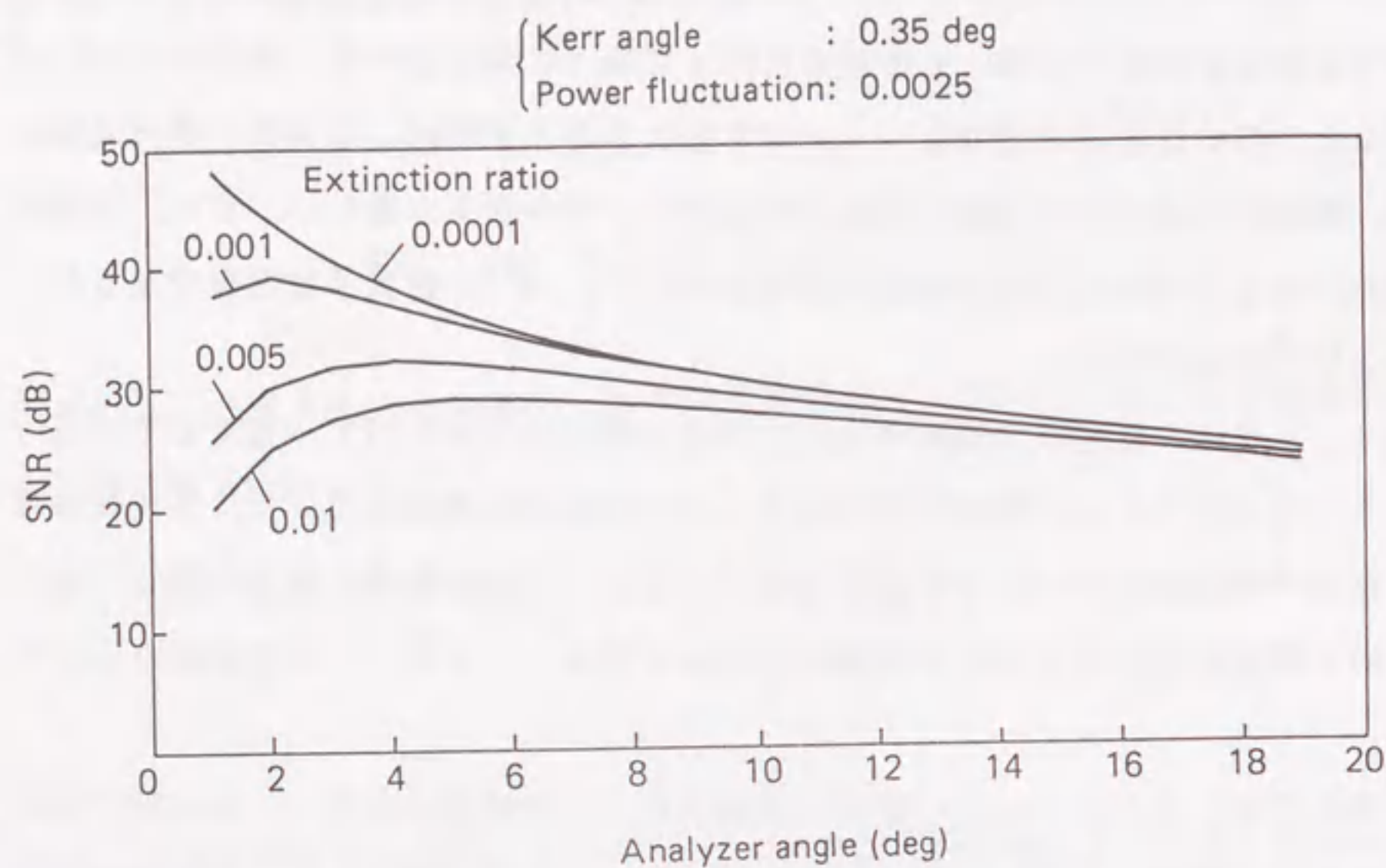


図4.15 SNRの消光比依存性

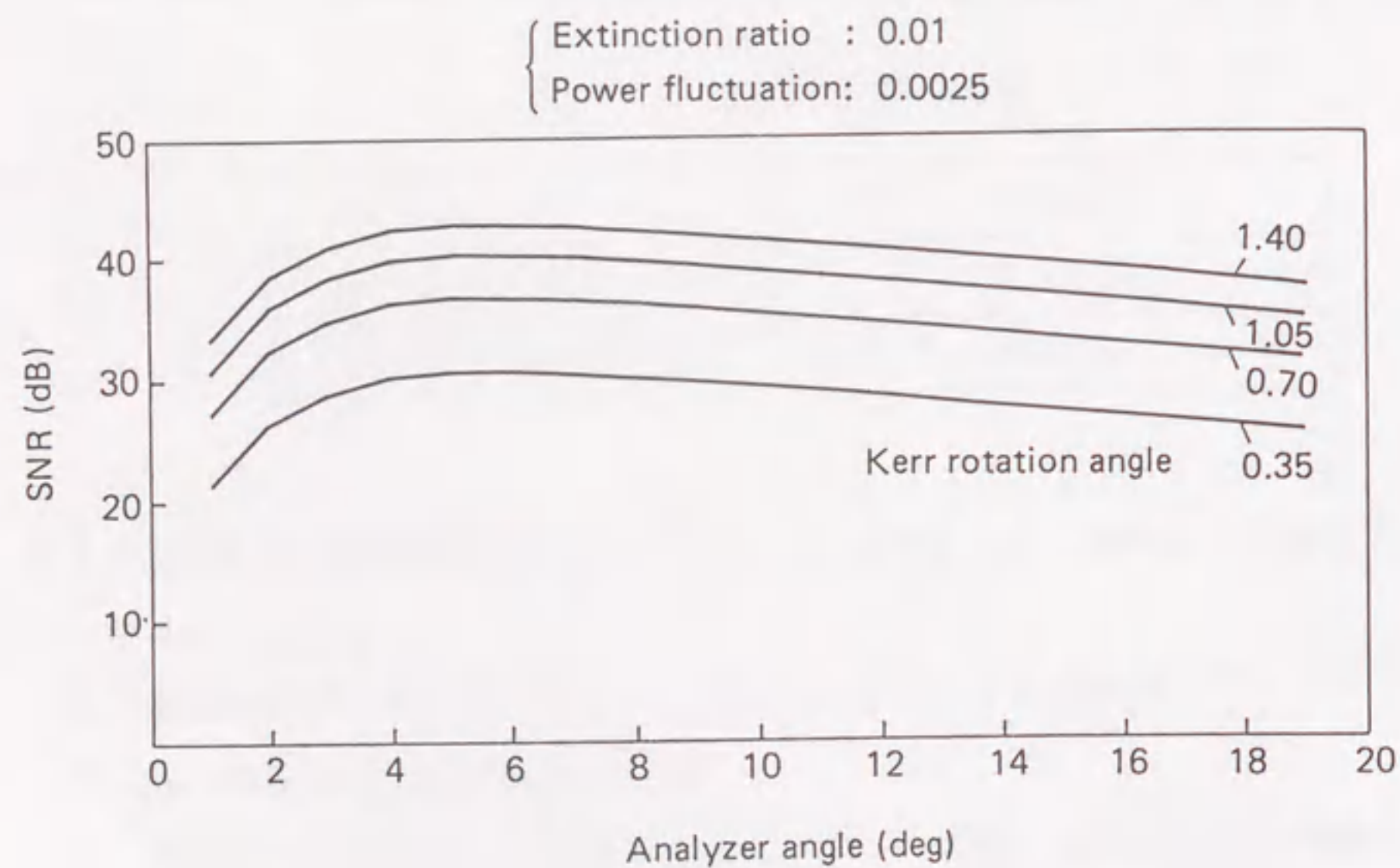


図4.16 SNRのカー回転角依存性

4.5 結 言

本章においては、光磁気ディスク媒体の基本的な記録再生特性の測定方法を述べると共に、その測定結果を明らかにした。主な成果は以下のとおりである。

- (1) 光磁気ディスク媒体の周波数特性、SNRなどの基本記録再生特性を正確に測定するため、安定性および操作性に優れた自動測定システムを構築した。
- (2) 光磁気ディスク媒体の記録パワーマージン、周波数特性等が十分存在することを実測により明らかにした。また、Kerr回転角が0.35deg、消光比が0.01のとき、SNRは30dB以上と高いことを示した。
- (3) SNRの検光子角度依存性の実測値は、理論解析の結果と良く一致する。また、SNRが最大となる検光子角度が存在することを示した。

以上のように、光磁気ディスク媒体がデジタル情報記憶用として十分な記録再生特性を有していることを明らかにした。次章では、記録再生品質をさらに厳密に解析するため、ビット単位の誤りに注目して観測する。

[第4章の参考文献]

- (1) 齊藤 実, “信号処理技術”, 精密工学会誌, 54, 12, 2233 (1988).
- (2) 尾崎 稔, 古川輝雄, 田中邦麿, 久保高啓, “光ディスクにおける再生データ処理方式”, 光メモリシンポジウム'85 論文集, 221 (1985).
- (3) T.Furukawa, K.Nakane, K.Tanaka and M.Nakada, “An evaluation of the reproducing methods on optical digital disk”, Proc. Int. Symp. on Optical Memory 199 (1987).
- (4) W.Spengler, N.Gottfried, M.Wingert, “Comparison of modulation codes for a magneto-optic disk drive”, Proc. SPIE, 889, 104 (1988).
- (5) 齊藤 実, 武田 立, “光磁気ディスク信号検出法の検討”, 信学技報, MR86-62, 25 (1986).
- (6) 光産業技術振興協会, “光ディスク技術動向調査”, 52 (1985).
- (7) O.Ito, K.Yoshimoto, I.Watanabe and T.Kubo, “Improvement of focusing and tracking servos in optical disk memory”, Proc. SPIE, 529, 145 (1985).
- (8) K.Katoh, A.Watabe, M.Yamamoto, H.Nakanishi and I.Yamada, “High-speed servo technology for optical disk drive”, Proc. SPIE, 889, 24 (1988).
- (9) 浮田宏生, 岩崎俊一, “磁気光学メモリの信号検出に及ぼす媒体雑音の影響”, 信学技報, MR72-17, 1 (1972).
- (10) D.Treves, “Magneto-optic detection of high density recording”, J.Appl.Phys., 38, 3, 1192 (1967).
- (11) R.P.Hunt, “Magneto-optics, lasers, and memory systems”, IEEE Trans. Magn., MAG-5, 4, 700 (1969).

第5章 光ディスク記憶の誤り特性

5.1 緒言

フォールトトレラント技術を議論する上で、まず第一に誤り特性の把握が基本となる。誤り特性には、誤り率、バースト誤り長分布、振幅マージン、位相マージン等がある。光ディスク媒体は記憶容量が膨大なので、これらの詳細な特性を知るためには、効率のよい測定技術を用いることが必須である。特に、媒体の長期的な信頼性を短時間で推定するために用いる加速劣化特性実験では、再現性の高い測定技術が要求される。

本章では、各種光ディスク媒体のうちから現在最も性能が高い光磁気ディスク媒体を代表として採り挙げ、誤り特性の初期及び加速劣化特性について測定方法及び測定結果を述べる。なお、再生専用型光ディスク媒体、追記型光ディスク媒体についても、同様の測定結果を得ている。したがって、次章以降のモデル化等の議論は各種光ディスク媒体にも適用可能である。

5.2 測定方法

光ディスクの誤り特性の測定には、ビット単位の分解能や高速性を具備する必要がある⁽¹⁾⁻⁽²⁾。ここで用いた測定システムの基本構成は、第4章において示したものと同様である。

従来、誤り特性の測定において、信号再生系は実用装置と同様、PLL(Phase Locked Loop)回路から出力されるストロブ信号でデータを検出していた。しかし、長大欠陥に起因するPLLの誤動作により、ストロブ信号列でデータ信号列との同期ずれが発生し、これによる見掛け上の誤りが観測されるという欠点を有する。