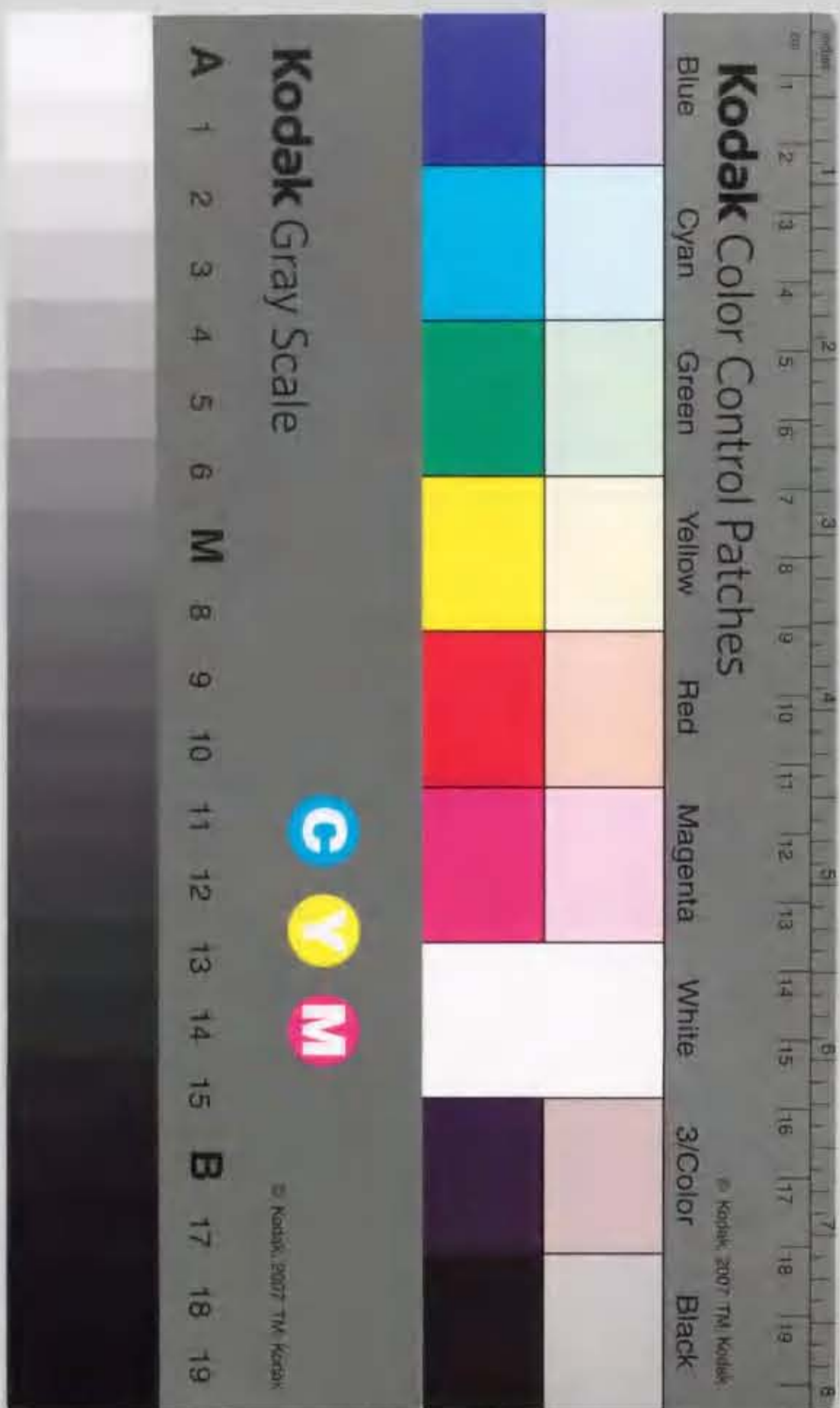


研究に於けるフセリシテ置る多量綴糸

東京堂



報告番号 甲 第 3455 号

①

Nb系多重積層ジョセフソン接合に関する研究

山森弘毅

目次

1 序論	5
1.1 研究の背景と目的	5
1.1.1 半導体素子の性能向上とコンピュータ	5
1.1.2 ジョセフソン接合	8
1.1.3 ジョセフソンコンピュータの意義	10
1.1.4 ジョセフソン論理ゲート	12
1.1.5 多重積層ジョセフソン接合	15
1.2 本研究の内容	16
2 積層接合の集積回路応用	21
2.1 はじめに	21
2.2 ノンラッチ型直流ゲート	22
2.3 積層ジョセフソン接合を用いた RSFQ の集積化	23
2.4 Multi Flux Quantum (MFQ) による動作電圧の増加	32
2.4.1 接合間にばらつきがない場合	32
2.4.2 接合のばらつきを考慮した MFQ による演算	37
2.4.3 $2 \times n$ -junctions SQUID の接合のばらつき	39
2.5 結論	45
3 ジョセフソン接合の作製とトンネル分光による接合特性の評価	49

3.1 接合作製プロセスと作製条件	49
3.1.1 作製プロセス	49
3.2 Al 膜厚と素子特性	61
3.2.1 作製条件	63
3.2.2 ギャップ電圧 V_g と Al 膜厚	63
3.2.3 Al 膜厚と ΔV_g	68
3.2.4 高品質接合の作製	71
3.3 近接効果を考慮した電流電圧特性の計算	72
3.3.1 はじめに	72
3.3.2 ΔV_g のある電流電圧特性のモデル	73
3.3.3 オーダパラメータの分布を仮定したエネルギーギャップ	76
3.3.4 近接効果を考慮した $I-V$ のモデル計算	82
3.3.5 計算結果	84
3.4 結論	87
4 積層ジョセフソン接合の作製と特性	89
4.1 はじめに	90
4.2 SINIS 接合の中間電極への準粒子注入	90
4.2.1 SINIS 接合の作製	90
4.2.2 非平衡状態の $I-V$ 特性	98
4.2.3 準粒子注入による $I-V$ 特性の変化	99
4.2.4 準粒子注入によるギャップのエンハンスメント	105
4.3 積層ジョセフソン接合の作製	109
4.3.1 作製プロセス	109
4.3.2 薄い中間電極を持つ積層ジョセフソン接合の同期スイッチ	112
4.3.3 多重積層接合の作製	122
4.3.4 実験と理論の比較	125

4.4 積層 10 接合の作製	128
4.5 結論	131
5 NbN バリアを用いたジョセフソン接合の作製と評価	135
5.1 はじめに	136
5.2 積層ジョセフソン接合のシャント方法の検討	136
5.2.1 シャント方法の違い	137
5.2.2 抵抗材料のスパッタによるシャント方法	141
5.3 NbN/a-NbN _x /NbN 接合作製プロセス	143
5.3.1 超伝導電極用 NbN 薄膜の作製	144
5.3.2 トンネル障壁用半導体 NbN 薄膜の作製	145
5.3.3 接合作製プロセス	146
5.4 半導体 a-NbN _x 障壁を用いたジョセフソン接合	150
5.4.1 a-NbN _x 障壁と、NbN 電極を持つ接合	150
5.5 局在準位を介した伝導のモデル計算	155
5.5.1 局在準位がすべて障壁中央にあるとき	155
5.5.2 局在準位が障壁内で一様に分布するとき	156
5.6 NbN/a-NbN _x /NbN 接合の高臨界電流密度化	158
5.7 積層 NbN/a-NbN _x /NbN ジョセフソン接合の作製	162
5.7.1 All-NbN 多重積層接合の作製	162
5.7.2 バリア厚さが異なる 2 重接合の $I-V$ 特性の理論計算	165
5.8 結論	168
6 総括	171
6.1 結論	171
6.2 今後の課題	173

第 1 章

序論

1.1 研究の背景と目的

1.1.1 半導体素子の性能向上とコンピュータ

トランジスタが 1949 年ベル研究所で発明されて以来、今日工業の重要な分野にまで急速に発展してきた。その成長ぶりは非常に急速かつ劇的で、身のまわりは腕時計、テレビ、洗濯機、自動車と半導体製品であふれている。その中心的応用例の一つであるコンピュータは半導体が産声を上げる以前から存在した。機械式歯車を用いた計算機から真空管を用いプログラムを内蔵するノイマン型といわれる現在の形のコンピュータへと発展し、半導体がいられるようになってから集積度、演算性能が年々倍になっている。そして、ついに半導体の速度は限界にきていると言われながらも超微細加工によってスイッチング速度が向上してきている。半導体の超微細化による高速化と高集積化およびアーキテクチャの改良によるプロセッサの演算性能の向上とメモリの大容量化には目を見張るものがある。

ただし、近年の性能向上は微細化高技術の進歩によるところが大きく、微細加工には限界がある。一方、超微細化以外の性能向上の試みとして代表的なものに、低温 CMOS がある。低温領域では半導体トランジスタのキャリア移動度が増し、配線抵抗が減少し、熱

雑音が低下するなどの多くの利点がある [1, 2, 3]。低温環境は高速信号処理にとって非常に魅力的である。

CMOS はゲート長を短くすることで高速化がはかられているが、スイッチング時間がいくら小さくなくても、配線遅延が大きいと演算速度は速くならない。信号は光速を超えることはできないので、基板上 30 cm 伝搬するのに光速は 3×10^8 m/s だから、1 ns かかる。しかもこれは真空中の計算であるから実際はさらに遅くなる。伝搬遅延を小さくする意味で高集積化が必要である。

ところが半導体は消費電力の大きいことが今後集積化の障害となることは疑いない。現在強制水冷により熱を奪っており、大型計算機というのは実は水道管のお化けなのである。

一方超伝導素子も極低温環境で動作し消費電力が非常に小さく発熱の点で高集積化に有利なので、演算性能の向上には低温化と高集積化が必要な点では、半導体も超伝導体も同じ方向を向いている。

さらに特徴的なことは、一つはハードウェアにも影響を与え逆にソフトウェアの大きな進歩が今日の計算機環境を大きく変えた。とりわけ Motorola と IBM と Apple Computer が共同開発した Power PC や Intel の Pentium といった非常に高性能なマイクロプロセッサが低価格で登場したため、一昔前のミニコンやワークステーションの性能が個人で手にいれられるようになってきたことである。このようないわゆるパーソナルコンピュータ (パソコンと略す) の CPU のクロック周波数は 100 MHz を超え、メモリは 10 Mbyte を超えるが、価格は 10 年前とほとんど変わらず 200,000 円から 500,000 程度が一般的である。そうすると、特に学年度末になると混み合う大学の大型計算機に login してバッチ処理が終了するのを待つより、性能は大型計算機には圧倒的に劣るはずのパソコンで計算した方が待ち時間が圧倒的に少ないという逆転現象が起こる。しかもワークステーションやパソコンでは、Unix の X window や Apple 社の MacOS のように使いやすいようにカスタマイズされた GUI (Graphical user interface) を持つ OS を使うことができるため、使いやすさや作業能率の点でもすぐれている。

このように、ハードウェアの性能向上だけでなく、個人用の OS やアプリケーションのようなソフトウェアの進歩も計算機環境を大きく変化させた。

もう一つの今日の注目すべき特徴として通信があげられる。情報化社会といわれて久しいが、インターネットの普及は情報革命となる可能性がある。従来の紙の上に活字として印刷されていた情報が、どんどん電気信号に置き換えられてさらにそれらが通信網に流れ出したのである。身近なところでは電子メールはアメリカでもオーストラリアでも地球の裏にでも瞬時にしかも簡単に届けられ、ソフトウェアやコンピュータの周辺機器 (さすがに肉や野菜のような物はあまり一般ではないが) をインターネットのような通信を利用して購入することは一般的になりつつあり、実際に利用している人は地球が狭くなったと実感できるであろう。

今までのテレビやラジオと違うのは、情報を受けるだけでなく双方向にやりとりする点である。いまは、電子メールのように文字情報が中心であるが、マルチメディアといった話題になっているように音声や静止画像や動画なども今後は取り入れられるであろう。そうすると通信網にのる情報量は爆発的に増加する。しかも、いまはインターネットが利用できるのはごく限られた環境にいる人々に限られているが、一般に普及するためには回線をもっと太くする必要が出てくる。交換機だけで消費電力は原子力発電所 1 個分になるのではないともいわれている。処理速度が速いだけでなく消費電力の小さい素子が、今後どうしても必要になる可能性がある。

コンピューティングの中心はメインフレームからパソコンに移行し、性能に加えてコストが非常に重要になっている。では、大型計算機は売れなくなったのか、大型計算機はもう不必要になったのであろうか。答えはもちろん否である。ある国内メーカーの大型汎用計算機の設計を担当している人の話では、1994 年時点で依然として大型計算機は売れているという。ただし、昔のように性能向上のためならいくらお金がかかっても良いというエンジニアとしてやりがいのある楽しい時代も過去の話という。そんな話を裏付けるようなニュースが日刊工業新聞 [4] に載ったのは 1 年後のことであった。富士通が GaAs を使った大型計算機の開発をやめ、今後は CMOS を用い、GaAs は ATM (非同期転送モード)

など通信分野に特化して活用を進めるといふ。CMOS は量産効果によりコストダウンが可能でパソコンやワークステーションから最近は大規模汎用機でも採用するメーカーが増えていふ。富士通といふば大型計算機のシェアではトップであり、業界に与える影響力は大きい。

これと似たような出来事がかつて超伝導の世界でもあった。ジョセフソンコンピュータの開発のリーダーであった IBM が、1983年にジョセフソンコンピュータのプロジェクト中止を発表した。これは、ジョセフソン接合を計算機に使う意味がないと証明されたのと同じくらい大きな意味をもっていたため、世界中でジョセフソンコンピュータの研究者がいなくなってしまったといふ。

幸か不幸か、日本ではすでに通産省の大型プロジェクトとして研究が始まっており、中止することなく研究は続けられた。そしてシグナルプロセッサ、ジョセフソンコンピュータ、ジョセフソンメモリの試作にまでたどり着き、世界的に注目されるようになった。1986年の酸化物高温超伝導体の発見も追い風になったのか、金属超伝導を用いたジョセフソンコンピュータの研究が再び海外でも再開されている。

1.1.2 ジョセフソン接合

超伝導といふ現象は金属を非常に低温に冷やすと相転移が起こり電気抵抗がゼロになる現象で、1911年オランダの Onnes [5] によって発見された。ジョセフソン接合といふのは超伝導体を弱い超伝導性をもった領域で結合した構造をもち、1962年に Josephson [6] により理論的に予想され、その翌年 Anderson, Rowell [7] によって実験的に確認された。ジョセフソン接合には、大きく分類して電極に超伝導体を用い中間層に絶縁体を用いたトンネル接合と、電極に超伝導体を用い中間層に常伝導体を用いた弱結合接合あるいは SNS 接合があるが、本研究ではおもに前者のトンネル接合を扱った。

超伝導電極内の電子はフォノンを交換することにより引力を生じクーパ対と呼ばれるべ

アを組む。クーパ対を組んだ方がエネルギー的に Δ だけ安定であり、フェルミレベルの上下 2Δ のエネルギーギャップが生じる。これを半導体のエネルギーギャップと区別するために特に超伝導ギャップといふこともある。

2個の電子から構成されるクーパ対はボソンであり、すべてのクーパ対が基底状態にボーズ凝縮し、量子力学的にはすべて同一の1粒子波動関数 Ψ で記述される。この $|\Psi|^2$ はクーパ対密度に比例することが BCS 理論 [8] により示されており、G-L 理論 [9] では、 Ψ はクーパ対に対する波動関数、すなわち $|\Psi|^2$ が電子対密度となるように規格化定数を選ぶ。

$$|\Psi|^2 = \frac{n_s}{2} \quad (1.1)$$

ここで、 n_s はクーパ対密度である。 Ψ は超伝導体の秩序を表すといふ意味でオーダーパラメータと呼ばれる。

また、 Ψ = 一定となる空間的長さを超伝導コヒーレンス長 ξ_s といふ。

一般に多体系の秩序の小さな乱れを波動もしくは粒子としてとらえこれを準粒子と定義するが、超伝導の研究では温度 $T=0$ における BCS 基底状態に対して、有限温度では励起状態が存在し、これを特定の準粒子と呼んでいる [10]。つまり、クーパ対を組んでいない伝導電子で、励起エネルギースペクトルが異なる以外は自由電子と同様の取り扱いが出来る場合が多い。

ジョセフソン接合に流れる電圧降下を伴わない電流は超伝導体の電極間の位相差 θ によって決まる。

$$I = I_c \sin \theta \quad (1.2)$$

ここで、 I_c は接合の臨界電流で、接合を流れる電流が I_c を超えると θ が $\pi/2$ を超え、位相が回転をはじめ接合間に次の電圧 V が発生する。

$$V = \frac{\Phi_0}{2\pi} \frac{\partial \theta}{\partial t} \quad (1.3)$$

ここで、 Φ_0 は1磁束量子で、 t は時間である。つまり、接合がゼロ電圧の時は位相 θ が振

動するが止まっていて回転していない。電圧状態の時は位相が回転しており、電圧 V は位相の回転速度 $\partial\theta/\partial t$ に比例する。この周波数は、テラヘルツのオーダーの高い周波数である。

このとき接合を流れる電流は、(1.2) 式で与えられるクーパ対電流と接合抵抗 R_N を流れる準粒子電流とキャパシタンス C を流れる変位電流の合計として表すことができ、このモデルは Resistively shunted junction (RSJ) モデルとよばれる。等価回路を図 1.1 にしめす。

$$I = I_c \sin \theta + \frac{1}{R_N} \frac{\Phi_0}{2\pi} \frac{\partial \theta}{\partial t} + C \frac{\Phi_0}{2\pi} \frac{\partial^2 \theta}{\partial t^2} \quad (1.4)$$

このようにして、位相の状態がゼロ電圧状態と電圧状態が決まる。ジョセフソン接合

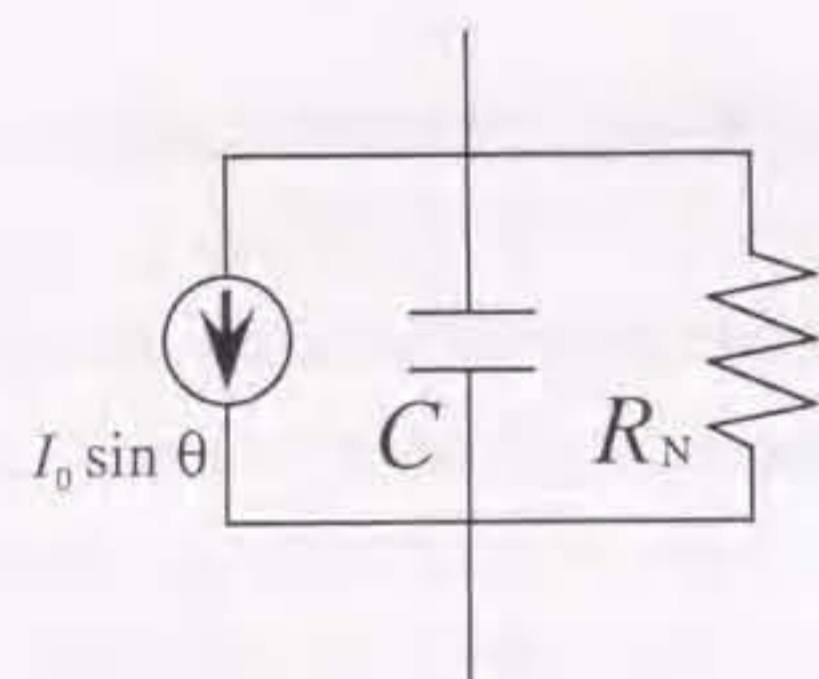


図 1.1: An equivalent circuit of Josephson junction.

をスイッチング素子として用いる場合、位相を回転させるのに必要なターンオン遅延と、 CR 時定数によって決まる出力の立ち上がりに要する時間でスイッチングに要する時間が決まる。

1.1.3 ジョセフソンコンピュータの意義

大型計算機に関してもコストが重要な問題になってきている現在、ジョセフソン接合で大型計算機を実現する理由は弱くなりつつあるようにも見える。

いま現在の計算機の流行で考えると、超伝導ジョセフソンコンピュータは必要とされているとはいいがたい。しかし、将来的に半導体素子がついに限界に達したときに次の手を

提供するだけのポテンシャルがジョセフソン素子にはある。今日、プロセッサはアメリカにおさえられており、日本はメモリのシェアを落としつつある中で、独自技術の新しい産業を育てることが強く求められている。

また、超高速信号処理が必要とされるのはコンピュータだけではない。リアルタイムで高速信号処理が必要とされる分野は少なくない。代表的な例として、ビット数は少なくともリアルタイムの高速演算が必要とされる電波天文の Correlator [11, 12] があげられる。もっと身近な例としては、すでに述べたように通信ネットワークにおいて今後爆発的に増加すると考えられる回線数及び情報量処理するための高速で大規模な交換機があげられる。次世代の通信ネットワークである広帯域 ISDN(B-ISDN) の方式としては ATM (Asynchronous Transfer Mode) が研究されている。ATM は固定長のパケットを用いて非同期にすなわち送信側と受信側と同期を取ることなく通信する方式である。ATM をはじめとする媒体非共用型のデジタル交換網ではスイッチに高速性が要求される。消費電力が小さいため集積化が可能でスイッチングが高速なジョセフソン接合こそ適している分野の一つである。

GaAs や超伝導は高速だけど集積度が低いから使えないとよくいわれる。これに対して、超伝導は集積できないのではなく、今は集積してないだけと弁解していた。しかし、最近超伝導でも高集積化を考える気運が高まりつつある。現在のところ、半導体のプロセスに比べて研究費も研究者の人数も桁が違って少ない。そのような不利な環境で遅れたプロセス技術を用いてジョセフソンプロセッサやメモリは試作されているがそれでも半導体を超える性能を示しており、さらに高度なプロセス技術で接合の微細化をおこなえばさらに性能が向上する。

大集積化で問題となるのはおもにばらつきによるマージンの低下と消費電力である。Tahara ら [13] は、ジョセフソンメモリの現在の設計で 256Kbit まで液体ヘリウムで素子全体の発熱を奪うことができ、1Mbit になると消費電力を現在の設計の 1/4 にしなければならないと見積もっている。しかしこれはヒートバスを使用するなど熱を効率的に素子から奪う工夫をすることでさらに高集積化が可能と考えられる。

1.1.4 ジョセフソン論理ゲート

コンピュータ素子としては半導体トランジスタのような3端子素子が望ましい。今までにジョセフソン FET [14, 15] や超伝導ベーストランジスタ [16, 17] など、超伝導体の巨視的量子効果を利用した新しい動作原理の素子に関する多くの研究がされたが、電力利得の十分ある3端子素子は実現されなかった。現在はフラクスフロートランジスタ [18] とジョセフソン論理ゲートが中心に研究されている。

ジョセフソン接合は2端子素子であるため入出力分離が取りにくいことや否定論理ゲートの実現が困難であるなどの欠点があるが、数々の工夫で克服されつつあるように思われる。

前者については複数のジョセフソン接合と抵抗を組み合わせることで入出力分離が取れ、ファンアウトが1以上の論理ゲートが構成されている。この論理ゲートは主に日本の研究機関によって開発された。

リアルタイムで動作する否定論理ゲートは、未だに存在しない。つまり1クロック遅れて否定信号を出すタイムドインバータなら存在する。そこで一般にはデュアルレール方式という方法が用いられる。これは、主の論理回路に対して常にその相補の論理回路をハードウェアで用意しておくもので、否定論理が必要になった場合はお互いに信号を交換すればよい。しかしこの方法は素子数が非常に多くなる欠点がある。

1980年代に主に研究されたジョセフソン論理ゲートは一度スイッチするとずっと電圧状態を維持することからラッチ型といわれ、大きく分けてSQUIDタイプの磁界制御型 [19, 20] と直接結合型 [21, 24] に分けられる。表 1.1 にそれぞれの特徴の比較を示す。

一般に、直接結合型は、インダクタンスが不要なため回路の大きさに制限がない。しかし入出力分離が不完全で動作マージンが比較的狭いのが欠点である。また磁界結合型はその反対で、回路にインダクタンスを含むためある程度の面積が必要で集積化には不利であるが、入出力分離が完全で動作マージンも広い。

ラッチ型論理ゲートの例として、4JL ゲート [22, 23] と MVTL ゲート [29] の等価回路を

図 1.2 に示す。4JL ゲートは、SQUID のインダクタンスをジョセフソン接合で置き換えたような構成になっており、入力は直接注入され接合がスイッチングした後入出力分離するために抵抗をもちいている。インダクタンスを用いていないため集積化が可能で、接合が直列になっているため出力電圧が大きく、また合成容量が小さく速度の点で有利である特徴を持つ。MVTL ゲートは磁界制御型と直接結合の混合型であり、入力は相互インダクタンスで入力された後直接ゲートに注入されることで、動作マージンと速度の両方を改善している。入力の途中にジョセフソン接合が入っており、この接合が電圧状態(常伝導抵抗状態)になることで入出力分離をおこなう。この MVTL ゲートで1ゲートあたりの遅延時間が 4.2 ps [29] と報告されている。

表 1.1: Comparison between magnetic coupling gates and direct coupling gates.

	磁界制御型	直接結合型
動作マージン	広い	狭い
入出力分離	完全	不完全
利得	大きい	小さい
占有面積	大きい	小さい

では、こうしたラッチゲートの欠点、問題点などについて考えてみる。

ラッチ型の論理ゲートはいついつ電圧状態にスイッチすると位相 θ のプラズマ振動がおさまるまで再びバイアスをかけることが出来ない。この振動がおさまらないうちにバイアスを引加すると、入力がなくても電圧状態に戻ってしまい、この誤動作をパンチスルー現象 [30, 31] とよんでいる。パンチスルー現象はリセット開始時における素子の位相の不確定性から生じる確率的な現象で、素子がプラズマ減衰振動している時間の長さ指数関数的に依存する。スイッチングと比較してこの振動がおさまる時間は大きく、クロック周波数が 1 GHz のオーダーと制限されてしまう。

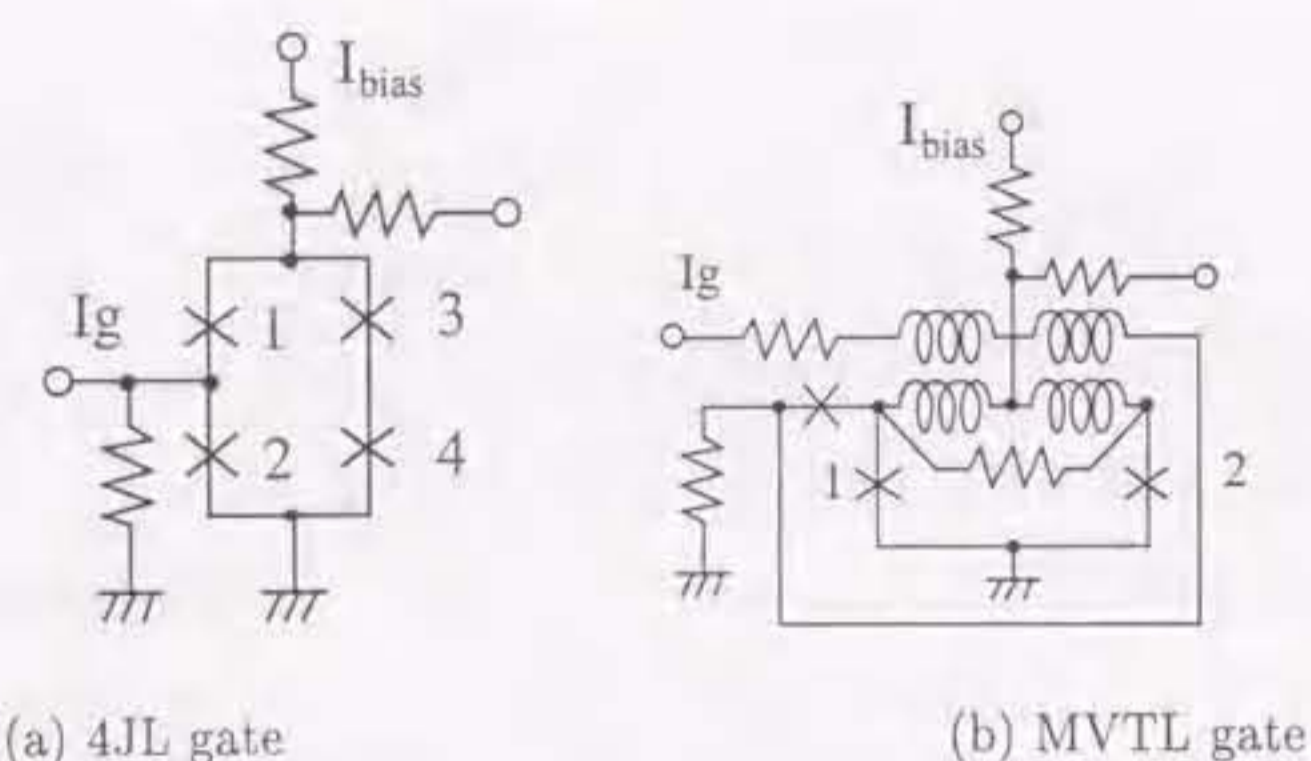


図 1.2: equivalent circuit of 4JL and MVTL gates.

ラッチゲートにはスイッチング遅延時間がいくら小さくても、クロック周波数の限界が1 GHz のオーダという制限がある。また、ラッチゲートはバイアスが交流であるため、GHz の交流大電流を供給する難しさがある。

そこで、これらのクロック周波数の限界と交流電力の供給などの欠点のない直流で駆動されるノンラッチ型の論理ゲートが注目されるようになってきた。単一磁束量子を用いて演算をおこなうこの方式は Fulton ら [32, 33] が最初のデジタル応用の実験をおこなった。日本では東北大学の中島ら [34] が位相モード回路の提案と同時に論理回路が構成可能であることを示した。実際の回路で使いやすいようなゲートファミリを実現した Resistive single flux quantum (RSFQ) [35] が、Likharev らによって提案され、実験的にクロック周波数 30 GHz で動作試験に成功し [36]、次のバージョンの Rapid single flux quantum (RSFQ) [37] は 100 GHz で動作することが示された。これは、5 μm ルールによる設計で、1 μm ルールによる設計では 300 GHz を超えるクロック周波数で動作することがシミュレーションで示されている [38]。

これらの単一磁束量子素子は、バイアスが直流であるからパンチスルーによるクロック周波数の限界がないため高いクロック周波数で動作する。また、バイアスが直流であるた

め電力の供給はラッチ型の交流に比べるとはるかに容易である。また消費電力が非常に小さいという利点を持つ。

ところが、高速クロック周波数という利点を持つノンラッチ型には、ラッチ型にない欠点も逆に持ち合わせている。ひとつは、インダクタンスを多用するため、回路が大きくなり、集積化に不利な点である。もう一つは出力電圧、出力インピーダンスが小さいことである。

1.1.5 多重積層ジョセフソン接合

ジョセフソン素子で高速に信号処理された演算結果は最終的には室温へ取り出されることになるので、半導体素子とのインターフェースも重要である。なぜなら、ジョセフソン回路と半導体回路の間にはクロック周波数と動作電圧の大きな違いがあるからである。ジョセフソン論理回路は非常に高速なクロック周波数が使われるのに対して室温の半導体回路系のクロック周波数とは1桁以上の差が生じることになるであろう。また、動作電圧も半導体の3 V から5 V に対してジョセフソン回路は1 mV 程度と3桁の差がある。ジョセフソン素子の動作電圧は超伝導ギャップで決まり、Nb 系素子で3 mV、NbN 系素子で5 mV である。これは、電流電圧特性にヒステリシスのあるアンダーダンブの状態で使用する場合で、論理ゲートや電圧標準などはこれにあたる。ただし、実際は負荷を接続するのでその電圧がそのまま取り出せるわけではない。一方で、接合を抵抗でダンブしてヒステリシスのないオーバーダンブ状態を使用する応用例もフラックスフロートランジスタ、フラックスフロー発信器、Rapid Single Flux Quantum (RSFQ) 素子、ジョセフソン伝送線路型 (JTL) 素子など非常に多い。後者のオーバーダンブ型の素子は、ジョセフソン接合に並列に小さな値のシャント抵抗を接続して電流電圧特性のヒステリシスを消すために、出力電圧が1桁以上低下し数百マイクロボルトから数十マイクロボルトとなる。と同時にシャント抵抗のために出力インピーダンスが非常に小さくなってしまうため、たとえば発信器の場合、室温系とのインピーダンスが違いすぎて出力が外に取り出せない。

そこで、ジョセフソン接合を直列に接続すれば単独では小さい電圧とインピーダンスを稼ぐことが出来る。しかし、ジョセフソン接合を用いた素子の中には動作原理に超伝導の巨視的量子効果をもちいたものがあり、単に直列にただけでは動作しない場合もある。

現在ジョセフソン接合としてもっともよく用いられる材料は電極が Nb で、トンネル障壁が自然酸化された AlO_x である。接合作製プロセスの技術が向上し、高品質の接合が再現性よく作製できるようになってきている。さらにジョセフソン接合を縦に積層させることも技術的に可能になってきた。積層ジョセフソン接合の作製は $\text{Nb}/\text{AlO}_x/\text{Al}/\text{AlO}_x/\text{Nb}$ 接合が 1961 年に Parmenter [39] により報告されているが、1990 年頃から特にデジタルデバイス応用を目的とした研究が増えてきている。Shoji ら [40] は電極に NbN を、トンネル障壁に MgO を用いた 2 重積層ジョセフソン接合の作製と同期スイッチの磁場依存性を 1987 年に実験的に報告しており、ケンブリッジ大学のグループ [41] は中間電極への準粒子注入による超伝導性の増加を報告している。ドイツの KFA のグループ [42] は積層ジョセフソン接合の電圧標準への応用を、Northwestern 大学のグループ [43] は、単一磁束量子素子への応用を考えている。

これらは、人工的に接合を多重に積層させているが、天然の多重積層ジョセフソン接合も作製された。酸化物高温超伝導体は CuO 面内で 2 次元的な伝導性をもっており、 CuO 面間でジョセフソン結合していることが実際に実験的に報告され [44] 注目されている。

1.2 本研究の内容

本研究では、ジョセフソン接合を積層させる研究をおこなった。ジョセフソン接合のキネティックインダクタンスを利用することによる単一磁束量子素子の集積化と、ジョセフソン接合を直列をすることで単独では小さい出力電圧と出力インピーダンスを大きくすることをねらったものである。一方、磁束量子の接合間の相互作用や、酸化物高温超伝導体の CuO 面がいくつも積み重なってジョセフソン結合しているというモデルとして理論的な

面でも興味深いと考えられる。

エレクトロニクス応用を考えた場合、従来の直列積層アレーは単独接合を配線層で接続して実現しているため、利点としては接合の臨界電流のばらつきがほぼフォトリソグラフィの精度で決まるため非常に均一な接合が作製可能ということがあげられるが、一方で大きな面積が必要になることや、配線の浮遊インダクタンスが大きくなるという問題点などがある。直列アレーを積層接合で実現することでデバイス面積を小さくでき、浮遊インダクタンスを小さくすることができるので、特に速度と集積度が大きいことが要求される演算素子としての応用に有利と考えられる。従来のラッチ型ジョセフソン論理ゲートに比べて高クロック周波数が期待されている単一磁束量子を用いた RSFQ ゲートは原理的に大きなインダクタンスを多用するため集積化に問題点がある。

直列アレーを積層接合で実現することでデバイス面積を小さくでき、配線のインダクタンスを小さくすることができるので、特に速度と集積度の点で演算素子としての応用に有利と考えられる。現在、Nb 電極と AlO_x 障壁を用いた理想的なトンネル接合が得られており、SQUID や SIS ミキサなど、実際に医療現場、オゾン層観測、電波天文などに利用されている。しかし、現時点でもっとも高品質と言われているニオブ系ジョセフソン接合で積層接合を作製する場合、それぞれの接合にシャント抵抗を並列に接続してジョセフソン振動をダンプすることが工学的に非常に困難だった。

そこで、トンネル障壁に絶縁体ではなく半導体を用い、半導体のエネルギーギャップをトンネル障壁として用い、障壁内の 4.2K での局在準位密度を作製条件によって選んでやることによってトンネル接合に実効的に並列に抵抗を接続することを試みた。超伝導電極材料として NbN を、トンネル障壁材料としてアモルファス半導体的な特性を示す $a\text{-NbN}_2$ を選択した。どちらの NbN も反応性スパッタで作製し、窒素ガス分圧を変えることで超伝導体と半導体の特性を得ることができる。半導体 $a\text{-NbN}_2$ の抵抗率は数桁のオーダーで変化させることができる。その結果、抵抗率を選ぶことによりヒステリシスのある電流電圧特性と、抵抗でダンプされたいわゆる RSJ (Resistively shunted junction) 的な特性の両方を

得ることができた。

そしてこの接合を用いて出力電圧と出力インピーダンスの大きなデバイスのために多重積層ジョセフソン接合を作製した。

本論文の構成は次の通りである。

1章では本研究が行われた背景と、研究の目的について述べる。また本論文中で使用する用語の説明をおこなう。そして本研究の内容および概要について述べる。

2章では多重積層接合のRSFQ素子への応用について数値解析により検討する。ラッチ型に対して非ラッチ型の論理ゲートはクロック周波数を高くできるという利点があるといわれている。しかし、出力電圧が小さいことやストリップラインが必要なため集積化に不利という問題点がある。これらを解決するために多重積層ジョセフソン接合が使えるかどうかを検討した。

3章では、本研究の基礎となるジョセフソン接合の作製方法と、その高品質化について取り組んだことについて述べる。高品質化については実験および、電流電圧特性によるトンネル分光によりオーダパラメータの分布とその原因について考察した。

4章では、現在ジョセフソン接合で主流となっているNb/AIO_xという材料を用いて多重積層ジョセフソン接合を作製した。特に、中間電極を薄くすることによる同期スイッチ、位相コヒーレント現象について述べる。

5章では、ヒステリシスのないオーバダンプ型の積層ジョセフソン接合を作製するためにはどうすればよいかをまず検討した。4章で用いた材料Nb/AIO_xではヒステリシスのない多重積層接合の作製が非常に困難であったため、別の方法を試みた。それは、接合をダンピングするための抵抗を外部に接続するのではなく、抵抗率を自由に変えることができ

る半導体をトンネル障壁に用いることである。トンネル障壁材料としてアモルファス半導体的な温度抵抗特性を示すa-NbN_xを用い、アンダーダンプ型とオーバダンプ型と両方の特性の接合を持つ接合を作製し、さらに多重積層接合の作製も試みた。

6章において本研究のまとめと結論を述べる。

なお、単位はMKS単位系を用いた。logは自然対数、log₁₀は常用対数とする。計算にはSymantec社のSymantec C/C++およびMetrowerks社のCodeWarrior (Academic version)を用い、回路シミュレーションは富士通株式会社のFSPICEを用いた。本論文は神戸大学工学部情報知能工学科内山孝憲博士のpTeXおよびjdiv2kpsを用いてコンパイルおよび印刷された。

第2章

積層接合の集積回路応用

2.1 はじめに

Nb/AlO_x/Nb ジョセフソン接合のようにヒステリシスのある接合は、いったん電圧状態に移るとバイアスをゼロにしないかぎりリセットしない。このような動作をラッチ動作といい、MVTL (modified variable threshold logic) [29], RCJL (Resistor Coupled Josephson Logic) [25, 26], RCL (Resistor Coupled Logic) [27, 28], 4JL (4-Junction Logic) [22, 23] といったラッチ動作をする論理ゲートが日本の研究機関を中心に発展された。そしてシグナルプロセッサ、マイクロプロセッサ、ジョセフソンコンピュータ、ジョセフソンメモリなどが試作されている。しかし、ラッチゲートにはすでに1章で述べたような次の問題点がある。まず、バイアスが交流であり非常に周波数が高いため、こうした高周波大電流のバイアス供給は容易ではないという点である。もう一つはパンチスルーによる誤動作を避けるためにクロック周波数の限界が1 GHz のオーダーに制限されてしまうことである。これでは、GaAs に対してアドバンテージがあるとはいえなくなる。

そこで、直流駆動のノンラッチ型が注目されている。ノンラッチ型論理ゲートの一つである単一磁束量子素子の RSFQ は、クロック周波数を数百 GHz まで大きくすることが可能でバイアスは直流でよいという利点がある反面、磁束量子を伝搬したり保持したりする

のに大きなインダクタンスが必要で、集積化の点で不利である。また、出力電圧および出力インピーダンスが小さい。これらの問題点を解決するために積層接合を使うことは有効かどうかを判断し、問題点などを把握するためにシミュレーションなどをおこなう。検討内容は、多重積層接合による集積化と、多重積層接合による出力電圧および出力インピーダンスの増加の2点である。

2.2 ノンラッチ型直流ゲート

パンチスルー誤動作によるクロック周波数の上限や、大電流交流の供給などが問題となっているラッチ型ジョセフソン論理ゲートに対して、クロック周波数が非常に高く、バイアスが直流の論理ゲートもいくつか提案されている。その例を次に示す。

HUFFLE gate	Hitachi
series array interferometer logic (SAIL)	TRW [46]
Neuron gate (Coupled-SQUID type)	Tohoku University [47, 48]
RSFQ	Likharev <i>et. al.</i> [49]
Phase mode	Tohoku University[50, 51]

本研究では単一磁束量子を用いた素子、特にRSFQ論理ゲートファミリへの積層接合応用を検討する。

単一磁束量子は次の関係を満たすソリトンである。

$$\int_0^{2\pi} V(t) dt = \Phi_0 \quad (2.1)$$

$$= 2.07 \text{ mV} \times \text{ps}$$

従って、パルス幅が非常に小さく演算及び伝搬によってパルスの半値幅が広がることは原理的にはない利点がある。実際の素子では動作電圧が0.1から1mV程度であるので、パルス幅は2から20ps程度となる。実際RSFQゲートの初期のバージョンでは、30GHzの動作が報告されている[36]。しかしこれは動作マージンの低さに悩まされたため、結合抵抗

のかわりにジョセフソン接合を用いることでマージンが大きくなっただけでなく動作速度も改善された。この改良バージョンが現在一般に知られている Rapid single flux quantum で、100GHz(5 μm ルール)の実験結果[37]と、300GHz(1 μm ルール)のシミュレーション結果[38]が同じグループにより報告されている。

2.3 積層ジョセフソン接合を用いたRSFQの集積化

RSFQやPhase modeなどの単一磁束量子素子は単一磁束量子を保持および伝搬させるためにストリップラインを必要とするが、これが回路の集積化の妨げとなる可能性がある。1つの磁束量子を保持するためには $L = \Phi_0 / I_c$ のインダクタンスが必要となる。臨界電流 I_c は消費電力の関係からあまり大きくしたくないので、その分、 L を大きくしたい。この章の伝送線路や回路のシミュレーションでは、 $J_c = 10 \text{ kA/cm}$ で、最小接合面積を $1 \mu\text{m}$ 、臨界電流 $I_c = 0.1 \text{ mA}$ として回路パラメータを設計した。インダクタンスのかわりに接合のキネティックインダクタンスを用いても論理回路として動作することを確認し、動作速度などについても検討する。

接合の等価インダクタンスをインダクタンスとして使う

接合の等価インダクタンスを導出する。

インダクタンスの定義より

$$V = L \frac{\partial I}{\partial t} \quad (2.2)$$

であり、接合に流れる電流

$$I = I_0 \sin \theta + \frac{1}{R_N} \frac{\Phi_0}{2\pi} \frac{\partial \theta}{\partial t} + C \frac{\Phi_0}{2\pi} \frac{\partial^2 \theta}{\partial t^2} \quad (2.3)$$

を代入して

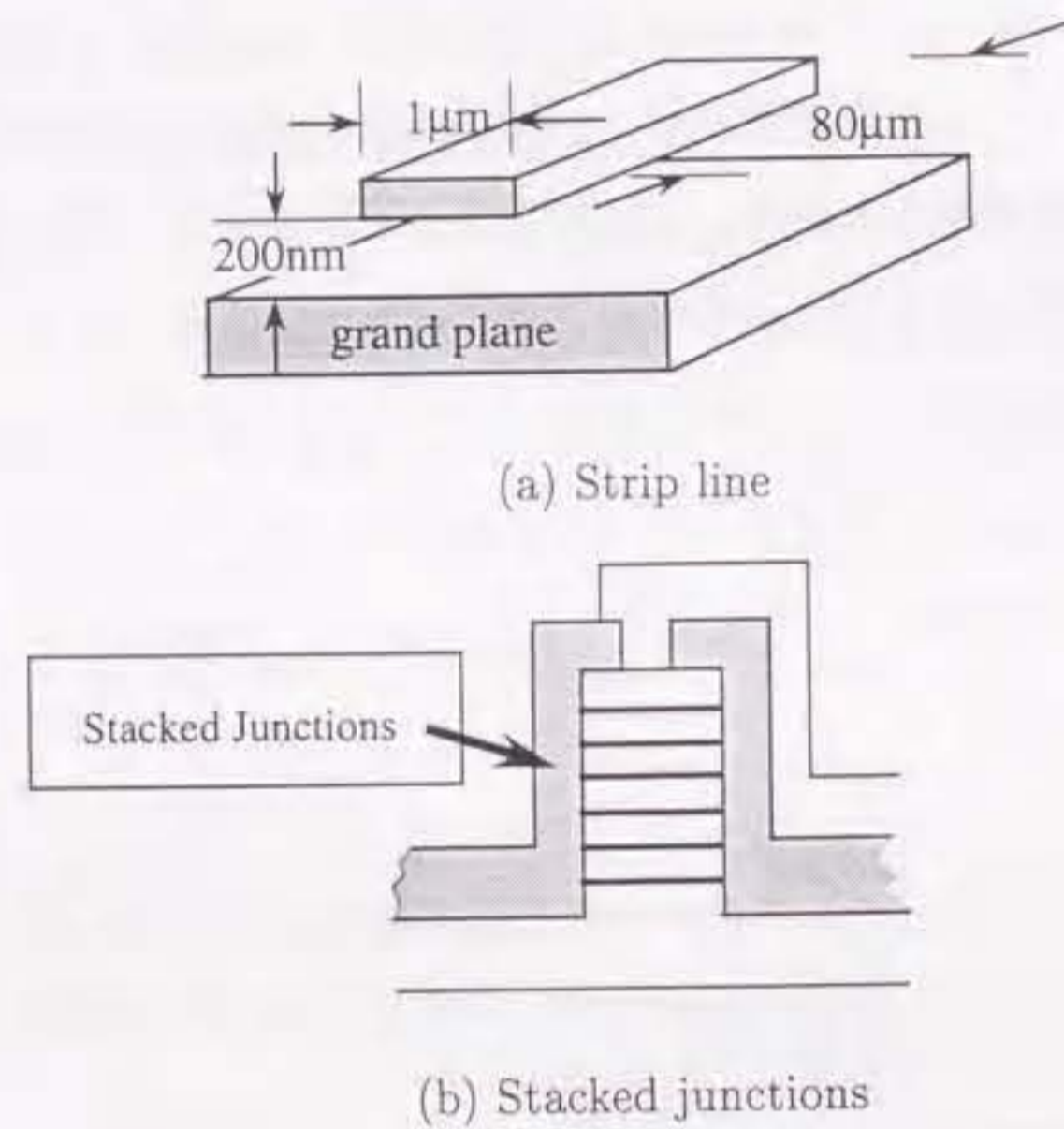


図 2.1: Strip line and stacked junctions.

$$L = \frac{\Phi_0 \frac{\partial \theta}{\partial t}}{\frac{\partial I}{\partial t}} \quad (2.4)$$

$$= \frac{\frac{\Phi_0 \frac{\partial \theta}{\partial t}}{2\pi \frac{\partial \theta}{\partial t}}}{\frac{\partial}{\partial t} \left\{ I_0 \sin \theta + \frac{1}{R_N} \frac{\Phi_0 \frac{\partial \theta}{\partial t}}{2\pi} + C \frac{\Phi_0 \frac{\partial^2 \theta}{\partial t^2}}{2\pi} \right\}}$$

よって、

$$L = \frac{\frac{\Phi_0 \frac{\partial \theta}{\partial t}}{2\pi \frac{\partial \theta}{\partial t}}}{I_0 \cos \theta \frac{\partial \theta}{\partial t} + \frac{1}{R_N} \frac{\Phi_0 \frac{\partial^2 \theta}{\partial t^2}}{2\pi} + C \frac{\Phi_0 \frac{\partial^3 \theta}{\partial t^3}}{2\pi}} \quad (2.5)$$

が得られる。特に、直流または正弦波の場合、 $\frac{\partial \theta}{\partial t} = 0$ または、 $\frac{\partial \theta}{\partial t} = \omega t$ の条件を代入して

$$L = \frac{\Phi_0}{2\pi I_0 \cos \theta} \quad (2.6)$$

となる。この位相とインダクタンスの関係を図示すると図 2.2 のようになる。臨界電流密度 10 kA/cm^2 、接合面積 $2 \mu\text{m}^2$ の接合を仮定して計算した。接合に電流が流れるほどインダクタンスが大きくなり、 $\theta = \pi/2$ で ∞ に発散する。接合を磁束量子が通過するとその電流によりインダクタンスが大きくなるので、なるべく位相の変化は小さくしなければならない。位相の変化を小さくするには接合を通過する信号より接合の臨界電流の値を十分大きくしておけばよいが、(2.6) 式からわかるように接合の臨界電流を大きくするとインダクタンス L の値が小さくなってしまい、たくさんの接合を直列にする必要がある。したがって、回路パラメータを設計するには接合に最大どれだけの信号電流が流れるのかを求め、その値に対して臨界電流をどれだけ大きくするかを決めなければならない。その際、雑音やゆらぎなどに対する安全度も考慮する必要がある。本研究では、接合を流れる最大信号電流はバイアス電流の値を仮定して、その 2 倍を接合の臨界電流とした。

インダクタンスとして必要な条件を考えると接合容量が大きいと交流成分がキャパシタンスを通して流れてしまうため都合が悪い。そうすると、リアスタンスが小さい弱結合素子の方がトンネル接合より都合がよいと考えられる。具体的にインダクタンスとキャ

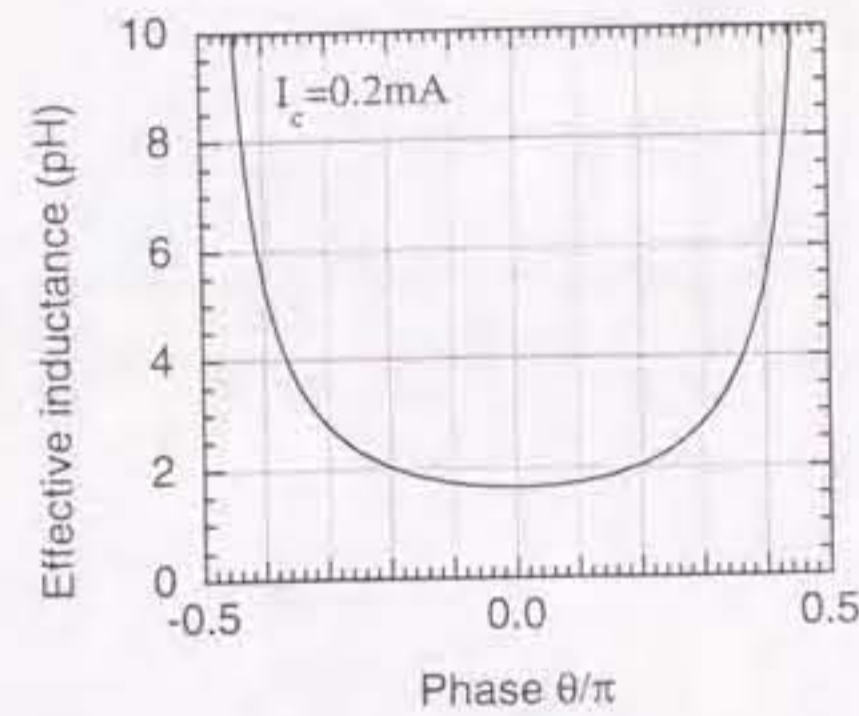


図 2.2: Effective inductance of Josephson junctions.

パシタンスとどちらが大きいのか実際の接合パラメータで計算して比較したのが図 2.3 である。テラヘルツ程度の周波数まではキャパシタンスが十分大きいので無視して良いと考えられる。それ以上の周波数で問題になるかということであるが、ギャップ周波数より高い周波数は考慮する必要はないので、実用上はキャパシタンスをそれほど心配する必要はないと考えられる。

また、インダクタンスとして使用する場合は常に接合の位相差が $\pi/2$ 以下で使用するため準粒子抵抗を流れる電流は無視できる。そうするとインダクタンスとして使用する場合シャントする必要はない。ただし、シャント抵抗は必要ないが振動をおさえるためにダンピング抵抗をいれたほうが良い可能性がある [52]。直列接合は合成容量が減るうえ位相が $\pi/2$ を越えないよう十分小さい値で使うことも出来るためインダクタンスとして都合がよい。

ジョセフソン接合 1 個のキネティックインダクタンスを L_j 、伝送線路に必要なインダクタンスを L_t 、RS-F/F で 1 磁束記憶するのに必要なインダクタンスを L_m とすると、スイッチング用の接合 $I_{c1} = 0.1$ mA の 2 倍の面積をもつ接合 $I_{c2} = 0.2$ mA, を用いて、接合の臨界電流より十分小さい信号の条件 $\theta = 0$ として

$$L_j = \frac{\Phi_0}{2\pi I_{c2} \cos \theta} \quad (2.7)$$

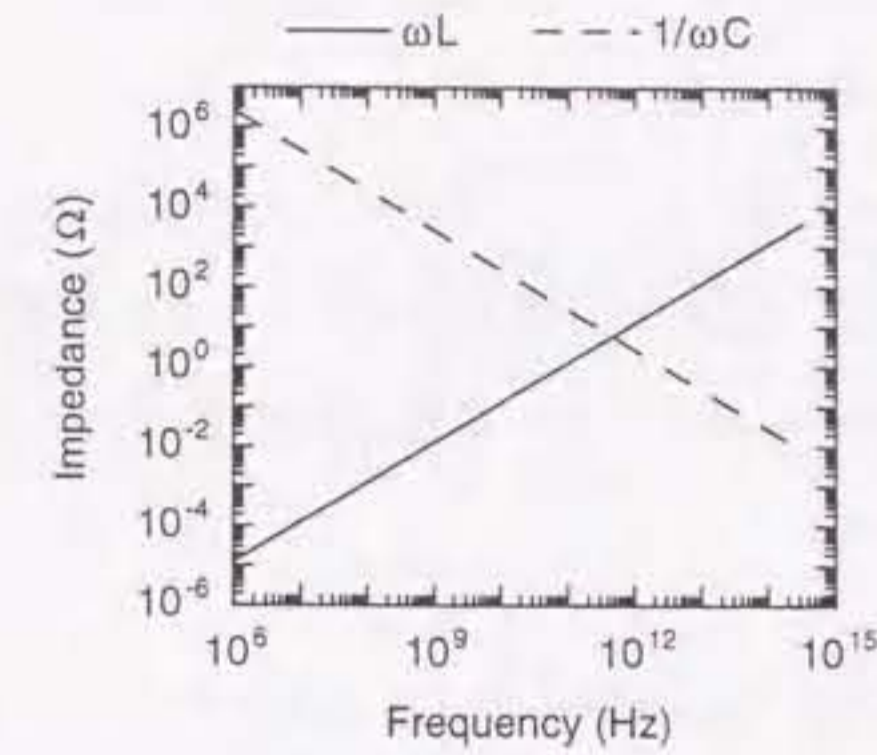


図 2.3: Comparison between inductance and reactance.

表 2.1: Parameters for calculations

Critical current density J_c	10 kA/cm ²
Critical current I_c	0.1 mA
Area of junctions A	1 μ m ²
$I_c \times R_N$ products	1.7 mV
V_m parameter	40 mV
Capacitance of junctions C	0.06 pF

$$= 1.6 \text{ pH}$$

伝送線路に必要な接合の数は、 $L_t = 0.5\Phi_0/I_{c1} = 11\text{pH}$ より、 $n = L_t/L_j = 7$ 個必要で、RS-F/F で 1 磁束記憶するのに必要な接合の数は $L_t = 1.25\Phi_0/I_{c1} = 26\text{pH}$ より、 $n = L_m/L_j = 16$ 個必要となる。

次に、10 pH を $1 \mu\text{m}$ 幅のストリップラインで作製するとどれだけの長さが必要になるか評価してみる。ストリップラインのインダクタンスは薄膜の厚さが侵入長 λ に比べて大きい場合には近似解析法が有効となり、単位長あたりのインダクタンスの表式が次のように求められている [53, 54]。

$$L = \frac{\mu_0}{K_f W} \left\{ h + \alpha_1 \lambda_1 \coth\left(\frac{t_1}{\lambda_1}\right) + \alpha_2 \lambda_2 \coth\left(\frac{t_2}{\lambda_2}\right) + \beta \lambda_1 \operatorname{cosech}\left(\frac{t_1}{\lambda_1}\right) \right\} \quad (2.8)$$

ここで、 t_1, t_2 はグランドプレーンおよび電極膜厚、 W は線路幅、 h は絶縁層の厚さ、 K_f はフリンジ係数、 $\alpha_1, \alpha_2, \beta$ は線路の形状で決まるパラメータで、線路のアスペクト比 W/h が 1 より十分大きい場合には $\alpha_1 = \alpha_2 = 1, \beta = 0$ とすることができる。よって、Nb の薄膜の侵入長 $\lambda_L = 88 \text{ nm}$ 、グランドプレーンおよび電極膜厚 $t_1 = t_2 = 200 \text{ nm}$ 、 $W = 1 \mu\text{m}$ 、 $h = 200 \text{ nm}$ の時、 $t_2/h = 1, W/h = 5$ となりこのときフリンジ係数は $K_f = 1.6$ 程度の値になるから、

$$L = \frac{\mu_0}{K_f W} \left\{ h + \lambda_1 \coth\left(\frac{t_1}{\lambda_1}\right) + \lambda_2 \coth\left(\frac{t_2}{\lambda_2}\right) \right\} \quad (2.9)$$

$$= 0.30 \text{ pH}/\mu\text{m}$$

となり、10 pH を得るためには $10/0.30 = 33 \mu\text{m}$ のストリップラインが必要になる。磁束量子を 1 個保持するために、 $LI/\Phi_0 = 1.25$ とすると、25 pH 必要になるので、 $25/0.30 = 83 \mu\text{m}$ のストリップラインが必要になる。

実際に回路をレイアウトした例を示すと図 2.4 のようになる。(a) がジョセフソン伝送線路で、(b) が RS/flip flop である。(a) は $30 \mu\text{m}$ のストリップラインのかわりに 6 個 (3×2) のジョセフソン接合を用い、(b) は $83 \mu\text{m}$ のストリップラインのかわりに 16 個のジョセ

フソン接合を用いた場合の回路レイアウトである。最小接合面積は $3 \times 3 \mu\text{m}^2$ とした。

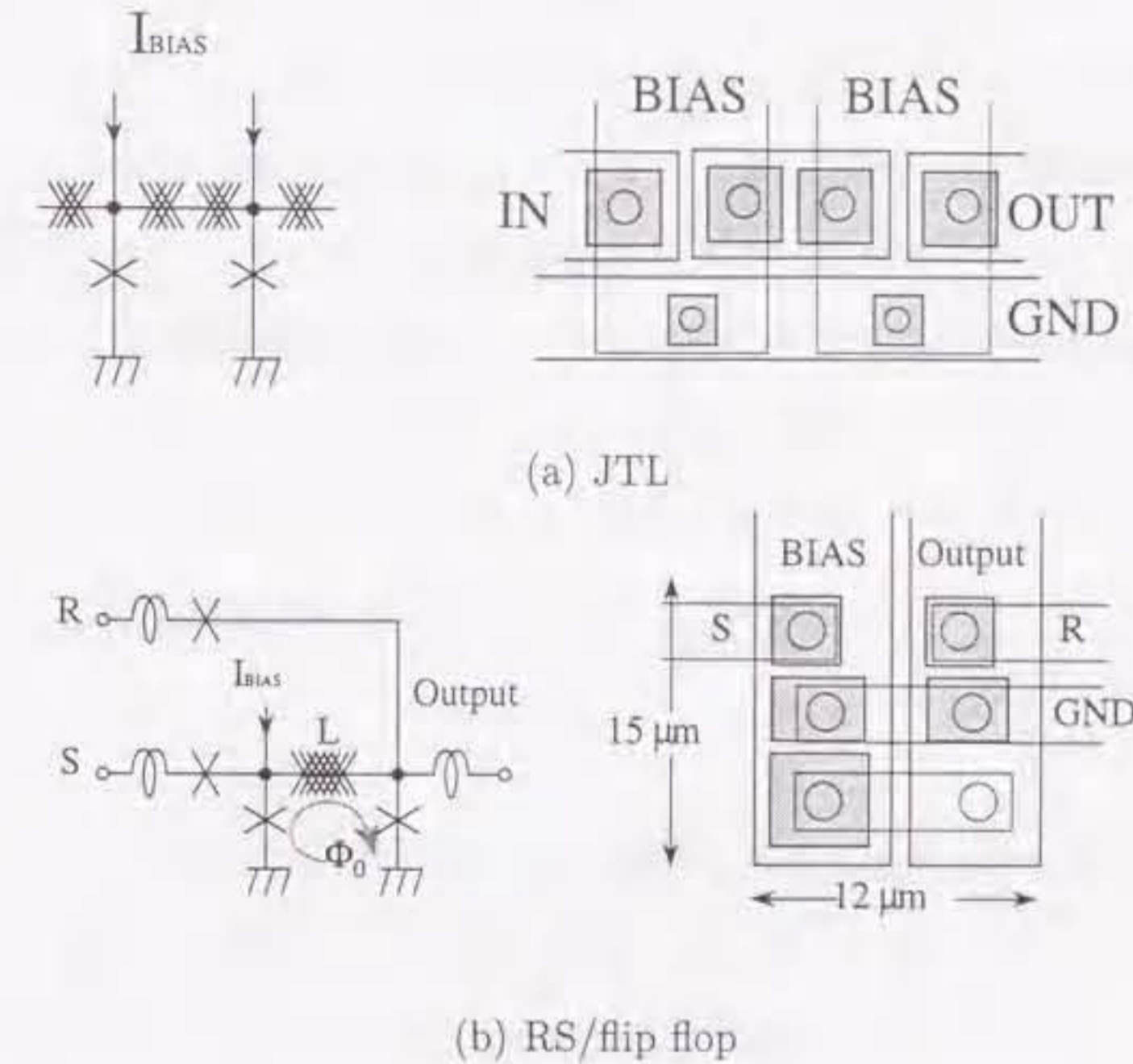


図 2.4: JTL and RS/flip flop using stacked junctions.

まず最初に図 2.5 に示すようなジョセフソン伝送線路を単一磁束量子が伝搬する様子をシミュレーションする。通常のインダクタンスを用いた場合と、インダクタンスのかわりにジョセフソン接合をインダクタンスとして用いた場合についておこなう。

図 2.6 (a) がストリップラインを用いた従来のジョセフソン伝送線路を伝搬する波形で、図 2.6 (b) がストリップラインのかわりに 7 個のジョセフソン線路をインダクタンスとして用いたフラクソイド伝送線路を伝搬する波形である。実際のシミュレーションではストリップラインではなく集中定数インダクタンスで代用した。3 つのジョセフソン接合と超伝導ループを含む伝送線路を 1 ゲートとし、これを 3 つ直列につなぎ、その前後にダミー

ゲートを1つずつ接続してシミュレーションをした。その3つのゲートの出力波形を図の実線は示しており、パルスが伝搬するうちに波形がどう変化するかということと、パルスの伝搬遅延がわかる。

(a) では単一磁束量子が伝搬している様子がわかる。パルス波形の半値幅の増加や波高値の減少は特に見られず、1ゲートあたりの伝搬遅延は 6.0 ps と見積もられる。(b) では実際の磁束が伝搬するわけではなくジョセフソン接合の位相が等価磁束として伝搬していくことになり、これをフラクソイド伝送線路という。フラクソイド伝送線路の詳しい解析は東北大学の玉山らによっておこなわれている [55]。図からわかるように、伝搬による波形の変化は特に見られず、伝搬遅延は1ゲートあたり 7.5 ps とジョセフソン伝送線路より 25% 大きい。このフラクソイド伝送線路を伝搬するパルス波形は、ほぼジョセフソン伝送線路を伝搬するパルスと同じ波形をしているが、前者の波形は伝搬後に位相が逆向きに振動する点が異なっている。

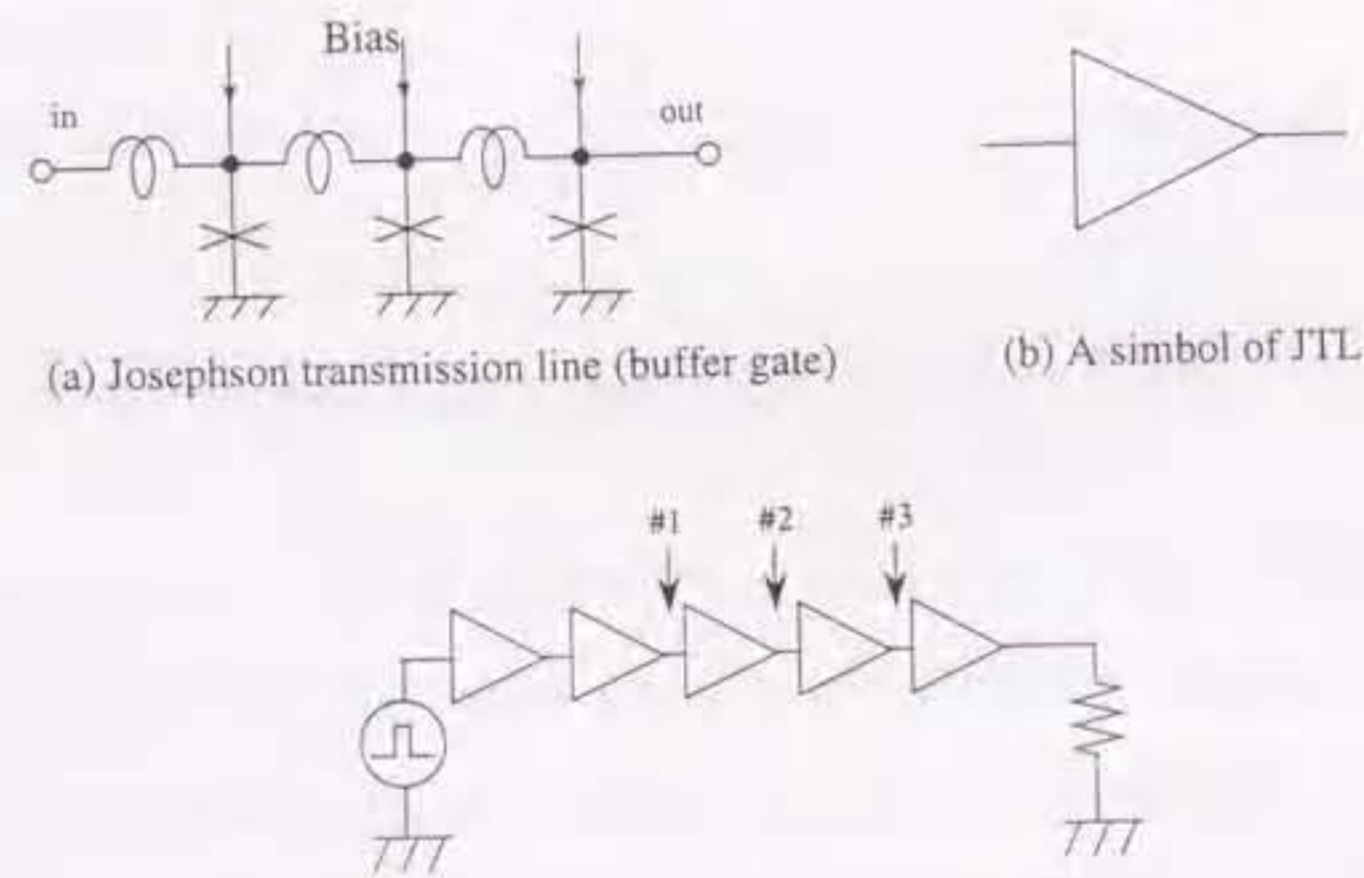


図 2.5: Equivalent circuit of Josephson transmission line (JTL).

いま述べたように、ジョセフソン伝送線路のストリップラインの代わりにジョセフソン接合を用いても等価磁束という形で単一磁束量子を伝搬させることが出来ることがわかつ

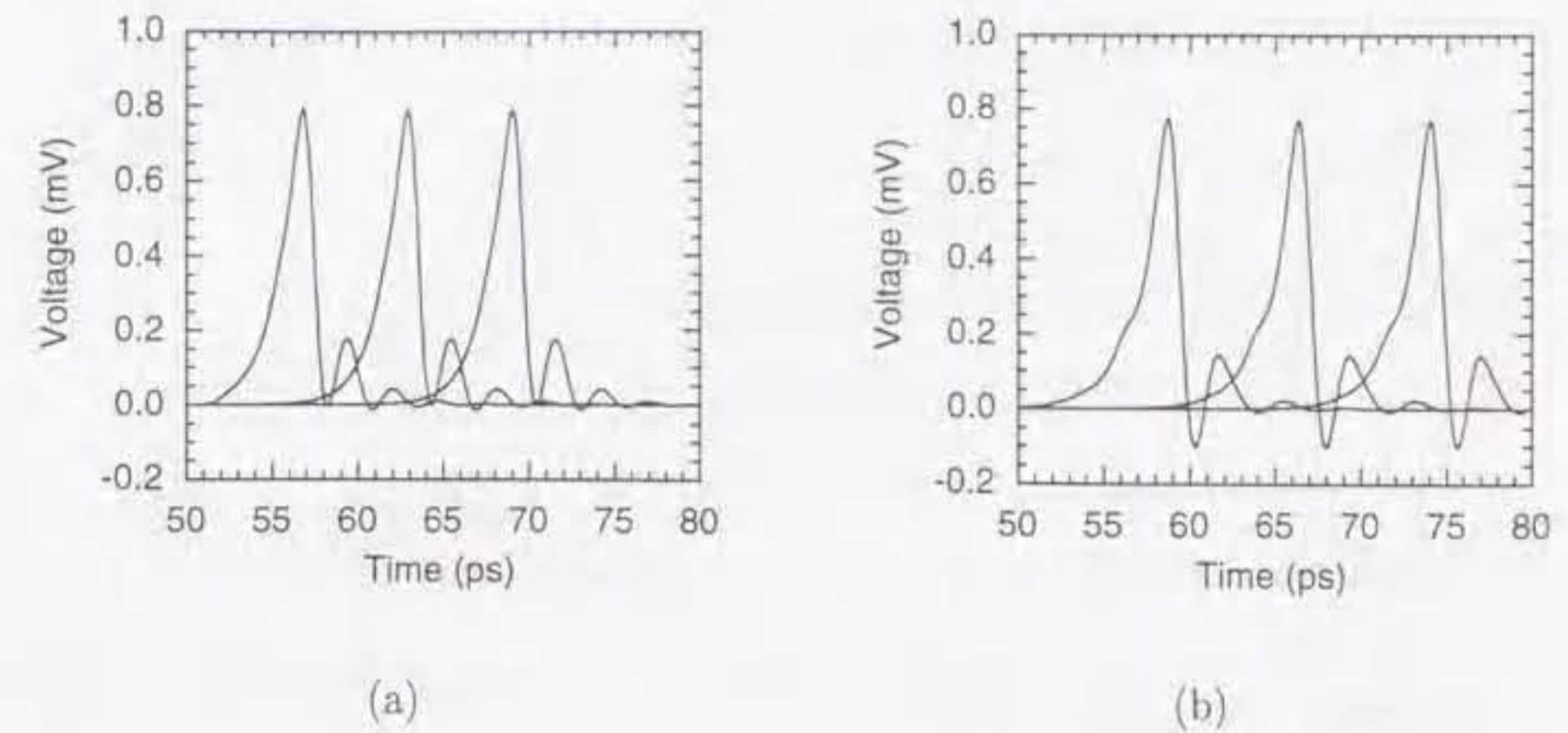


図 2.6: SFQ pulses in JTL. (a) Conventional JTL, (b) JTL using stacked junctions as inductor.

ている。そこで次に、RSFQ 回路でも磁束を保持するのにストリップラインのかわりにジョセフソン接合の等価インダクタンスを用いることができないか、シミュレーションをおこなった。RS/flip flop ゲートの単一磁束量子を保持するためのインダクタンスを 16 個の積層接合で置き換えた回路の動作をシミュレーションした結果を図 2.7 に示す。(a) は 25 pH の集中定数インダクタンスを用いた RS/flip flop で、(b) が臨界電流 0.2 mA のジョセフソン接合を 16 個直列にして 25 pH のインダクタンスとして使った RS/flip flop である。図の 3 つの波形は上から RS/flip flop の S(set) 入力にいた入力信号、R (reset) 入力にいたクロック、そして出力信号波形をそれぞれ示している。クロックは 50 GHz で、入力が "1" の時出力に "1" が、入力が "0" の時出力に "0" が出力されている。集中定数インダクタンスを用いた場合もジョセフソン接合をインダクタンスとして用いた場合もほとんど同じ結果が得られていて、(a) と (b) は目で見たとこではほとんど区別がつかない。シミュレーション結果の数値から直接読みとると、(b) の方が、クロックが入ってから "1" 出力が出るまでの遅延が (a) より 0.3 ps 大きい、この程度は無視できる範囲と考えられる。ジョセフソン接合を用いた方が遅延時間が僅かに大きくなっている原因は主に、接合

の位相を0としてジョセフソン接合の数を決定したが、実際には信号パルスが伝搬することで位相が0でなく設計値(集中定数インダクタンス)より値が大きくなったためと考えられる。

RSFQのRS/flip flopで、単一磁束量子を保持するインダクタンスをストリップラインで得ると $1\mu\text{m}$ という細線を用いても $83\mu\text{m}$ という長さになってしまうので、かわりにジョセフソン接合の等価インダクタンスを用いることを検討した。その結果、フラクソイド伝送線路では伝搬遅延が25%増加したが、集中定数インダクタンスのかわりにジョセフソン接合を用いたRS/flip flop回路ではクロックが入ってから出力が出るまでの遅延の増加は 0.3ps と小さな値であった。

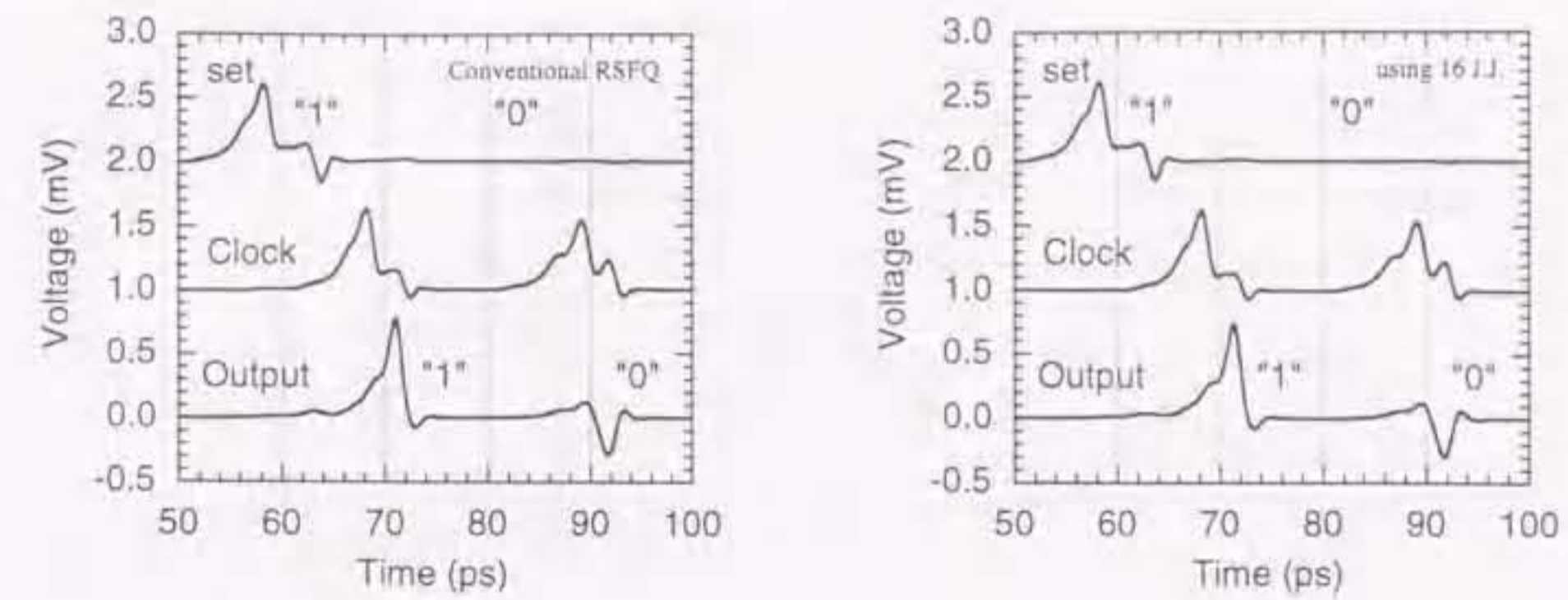
多重積層ジョセフソン接合によるRSFQ論理回路の集積化についてまとめると次のような結果が得られた。トンネル型接合のキャパシタンスを信号がバイパスする可能性は心配しなくてもよく、接合はヒステリシスがあってもなくてもかまわない。ジョセフソン接合を等価インダクタンスとして使うとき、直列にした接合間の位相はバラバラでもよい。インダクタンスのかわりとしてジョセフソン接合を用いるのに大切なことは、信号電流が臨界電流を越えてはいけないことである。たくさんのジョセフソン接合を直列にするが、臨界電流の値にばらつきがあっても平均値が設計値に近ければよいと考えられる。どれくらいの設計マージンがあるのかを見積もることが今後の課題である。

2.4 Multi Flux Quantum (MFQ) による動作電圧の増加

2.4.1 接合間にばらつきがない場合

次に、多重積層ジョセフソン接合のもう1つの応用例について検討する。それは、出力電圧の増加および、出力インピーダンスの増加である。

トンネル接合のヒステリシスをなくすためにシャント抵抗を接続すると、出力インピー



(a) Conventional RSFQ RS/FF gate.

(b) RS/FF gate using kinetic inductance.

図 2.7: RSFQ RS/flip flop gate. (a) Conventional RS/flip flop. (b) RS/flip flop using 16 series Josephson junctions instead of the strip line of 25pH .

ダンスはシャント抵抗ではほぼ決まってしまう、これはシャントしていないジョセフソン接合の常伝導抵抗に比べて1桁以上小さい。その結果、出力インピーダンスが非常に小さく、インピーダンスミスマッチのため外部に出力を取り出すことが出来なくなってしまう。また、出力電圧も数百 μV と小さくなってしまふ。

そこで、ジョセフソン接合を直列にすることで出力電圧および出力インピーダンスを増加することが出来るかを検討する。従来のジョセフソン伝送線路のジョセフソン接合を直列にすると、直列にした接合の分だけ位相が増えるので一度にたくさんの磁束量子を伝送することが出来ると Northwestern University のグループが報告し、これを Multi Flux Quantum (MFQ) とよんでいる [56]。単一磁束量子 SFQ を多重磁束量子 MFQ に変換する回路の例 [57] を図 2.8 に示す。入力が1磁束に対して出力は4磁束で、出力電圧は4倍となる。

図 2.9 に、従来のジョセフソン伝送線路を伝搬する単一磁束量子 SFQ と、5個の直列接合で構成された伝送線路を伝搬する MFQ のシミュレーション結果を示す。上の2つのパルス波形が従来のジョセフソン伝送線路(3段分)を伝搬する単一磁束量子で、下が完全に同一な特性をもつ5個の接合を直列にして構成した伝送線路を伝搬する MFQ の波形であ

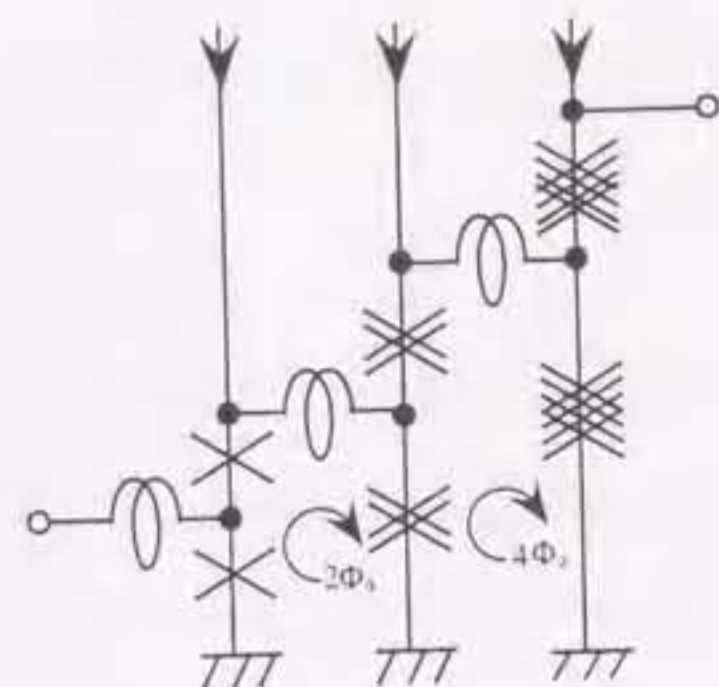


図 2.8: SFQ to MFQ transformer.

る。MFQの方が出力電圧が接合の数だけ5倍に増加しており、伝搬速度も速くなっていることがわかる。これは、無損失伝送線路から類推すると、位相速度 $v = 1/\sqrt{L \times C/n}$ が大きくなるためと考えられる。

実際にMFQを演算に使うことが出来るかを検討するために、RSFQゲートをMFQ用に構成して動作シミュレーションをおこなう。図2.10に通常のRS/flip flopと高出力電圧を得るために5個のジョセフソン接合を直列にしたRS/flip flopの回路図を示す。(a)は単一磁束量子が1個保持されるが、(b)は5個の単一磁束量子が保持される。図2.11にスイッチングのためのジョセフソン接合を5個直列にしたRS/flip flopのシミュレーション結果を示す。スイッチングに1個のジョセフソン接合を用いた図2.7(a)と比較すると、出力電圧が5倍になっており、クロックが入ってから出力が出るまでの遅延時間も図2.7(a)の2.8 psに比べると1.3 psと半分以下になっていることがわかる。これは、接合を直列にすることで合成抵抗が大きくなり L/R 時定数が小さくなったのが主な原因と考えられる。

クロックパルスが入ってから出力パルスが出るまでの遅延時間をANDゲートについてもシミュレーションで求めた。表2.2に結果をまとめる。直列にしたほうが2倍から4倍も遅

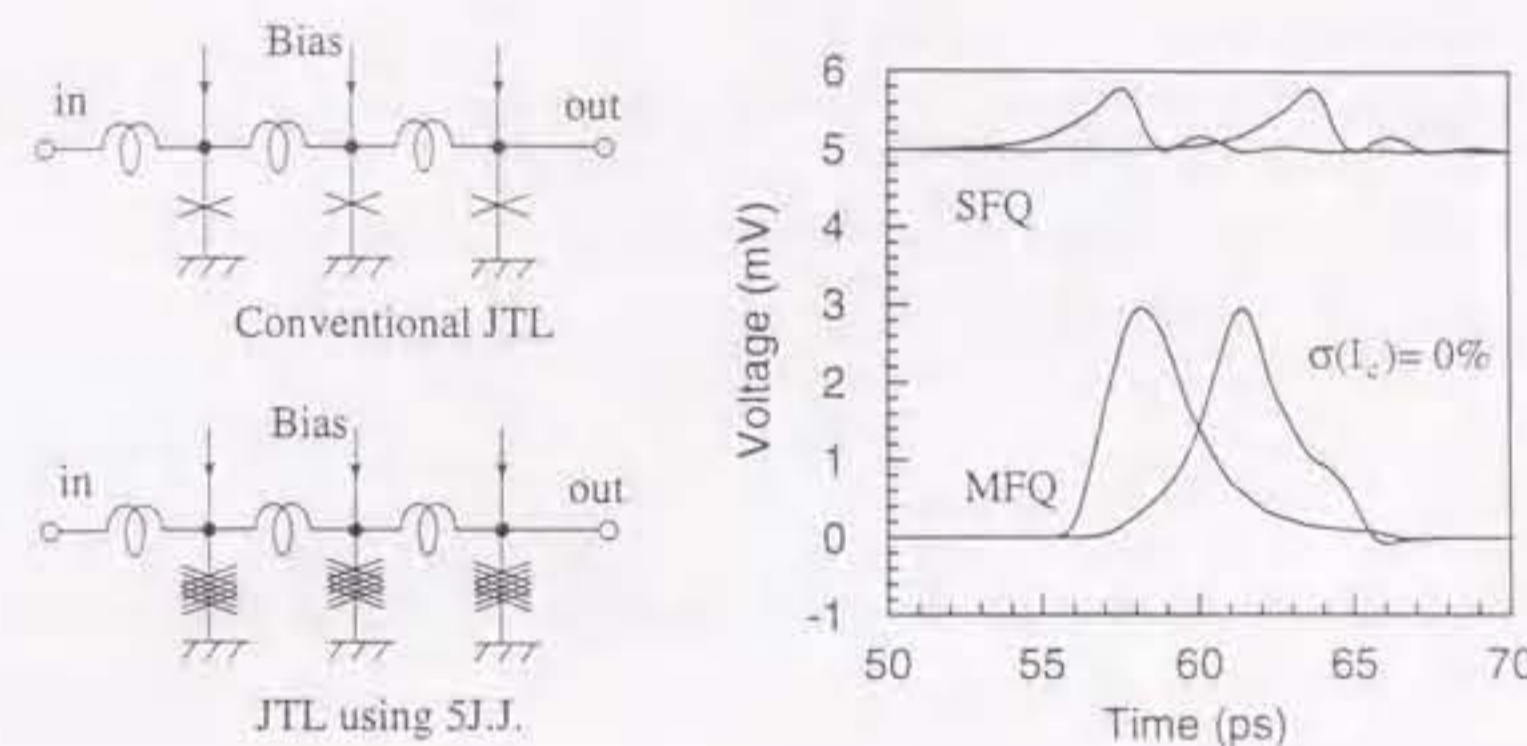


図 2.9: JTL for MFQ utilizing 5J.J. The upper waves are SFQ transmitted on a conventional JTL and the lower waves are MFQ transmitted on the JTL using series 5 junctions. It is assumed that there is no deviation of the critical current.

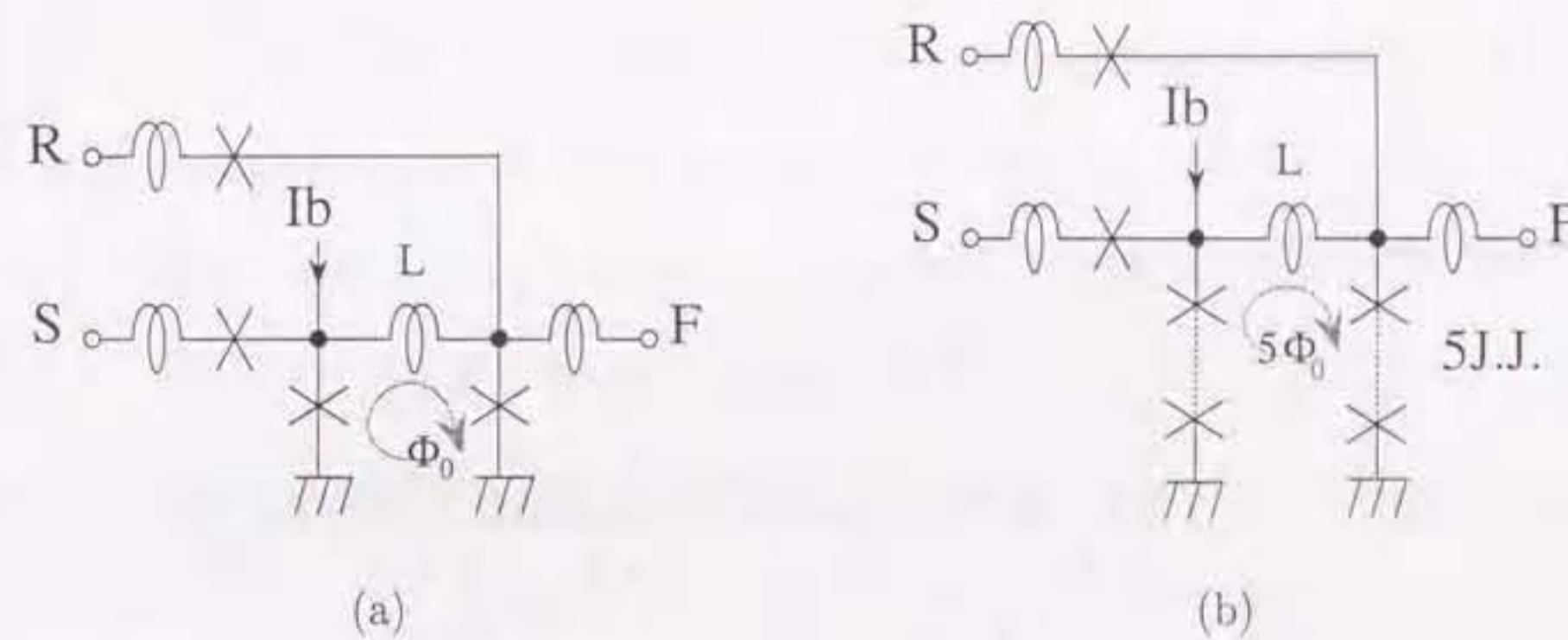


図 2.10: RSFQ RS/flip flop. (a) Conventional RS/flip flop (b) RS/flip flop using kinetic inductance of Josephson junctions.

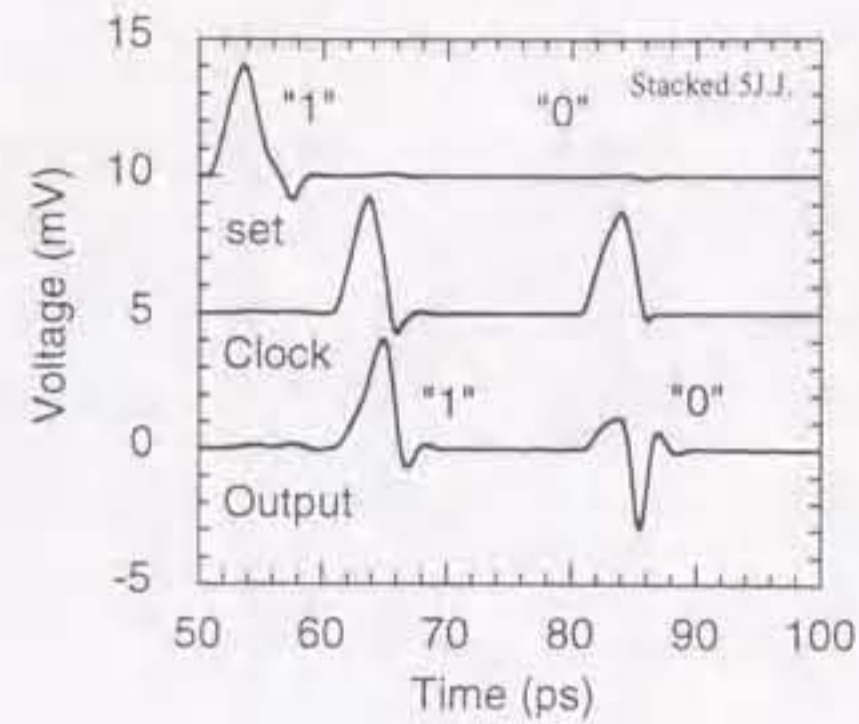


図 2.11: RS/flip flop using 5 series Josephson junctions for switching.

延時間が小さくなる結果が得られた。また、接合にばらつきがない場合はバイアスのマージンも広くなるという結果 [58] が得られたが、ばらつきを考慮した場合のバイアスマージンはまだ調べていない。動作マージンは重要な要素であるので、今後の課題である。

表 2.2: Calculated results of time delay of RSFQ gates. SFQ refers to a conventional RSFQ gate and MFQ refers to RSFQ using 5 series Josephson junctions that have the same parameters.

	SFQ	MFQ	Ratio
	t_s (ps)	t_m (ps)	t_s/t_m
JTL	6.1	3.3	1.8
RSFF (OR)	2.9	1.2	2.4
AND	9.2	2.2	4.2

2.4.2 接合のばらつきを考慮した MFQ による演算

これまでは、接合間にばらつきを考慮せずに全く同一のパラメータの接合を直列にしてシミュレーションをおこなった。しかし、実際に作製する直列接合は完全に同一な特性はあり得ない。とりわけ、縦に直列にする場合トンネル障壁の膜厚のばらつきが臨界電流のばらつきに大きく関係してくる。

そこで、接合に臨界電流のばらつき σ を仮定して MFQ 演算が可能かを調べる。またもし可能ならどのくらいのばらつきが許されるかを検討したい。

図 2.12 は接合の臨界電流のばらつきが 10% の一様分布をもつ 5 個の直列接合から構成されるジョセフソン伝送線路である。上に示すパルスは単独接合のパルスで、下の波形がその 5 個の接合からなる伝送線路を伝搬するパルス波形である。

図 2.9 に示したばらつきがない場合と比較すると出力電圧が減少し、パルス幅も広がっている。磁束量子が、1 つにまとまって伝搬するのではなく、ばらばらになっているように見える。これは伝送線路 3 段分の伝搬波形であるが、もっと段数を増やすとさらにパルス幅は広がる可能性がある。

つぎに、ばらつきがある接合を直列にした場合 MFQ の論理演算が可能かを調べるために例として RS フリップフロップ RS/flip flop の動作をシミュレーションする。

前に示した図 2.11 が接合の臨界電流間にばらつきがない MFQ による RS/flip flop で、図 2.13 が接合間に $\sigma = 1\%$ および $\sigma = 10\%$ の一様分布のばらつきがあるとした RS/flip flop の演算結果である。図 2.13 (a) が $\sigma = 1\%$ であるが、出力が期待される値より小さくなっており、また、出力が出てはいけないうちにも出力が少し出てしまっているが、RS/flip flop として動作はしている。一方、図 2.13 (a) が $\sigma = 10\%$ と接合の臨界電流のばらつきが大きい場合は常に出力が出続けて正常に動作していない。

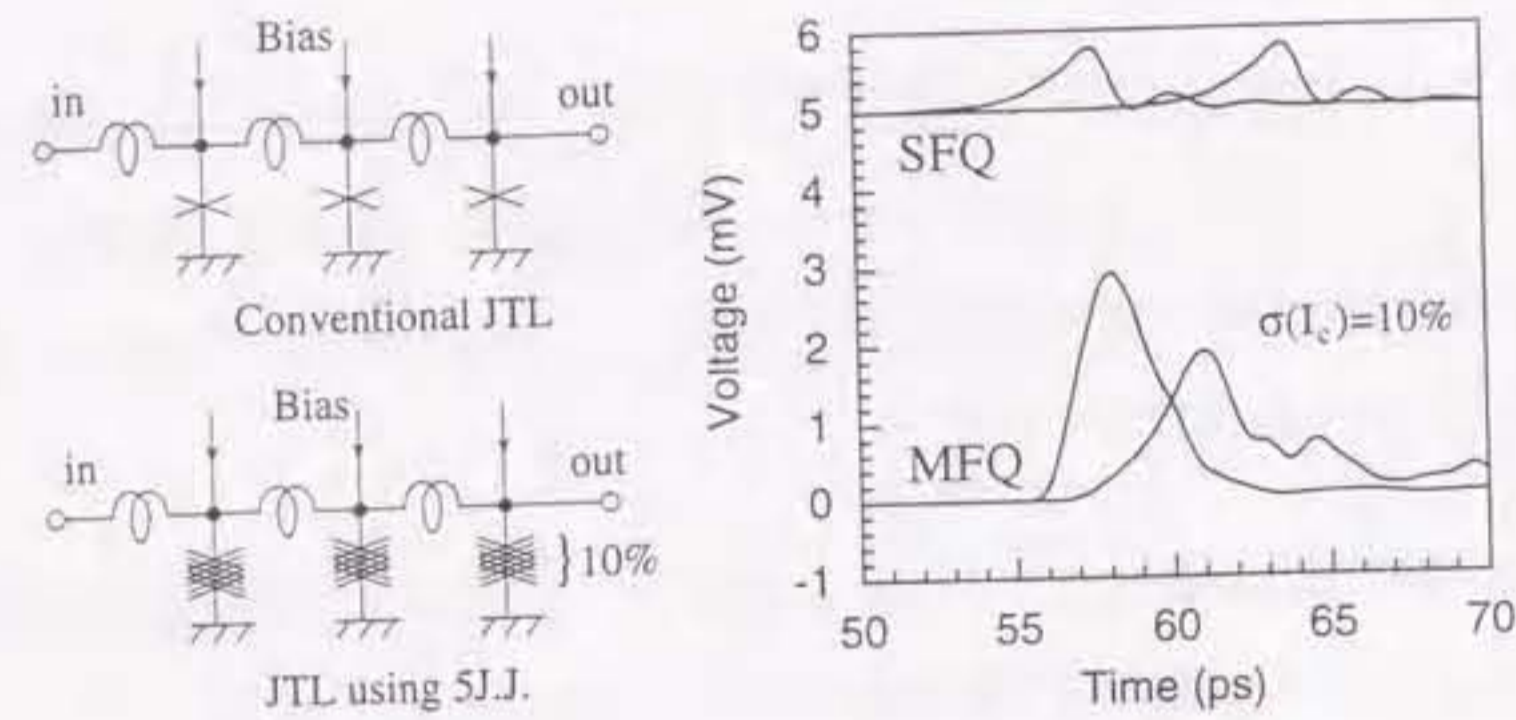


図 2.12: JTL for MFQ utilizing 5J.J. The upper waves are SFQ transmitted on a conventional JTL and the lower waves are MFQ transmitted on the JTL using series 5 junctions. The deviation of the critical current σ is assumed to be 10%.

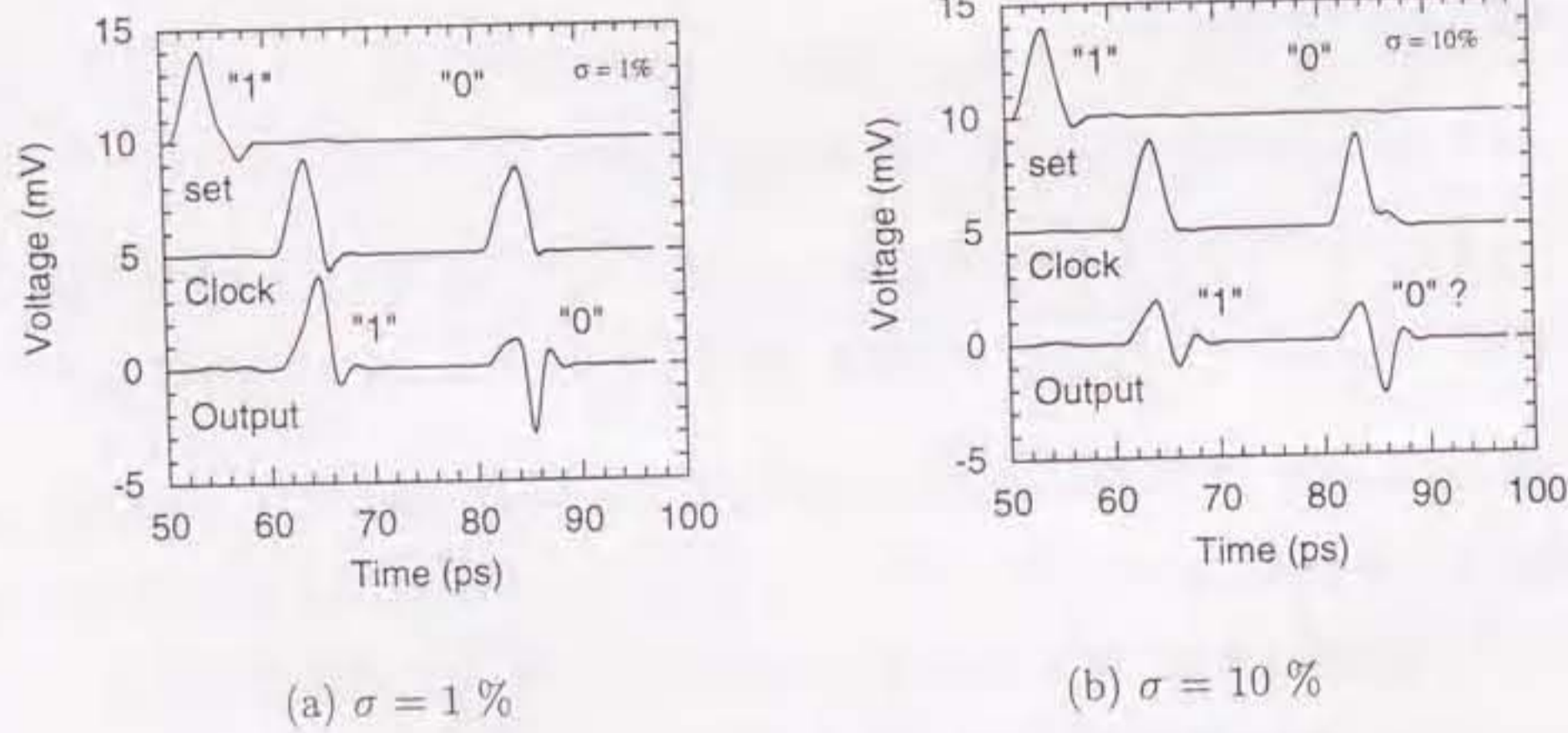


図 2.13: RS/flip flop for MFQ using 5 series junctions having I_c spread σ .

2.4.3 $2 \times n$ -junctions SQUID の接合のばらつき

RSFQ の出力インピーダンスを大きくする目的でスイッチング用の接合を直列にする場合、数値シミュレーションの結果から、接合がばらつきが小さければ出力の増加が見られたが、接合に臨界電流のばらつきがある場合は正しく動作しないことがわかった。接合にばらつきがある場合に動作しない原因と、どの程度のばらつきまで許されるのかを調べる目的で直列接合を用いた SQUID の動作を数値解析する。RSFQ の伝送線路やフリップフロップなどは基本的に SQUID で構成されているので、直列接合を用いた SQUID が動作すれば RSFQ も動作するし、その逆も成り立つと考えられる。SQUID は通常 2 つのジョセフソン接合をもつ超伝導ループで構成されるが、このジョセフソン接合を図 2.14 に示すように n 個の直列接合で置き換えた合計 $2n$ 個のジョセフソン接合から構成される $2n$ -junctions SQUID を RSJ モデルを用いてルンゲクッタ法で数値的に解いた。

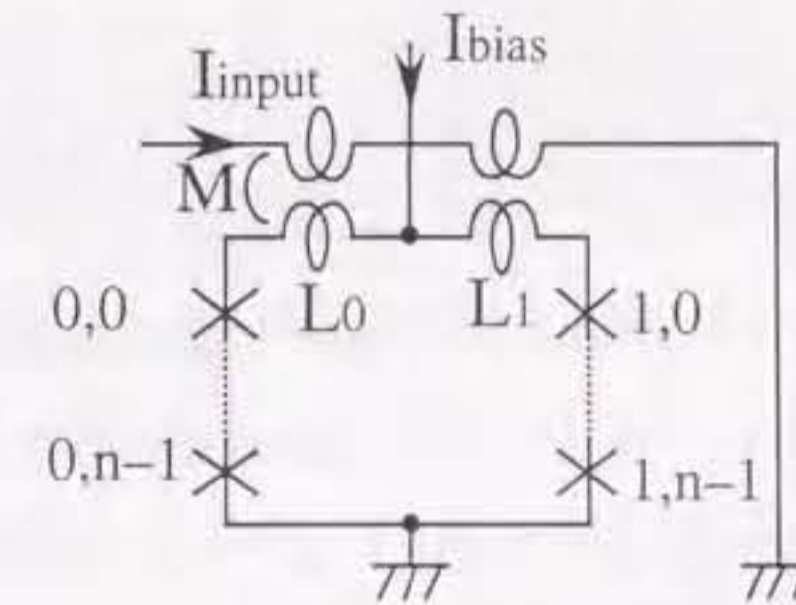


図 2.14: Equivalent circuit of $2 \times n$ -junctions SQUID.

回路方程式はキルヒホッフの法則より、

$$I_{\text{bias}} = I_0 + I_1 \quad (2.10)$$

となる。磁束の量子化条件は次のようになる。

$$\sum_{i=0}^{n-1} \varphi_{0,i} - \sum_{i=0}^{n-1} \varphi_{1,i} + \frac{2\pi}{\Phi_0} (L_0 I_0 - L_1 I_1 - M I_{\text{input}}) = 2N\pi \quad (2.11)$$

ここで、

$$I_{j,i} = I_{c,j,i} \sin \varphi_{j,i} + \frac{1}{R_{N,j,i}} \frac{\Phi_0}{2\pi} \frac{\partial \varphi_{j,i}}{\partial t} + C_{j,i} \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_{j,i}}{\partial t^2} \quad (2.12)$$

より、次の連立常微分方程式を得る。

$$C_{0,i} \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_{0,i}}{\partial t^2} = \frac{1}{L_0 + L_1} \left\{ \frac{\Phi_0}{2\pi} \left(2N\pi - \sum_{k=0}^{n-1} \varphi_{0,k} + \sum_{k=0}^{n-1} \varphi_{1,k} \right) + L_1 I_{\text{bias}} + M I_{\text{input}} \right\} \quad (2.13)$$

$$- I_{c,0,i} \sin \varphi_{0,i} - \left(\frac{1}{R_{N,0,i}} + \frac{1}{R_{s,0,i}} \right) \frac{\Phi_0}{2\pi} \frac{\partial \varphi_{0,i}}{\partial t}$$

$$C_{1,i} \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_{1,i}}{\partial t^2} = \frac{1}{L_0 + L_1} \left\{ \frac{\Phi_0}{2\pi} \left(\sum_{k=0}^{n-1} \varphi_{0,k} - \sum_{k=0}^{n-1} \varphi_{1,k} - 2N\pi \right) + L_0 I_{\text{bias}} - M I_{\text{input}} \right\} \quad (2.14)$$

$$- I_{c,1,i} \sin \varphi_{1,i} - \left(\frac{1}{R_{N,1,i}} + \frac{1}{R_{s,1,i}} \right) \frac{\Phi_0}{2\pi} \frac{\partial \varphi_{1,i}}{\partial t}$$

$n=1$ つまり、通常の2 junctions SQUID の計算結果を図 2.15 に示す。図 2.15 は外部磁場入力に対する負荷をつながない状態での出力電圧の変化で、バイアスはゲートの最大バイアス電流の 90% である。入力に対して出力電圧が周期 Φ_0 で変化することがわかる。

次に、接合を直列にした場合、出力電圧や周期がどうなるか、および接合の臨界電流がばらつく場合はどうなるかを調べる。なお、この2 junctions SQUID の計算には、次の値を用いた。

$$\frac{(L_0 + L_1)(I_0 + I_1)}{\Phi_0} = 0.5,$$

$$M = k\sqrt{L(L_0 + L_1)} = 0.25\text{pH},$$

$$L_0 = 0.25\text{pH},$$

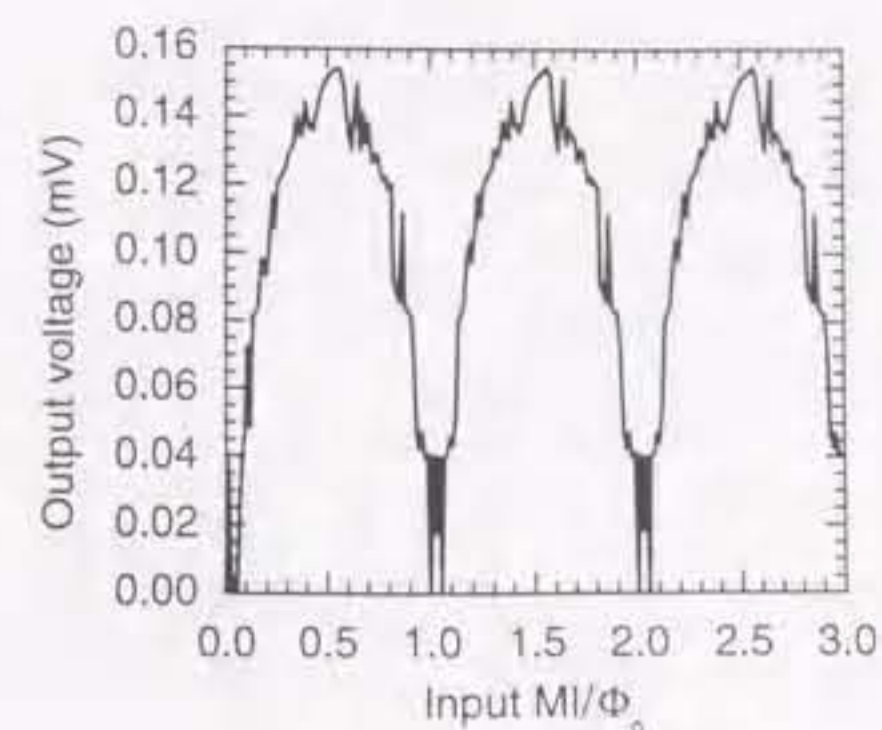


図 2.15: $V-\Phi$ characteristics of two junctions SQUID.

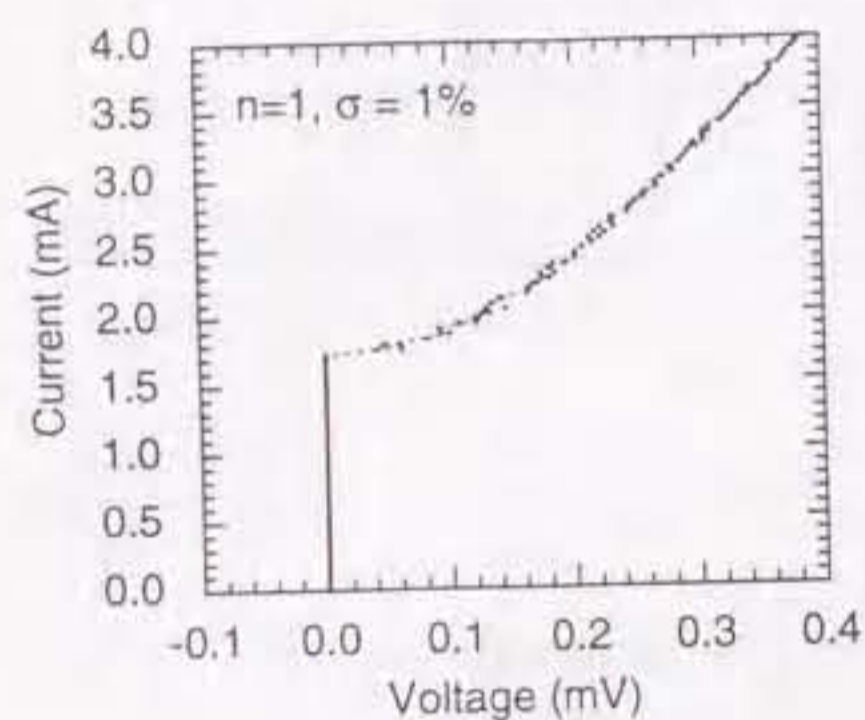
$$L_1 = 0.25\text{pH},$$

$$k = 0.5$$

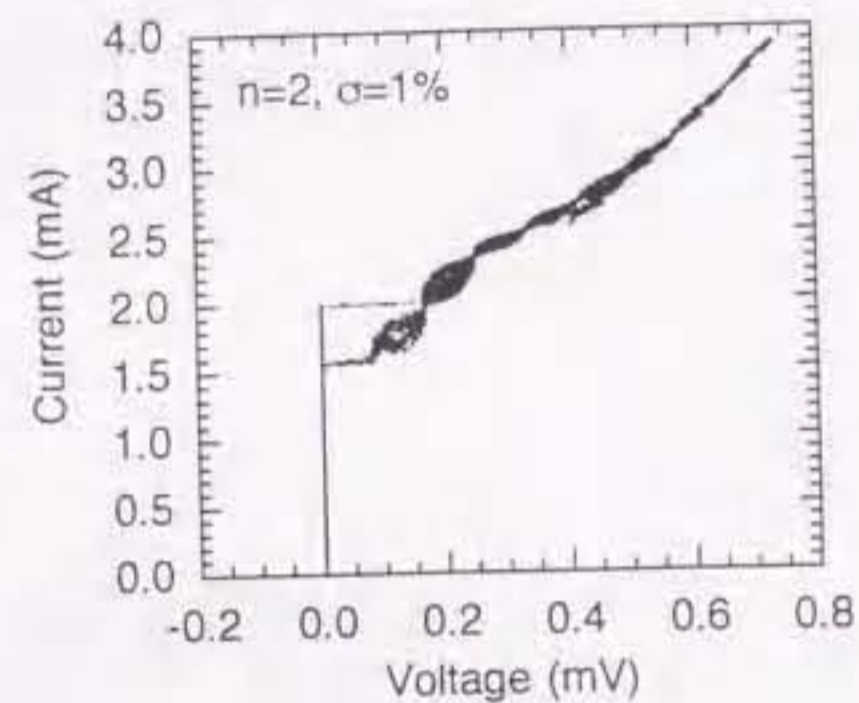
次に、 n 個の直列接合を用いた $2 \times n$ -junctions SQUID の $I-V$ 特性を計算する。計算のパラメータはシャント抵抗は 0.2Ω 、これは、マッカンバ定数は $\beta_c = 0.7$ であり、ヒステリシスは生じない接合である。ヒステリシスのない接合を用いたとしても、2 接合 SQUID ではヒステリシスは生じないが 4 接合以上の SQUID では図 2.16 に示すように SQUID の $I-V$ 特性にはヒステリシスが生じる。これは、2 接合の場合量子化条件を満たす 1 つのモードしか存在しないが、たとえば 4 接合 SQUID ($n=2$) の場合、キルヒホッフの条件を満たしかつ 2 つの接合が逆位相でも量子化条件を満たすモードもほかに存在するためであることが Suzuki らによって報告されている [59]。接合の数が増えればさらにいろんな量子化条件を満たすモードが増えることになる。

$$\theta_1 + \theta_2 - (\theta_3 + \pi) - (\theta_4 + \pi) = 2N\pi \quad (2.15)$$

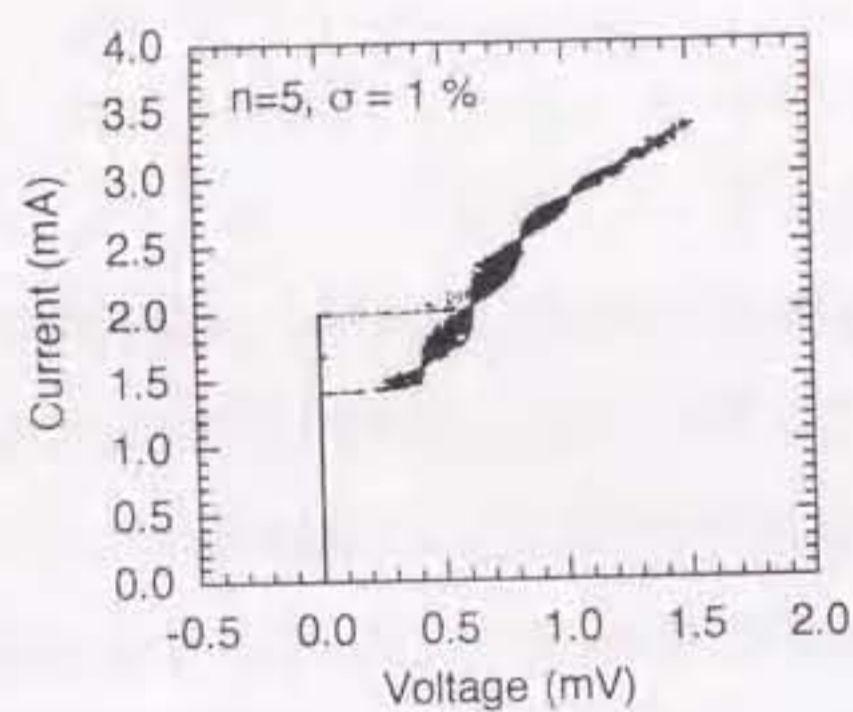
$n=2$ の場合つまり 4 接合 SQUID の外部磁場入力に対する無負荷の場合の出力電圧の変化 $V-\Phi$ 特性を計算してみると、図 2.17 のようになる。臨界電流のばらつきは 10% とした。SQUID の臨界電流密度が 2 mA に対して、バイアスを 1.4, 1.6, 1.8 mA とした。2 接



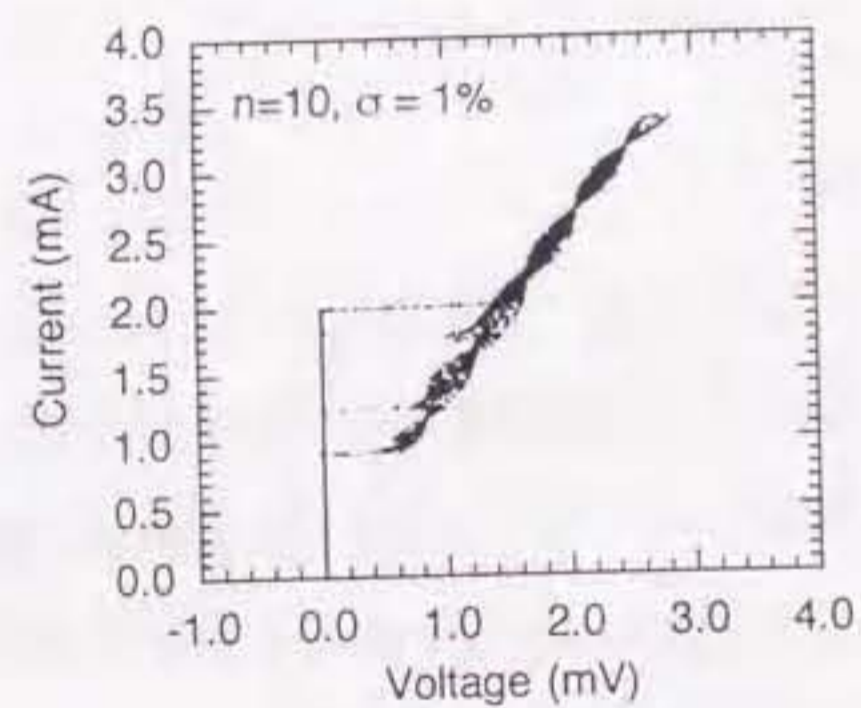
(a) 2 J.J.



(b) 4 J.J.



(c) 10 J.J.



(d) 20 J.J.

図 2.16: Calculated I - V characteristics of $2 \times n$ junctions SQUID ($n=1, 2, 5, 10$). I_c spread σ is 1%. $LI/\Phi_0 = 1.25$. $10 \times 10 \mu\text{m}^2$. $1 \text{ kA}/\text{cm}^2$.

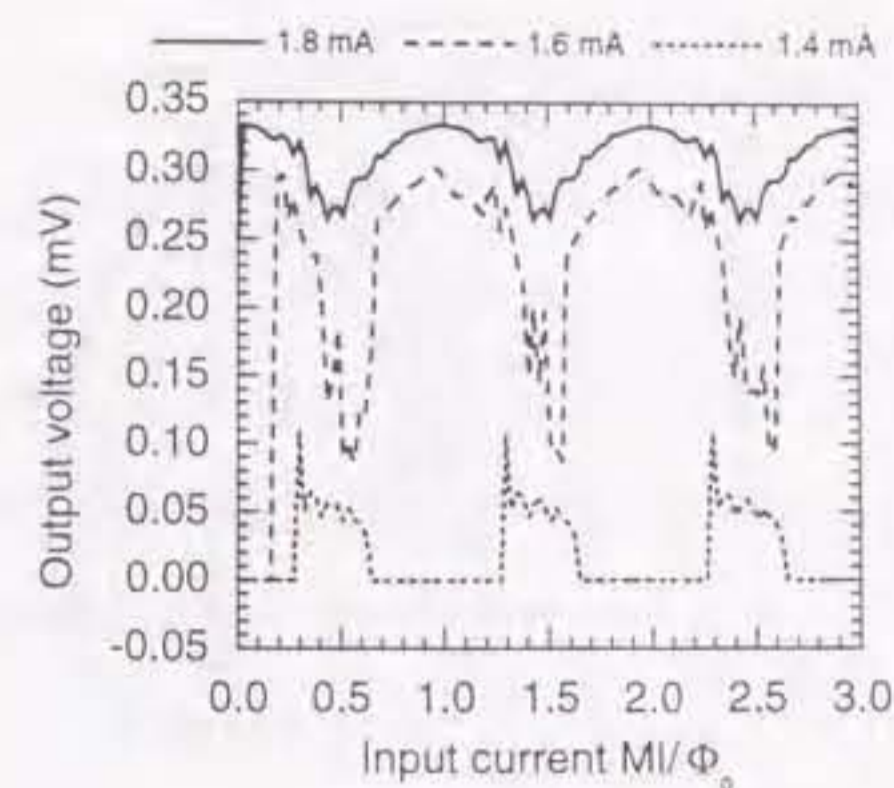


図 2.17: Calculated V - Φ characteristics of four junctions SQUID for different bias currents of 1.4, 1.6 and 1.8 mA.

合 SQUID の場合と一見逆位相のように見える。これは、通常の SQUID では臨界電流が外部磁場に応じて周期的に小さくなるが、臨界電流値にばらつきのある接合を用いた多重接合 SQUID の場合には、臨界電流は外部磁場に対してほとんど応答せず、有限電圧部分の特性が外部磁場に対してほんの僅かに応答するため逆位相のような応答をすることがわかった。しかも、4 接合 SQUID なら、周期が $2\Phi_0$ になるはずなのに、図 2.17 に示した計算結果では、周期が Φ_0 であり、これは多重接合 SQUID とし期待通りの動作をしていないことがわかる。

つぎに、接合間のばらつきがどれくらい小さければ多重接合 SQUID として動作し、高出力が得られるかを、 $n=10$ つまり 20 接合 SQUID の V - Φ 特性を計算することで検討する。まず、接合の臨界電流のばらつきが全くなく $\sigma=0\%$ と仮定して計算すると、 V - Φ 特性は図 2.18 に示すように、出力電圧は $n=10$ 倍が得られる。しかし、周期が $n=10$ 倍に増加しており、つまり感度は $1/n=1/10$ に減少している。

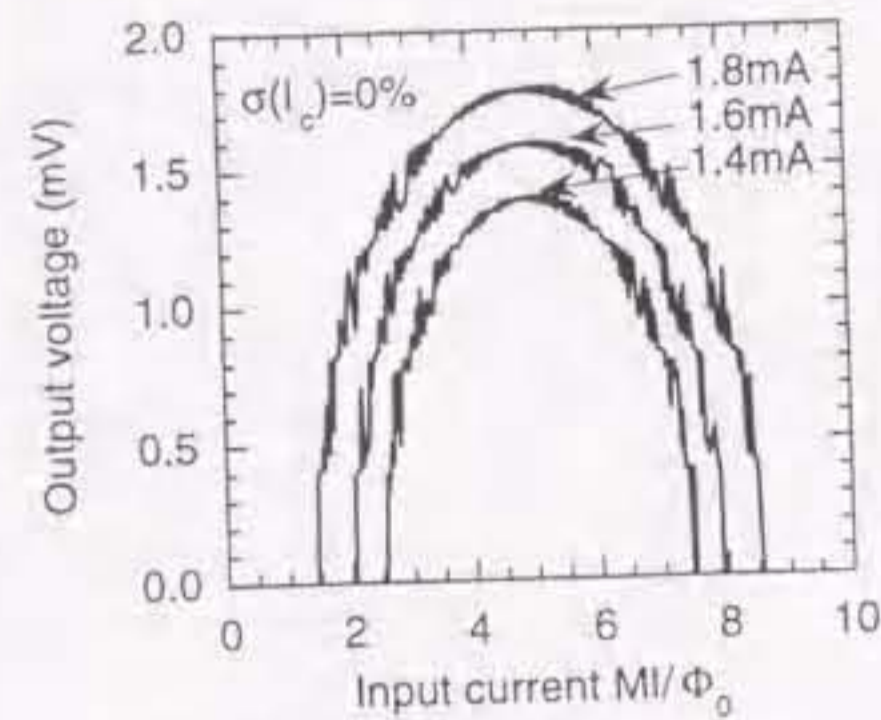


図 2.18: $V-\Phi$ characteristics of 20 junctions SQUID for different bias currents.

実際の接合には特性にばらつきがあるので、臨界電流に $\sigma\%$ のばらつきがあると仮定して、SQUID の $I-V$ 特性がどうなるかを計算した。ばらつき σ の定義は次の通りである。分布としては一様分布を仮定した。

$$\sigma = \frac{\Delta I_c}{\langle I_c \rangle} \times 100\% \quad (2.16)$$

σ を変えて SQUID の $I-V$ 特性を計算した結果を図 2.19 に示す。計算には RSFQ のフリップフロップとして使うようなパラメータの値 $LI_c/\Phi_0 = 1.25$ より、 $L_0 + L_1 = 2.07$ pH, $M = 2.07$ pH を選んだ。これは 1.25 個分の磁束量子を蓄えられるようなインダクタンスの値である。バイアスは周期 200 ps ののこぎり波が 7 周期である。 $I-V$ 特性のバイアスを減少させるときにはいくつかの異なるモードが存在するので、バイアス電流の最大値にゆらぎを与えた。

図 2.19 から、臨界電流のばらつき σ が非常に小さくないとヒステリシスを消すことは出来ないことがわかる。 $\sigma = 0.0001\%$ という値は実際にはほぼ作製不可能な値で、仮に技術が進歩して作製できたとしても位相の熱的な揺らぎや外部雑音等の影響がばらつきよりも大きくなることは十分考えられるので、現実には多重積層接合を用いた SQUID のヒステリシスを消すことは不可能と考えられる。

接合の臨界電流のばらつきが $\sigma = 0.0001\%$ の場合の $V-\Phi$ 特性を図 2.20 に示す。 $\sigma = 0.0001\%$ の場合 SQUID の $I-V$ 特性にはヒステリシスは見られずあたかも n 倍の $I_c R_N$ 積をもつ SQUID の様に見ええる。しかし、図 2.20 に示す $V-\Phi$ 特性からわかるように、20 junctions SQUID は外部磁場入力に対して出力電圧は非常に小さくしかも周期が 1 磁束分 Φ_0 でありこれはすべての接合が同期しておらず 1 つの接合が応答しているにすぎないことを示唆していると考えられる。

2.5 結論

クロック周波数 数百 GHz を目指すためには、ノンラッチ直流ゲートが有利であるが、RSFQ RSFQ はインダクタンスを必要とし集積化に向いていない。そこで、この章では直流駆動ノンラッチ型であり単一磁束量子を用いた RSFQ 論理ゲートへの積層接合の応用を検討した。特に、多重積層接合による集積化と、多重積層接合による出力電圧および出力インピーダンスの増加の 2 点について有効性および問題点を検討した。

積層接合をインダクタンスとして用いることにより集積化が可能であることはわかった。それぞれの接合の位相はそろっている必要がなく、接合のパラメータにばらつきがあっても平均値が設計値に近ければよいので、実際に作製するのは可能と考えられる。接合としてはヒステリシスがあっても動作したので、現在一般に用いられている Nb/AIO₂/Nb 接合が利用できる。

しかし、スイッチングのための接合を直列にする場合、接合の特性がそろっている必要があることがわかった。もっとも重要なパラメータは臨界電流であるが、10% のばらつきがあると MFQ を用いた RSFQ は動作しなかった。ばらつきが 1% であれば動作した。しかし、伝搬するうちにパルス幅が広がり、波高値が小さくなるので、大規模な回路に使うためにはマージンなどをさらに検討する必要がある。

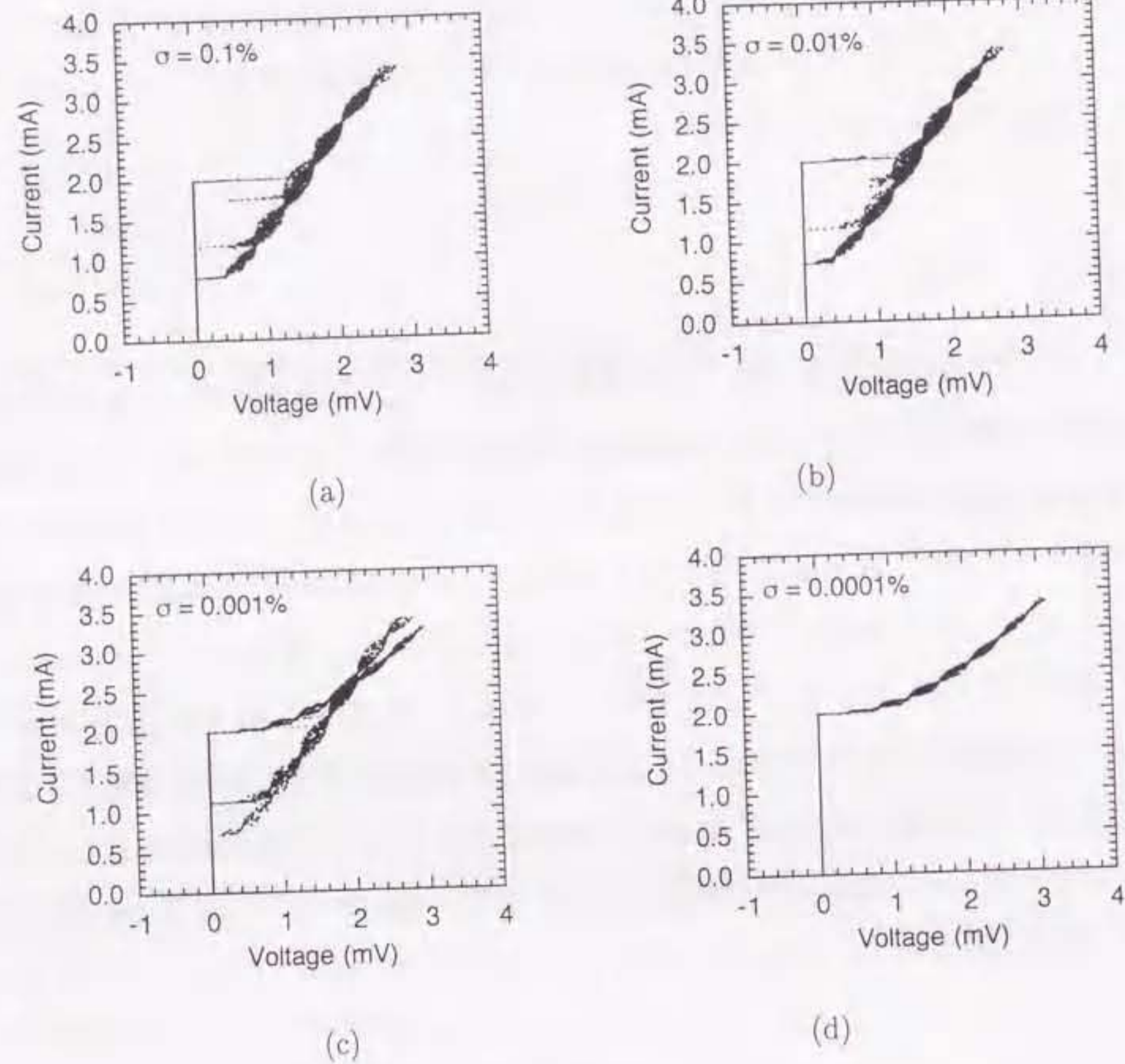


図 2.19: I_c spread dependence of calculated I - V characteristics of 10×2 junctions SQUID ($n=10$). $LI/\Phi_0 = 1.25$. $10 \times 10 \mu\text{m}^2$. 1 kA/cm^2 .

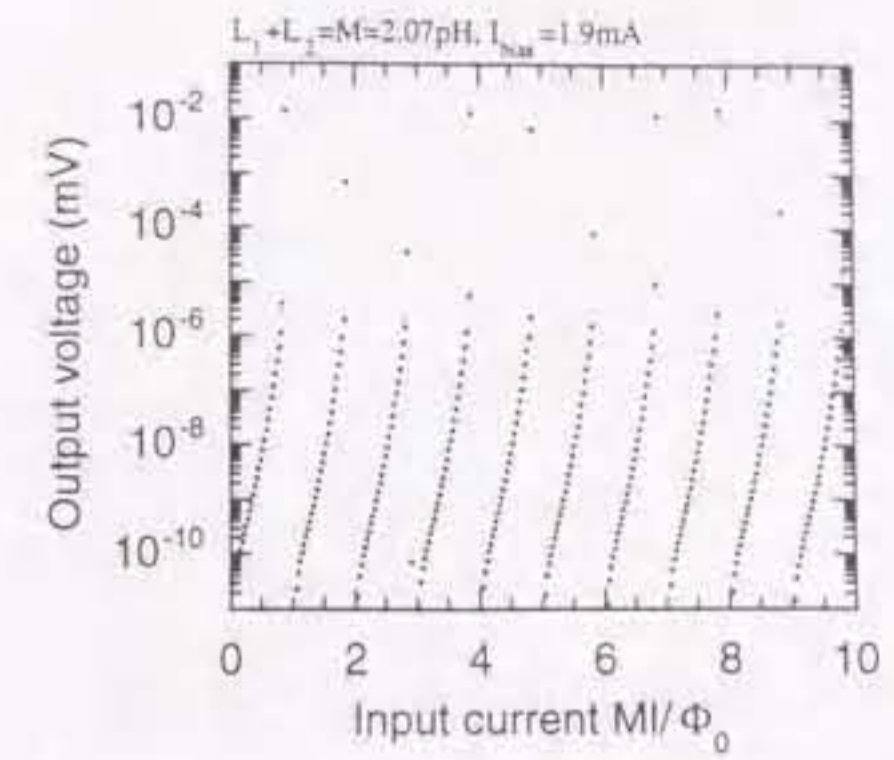


図 2.20: V - Φ characteristics of 20 junctions SQUID. I_c spread σ is 0.0001 %.

また、回路シミュレータによるシミュレーションに加えて、単一磁束量子素子は SQUID で構成されているので、多重積層接合を用いた SQUID の電流電圧特性 I - V 特性と、外部磁場依存性 V - Φ 特性を計算した。回路シミュレータの結果によると、接合の臨界電流にばらつきが 10 % あっても伝送線を伝搬する多重磁束量子はバラバラにはなるが、短い段数なら伝搬することがわかった。しかし、RSJ モデルを用いて多重積層接合を用いた SQUID の特性を、接合の臨界電流のばらつきを仮定して計算したが、ばらつきが $\sigma = 0.0001\%$ 以下でないと SQUID として動作しなかった。実際は接合抵抗などの他のパラメータもばらつくうえに位相やバイアスのゆらぎや雑音を考慮すると、実際には多重積層による SQUID は動作しないといえる。

このように、SQUID の場合、回路シミュレータで得られた結果よりはるかに厳しい条件が得られた。この原因は明らかではないが、RSFQ 回路は入力磁束量子が直接注入されているが、SQUID は相互インダクタンスによる注入という違いはある。

今後は集積化についても高出力化についても動作マージンについて本格的に検討することが課題である。

また、この章では磁束量子デバイスについてのみ検討したが、フラクスフロー素子や、

ラッチ型デバイスや電圧標準などにも積層接合を応用することが可能と考えられる。

第3章

ジョセフソン接合の作製とトンネル分光による接合特性の評価

この章では単独ジョセフソン接合 Nb/ AlO_x /Nb の作製方法と高品質化について検討する。さらに、ジョセフソン接合の電流電圧特性はトンネル分光特性であるから、超伝導電極の準粒子の励起スペクトルを知る手がかりが得られる。トンネル現象はトンネル障壁のごく近傍で起こるが、準粒子は寿命が長いので接合に電流を流すことにより状態密度が変調され、比較的広い範囲のオーダーパラメータがトンネル分光で観測されると仮定したモデルを提案し、実験結果と計算結果の比較をおこなう。

これらのモデルおよび計算は、特に後の章で多重積層接合を作製し、薄い超伝導電極を用いた場合の超伝導性を評価する際にも用いることが出来る。

3.1 接合作製プロセスと作製条件

3.1.1 作製プロセス

エッジで短絡することなく、かつ歩留まりの高いプロセスを検討し、その結果いくつかの方法で高品質のジョセフソン接合を作製できるようになった。Al の厚さや障壁の材料の

違い、または多重接合の場合など状況によって複数の方法を使い分けた。それらの方法はまた4章と5章で述べることにし、ここでは例としてシンプルな単独ジョセフソン接合の作製プロセスを述べる。

このプロセスの特徴は、陽極酸化によって接合のエッジを絶縁化して配線 Nb による短絡を防止すると同時に Al が現像液に触れるのを防いでいることである。Al はアルカリ性である現像液に非常に良く溶けるので接合のエッジが直接現像液に触れると短絡の原因となる。また、層間絶縁の SiO にピンホールがあったとしても陽極酸化された Nb がリークを防いでいる。この方法で $3\ \mu\text{m}$ 角の小さな接合面積においても、リーク電流が小さく、 ΔV_g の小さいほぼ理想的な接合が得られている。プロセスの概略を図 3.1 に示す。

ごく簡単に接合作製プロセスの概略を次に示す。

1. 3層スパッタ

図 3.1 (a) に示すように 2 インチの Si Wafer 上に DC マグネトロンスパッタ装置で Nb, Al, Nb の 3 層膜をスパッタ成膜する。チェンバー内の到達真空度は 1.8×10^{-7} Torr 程度である。スパッタガス圧や電流電圧の条件を次に示す。

etch	15 mTorr	298 W		2' 30"
pre. Al	10 mTorr	280 V	0.07 A	10' 00"
Nb	13 mTorr	295 V	0.7 A	10' 00"
	13 mTorr	295 V	0.7 A	1' 00"
Al	10 mTorr	280 V	0.07 A	10' 00"
	10 mTorr	280 V	0.07 A	00' 13"
冷却	6×10^{-6} Torr			2 min
酸化	1.0 Torr			30 min
真空ひき	2×10^{-7} Torr			2 hours
Nb	13 mTorr	310 V	0.7 A	10' 00"
	13 mTorr	295 V	0.7 A	0' 26"

2. 上部電極エッチング (Junction definition)

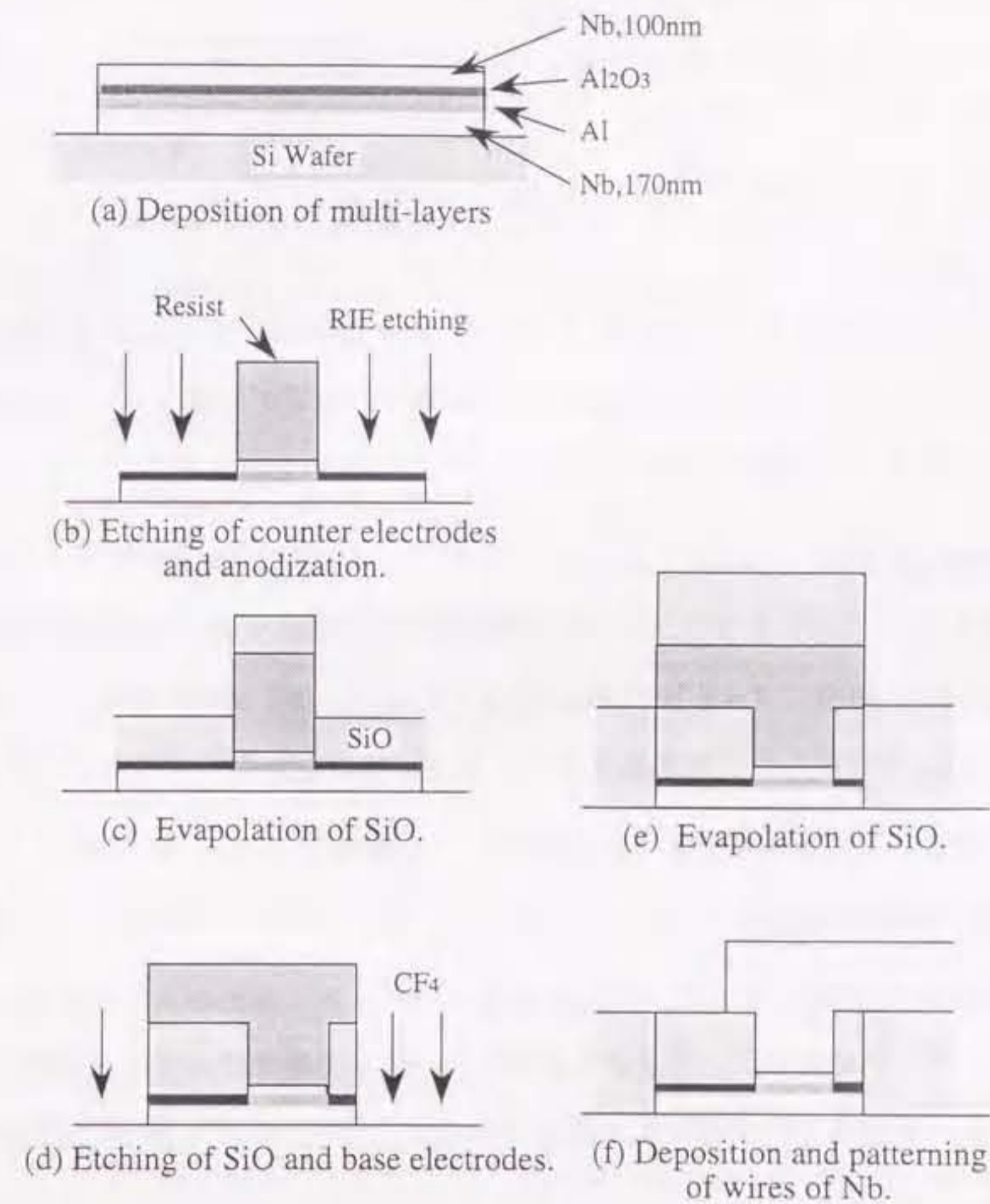


図 3.1: An outline of fabrication process of Nb/AlO_x/Nb Josephson junctions

図 3.1 (b) に示すように RIE エッチング装置で上部電極 Nb を接合の形にエッチングする。エッチングガス圧、入射電力、使用ガス、エッチング時間などの条件は次の通りである。

レジスト S1400-31、露光 10 秒、モノクロ 5 分

Nb 20 Pa 100 W CF_4 2' 00"

Al 3 Pa 100 W Ar 6' 30"

3. 陽極酸化

上部電極のエッチング終了後フォトレジストはそのまま、20 V 程度陽極酸化をおこなう。これによって、接合エッジに伝導性の物質が付着していても絶縁化してリークを防ぎ、また後の行程での接合エッジでの短絡を防止する。

4. 層間絶縁 SiO

図 3.1 (c) に示すように、SiO を抵抗加熱で蒸着成膜する。SiO 蒸着装置の到達真空度は 1 時間 30 分で 1.5×10^{-6} Torr 程度である。フィラメント電流が 1.8 A で、150 nm の SiO を成膜した。成膜後アセトン及び超音波洗浄機でリフトオフをおこなう。

5. ベースパターンニング

図 3.1 (d) に示すように、ベース電極のパターンに露光および現像をおこない、RIE エッチング装置でエッチングをおこなう。エッチングガス圧、入射電力、ガス、エッチング時間などの条件は次の通りである。

レジスト S1400-31、露光 10 秒、モノクロ 5 分

SiO 5 Pa 100 W CF_4 4' 00"

Nb_2O_5 5 Pa 100 W CF_4 2' 00"

Al(AlO_x) 5 Pa 100 W CF_4 2' 00"

Nb 20 Pa 100 W CF_4 1' 00"

6. 層間絶縁 SiO

図 3.1 (e) に示すように、ベース電極エッチング後、抵抗加熱で SiO を蒸着成膜する。SiO 蒸着装置の到達真空度は 1 時間 30 分で 1.5×10^{-6} Torr 程度である。フィラメント電流が 1.8 A で、350 nm の SiO を成膜した。成膜後、アセトン及び超音波洗浄機でリフトオフをおこなう。

7. 配線 Nb スパッタ

図 3.1 (f) に示すように、配線層 Nb を 680 nm スパッタ成膜する。ただし、スパッタ成膜の前に 2 分 30 秒間、Ar プラズマで試料の表面をクリーニングする。諸条件を次に示す。

B.P. 1.8×10^{-7} Torr

etch 15 mTorr 298 W 2' 30"

pre. Nb 13 mTorr 310 V 0.7 A 10' 00"

Nb 13 mTorr 295 V 0.7 A 4' 00"

8. 配線パターンニング

図 3.1 (f) に示すように、Nb 層スパッタ成膜後、フォトレジストを配線のパターンに露光および現像し、RIE エッチング装置でエッチングする。諸条件を次に示す。

レジスト S1400-31、露光 10 秒、モノクロ 5 分

Nb 20 Pa 100 W CF_4 9' 00"

Nb および Al のスパッタ条件

Nb および Al のスパッタ条件について、ここでは膜厚の制御について簡単に述べる。膜厚の制御は、スパッタ時間により制御する。堆積レートがどの条件に左右されるかは重要なことである。変化するパラメータとしては、Ar ガス圧、スパッタ電圧、スパッタ電流が

考えられるが、スパッタ電流が最も堆積レートに関係していると思われる。スパッタ電流以外のパラメータで、スパッタ電圧はNb薄膜のストレスの条件で決まる。Arガス圧は電圧を制御するために変化させ、ターゲットの減り具合により6から14 mTorrの範囲で徐々に変化するが、図3.2よりこの範囲では堆積レートにはそれほど影響を与えないと考えられる。図3.3に堆積レートのスパッタ電流依存性を示す。電圧はほぼ300V程度であり、電流によって堆積レートを制御した。

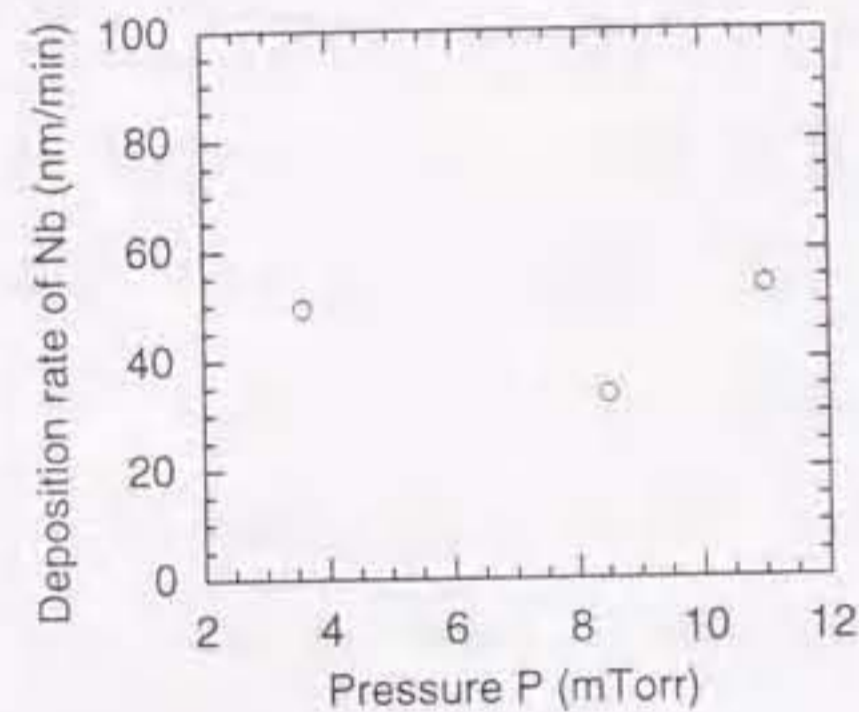
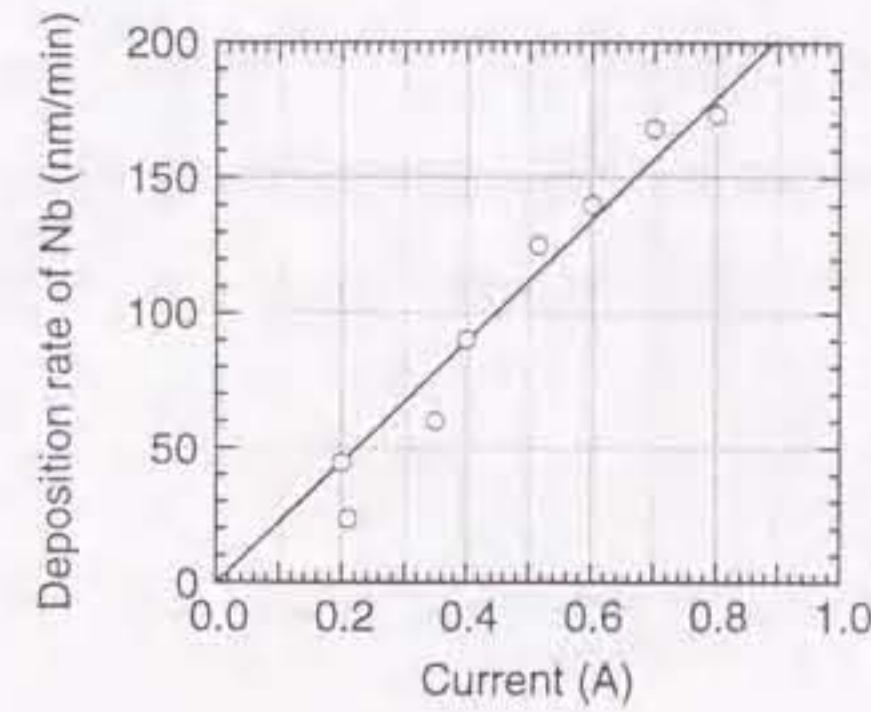
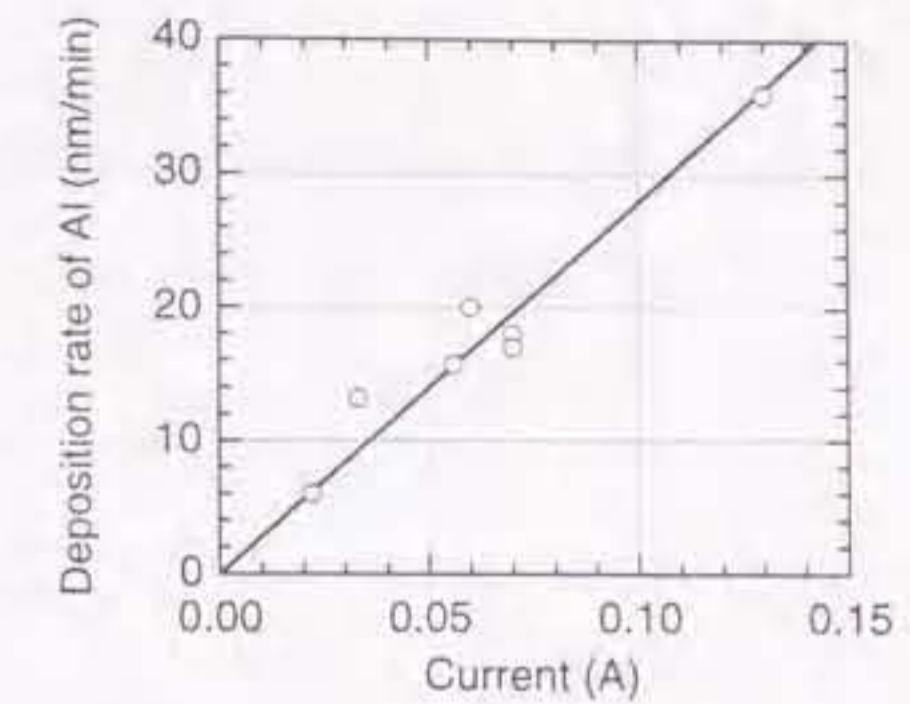


図 3.2: The dependence of deposition rate of Nb films on the pressure.

つぎに薄膜の堆積レートの直径2インチのSi wafer内の分布について述べる。図3.4(a)と図3.4(b)に面内の膜厚分布を中心からの距離を横軸、1分間にスパッタされる膜厚を縦軸として示す。Alの場合、膜厚が厚いとエッチングが困難で、薄いと段差膜厚計の誤差のためか測定に値がばらついた。段差膜厚計の針がAl薄膜に上る場合と、Al薄膜から下る場合で膜厚測定値に若干差があったので、測定は薄膜から下るようにして測定した。結局、Si Waferは直径5cmであるが、膜厚を正確に制御したい場合は中心部の半径1cm程度の範囲で作製する必要があることがわかる。実際、チップはWaferの中心部になるように作製している。また、膜厚の分布はArガス圧によっても変わり、傾向としてガス圧が高いほうが分布は小さくなった。

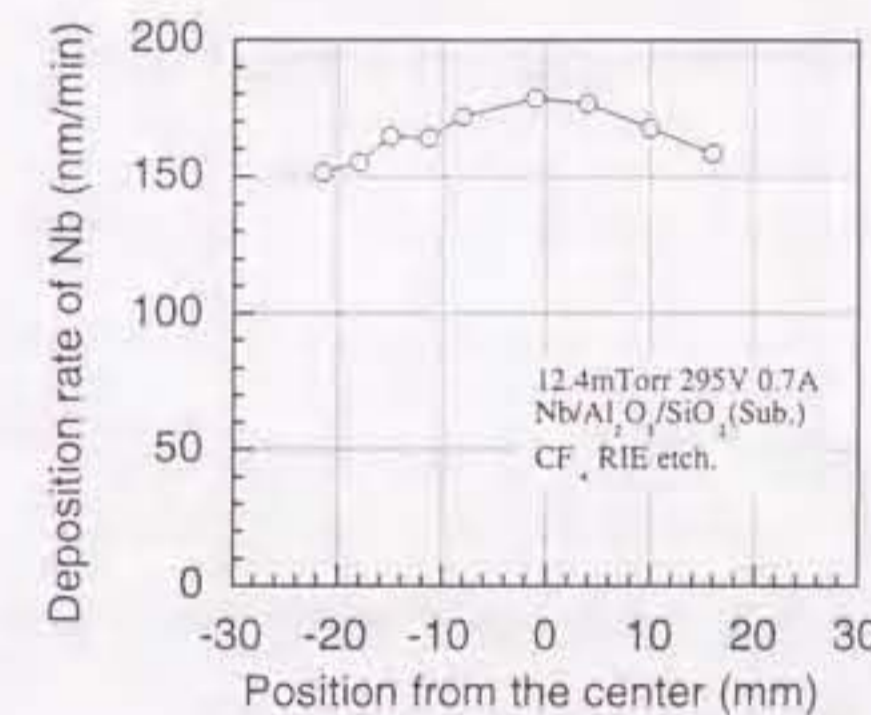


(a) Nb

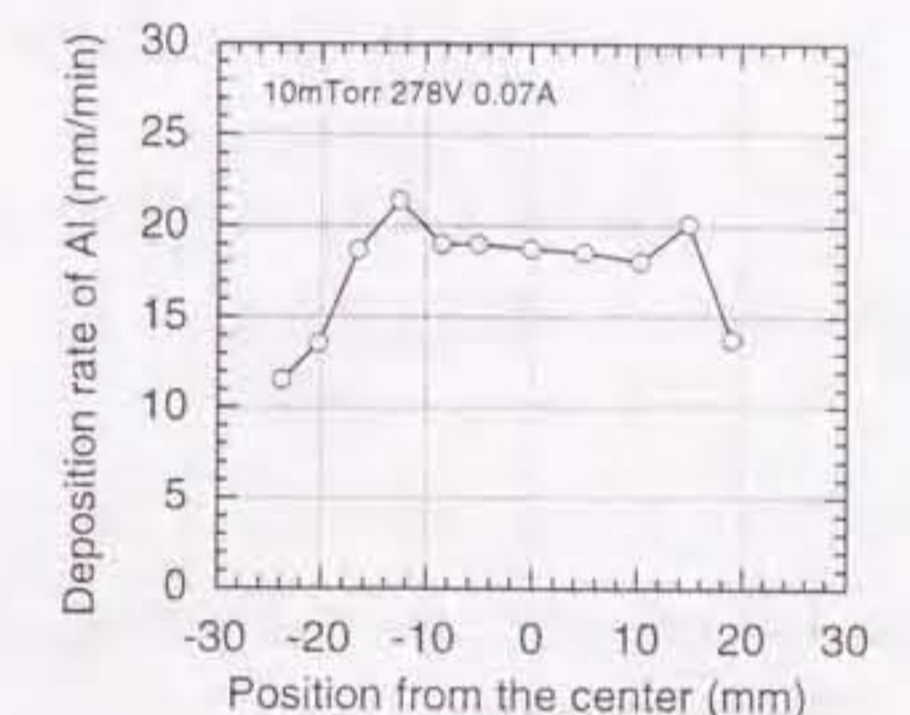


(b) Al

図 3.3: The dependence of deposition rates of Nb and Al films on current.



(a) Nb



(b) Al

図 3.4: Dependence of the deposition rate on the position on a Si Wafer.

酸化条件とトンネル障壁

トンネル障壁の厚さは、Alを酸化するときの酸素ガス圧を 10 mTorr から 100 Torr の範囲で変化させることによって制御する。酸素ガス圧が 1 mTorr 以下での作製には成功していない。単独のジョセフソン接合を作製した時の酸素ガス圧と臨界電流密度の関係を図 3.5 に示す。酸化時間は 30 分であり、チャンバー内の酸素ガス圧が一定になるように酸素のガス圧を補充して調整している。

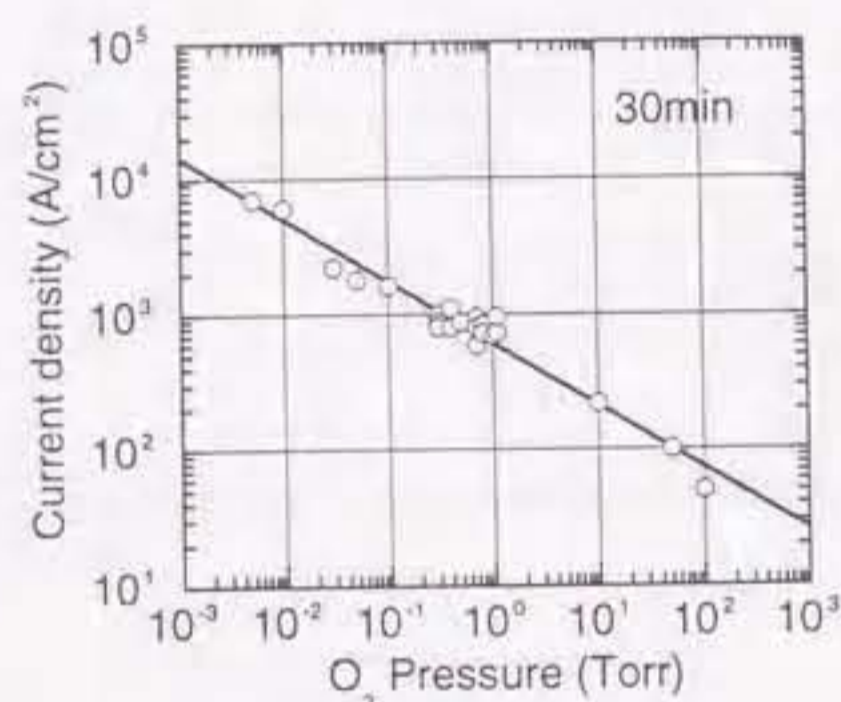


図 3.5: Dependence of the critical current density on the pressure of O₂.

図 3.5 からわかるように臨界電流密度 J_c (A/cm²) と酸素ガス圧 P (Torr) の間には実験的に次のような関係が得られている。

$$J_c = J_0 P^{-k} \quad (3.1)$$

ここで、 $J_0 = 600$ 、 $k = 0.47$ である。 $J_c R_N$ は一定値であることを用いて、トンネル確率から障壁の厚さを計算することができる。単位面積当りのコンダクタンスは次のようになる。

$$G_N = \frac{1}{R_N} = \frac{2\pi e^2 N_1(0) N_2(0) |T|^2}{h} \quad (3.2)$$

これに次式の様に表されるトンネル確率を代入する。

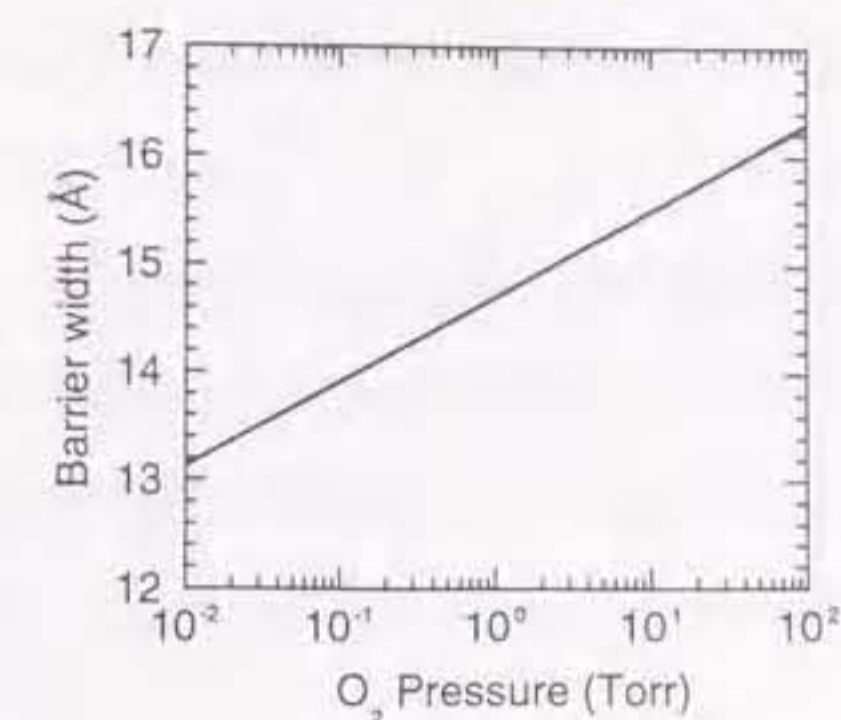


図 3.6: Relationship between the barrier thickness (AlO_x) and the pressure of O₂.

$$|T|^2 = \frac{16E(V_0 - E)}{V_0} \exp(-2at) \quad (3.3)$$

ただし、

$$a = \sqrt{2m(V_0 - E)/\hbar^2}$$

よって障壁の厚さ t と酸素圧力 P は

$$t = \frac{k}{2a} \times \log P + C \quad (3.4)$$

$$(C = 14.7) \quad (3.5)$$

という関係が得られ、これを図 3.6 に図示する。ただしトンネル障壁の高さなどの仮定が含まれるため実際のトンネル障壁の値そのものは±数Åのずれがある可能性がある。

フラウンホーファパターンによる障壁厚さの見積り

ジョセフソン接合に磁場を印加し、臨界電流の変化の周期と I - V 特性に見られるフィスケステップ電圧の値から磁場侵入長を求め、障壁の厚さを見積った。この電圧ステップは接合の電極間の静伝容量 C とインダクタンス L による共振ステップである。

まず、臨界電流が最初にゼロになる磁場の強さを B_0 とし、正方形の接合の一辺の長さを l とし、障壁の厚さとその両側の超伝導体の磁場侵入長をすべて合計した磁場の実効的侵入長を $d = \lambda_1 + \lambda_2 + t$ とする。ここで、 λ_1, λ_2, t は両側電極のロンドン侵入長と障壁の厚さである。臨界電流が最初にゼロになったとき接合の $l \times d$ の範囲に一磁束量子が侵入しているから、 $\Phi_0 = B_0 l d$ より、磁場侵入長 d は (3.6) 式のようになる。

酸化ガス圧が 1 Torr で作製した接合の磁場依存性の実験結果より得られた値 $B_0 = 1.46 \times 10^{-3}$ (T) を用いて、

$$d = \frac{\Phi_0}{B_0 l} = 177 \text{ nm} \quad (3.6)$$

となる。ここで次の値を用いた。

$$l = 8 \times 10^{-6} \text{ (m)} \quad (3.7)$$

$$\Phi_0 = 2.07 \times 10^{-15} \text{ (Wb)} \quad (3.8)$$

接合容量 C_j を計算すると次の値が得られる。これは一般に知られている Nb/AlO_x 系ジョセフソン接合の値とほぼ一致する [60]。

$$C_j = \epsilon_0 \left(\frac{c\Phi_0}{2V_n l \sqrt{d}} \right)^2 \quad (3.9)$$

$$= 6.23 \times 10^{-6} \text{ (F/cm}^2\text{)} \quad (3.10)$$

ここで V_n は、接合に磁場を印加すると現われる n 番目の共振ステップである。

そして、障壁の厚さ t は次のようになる。

$$V_n = \frac{c\Phi_0}{2l} \sqrt{\frac{t}{\epsilon_r}} \frac{n}{\sqrt{t + \lambda_1 + \lambda_2}} \quad (3.11)$$

$$= \frac{c\Phi_0}{2l} \sqrt{\frac{t}{\epsilon_r}} \frac{n}{\sqrt{d}} \quad (3.12)$$

$$t = \epsilon_r \left(\frac{2V_n l \sqrt{d}}{nc\Phi_0} \right)^2 \quad (3.13)$$

$$= 1.1 \text{ (nm)} \quad (3.14)$$

ここで、 c は光速、 ϵ_r は障壁材料の比誘電率である。また $V_1 = 1.1 \text{ mV}$ であり、Al₂O₃ の比誘電率を $\epsilon_r = 8.0$ と仮定した。これはトンネル確率の計算と実際の R_N から見積った値、14 (nm) より少し小さめになっている。トンネル障壁の厚さを2通りの方法で見積り、大体 15 Å という結果が得られた。これは原子の大きさが 3 Å 程度と考えると数層程度と非常に薄いことがわかる。

高臨界電流密度化の検討

高速信号処理のためにジョセフソン接合の接合面積の微細化および高臨界電流密度化が必要とされている。しかし、本研究で用いた装置では特性のよい接合は 10 kA/cm² が限界であった。最高では、H.A.Huggins and M.Gurvitch [61] が 40 kA/cm² を報告しているが、リーク電流が大きく特性はよくない。しかしその後、10 kA/cm² 程度の臨界電流密度をもつ高品質接合がいくつかのグループにより作製されている [62]。この節ではなぜ高い臨界電流密度が必要なのかを簡単に述べ、現在作製しているジョセフソン接合のトンネル障壁の作製について述べ、どうして高臨界電流密度が困難なのかを検討したい。ジョセフソン素子のスイッチング速度は、接合容量に起因する τ_{CR} とターンオン遅延 τ_t の和で与えられる [63]。 τ_{CR} は主に準粒子のスイッチングに関する遅延時間で、 τ_t は主にクーパ対のスイッチングに関する遅延時間と考えてよい。

$$\tau = \tau_{CR} + \tau_t \quad (3.15)$$

そしてそれぞれ次のようになる。

$$\tau_{CR} = -RC \log \left(1 - \frac{V_g}{IR} \right) \quad (3.16)$$

$$= CR_N \quad (3.17)$$

(3.18)

$$\begin{aligned}\tau_t &= \frac{\omega_j}{\sqrt{\Delta I}} \\ &= \sqrt{\frac{\hbar C}{2eI_c \Delta I}}\end{aligned}\quad (3.19)$$

$I_c R_N$ 積を一定とすると CR_N は C/I_c に比例することになる。一方、 τ_t も $\sqrt{C/I_c}$ に比例している。つまり、これらの式から高速スイッチングには静電容量 C の減少と、臨界電流 I_c の増加が必要であることがわかる。また接合容量を減らすことはプラズマ周波数の増加によりパンチスルーによる誤動作の確率が減ることになるので、クロック周波数の増加につながる。近年サブミクロン接合がさかんに研究され [64]、接合面積が小さくなるにつれ静電容量 C が減少しているが、逆に接合抵抗 R_N が増加し、また臨界電流密度は同じままなので同時に I_0 , ΔI も減少することになり、これではスイッチング速度の向上は期待できない。また臨界電流密度だけをいくら大きくしても消費電力の増加やジョセフソン侵入長の増加など都合が悪いことが生じる。したがって静電容量を小さくすることと臨界電流密度 J_c を上げることの両方が同時に必要である。

高臨界電流密度接合の作製

まず酸化ガス圧を下げたところ 1 mTorr 以下のガス圧では作製できず、5 mTorr で 7 kA/cm^2 が最大であった。そこで、次に酸化時間を 10 分として、 11 kA/cm^2 を得た。この接合の電流電圧特性を図 3.7 に示す。非常にリーク電流が大きくギャップ電圧のところで負性抵抗が見られるように、準粒子の発熱によるヒーティング効果が現れているので、これより大きな臨界電流密度を観測するにはさらに少し小さい接合を作製する必要がある。

臨界電流密度を大きくする試みとして、障壁を酸化するとき O_2 を Ar で最大 100 倍まで希釈して酸化を試みたが特性に有為な差異は見られず、Ar ガスによる希釈は臨界電流密度に特に影響しなかった [65]。それ以外の高臨界電流密度化の解決策としては、障壁の材料を変えることが考えられる。ただし、Nb と Al はジョセフソン接合を作製するのに互いに非常に相性が良い材料であり、代わりに障壁材料を探すのは簡単なことではない。

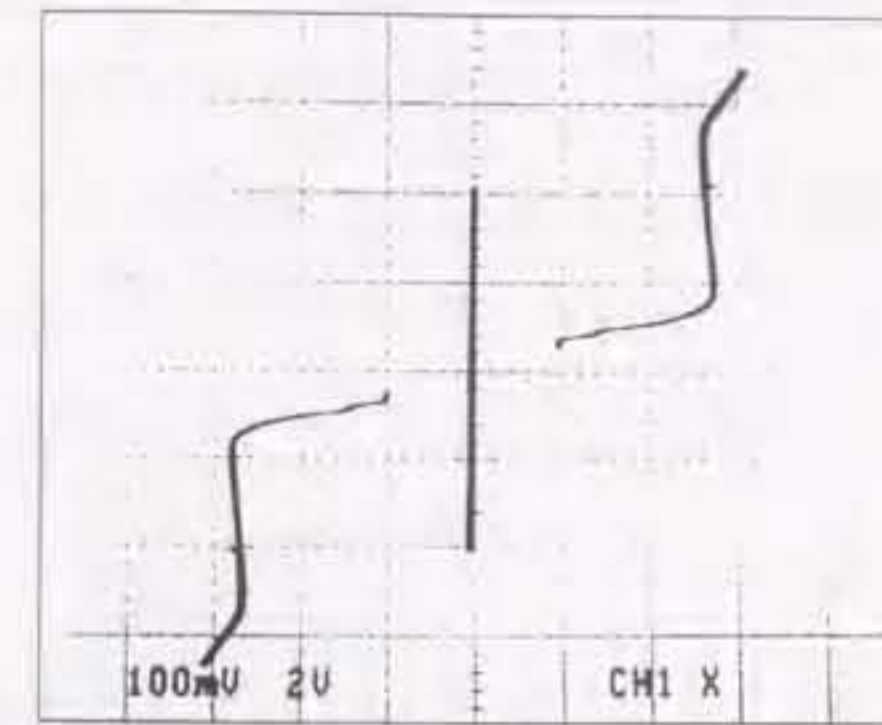


図 3.7: Josephson junctions having J_c of 11 kA/cm^2 , $x:1\text{mV/div}$, $y:2\text{mA/div}$, $6 \times 6 \mu\text{m}^2$

3.2 Al 膜厚と素子特性

1) ジョセフソン接合の評価は主に次のパラメータで行なわれる。

- リーク電流の少なさ V_m (mV)
- $I_c R_N$ 積 (mV)
- ギャップ電圧 V_g (mV)
- 電圧遷移幅 ΔV_g (mV)

リーク電流を表すパラメータとしてサブギャップ抵抗 R_{SG} と臨界電流 I_c の積で定義される $V_m = R_{SG} \times I_c$ が用いられる。リーク電流の原因としては、プロセスで生じるものと、Nb 膜のストレスによるトンネル障壁の破壊が主な原因と考えられる。Nb 薄膜のストレスは、スパッタ電圧で制御ができ、ストレスフリーとなる電圧か、あるいはやや高い電圧でスパッタした。

プロセスによって生じる原因として考えられるのは、接合のエッジに超伝導性の劣化した部分が存在し、実効的に SIS' 接合、あるいは SIN 接合が並列に加わっていることである。現在、 V_m は最高で 67 mV (2 kA/cm^2 , $10 \times 10 \text{ nm}^2$) が得られた。 V_m の理論的 maximum 値は 4.2 K

でどのくらいになるのか計算してみる。まず、サブギャップ抵抗の定義をすると、サブギャップ内の微分コンダクタンス $\partial I/\partial V$ はほとんどゼロ (S) であるからこれでは意味がないので、あるギャップ内の電圧 V_{SG} におけるリーク電流 I_{SG} から、近似的に $R_{SG} = V_{SG}/I_{SG}$ を求める。 V_{SG} をいくつにするかによって V_m が変わってくるが、 $V_{SG} = 2.0\text{mV}$ とした。まず、臨界電流は微視的理論から次の式で与えられる [66]。

$$I_c R_N = \frac{\pi 2\Delta(T)}{4e} \tanh \frac{\Delta(T)}{k_B T} \quad (3.20)$$

4.2K における理論値を計算すると $I_c R_N = 2.29 \text{ (mV)}$ となる。ただし、4.2 K におけるエネルギーギャップは BCS のギャップ方程式を数値的に解いて $\Delta(T = 4.2) = 1.46 \text{ (meV)}$ と求めた。

つぎに、エネルギーギャップが $\Delta_1 = \Delta_2 = 1.5 \text{ (meV)}$ で、 $R_N = 1(\Omega)$ のジョセフソン接合の電流電圧特性を数値計算で求めると図 3.8 のようになる。この結果から $V_{SG} = 2.0 \text{ (mV)}$ におけるリーク電流は $I_{SG} = 0.0344 \text{ (mA)}$ が得られる。

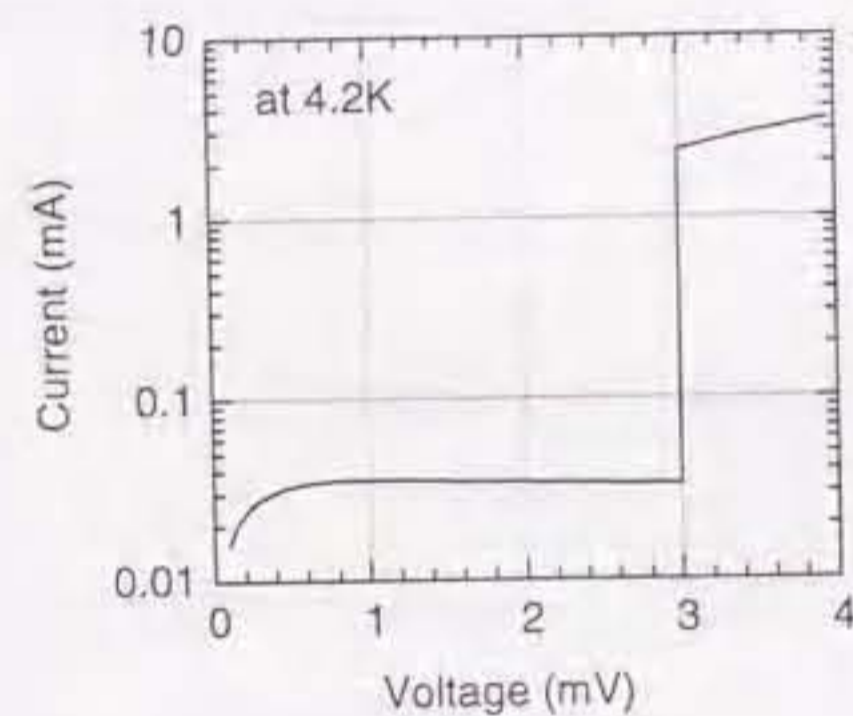


図 3.8: Calculated ideal I - V characteristics of Josephson junction.

これらの値を代入して、理想的なジョセフソン接合の 4.2 K における V_m の値は

$$V_m = \frac{2.29 \text{ (mV)}}{1(\Omega)} \frac{2 \text{ (mV)}}{0.0344 \text{ (mA)}} \quad (3.21)$$

$$= 133 \text{ (mV)}$$

と見積られる。この値は実際に作製した接合の値の 2 倍程度の値であり、理論的にはさらに高品質の接合が作製できることがわかる。

3.2.1 作製条件

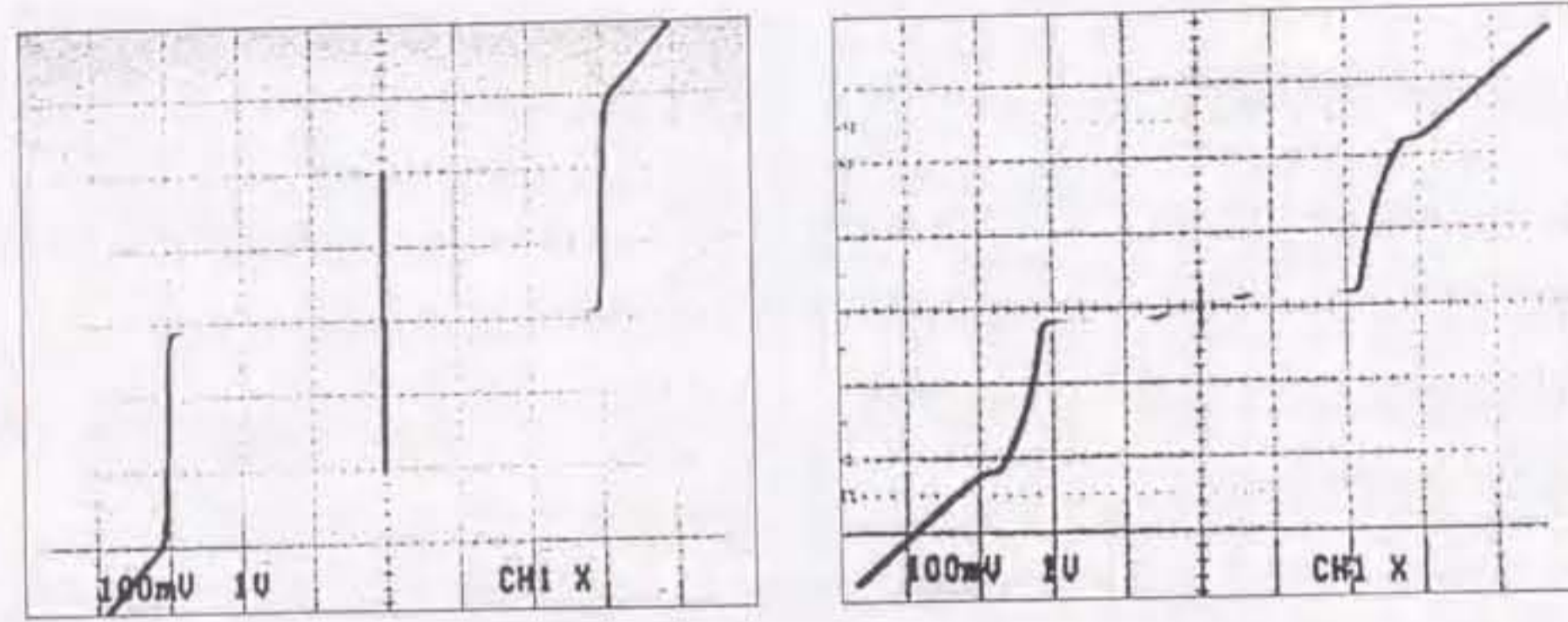
Nb/AlO_x-Al/Nb は、dc マグネトロンスパッタ装置をもちいて作製された。プロセスは通常のスキッドと、プロセスのグランドプレーンと抵抗層がない点を除いてほぼ同様である。測定は 4.2 K で、4 端子法によっておこなった。図 3.9 に I - V 特性の Al 膜厚依存性の実験結果を示す。

Al 膜厚 d が増加するにつれギャップ電圧 V_g が近接効果により減少し、反対に ΔV_g は増加している。このことから、 ΔV_g も近接効果に関係していることがわかる。Al が薄いときは、 ΔV_g は小さく、直線的にギャップ電圧のところで電流が立ち上がるが、Al が厚い場合は ΔV_{gMIN} から ΔV_{gMAX} まで上に凸の曲線で立ち上がる。特に、上に凸の曲線で立ち上がるのを McMillan の近似理論では表現できない。

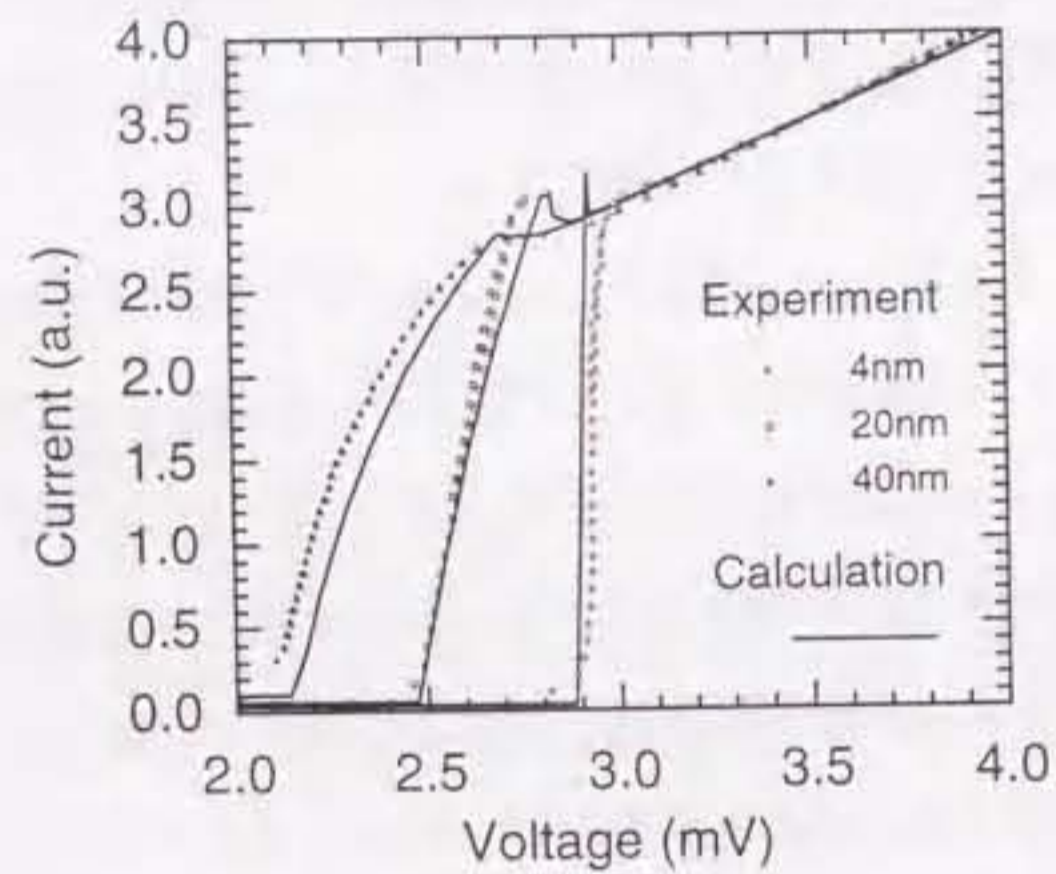
I - V 特性はトンネル分光であるから、ギャップ電圧における電圧幅 ΔV_g はギャップ電圧の分布を意味すると考えられる。ギャップ電圧の分布は主に 2 つの原因が考えられる。1 つは、オーダパラメータの接合面内の分布で、もう 1 つは、オーダパラメータの接合面内に垂直な方向の分布である。本研究ではコヒーレント長より接合寸法が十分大きいので、接合面内のオーダパラメータ分布は無視できると仮定する。接合サイズが小さいと接合の端のダメージによる超伝導性の劣化によるオーダパラメータの減少が無視できない場合があるが、図 3.9 (a) に示された $10 \mu\text{m}$ 口のオーダの接合ではほぼ理想的な特性が得られていることから接合端のダメージはほぼ無視できると考えている。

3.2.2 ギャップ電圧 V_g と Al 膜厚

ギャップ電圧は超伝導電極のエネルギーギャップを反映しているので、まず第一に Nb の膜質が V_g に最も大きく関係していると考えられる。ギャップ電圧 V_g を大きくするためには (理論限界に近づけるためには) スパッタ中に不純物が膜中に取り込まれないようにパツ



(a) (b)



(c) Calculated results and experimental ones.

図 3.9: I - V characteristics in varying the thickness of Al at 4.2 K. x : Voltage 1mV/div, y : Current 1mA/div. Area of the junction is $10 \times 10 \mu\text{m}^2$. (a) Al 4nm, (b) Al 40nm. When the Al layer is thick, the junction has the upwards convex curve at ΔV_g .

クランドの真空度を向上させ堆積レートを上げることが考えられる。しかし、仮に薄膜のエネルギーギャップがバルクの値と等しくても、Al がギャップ電圧を下げることを実験的にわかっている。そもそも Al は 10 nm 程度と非常に薄いため Nb の常伝導性にはほとんど影響を与えないはずであるが、Al 中にしみだした超伝導電子は距離に対して指数関数的に減少するためギャップ電圧が低下すると思われる。そこで、このことを確かめるために簡単な計算を行なう。Nb のエネルギーギャップを Δ_{Nb} 、Al 膜厚を d 、Al の常伝導コヒーレンス長を ξ_N とすると、ベース電極 Nb の見かけのエネルギーギャップ Δ_{BASE} は

$$\Delta_{BASE} = \Delta_{Nb} e^{-d/\xi_N} \quad (3.22)$$

のように距離に対して指数関数的に減少する。厳密には Al の膜厚が大きくなるにつれ近接効果により Nb のギャップ自体が低下するがとりあえず無視する。従って、ギャップ電圧 V_g の Al 膜厚 d 依存性は

$$V_g = \frac{\Delta_{Nb}}{e} (1 + e^{-d/\xi_N}) \quad (3.23)$$

と表せる。ここで Al の常伝導コヒーレンス長 ξ_N を見積る。まず Al の平均自由行程 l_0 は、図 3.10 に示すように抵抗率の測定値 $\rho_{4.2} = 4 \times 10^{-8} \Omega \text{ cm}$ から、

$$l_0 = \frac{v_F m^*}{n_e e^2 \rho} = 9.7 \text{ nm} \quad (3.24)$$

ここでフェルミ速度 $v_F = 2.02 \times 10^6 \text{ m/s}$ 、有効質量比を 1 とした。

よって ξ_N は次式より、

$$\xi_N = \sqrt{\frac{\hbar v_F l_0}{6\pi k_B T}} \sqrt{1 + \frac{2}{\log \frac{T}{T_c}}} = 70 \text{ nm} \quad (3.25)$$

と見積られる。次に、4.2 K におけるギャップ電圧の理論限界を計算する。BCS のギャップ方程式

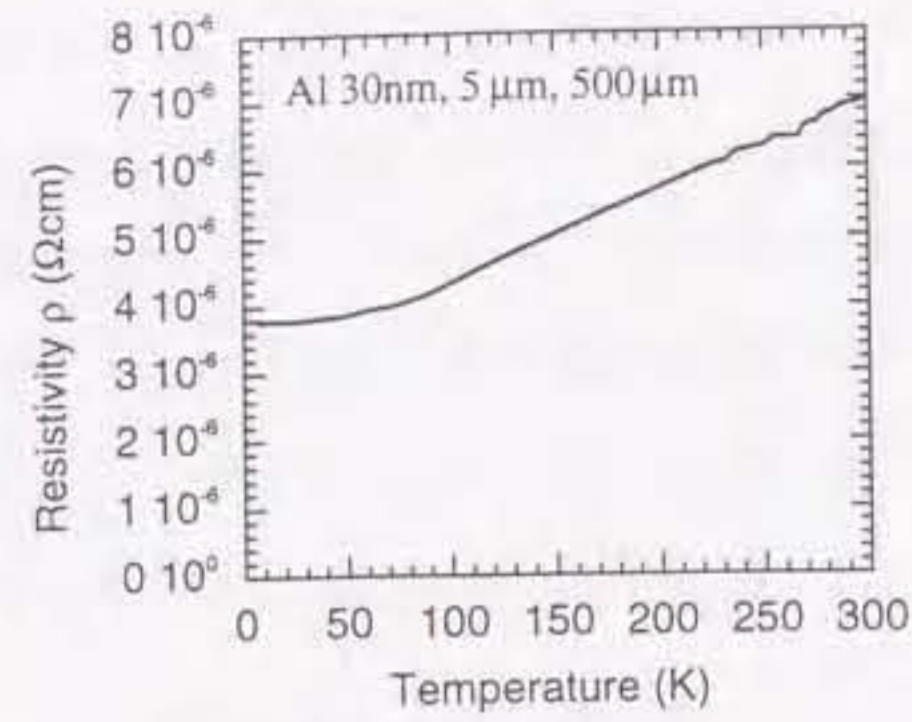


図 3.10: Resistivity of thin Al films.

$$N(0)V = \frac{1}{\int_0^{k_B\theta_D} \frac{\tanh \frac{\epsilon}{2k_B T_c}}{\epsilon} d\epsilon} \quad (3.26)$$

を数値的に解いて、4.2 K における Nb エネルギーギャップは、2.96 mV となる。ここで、 $N(0)V$ は状態密度と相互作用定数の積で定数とした。 T_c は臨界温度で、 k_B はボルツマン定数である。計算には、Nb のエネルギーギャップとして、バルクの値 3.05 meV ($T = 0$ K) を用いた。図 3.11 に、BCS ギャップ方程式を数値的に解いた結果を示す。エネルギーギャップの 0 K における値と 4.2 K における値の比は次に示す程度と見積もられる。

$$\frac{\Delta(4.2 \text{ K})}{\Delta(0 \text{ K})} = 97.0 \% \quad (3.27)$$

以上の結果を用いて V_g と d の関係を図示すると図 3.12 のようになる。実線は理論的に得られるギャップ電圧の最大値と平均自由行程の測定値を式 (3.23) に代入して計算したものである。実験結果は○でプロットしてある。Al 膜厚が 40 nm の点を実線からずれて小さくなっているのは、このモデルでは近接効果による Nb の超伝導性の劣化を考慮せず一定としているが、Al が相当厚くなると近接効果により Nb のギャップが低下するためと考えられる。

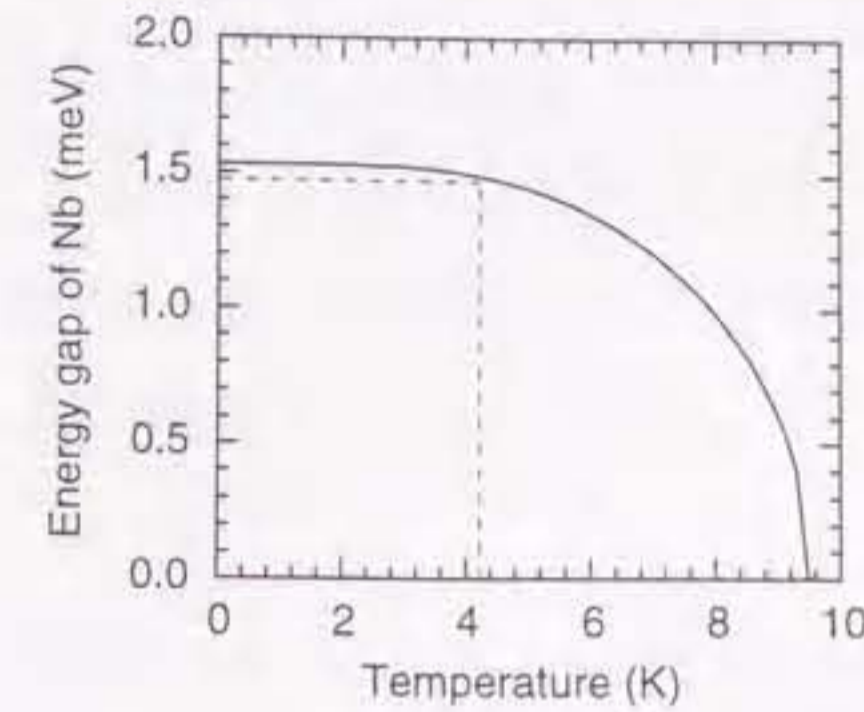


図 3.11: Temperature dependence of energy gap of a superconductor, that is calculated from the BCS gap equation.

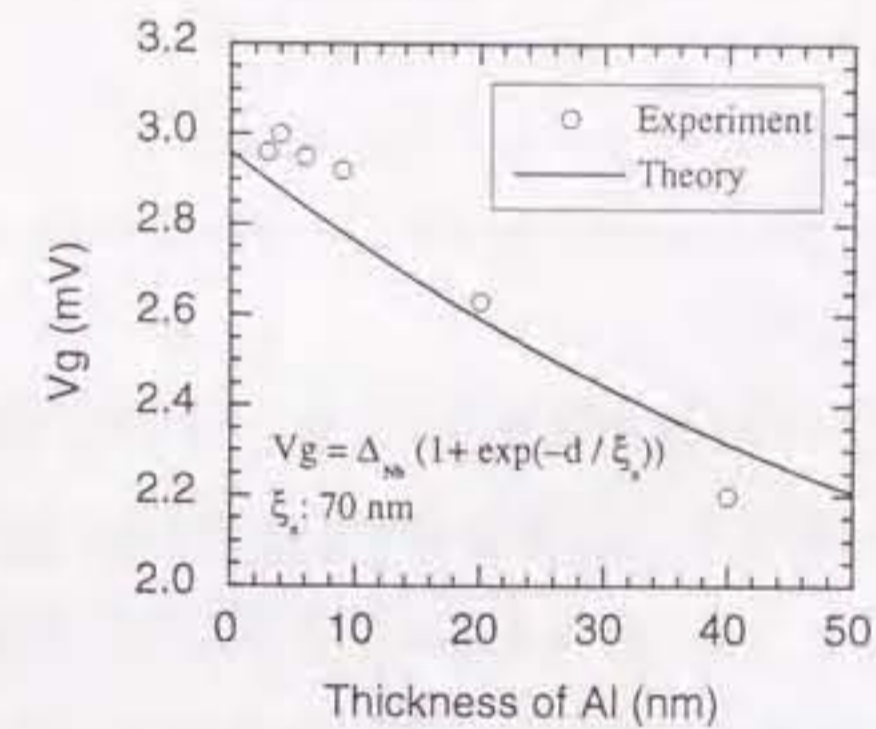


図 3.12: Dependence of gap voltage V_g on the thickness of Al film. V_g is gapvoltage, and ξ_N is normal coherent length of Al.

3.2.3 Al 膜厚と ΔV_g

Al 膜厚がギャップ電圧に大きく関係していることを前に述べた。ここでは Al 膜厚と ΔV_g について検討する。図 3.13 に電圧遷移幅 ΔV_g の Al 膜厚依存性を示す。この接合の作製条件は、トンネル障壁は酸化ガス圧が 100 mTorr 閉じ込め 30 分である。接合面積はいずれも $10 \times 10 \mu\text{m}^2$ で、温度は 4.2 K で測定した。電圧遷移幅 ΔV_g は Al が厚くなるにつれ大きくなる傾向にはあるが、Al が 10 nm 以下では値がばらついている。

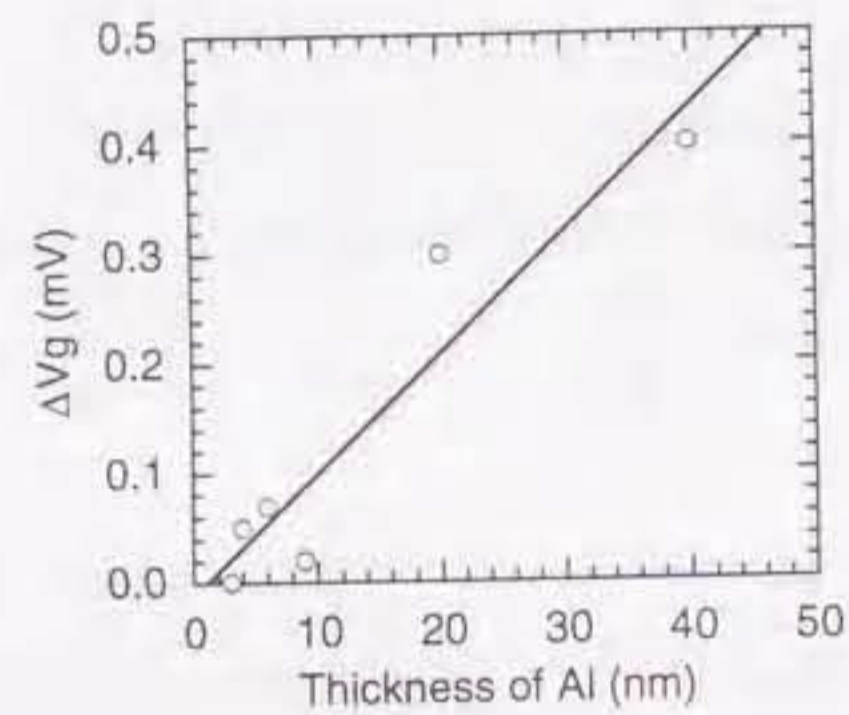


図 3.13: Dependence of ΔV_g on the thickness of Al film.

図 3.14 は臨界電流 I_c の Al 膜厚依存性を、図 3.15 は $I_c R_N$ 積の Al 膜厚依存性を示している。これらの実験結果より、Al 膜厚の増加にともない臨界電流 I_c および $I_c R_N$ 積が減少することがわかる。これは Al 内でオーダパラメータが減少するため、クーパ対トンネリングへの寄与があらわれている。 $I_c R_N$ が減少しているのは、 R_N は一定で、 I_c の減少によるものである。

図 3.16 に接合の常伝導抵抗 R_N の Al 膜厚を示す。 R_N の値が 1Ω を中心に $\pm 50\%$ ばらついているが、Al 膜厚依存性はないといえる。 R_N の値がばらつく原因としては、トン

ネル障壁の膜厚のばらつきがわずかでもトンネル障壁の透過係数は膜厚に対して指数関数的に変化するため大きく変化するためと考えられる。透過係数は AlO_x 膜厚に依存し Al 膜厚には依存しない。常伝導体である Al の抵抗はトンネル抵抗に比べると非常に小さいため、Al の膜厚依存性は無視できる。したがって常伝導抵抗 R_N が Al 膜厚に依存しないのはごく自然な結果である。

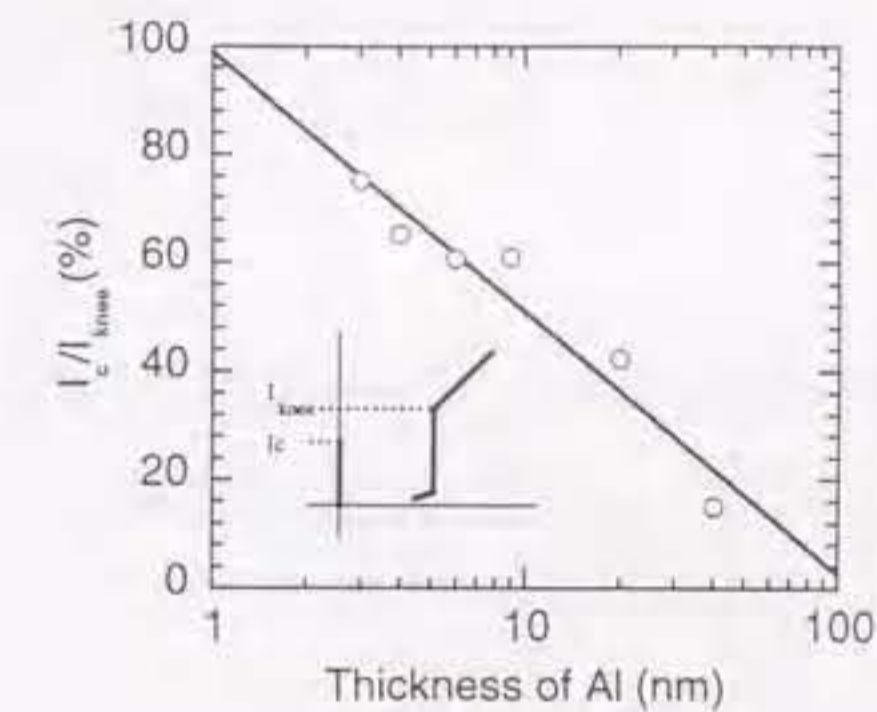


図 3.14: Dependence of the critical current on the thickness of Al film.

これらの実験結果からわかるように臨界電流、ギャップ電圧、電圧遷移幅、 $I_c R_N$ 積などの素子特性は Al 膜厚に大きく依存した。Al が少しくらい厚い 10 nm でも、ギャップ電圧は下がるが ΔV_g の小さい接合が作製できることもあった。しかし、10 nm の様に常伝導コヒーレンス長より十分薄くてもギャップ電圧が確実に減少するのは、超伝導電子の数が Al 中で距離の増加と共に指数関数的に減少することで説明できる。

これらの Al の膜厚依存性の他に電流電圧特性の ΔV_g の部分の曲線が上に凸である点に注意したい。この特徴にも注目して、次の章でモデル計算により実験結果の説明をおこなう。

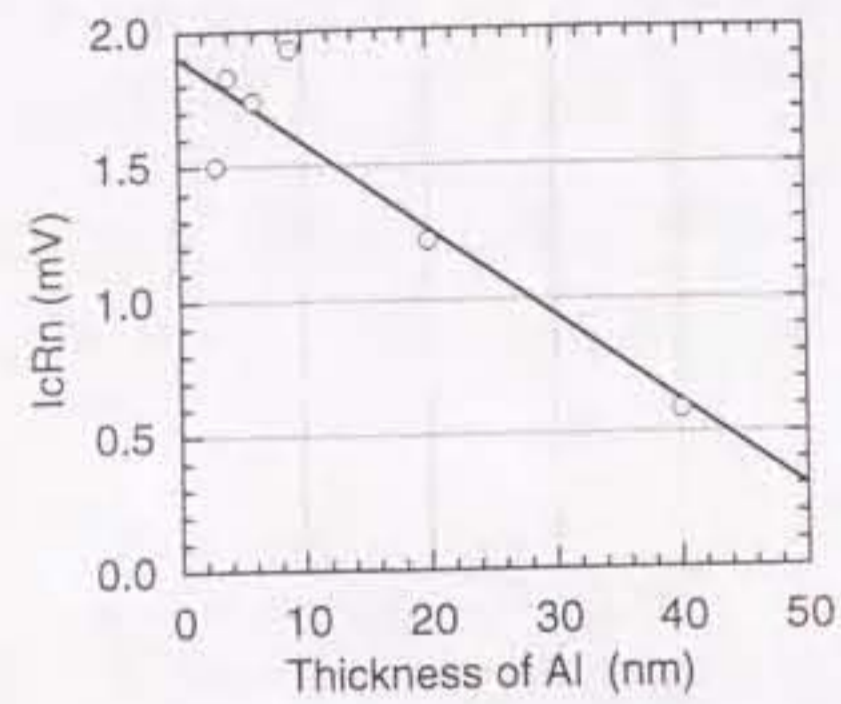


図 3.15: Dependence of $I_c R_N$ products on the thickness of Al film.

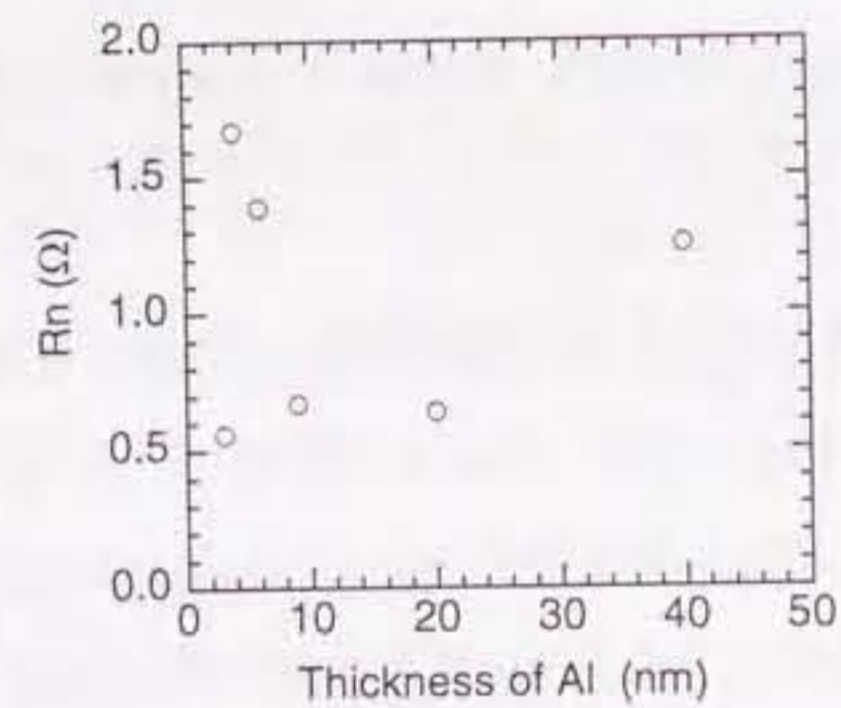


図 3.16: Dependence of the normal resistance R_N on the thickness of Al film.

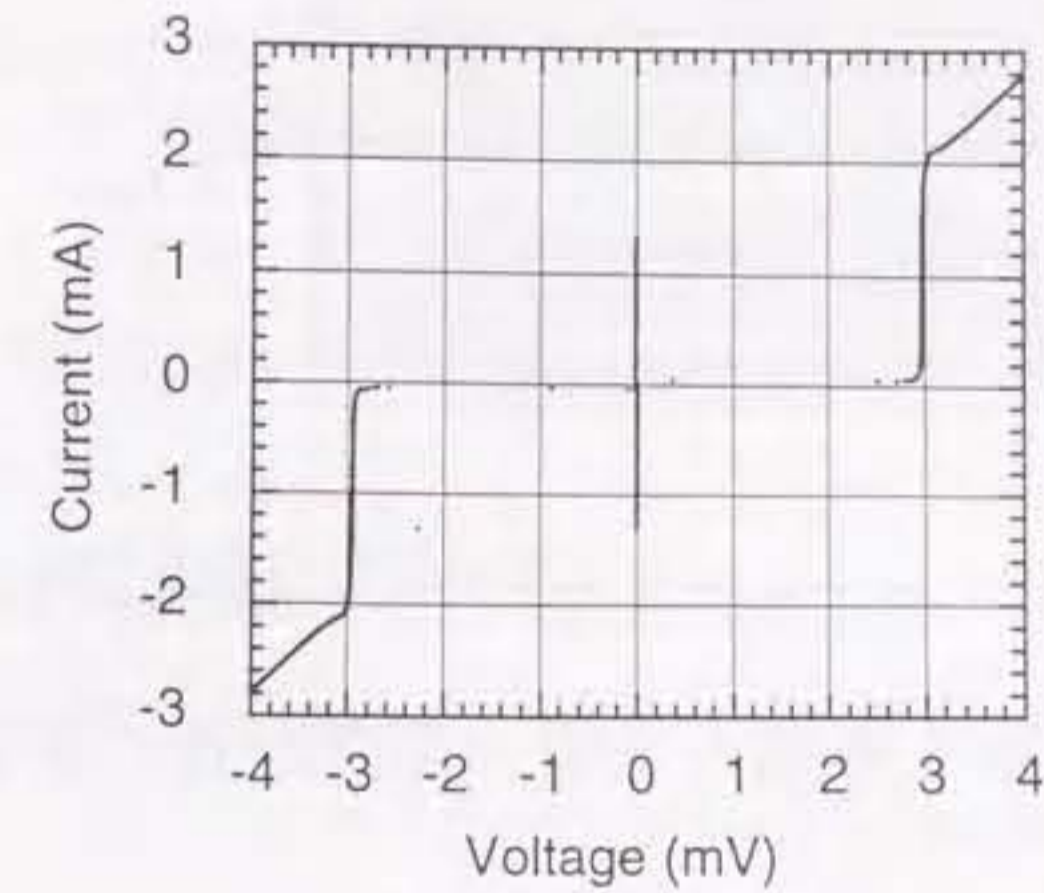


図 3.17: High quality junction obtained in this experiment. $10 \times 10 \mu\text{m}^2$ Condition of the Oxidization for the barrier is 100 mTorr and 30 min.

3.2.4 高品質接合の作製

ジョセフソン接合の Al を被覆性の範囲内でできるかぎり薄くすることにより図 3.17 に示すような大きなギャップ電圧をもつ接合が得られた。図 3.18 に Nb/ AlO_2 /Nb 接合の断面の概略を示す。Al は Nb 表面を平坦化する働きもある。今まではピンホールをおそれたためと、Al の常伝導コヒーレンス長が 70 nm であるため、10 nm の Al は十分薄いであろうと考えていた。しかし、常伝導体へしみだしたオーダーパラメータが距離の増加とともに指数関数的に減少することを考えると Al の膜厚がギャップ電圧等に与える影響が少なくないことは当然である。

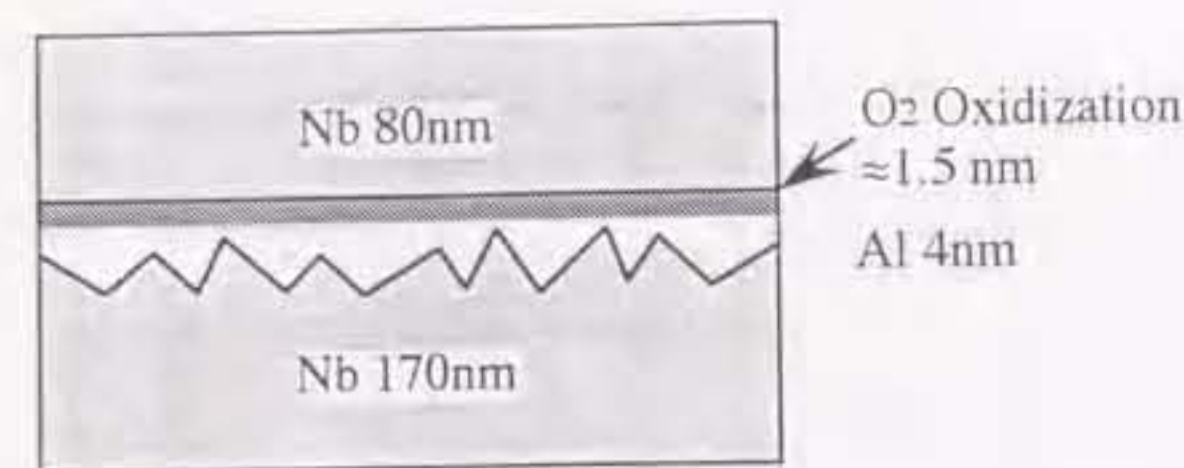


図 3.18: A cross section of Nb-Al Josephson junctions.

3.3 近接効果を考慮した電流電圧特性の計算

3.3.1 はじめに

本研究では、Al 層内におけるオーダパラメータの空間的分布を考慮した Nb 系ジョセフソン接合の電流電圧特性を計算し、電圧遷移幅 ΔV_g の Al 層膜厚依存性を説明した。本研究では超伝導ギャップの分布を、空間的に分布している状態密度をトンネル障壁から非弾性散乱長の距離にわたり積分することによって説明するモデルを提案する。このモデルは ΔV_g の原因の簡単なイメージを与える。その結果、 ΔV_g の原因が常伝導層における近接効果により空間的に分布するオーダパラメータによることを示せた。

Nb/ AlO_x -Al/Nb ジョセフソン接合については多くの理論的にも実験的にも報告がある。たとえば Al のような常伝導層の膜厚が常伝導コヒーレント長より十分小さく常伝導層内でのオーダパラメータの空間的分布が無視できる場合は、McMillan の理論 [67] が使える。一方、常伝導層の膜厚がコヒーレント長より大きくオーダパラメータの空間的分布が無視できない場合は、Golubov と Kupriyanov の研究 [68] がある。

まず、ギャップ電圧の減少は近接効果で説明される。de Gennes [69, 70] の理論によればペアポテンシャルは常伝導/超伝導 (N/S) 界面から指数関数的に減少する。この理論を用いることによって常伝導体内の任意の位置のペアポテンシャルの大きさが計算できギャップ電圧の Al 膜厚依存性を計算することができる。このようにギャップ電圧 V_g と常伝導層の膜厚 d の関係については理論的にはほぼ明らかである。電圧遷移幅 ΔV_g の常伝導層膜厚

依存性については、近接効果が関係していることは実験結果から想像できるが理論的には必ずしも明らかにされているとは限らない。

そこで、電圧遷移幅 ΔV_g の原因を明らかにするために、Al 膜厚の大きい Nb/ AlO_x -Al/Nb 接合を作製し、 ΔV_g と Al 膜厚 d 依存性を実験的に調べ、近接効果によるオーダパラメータの空間的分布が、電流電圧特性にどう反映されるかを理論的に示し実験と比較する。

3.3.2 ΔV_g のある電流電圧特性のモデル

ΔV_g の原因について検討する。 ΔV_g をギャップ付近の状態密度のほやけとして扱う方法とエネルギーギャップの分布として扱う方法を検討した。 dI/dV 特性からある程度は状態密度あるいはエネルギーギャップの分布を想像することができるが直接求めることはできない。超伝導体/絶縁体/超伝導体 (SIN) 接合の絶対零度の場合は可能である。ここでは、まず状態密度に簡単な修正を行なった $I-V$ 特性について述べる。次にエネルギーギャップの分布を仮定した $I-V$ 特性について述べる。このモデルにより $I-V$ 特性の Al 膜厚依存性を説明することができる。

ΔV_g の原因の例

まず ΔV_g の原因として考えられる原因を次に示す。1) 2) はオーダパラメータの場所依存性が原因で、3) は準粒子の移動中に散乱により分布が生じると考えられる。

1. 接合面内で超伝導性に分布がある。
2. バリア界面付近、あるいは Nb, Al 界面の Low T_c 層のように接合の縦方向に超伝導性の分布がある。
3. トンネル障壁にたどり着くまでの Al 中で散乱などによってエネルギーギャップに分布が生じる。

今回実験に用いた接合サイズは $10 \mu\text{m}$ のオーダでコヒーレンス長 $\xi_0 = 40 \text{ nm}$ (バルクの Nb の典型的な値) より十分大きいので、(1) の接合面内のオーダパラメータの分布は無視

できると考えられる。ただし、サブミクロンオーダーの接合サイズになると、接合端のプロセスによる超伝導性の劣化も接合特性に効いてくる可能性があると考えられる。

Al 膜厚が接合特性特に電圧遷移幅 ΔV_g に大きく関係していることが実験結果よりわかるので、(2) の接合面に垂直方向のオーダーパラメータの分布が最も特性に関係していることが推測される。しかし、 I - V 特性はトンネル分光であり、トンネル現象というのはトンネル障壁のごく近傍の電子しか考慮しなくて良いように思える。これは、もちろんある意味で正しいが、ではなぜ接合面に垂直方向のオーダーパラメータの分布が I - V 特性に大きく影響するのかを示し、定性的かつ定量的に両方からモデル計算と実験結果の比較をおこなう。

Dynes のモデル

まずはじめに電圧遷移幅をもつ電流電圧特性を表すために準粒子の状態密度を修正するモデルの例として、強結合の超伝導体を電極に用いた接合の電流電圧特性を表すために用いられる Dynes らのモデルについて述べる。Dynes, Narayanamurti, Garno [71] は、超伝導体の状態密度のエネルギーを Γ というパラメータを新たに導入して複素数とすることでギャップのぼやけを表現している。

$$N_s(\epsilon)/N(0) = \frac{|\epsilon - \Gamma i|}{\sqrt{(\epsilon - \Gamma i)^2 - \Delta^2}} \quad (3.28)$$

この状態密度 $N_s(\epsilon)/N(0)$ の、エネルギーと Γ 依存性を図示すると図 3.19 のようになる。超伝導体のエネルギーギャップは 1.5 meV とした。図からわかるようにこの状態密度は $\Gamma = 0$ のときは通常の超伝導の状態密度に等しくエネルギー ϵ が超伝導ギャップ Δ に等しいとき状態密度が発散しているが、 Γ が大きくなるにつれて $\epsilon = \Delta$ における状態密度が小さくなり、ギャップ内に状態密度があらわれて、ギャップ内とギャップ外がなめらかに変化していることがわかる。

しかし、この Dynes のモデルは超伝導状態と常伝導状態で状態の数を保存しない。つまり、常伝導の時の状態の数と超伝導転移した後の状態の数が等しくない。 Γ が大きくなるほど状態密度のエネルギーに関する積分値が小さくなる。

$$\int_{-\infty}^{\infty} N_s(\epsilon) d\epsilon \neq \int_{-\infty}^{\infty} N(\epsilon) d\epsilon \quad (3.29)$$

このモデルを用いて超伝導電極が BKBO 系超伝導体の、バイクリスタル基板を用いた grain boundary 型トンネル接合の電流電圧特性では、実験結果と一致することが報告されている [72] が、本研究で用いている Nb/AlO_x 系の特性とは一致しない。

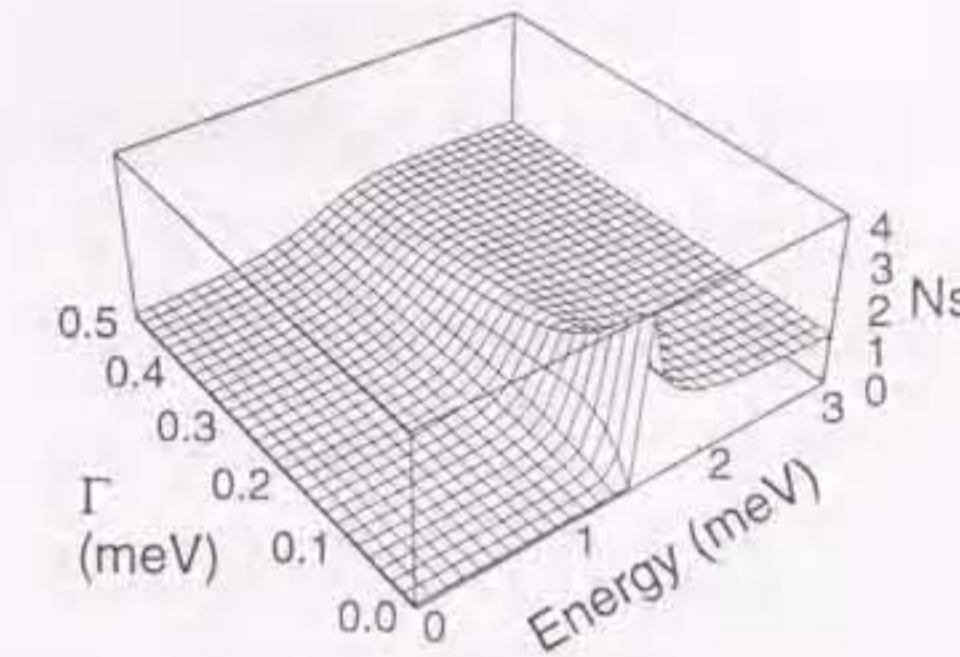


図 3.19: The density of states calculated using Dynes' model.

ギャップ内状態密度のモデル

Dynes のモデルでは、Nb/AlO_x 接合の電流特性は表現できなかった。そこで、Nb/AlO_x 接合の電流特性にあうような状態密度をギャップ内に仮定してみることにする。

エネルギーギャップ内のギャップ近傍に状態密度が存在すると仮定して I - V 特性がどうなるかを計算するために、まず $\epsilon = \Delta$ 付近の状態密度を図 3.20 のように近似する。

$$\begin{aligned} N_s(\epsilon) &= \frac{N_{\max}}{\zeta} (x - \Delta + \zeta) & \Delta - \zeta < \epsilon < \Delta \\ &= \min\left(\frac{|\epsilon|}{\sqrt{\epsilon^2 - \Delta^2}}, N_{\max}\right) & \Delta \leq \epsilon \end{aligned} \quad (3.30)$$

ここで、 E_f はフェルミエネルギー、 ζ はギャップ幅、 Δ は超伝導ギャップ、 $\min(a, b)$ は a と b の小さい方を返す関数である。 $\Delta - \zeta$ から Δ まで直線的に状態密度が増えていくと仮定している。

単に状態密度をギャップ内に付け加えただけでは状態密度が常伝導状態より増えて粒子数を保存しないので都合が悪い。本来なら、図 3.20 (a) の面積 S_1 と面積 S_2 が等しくできるように、ギャップ近傍で状態密度は発散せず最大値 N_{\max} という有限値をもうけることで、粒子数を保存することが出来る。具体的には、図 3.20 (a) において、 $S_1 = S_2$ とする。しかし実際の計算では必ずしも $S_1 = S_2$ という条件にこだわらずにギャップ幅 $\zeta = 0.1$ meV のときの N_{\max} 依存性を求めると図 3.20 (b) のような結果が得られた。ギャップ近傍で電流が増えて負性抵抗になっているのは N_{\max} が大きい場合で、これは先程述べたようにギャップ内に状態密度をつけ加えたために粒子数が増えているためで、つけ加えた状態密度の分を N_{\max} を小さくして減らしてやれば負性抵抗はなくなる。

実際の接合でもギャップ電圧のところでは負性抵抗が見られることがあり、これを一般に Knee 構造といっているが、実験で見られる負性抵抗はもっと急峻であり、計算結果のようにピークの幅が広くないので、負性抵抗の部分に関しては計算結果は実験結果と完全に一致するとはいえないが、電圧遷移幅 ΔV_g はギャップ内状態密度をつけ加えることで得られた。

では、このようなギャップ内状態密度がどうしてでき、どのような分布をしているのかを、次から検討する。

3.3.3 オーダパラメータの分布を仮定したエネルギーギャップ

ガウス分布と一様分布

前節ではギャップ内に状態密度を加えるというモデルで計算をおこなったが、Nb/AlO₂ ジョセフソン接合は Al 膜厚が薄ければほとんど理想的なトンネル特性が得られていることから、状態密度が変化しているとは考えにくい。一般に、Nb のオーダパラメータは k に依存しない s 波動的な波動関数をもつ典型的な例として知られているので、ギャップ内に状態密度がないとするのが自然である。そこで、電極は理想的な超伝導の状態密度 $N_s(\epsilon) = N(0)|\epsilon|/\sqrt{\epsilon^2 - \Delta^2}$ を持っているとして仮定し、エネルギーギャップ Δ に分布があると仮定して電流電圧特性を計算する。

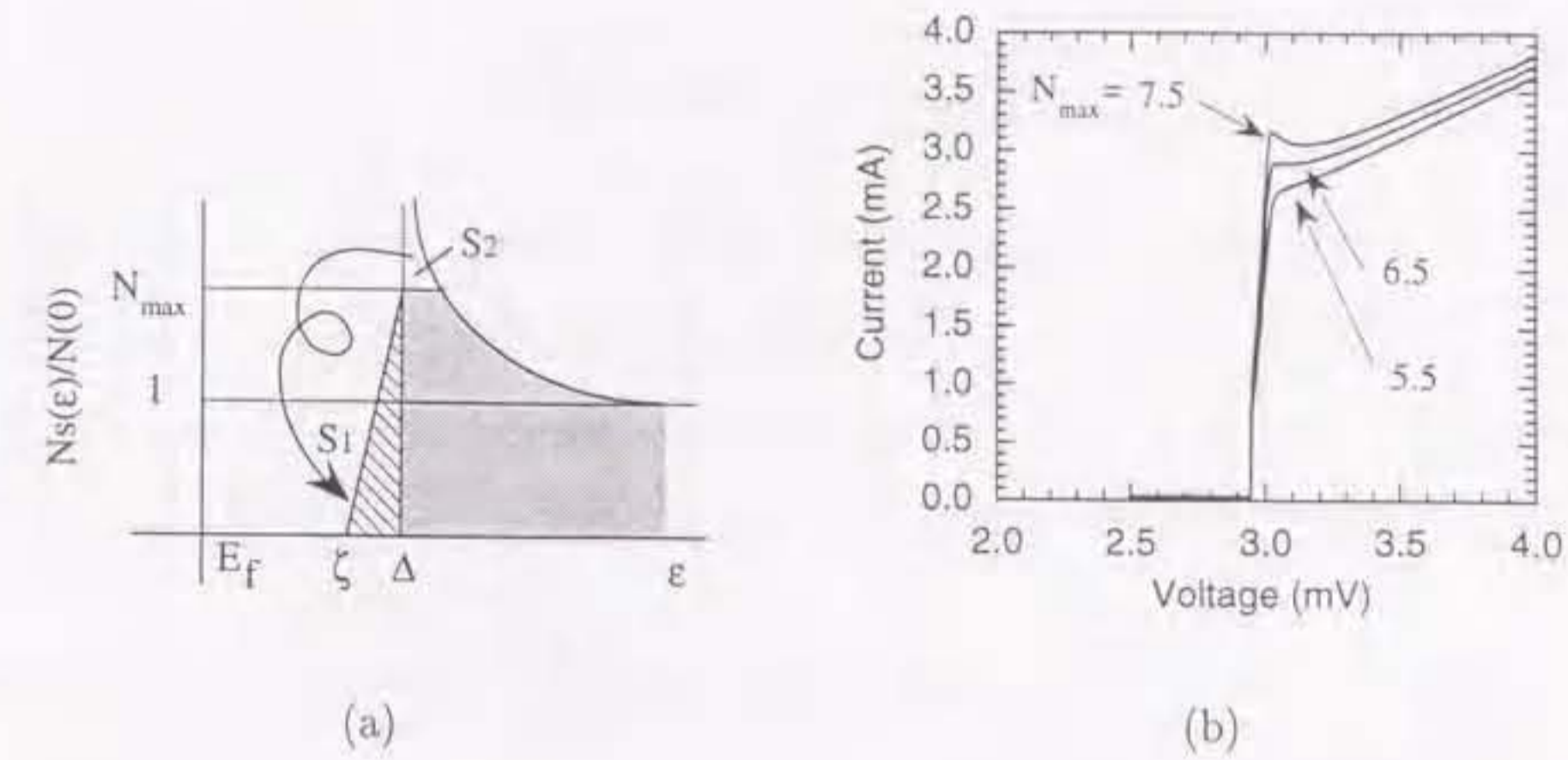


図 3.20: (a) Assumed density of states. (b) Calculated I - V characteristics at 4.2 K.

いま、エネルギーギャップの分布を密度関数 $g(k)$ を用いて

$$\sum_k g(k) \Delta_k \quad (3.31)$$

と定義する。理想的な接合では $g(\epsilon)$ はディラックのデルタ関数であるからギャップは図 3.21 (a) のようになるが、図 3.21 (b),(c) のような分布を仮定して計算する。

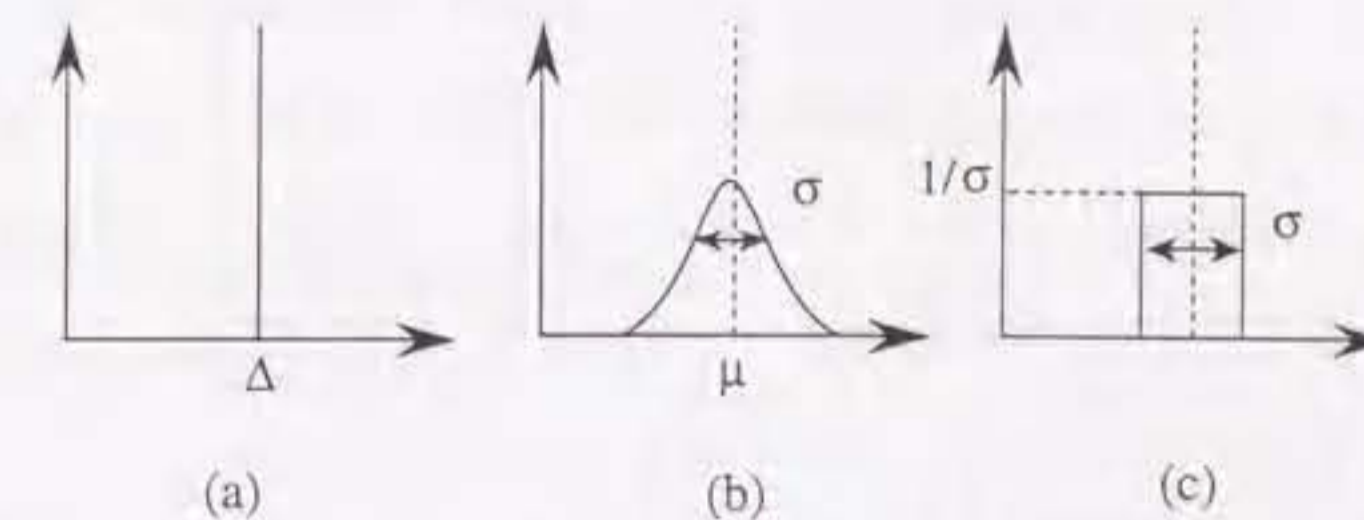


図 3.21: Examples of a distribution. (a) ideal (no distribution), (b) gaussian, (c) uniform

ガウス分布 $N(\mu, \sigma^2)$ の密度関数は次式で与えられる。

$$g(\varepsilon) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left(-\frac{(\varepsilon - \mu)^2}{2\sigma^2}\right) \quad (3.32)$$

ここで、 μ は期待値、 σ^2 は分散である。Nb-Al のジョセフソン接合の I - V 特性の計算の場合 Al の影響を仮定しているため、片方のみの超伝導体がガウス分布をしていてもう片方は理想的な超伝導体とする。まず、理想的な SIS 接合の準粒子トンネル電流が、印加電圧を V 、超伝導体のギャップを Δ_R, Δ_L とし半導体モデルを用いて

$$I_q(V, \Delta_L, \Delta_R) = \frac{G_N}{e} \int_{-\infty}^{\infty} d\varepsilon \frac{|\varepsilon|}{\sqrt{\varepsilon^2 - \Delta_R^2}} \frac{|\varepsilon + eV|}{\sqrt{(\varepsilon + eV)^2 - \Delta_L^2}} \{f(\varepsilon) - f(\varepsilon + eV)\} \quad (3.33)$$

で与えられるとき、これにガウス分布をもたせるために

$$I(V) = \int_{-\infty}^{\infty} g(\varepsilon) I_q(V, \Delta_L + \varepsilon, \Delta_R) d\varepsilon \quad (3.34)$$

として計算した。ここで $g(\varepsilon)$ はガウス分布 $N(0, \sigma^2)$ の密度関数とした。実際の積分範囲は 4σ とすると分布の 99.994% の範囲をカバーできる。

電極の超伝導体のエネルギーギャップは両側ともに 1.5 meV とし、その片方の電極のみに分布を持たせて計算をおこなった。

ガウス分布の場合はギャップの標準偏差を期待値の 1%, 10%, 20% とし計算した。この計算結果を図 3.22 (a) に示す。この計算結果からわかるように、電圧遷移幅 ΔV_g の中央を境に上に凸と下に凸の形が得られた。 σ が大きくなるにつれて緩やかに電圧が遷移するようになる。

一方、片方の電極のエネルギーギャップに一様分布を仮定した計算結果を図 3.22 (b) に示す。分布の幅 σ をギャップの期待値の 10%, 20%, 40% とした。一様分布の場合は σ の値にかかわらず常にほぼ直線的に電圧が遷移することがわかる。

図 3.9 に示すように実験結果では Al が厚い場合は ΔV_g のほとんどの範囲で上に凸、つまり 2 階微分係数が負であるが、これらのどちらのモデルも実験結果と一致しないので、エネルギーギャップの分布は正規分布や一様分布ではないといえる。

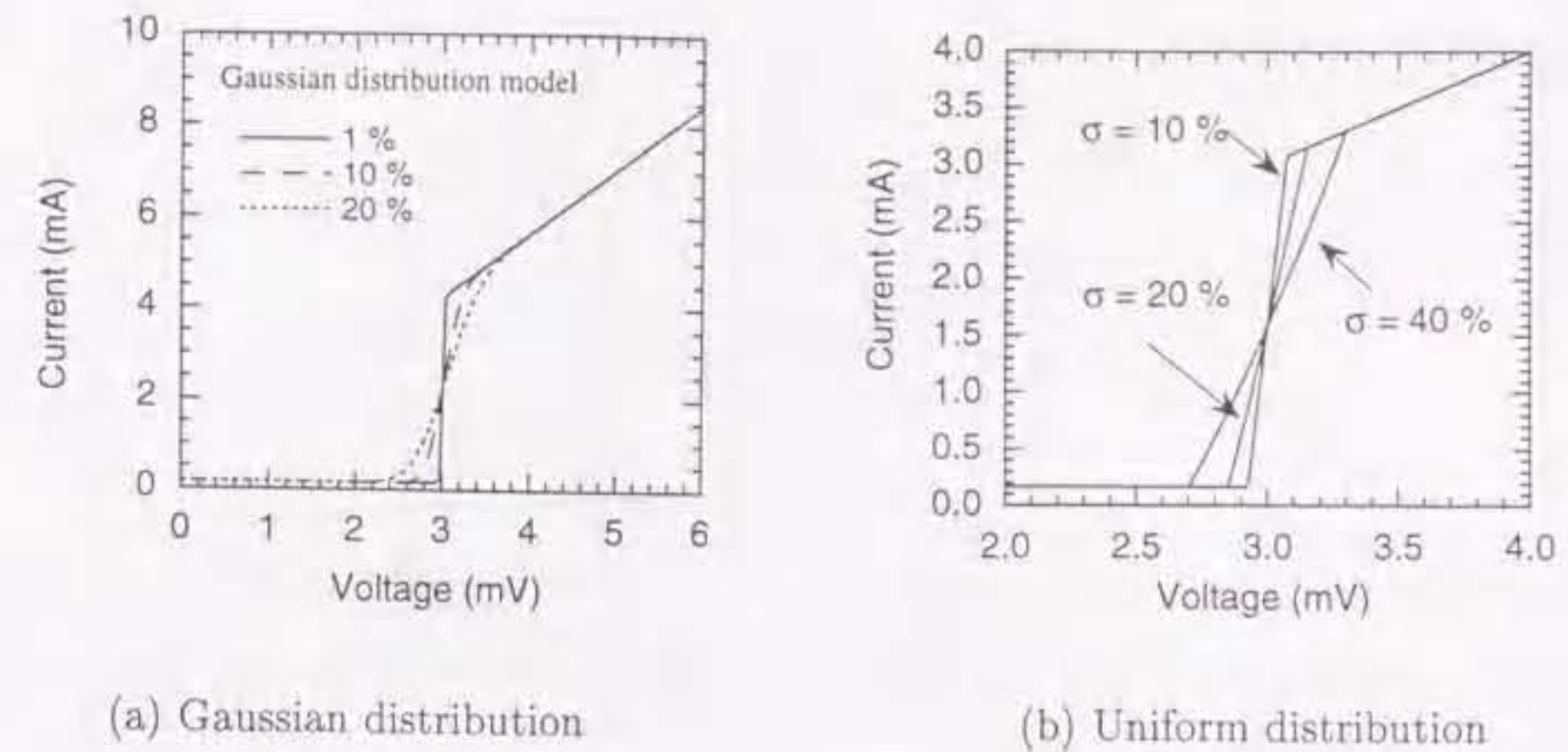


図 3.22: Calculated I - V characteristics at 4.2 K.

指数分布モデル

Al が 40nm とかなり厚い場合の I - V 特性を考えてみる。近接効果によりエネルギーギャップは図 3.23 に示すように Al 中で指数関数的に減少する。(Nb-Al 界面でも多少減少している。)

ただし、図 3.23 は近似計算によるものである。Al 中でのペアポテンシャルを場所依存性のない定数とし電子対凝縮の振幅を拡散モデルから近似した [73]。

この図はギャップの分布の原因が近接効果であると仮定している。そこで、エネルギーギャップが図 3.24 のような分布をしていると仮定すると、実験結果の ΔV_g の Al 膜厚依存性を説明することができる。なぜこのような分布になるのか、を検討することは ΔV_g の原因を考えるうえで非常に重要である。

それでは、具体的な計算方法と計算結果について述べる。密度関数 $g(\varepsilon)$ を Δ を原点に

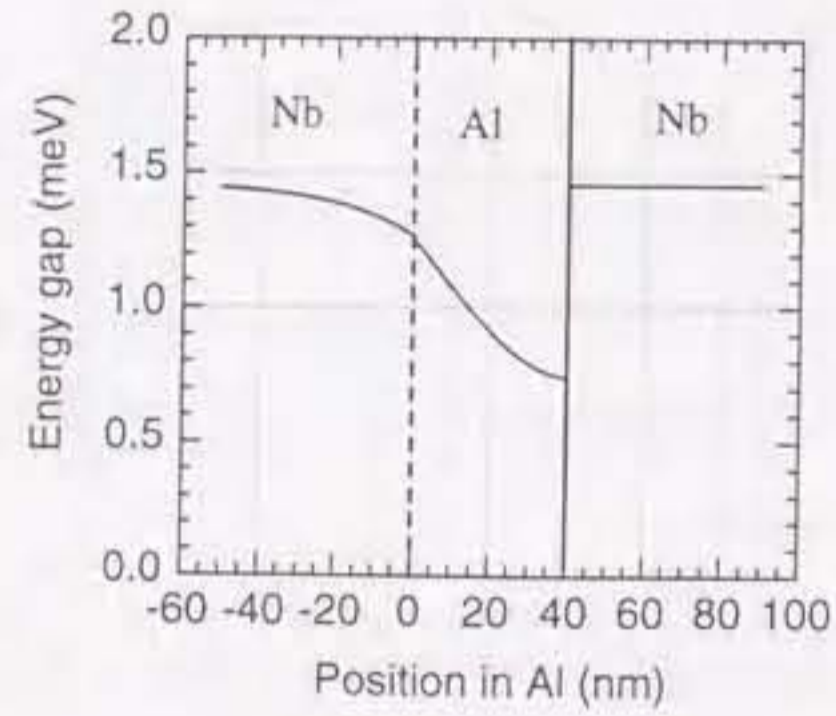


図 3.23: Spatial dependence of the energy gap of a Josephson junction having a thick Al layer. If the thickness of Al is large, the order parameter in Al layer has spacial dependence caused by the proximity effect.

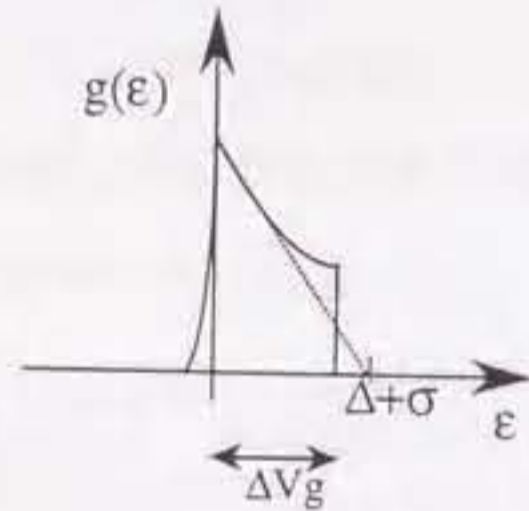


図 3.24: Exponential distribution of energy gap.

とって次のように定義する。

$$g(\varepsilon) = \begin{cases} k \exp(\varepsilon/\alpha) & \varepsilon \leq 0 \\ k \exp(-\varepsilon/\sigma) & 0 < \varepsilon \leq \beta \\ 0 & \beta < \varepsilon \end{cases} \quad (3.35a)$$

$$g(\varepsilon) = \begin{cases} k \exp(-\varepsilon/\sigma) & 0 < \varepsilon \leq \beta \\ 0 & \beta < \varepsilon \end{cases} \quad (3.35b)$$

$$g(\varepsilon) = \begin{cases} 0 & \beta < \varepsilon \end{cases} \quad (3.35c)$$

規格化定数 k は次式のようにして面積が 1 になるように与えられる。

$$\int_{-\infty}^{\infty} g(\varepsilon) d\varepsilon = 1 \quad (3.36)$$

で定める。 α はギャップ電圧の立ち上がりの丸みに影響する。 β はギャップ電圧の幅 ΔV_g に等しいとし、 σ はギャップの分布の形で決まるとする。こうすると、 β は Al 膜厚に依存し、 σ はコヒーレンス長などの材料で決まり Al の膜厚にはほとんど依存しないと考えられる。Al が薄ければ $\beta < \sigma$ でありこれはほとんど一様分布に等しくなる。Al が厚いと $\sigma < \beta$ であり、エネルギーギャップが距離の増加とともに指数関数的に減少する効果が顕著に現われることになる。

これを実際に計算してみる。準粒子特性は半導体モデルより (3.37) 式で計算できるが、ギャップ内のサブギャップの計算はやらないことにすれば折れ線近似で十分である。

$$I(V, \Delta_L, \Delta_R) = \frac{G_N}{e} \int_{-\infty}^{\infty} d\varepsilon \frac{|\varepsilon|}{\sqrt{\varepsilon^2 - \Delta_R^2}} \frac{|\varepsilon + eV|}{\sqrt{(\varepsilon + eV)^2 - \Delta_L^2}} \{f(\varepsilon) - f(\varepsilon + eV)\} \quad (3.37)$$

折れ線近似は次のようにした。

$$I_q(V, \Delta_L, \Delta_R) = \begin{cases} \frac{V}{R_{sg}} & 0 \leq V \leq V_g \\ \frac{V}{R_N} & V_g < V \end{cases} \quad (3.38a)$$

$$I_q(V, \Delta_L, \Delta_R) = \begin{cases} \frac{V}{R_{sg}} & 0 \leq V \leq V_g \\ \frac{V}{R_N} & V_g < V \end{cases} \quad (3.38b)$$

$$V_g = \frac{\Delta_L + \Delta_R}{e}$$

そしてこれをガウス分布の場合と同様にして

$$I(V) = \int_{-\infty}^{\infty} g(\varepsilon) I_q(V, \Delta_L + \varepsilon, \Delta_R) d\varepsilon \quad (3.39)$$

に代入して計算した。計算は Al 膜厚を $d_{Al} = 9, 20, 40$ nm とした。計算に必要なパラメータは実験結果より定めた。 ΔV_g はそれぞれ 0.05 mV, 0.35 mV, 0.60 mV、エネルギーギャップ

プの分布の σ は膜厚に依存しないと考え、共に $\sigma = 0.4 \text{ meV}$ と共通にした。 $\varepsilon < \Delta$ の部分での減衰の定数 α をそれぞれ 0.02 mV , 0.02 mV , 0.08 mV とした。またギャップ内リーク電流の大きさを表す V_m パラメータがそれぞれ 60 mV , 40 mV , 20 mV となるように R_{sg} を定めた。

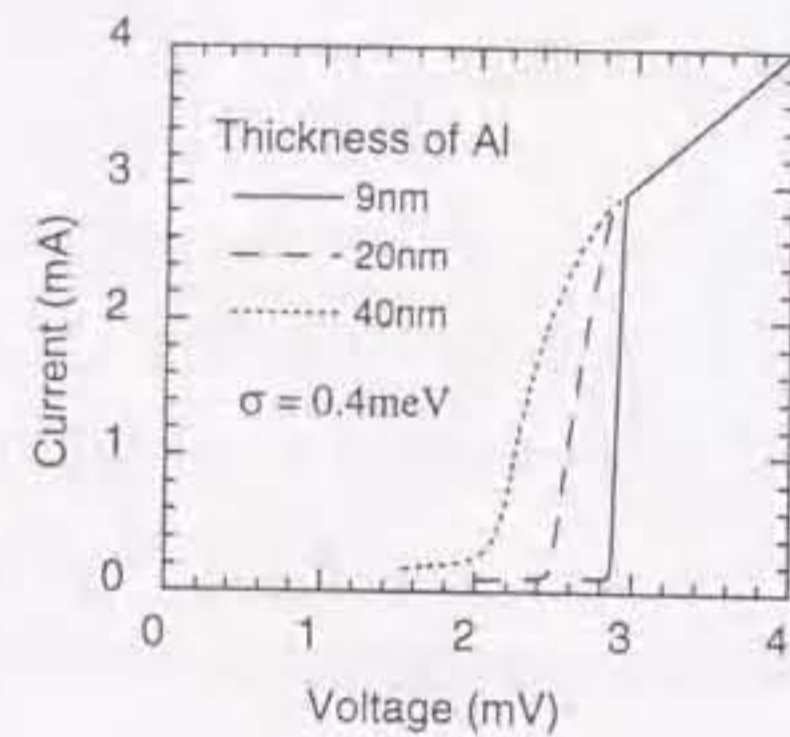


図 3.25: Calculated results.

図 3.25 に示す計算結果のように、エネルギーギャップが指数分布で分布していると仮定したモデルで ΔV_g の Al 膜厚依存性が表せる。

この指数分布のモデルは Al 膜厚が薄い場合も厚い場合も実験結果と一致する。Al が厚い場合はエネルギーギャップが距離の増加とともに指数関数的に減少する効果が顕著に現われるため ΔV_g が上に凸になり、Al が薄い場合はエネルギーギャップの減衰が緩やかで直線的に減少するため、前に検討した一様分布に近くなるため ΔV_g が直線的になる。

3.3.4 近接効果を考慮した $I-V$ のモデル計算

これまでの計算で、状態密度には手を加えずに単にエネルギーギャップに分布があると仮定することで実験結果に近い電流電圧特性を計算することが出来ることがわかった。そして、エネルギーギャップの分布は正規分布や一様分布ではなく、指数分布をしているこ

とがわかった。

ここでは、エネルギーギャップが指数分布になる理由を、常伝導 Al 層における近接効果によるものと考えて計算を行う。近接効果を考慮した電流電圧特性の計算は、すでに述べたように他のグループも試みているが、本研究のモデルの特徴は、膜厚や非弾性散乱長のような実際にある物理量をパラメータとしていることと、計算が非常に簡単で理解しやすいことである。

超伝導ギャップを状態密度に繰り込んでフェルミ分布関数との積で電子密度を求め、トンネル確率をかけて電流密度を得て、これをフェルミ面近傍でエネルギーについて積分する方法である。ペアポテンシャル Δ を持つ超伝導体の $I-V$ 特性は次のように表される。

$$I(V, \Delta) = \frac{G_N}{e} \int_{-\infty}^{\infty} d\varepsilon \frac{|\varepsilon|}{\sqrt{\varepsilon^2 - \Delta^2}} \frac{|\varepsilon + eV|}{\sqrt{(\varepsilon + eV)^2 - \Delta_{Nb}^2}} [f(\varepsilon) - f(\varepsilon + eV)], \quad (3.40)$$

ここで、 V は接合両端の印加電圧、 $f(\varepsilon)$ は Fermi-Dirac の分布関数、 G_N は接合のコンダクタンスで 1Ω 程度である。トンネル確率はエネルギーによらず一定と仮定した。一方のエネルギーギャップは理想的な超伝導電極と仮定し $\Delta_{Nb} = 1.48 \text{ meV}$ とした。常伝導層内のエネルギーギャップの分布を取り扱うために (3.40) 式を Mannhart and Marinoli [74] の方法で修正する。彼らは、オーダパラメータの空間分布 $\Delta(x)$ をチャンネルの並列として扱い、高温超伝導体のトンネル接合のバリア近傍でのオーダパラメータの減少を考慮して $I_c R_N$ 積の計算をおこなっている。本研究では、この方法を Nb/Al 接合の $I-V$ 特性に次のように適用する。

$$I(V) = \int_0^{\infty} dx \frac{G_N(x)}{G_0} I(V, \Delta(x)) \frac{1}{\Delta_0} \frac{\partial \Delta(x)}{\partial x}, \quad (3.41)$$

ここで、 G_0 と Δ_0 は規格化定数であり、 x はトンネル障壁からの距離である。 $G_N(x)$ はそれぞれのチャンネル $\Delta(x)$ のコンダクタンスである。これは、超伝導体から常伝導層内で非弾性散乱をすることなくトンネル障壁にたどり着く電子の確率を意味する。それぞれのチャンネル $\Delta(x)$ の常伝導層内のコンダクタンス $G_N(x)$ は次式で与えられると仮定する。

$$G_N(x) = \begin{cases} G_{n0} \exp(-x/l_N) & 0 < x < d_{Al} \\ -G_{n0} \exp(-x/l_N) & d_{Al} < x \end{cases} \quad (3.42a)$$

$$(3.42b)$$

ここで、 G_{n0} は $x=0$ におけるコンダクタンスで、トンネルコンダクタンスに等しい。簡単のためにオーダパラメータの位置依存性は近接効果のみによると仮定する。常伝導層内の $\Delta(x)$ を次のように近似する。

$$\Delta(x) = \begin{cases} \Delta_{NS} \exp\left(-\frac{d_{Al}-x}{\xi_N}\right) & 0 < x < d_{Al} & (3.43a) \\ (\Delta_{Nb} - \Delta_{NS}) \left[1 - \exp\left(-\frac{d_{Al}-x}{\xi_N}\right)\right] + \Delta_{NS} & d_{Al} < x & (3.43b) \end{cases}$$

ここで、 Δ_{NS} は、N/S 界面におけるエネルギーギャップである。 ξ_N は、Al の常伝導コヒーレント長で、4.2 K における抵抗率の測定から 70 nm と見積もられた。 l_N は非弾性散乱長である。ここでは、次の式で与えられる実験式 Δ_{NS} を用いた。 d_0 は実験結果よりフィッティングして $d_0 = 20$ (nm) と定めた。

$$\Delta_{NS} = \Delta_{Nb} \exp\left(-\frac{d_{Al}}{d_0}\right) \quad (3.44)$$

I - V 特性は、障壁のごく近傍だけでなく、障壁から比較的広い範囲のオーダパラメータの影響を受けると考えられる。トンネル効果はトンネル障壁のごく近傍で起こると考えられるが、電子分光では比較的広い範囲の状態密度が観測される。これは、図 3.26 に示すように、トンネル障壁に到達するまでに散乱されなかった電子が波動関数を運ぶためと考えられる。その結果、非弾性散乱長 l_N の範囲のオーダパラメータが I - V 特性に影響を与えたと考えられる。

3.3.5 計算結果

図 3.27 に Al 膜厚 d_{Al} を変えた場合の計算結果を示す。非弾性散乱長 l_0 は実験結果と計算結果の比較から $l_0 = 20$ nm と見積もられた。4.2 K における Al の抵抗率の測定結果から、平均自由行程は約 10 nm と見積もられたが、平均自由行程は非弾性散乱と弾性散乱の両方を含むために l_0 より小さな値となっていると考えられる。Al 膜厚 d_{Al} が大きくなるにつれ ΔV_g が大きくなり、上に凸の曲線になることが理論的に示される。 V_g の最大値は $\Delta_{Nb} + \Delta_{NS}$ に一致し、 V_g の最小値は $\Delta_{Nb} + \Delta_{barrier}$ に一致する。ここで、 Δ_{Nb} と $\Delta_{barrier}$ は、理想的な超伝導体と仮定した反対側の電極のエネルギーギャップと、トンネル障壁近

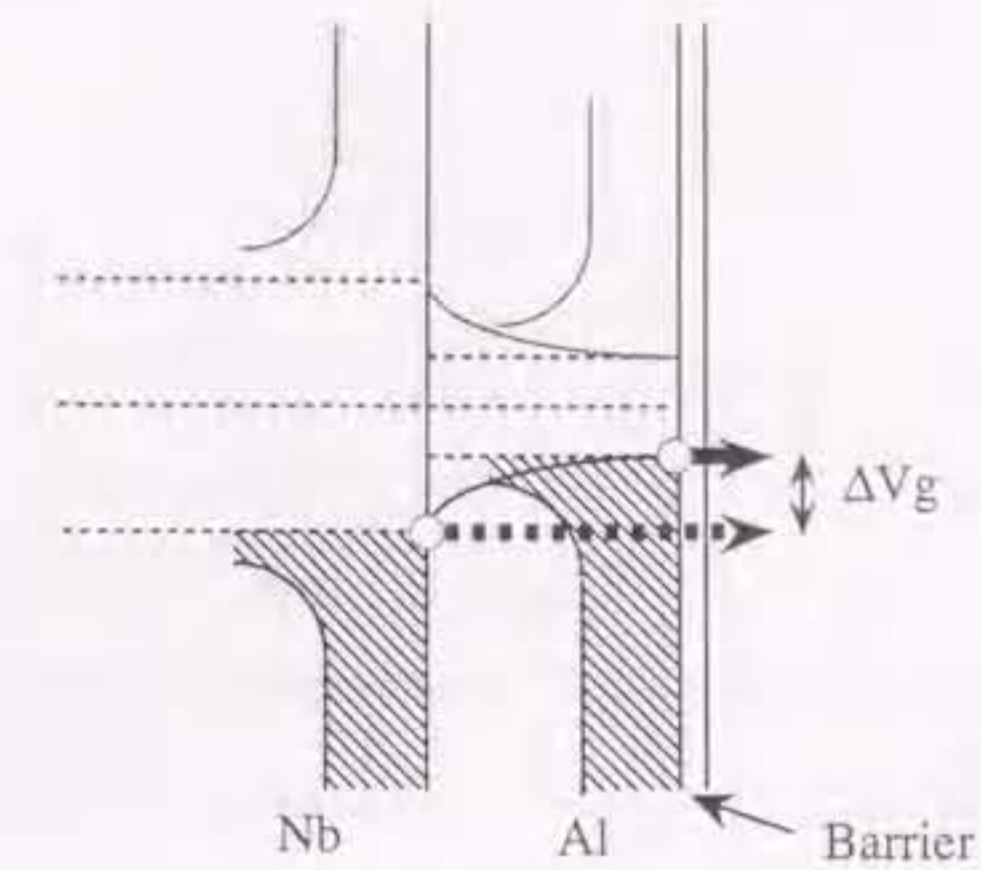


図 3.26: A physical picture of an origin of ΔV_g . Some electrons are not inelastically scattered in the normal layer and reach the tunnel barrier.

傍におけるエネルギーギャップであり、 $\Delta_{Nb} = 1.48$ meV とし、 $\Delta_{barrier}$ は、式 (3.43a) から計算した。エネルギーギャップは N/S 界面からの距離に関して指数関数的に減少するとした近似値 $\Delta(x)$ を用いたが、 ΔV_g は定性的にも定量的にもほぼ実験結果と一致している。

I - V 特性の非弾性長依存性を図 3.28 に示す。Al の膜厚を $d_{Al} = 40$ nm、常伝導コヒーレント長を $\xi_N = 70$ nm とした。 l_0 が常伝導コヒーレント長 ξ_N より小さければ ΔV_g は小さいことを示している。Al の堆積レートを大きくすることで、より高品質で l_0 の小さい薄膜を作製することができると考えられる。今回は堆積レートは一定とし l_0 依存性の実験は行っていないが、図 3.28 の結果と実験結果との比較から、実験で用いた Al の非弾性散乱長は $l_0 = 20$ nm と見積もることができ、図 3.27 で見積もった l_0 と一致する。

トンネル分光では、トンネル障壁から比較的長い距離にわたり積分された状態密度が観測されると仮定した。その結果、オーダパラメータの近接効果による接合面に主直な方向の位置依存性が、 I - V 特性に ΔV_g として現れることを示した。このモデル計算の結果は、実験的に得られた I - V 特性と定性的にも定量的にも一致した。結局、ギャップ電圧の最小値がトンネル障壁近傍のオーダパラメータ、最大値が N/S 界面におけるオーダパラメータ

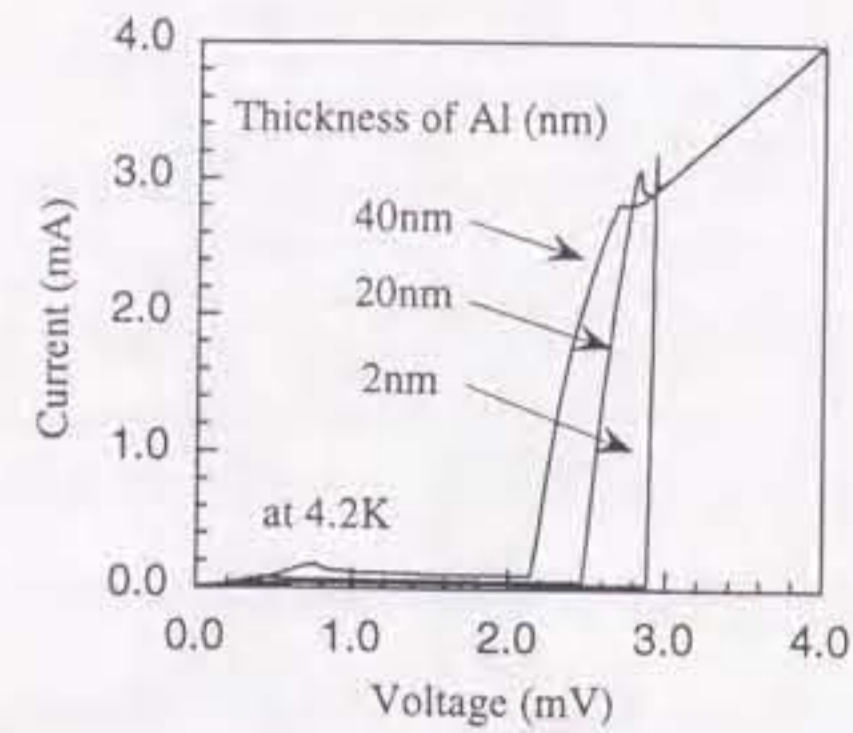


図 3.27: Calculated $I - V$ characteristics for different thickness of Al. Inelastic scattering length l_0 is a fitting parameter and estimated to be about 20 nm. It is shown that as the thickness of the Al layer increases, the curve at V_g changes from linear to upwards convex.

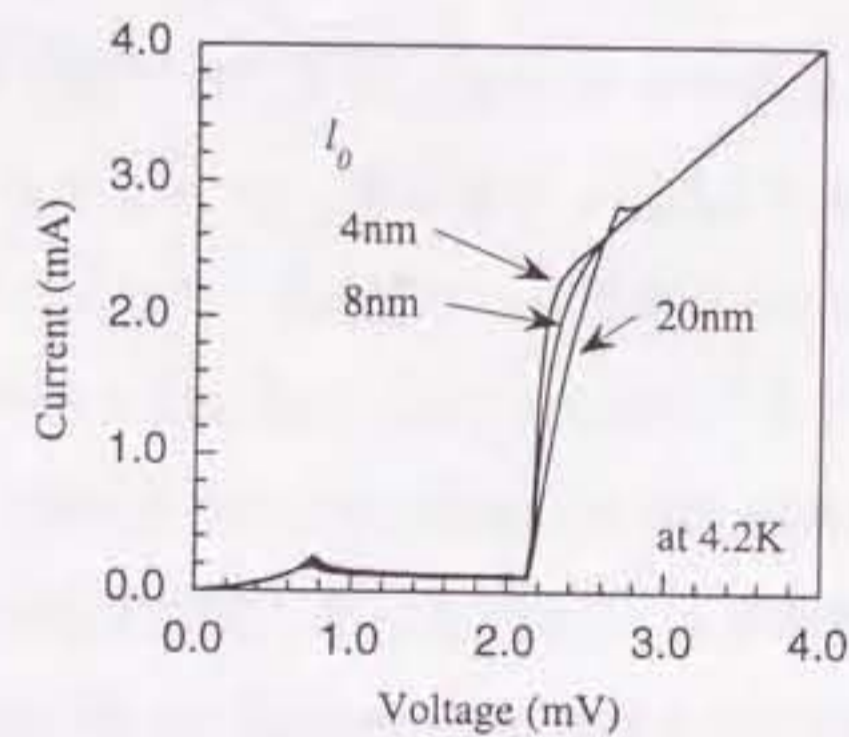


図 3.28: Calculated $I - V$ characteristics for different inelastic scattering lengths l_0 . It is assumed that the normal coherence length of Al is 70 nm and the thickness of Al is 40 nm.

に一致することになる。

3.4 結論

ジョセフソン接合の Al を被覆性の範囲内でできるかぎり薄くすることにより大きなギャップ電圧をもつ接合が得られた。Al がある程度薄ければ ΔV_g にはそれほど影響しないが、しかしどんなに薄くてもギャップ電圧には密接に関係していることがわかった。例えば Al が 9 nm でも ΔV_g はそれほど大きくないが、ギャップ電圧は確実に減少する。

また ΔV_g の原因が、近接効果によるオーダーパラメータの位置依存性によることを示し、モデル計算と実験結果を比較した。モデル計算では、 ΔV_g には Al の膜厚 d と非弾性散乱長 l_N 、すなわち膜質が関係していることを示すことができ、実験で Al 膜厚依存性を調べ計算結果と比較したところ、定性的にも定量的にもよく一致した。膜質依存性については実験をおこなっていないが、堆積レート依存性を調べればよいと考えられる。

第4章

積層ジョセフソン接合の作製と特性

この章では、現在最もよく用いられている材料である Nb と Al を用いた Nb/AlO_x/Nb 接合の多重積層化に取り組んだことについて述べる。単独接合についてはすでに3章で高品質な接合を作製できることを述べたので、その技術を多重積層接合にも応用する。とくに、多重積層膜の成膜と接合のエッチングが、単独接合と異なるところである。

特性については、とくに中間電極を薄くした接合に注目した。まず、2重トンネル障壁の特性を調べるために中間電極に超伝導体ではなく常伝導金属の Al を用いて2重積層接合 (SINIS) を作製し電流電圧 I - V 特性等を調べた。

つぎに、中間電極を超伝導体である Nb を用いて多重積層ジョセフソン接合を作製し、特に中間電極膜厚が薄い接合の特性を調べた。この薄い中間電極をもつ2重接合において上下の接合間で同期スイッチが観測された。通常の直列接続でも観測されるスイッチングパルスによる同期スイッチとは違うことを見だし、そのスイッチングが生じる条件を考察した。

さらに、積層数を 3, 4, 10 と増やして多重積層ジョセフソン接合を作製した。

4.1 はじめに

ジョセフソン接合の直列アレーは電圧標準や 4JL [75] のような論理ゲートや、超伝導体回路と半導体回路のインターフェース [76] などに利用される。通常直列アレーは同一平面上の接合を配線をつなぐことによって得られる。それに対して、縦に積層させる試みが報告されている。[40, 42, 77, 78, 79] その縦に積層させた接合において同期スイッチが観測されることが報告されている [40, 78, 79]。通常の接合の直列アレーにおける同期スイッチについては Suzuki ら [76, 80] による報告がある。コヒーレント長より短い距離におかれた2つの弱結合接合間において位相の相互作用が生じることが報告されており [81]、この相互作用は準粒子またはクーパー対によって生じると考えられている。しかし、通常の臨界電流密度のトンネル接合ではこのようなクーパー対による相互作用は非常に小さく接合間の相互作用は起こらないであろうと考えられている [82]。従って、トンネル接合で接合間の相互作用を観測しようとするれば、接合間の距離を小さくするか臨界電流密度を上げる必要がある。本研究では、2重接合の中間電極の厚さを薄くすることを試み、スイッチングの中間層膜厚依存性を調べた。そして、従来の平面型アレーにおける同期スイッチと積層アレーにおける同期スイッチの違いを実験的に示した。

4.2 SINIS 接合の中間電極への準粒子注入

4.2.1 SINIS 接合の作製

超伝導のデバイスには超伝導ギャップトランジスタ [83] や、共鳴トンネルトランジスタ [84] など2重障壁をもつ構造のものが提案されている。超伝導体のコヒーレンス長は例えば Nb の場合 40 nm 程度と大きいため、比較的大きなサイズで超伝導の特徴的な素子が可能ではないかと考えられる。そこで、ここでは、Nb/AIO_x-Al-AIO_x-Al/Nb 接合 (SINIS) のような構造の2重障壁接合について検討する。図 4.1 に SINIS 接合の断面図を示す。この接合は SIN 接合の直列であるが、常伝導金属をトンネル障壁を介して両側から超伝導体で

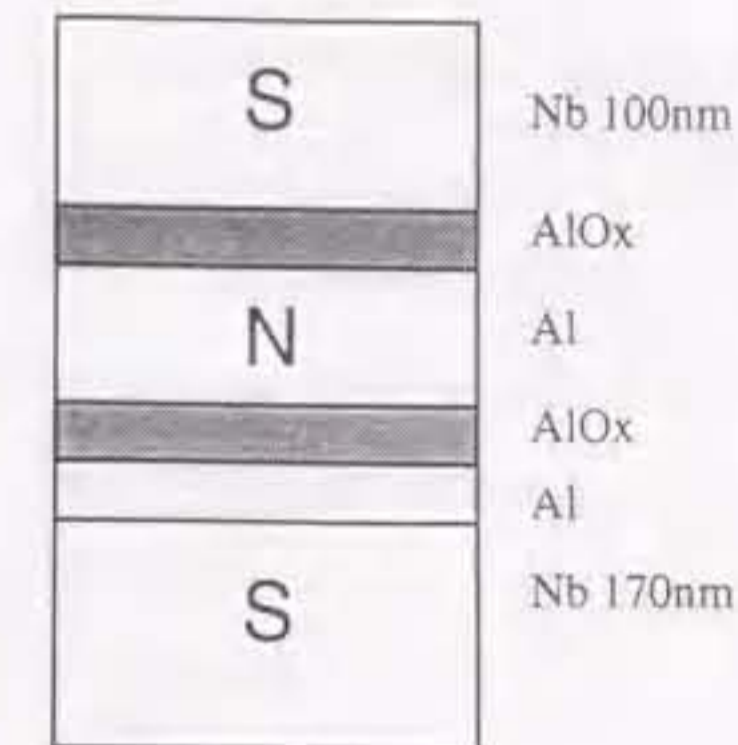


図 4.1: A cross section of an SINIS type junction.

挟んだ構造になっている。特性に変化が現われるためには、トンネル障壁を薄くすることと、中間層を薄くすることが必要である。今回、薄膜の作製にはスパッタを用いており、この方法で非常に薄い薄膜を作製するには限界がある可能性がある。このことを考慮したうえで、この実験から得られる特性について述べ、実験結果をまとめる。

常伝導抵抗 R_N と Al の被覆性

図 4.2 2つの障壁の厚さと、障壁の間隔 (中間層 Al の膜厚 d_{Al}) を変化させたときの接合抵抗 $R_N A$ を示す。 $R_N A$ は電流電圧特性において十分電圧が大きく非線形性のない領域 (20mV 付近) で見積った抵抗値を面積で規格化した値である。図 4.2 は中間層 Al の膜厚 d_{Al} に対する接合抵抗 $R_N A$ の値である。トンネル障壁の酸化ガス圧は 1 Torr である。中間層 Al の厚さはスパッタした膜厚であり、そのうち 1nm 程度は酸化されてトンネル障壁となるので、実際はもう少し小さい。図 4.2 からわかるように中間層 Al 膜厚 d_{Al} が 10 nm より小さくなると R_N が増加する。今村ら [85] は、Nb に対する Al の濡れ性は非常に良好で、Al をスパッタして Nb 表面を完全に覆うには Al が 2.8nm 以上必要と報告している。AIO_x 表面を覆う場合については、Nb ほど良好とはいえない可能性があるため、完全に覆うにはさらに大きな膜厚が必要となることも十分あり得る。したがって、 R_N の増加の原

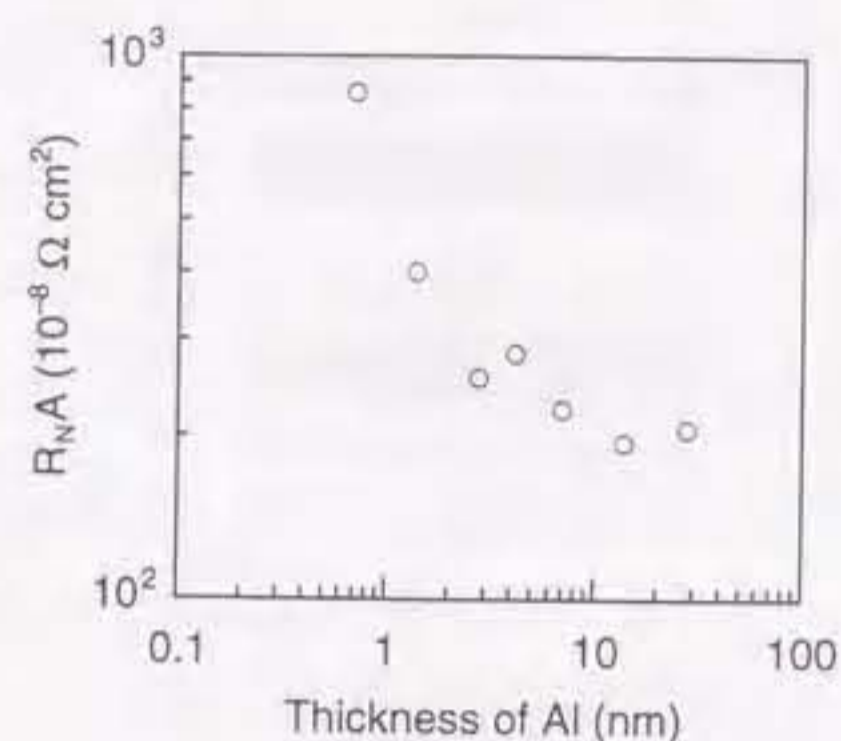


図 4.2: Dependence of junction resistance $R_N A$ on the thickness of the intermediate electrode.

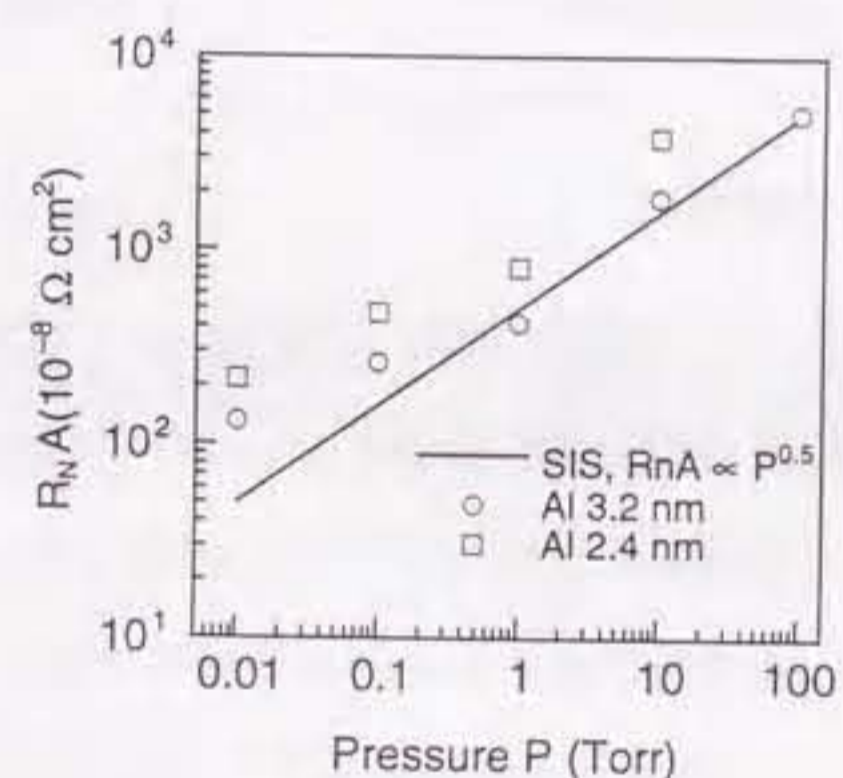


図 4.3: Dependence of junction resistance $R_N A$ on pressure P for oxidation of AlO_x barriers. \circ : $d_{Al} = 3.2$ nm, \square : $d_{Al} = 2.4$ nm, The solid line shows $2 \times R_N A$ of single Josephson junctions.

因の一つとして Al 被覆性が悪いために接合の実効面積が減少しているためと考えるのが自然である。Al をスパッタした直後は完全に直下の AlO_x を覆っていたとしても、つぎのプロセスであるトンネル障壁の酸化によって、Al の薄い部分で上下のトンネル障壁 AlO_x が部分的につながってしまったとも考えられる。電流は Al の存在しない AlO_x の部分は抵抗が大きいため流れず、抵抗の低い Al の部分を通れる。これを図で表すと図 4.4 のようなイメージになる。2つのトンネル障壁が接触してしまった部分は膜厚の大きなトンネル障壁としてふるまうためトンネル確率が非常に小さく電流は流れない。

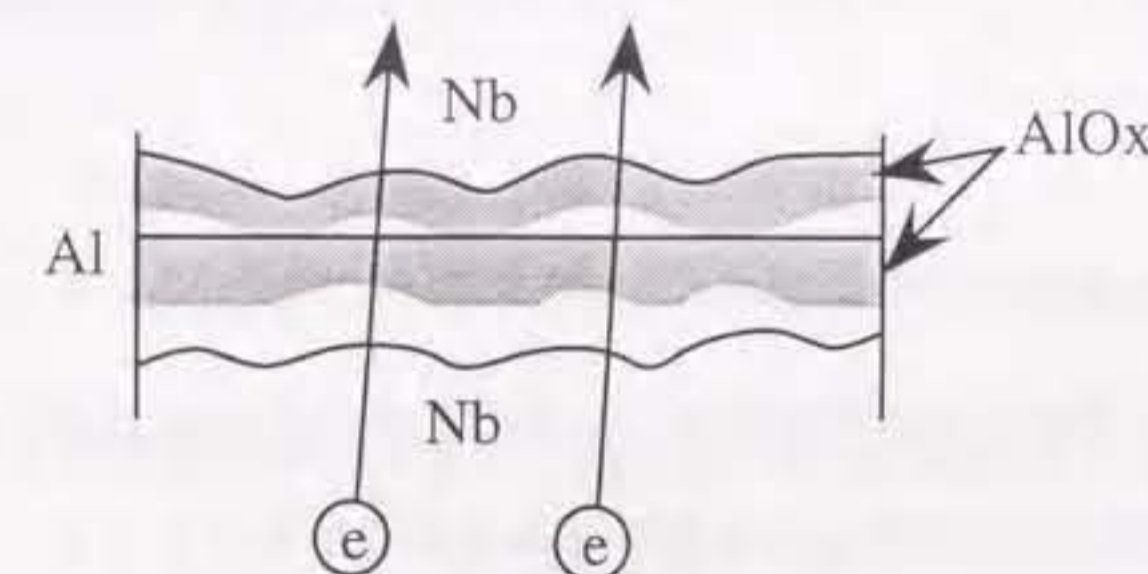


図 4.4: An outline of the cross section of the junction having very thin Al layer. The effective area of the junction is reduced if the coverage of Al film is insufficient.

次に、中間層 Al の厚さを一定 ($d_{Al} = 3.2$ nm, 2.4 nm) にしてトンネル障壁の厚さを変化させた結果を図 4.3 に示す。トンネル障壁の厚さは Al を酸化するときの酸素ガス圧 P で制御する。単独の接合の場合、臨界電流密度 J_c と酸化ガス圧 P の間には第 3 章で示したように $J_c = J_0 P^{-0.5}$ の関係が得られているので、 $I_c R_N$ 積を 1.7 mV で一定とすると、

$$R_N A \times J_c = I_c R_N \tag{4.1}$$

$$R_N A = \frac{I_c R_N}{J_c}$$

$$\propto P^{0.5}$$

の関係が得られるので、直列と仮定した場合の $2 \times R_N A$ を実線で図に示してある。

図 4.3 の○で示した結果からわかるように、中間層 Al が 3.2 nm のときは酸化ガス圧が 1 Torr 以上、すなわちトンネル障壁が厚いときは実線で示す SIS 接合が 2 個直列になった $R_N A$ の値に一致する。これは、障壁が十分厚ければ 2 つの接合の直列になっているためである。

一方、図 4.3 の□で示した結果は、Al が $d_{Al} = 2.4$ nm の場合であるが、単独接合の $R_N A$ より大きくなっている。これは、図 4.2 でもみられたように、Al の膜厚が薄いと接合全体を均一におおいきれず部分的に障壁の AlO_x が部分的に繋がってしまい実効面積が減少しているとする事で説明できる。

図 4.3 にみられるように障壁が薄いと単独接合の直列より抵抗が増加するが、この原因は明らかでない。

遷移行列法による透過係数の計算

2 重障壁を持つ半導体接合では共鳴トンネル現象により電流電圧特性に負性抵抗があらわれる。しかし本研究で作製した 2 重トンネル障壁をもつジョセフソン接合で観測される諸現象が共鳴トンネルによるものではないと考えられるので、そのことをまず確認しておく必要がある。そこで、本研究で作製した 2 重積層ジョセフソン接合では半導体のような共鳴トンネル現象は観測されないことを 2 重障壁の透過係数を遷移行列法により求めて示す [86, 87, 88]。

図 4.5 に計算に用いたポテンシャル構造の概略について示す。領域を番号 n ($1 \leq n \leq 6$) で表し、それぞれのポテンシャルを U_n 、遷移行列を界面と領域内でそれぞれ R_{2n-1} , R_{2n} とする。電子の波動関数を一次元の Schrödinger 方程式 $(p^2/2m_n + U_n)\psi = E\psi$ をみたす平面波とする。

$$\psi = \begin{pmatrix} a \\ b \end{pmatrix} \begin{bmatrix} \exp(-ik_{n+1}x) & 0 \\ 0 & \exp(ik_{n+1}x) \end{bmatrix} \quad (4.2)$$

$$\hbar^2 k_n^2 / 2m_n = E - U_n \quad (4.3)$$

ここで、 E は電子のエネルギー、 m_n は電子の有効質量、 k_n は波数である。そして、電子

の波動関数 ψ と導関数 $d\psi/dx$ が障壁の界面で連続となるように境界条件を置き、入射波と反射波の振幅の比を求めた。

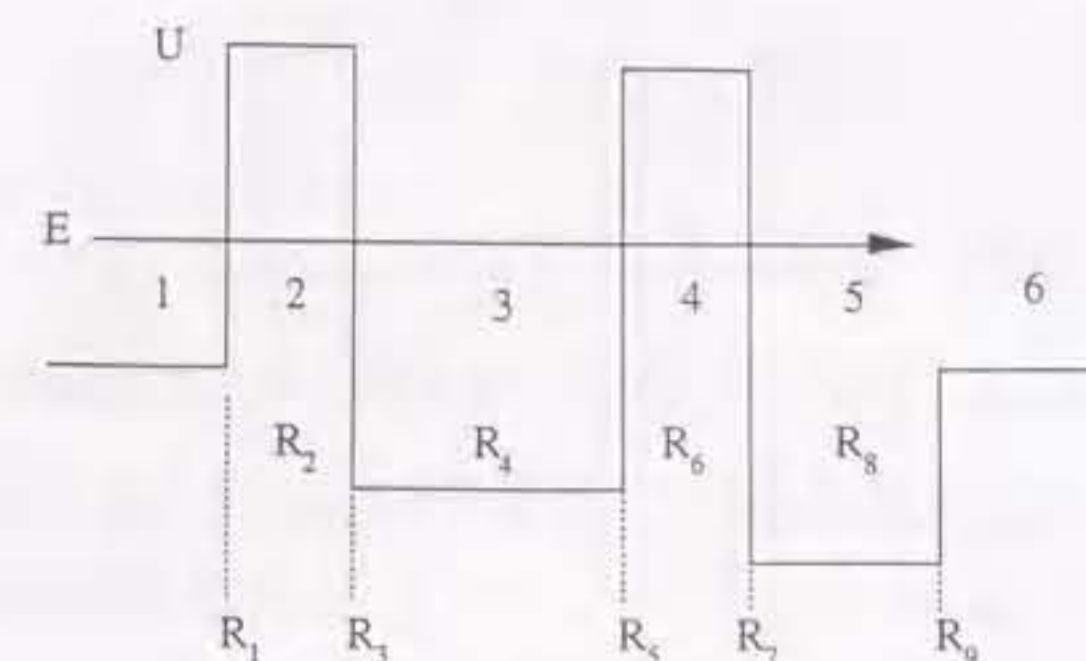


図 4.5: A potential structure for this calculation.

まず、 k_n は電子が許容域の時は実数で、禁制域の時は純虚数となる。

$$k_n = \frac{\sqrt{2m_0 m_n^* (E - U_n)}}{\hbar} \quad (4.4)$$

ここで m_0 は電子の質量、 m_n^* は有効質量比である。

井戸とバリアの界面 R_1, R_3, R_5, R_7, R_9 の行列は

$$R_{2n-1} = \frac{1}{2} \begin{bmatrix} \frac{k_{n+1}}{k_n} + 1 & \frac{k_{n+1}}{k_n} - 1 \\ \frac{k_{n+1}}{k_n} - 1 & \frac{k_{n+1}}{k_n} + 1 \end{bmatrix} \quad (4.5)$$

となる。

井戸またはバリアの中 R_2, R_4, R_6, R_8 の行列は

$$R_{2n} = \begin{bmatrix} \exp(-ik_{n+1}d_{n+1}) & 0 \\ 0 & \exp(ik_{n+1}d_{n+1}) \end{bmatrix} \quad (4.6)$$

となる。

そして、すべての行列の積を計算し、

$$R_{total} = R_1 R_2 R_3 R_4 R_5 R_6 R_7 R_8 R_9 \quad (4.7)$$

入射波と反射波の振幅の比をとると透過係数 $|T|^2$ は次のようになる。ただし、 r_{11} は R_{total} の1行1列成分である。

$$|T|^2 = \frac{k_6}{k_1} \frac{1}{|r_{11}|^2} \quad (4.8)$$

図4.6に計算のために仮定したポテンシャル構造の具体的な数値例を示す。(a)がSIN接合で、(b)がSINISまたはSISISの2重接合である。トンネル障壁の膜厚は1.4 nmとした。中間電極膜厚を4 nm またはパラメータとして膜厚依存性を計算した。NbとAlのフェルミレベルをそれぞれ、15, 11 eVとした。電子の有効質量比は1とした。

図4.7(a)は透過係数のエネルギー依存性で、SIN接合とSINIS接合を示している。共鳴準位間隔が1 eV程度と大きく半値幅は非常に小さい。

図4.7(b)は中間層の厚さ d_{Al} を0から2 nmまで変化させたときのフェルミ面近傍の電子の透過係数であるが、約2 Åおきに共鳴準位に一致することを示している。共鳴準位の位置が中間電極膜厚に非常に敏感に依存することを示している。

実際のSINIS接合の接合抵抗 $R_N A$ は図4.2または図4.3にSINIS接合の接合抵抗の実験結果を示したように、SIN接合その2倍になった。これは、SIN接合の直列にすぎないため接合抵抗の足し算になっているためである。また、負性抵抗や共鳴準位によると思われる特性の変化は観測されていない。

共鳴準位による非線形性を観測するためには共鳴準位が状態密度の集中しているエネルギーギャップの付近にしなければならないが、図4.7(b)に示したように共鳴準位の位置は障壁膜厚に非常に敏感に依存するので、人工的に希望の値に制御するのは0.1 Å程度の膜厚を制御する必要がある。スパッタによる成膜では不可能である。共鳴準位を利用したデバイスをこのような金属で実現するのは現実的ではない。もっと有効質量が小さいか、障壁のポテンシャルの高さが低い材料を用いる必要がある。

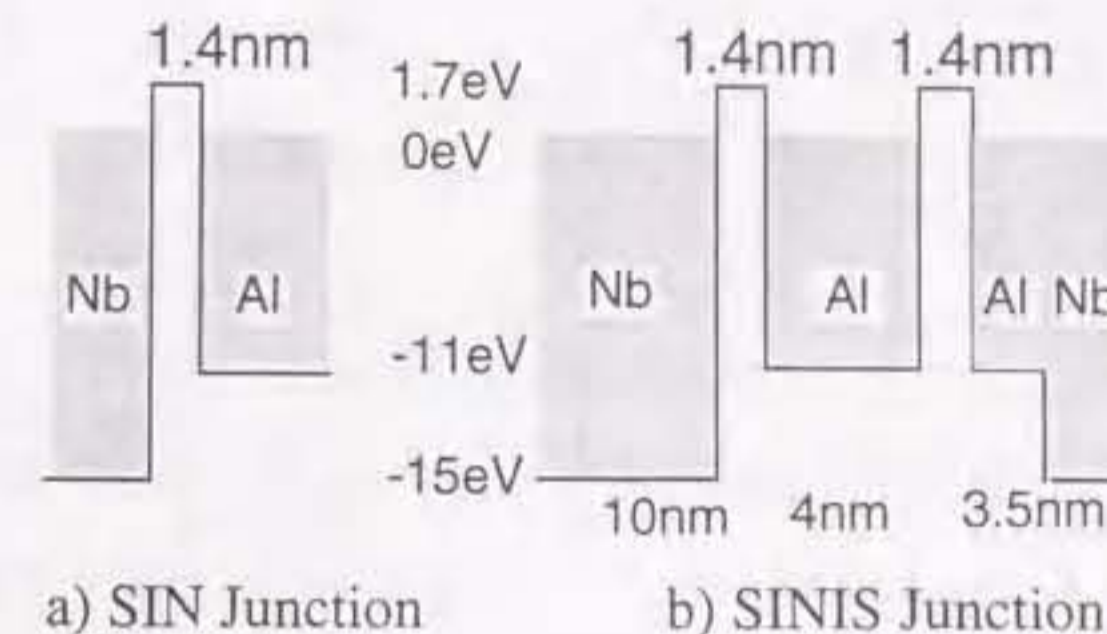


図4.6: Potential structures of SIN and SINIS junctions for the calculation using a transfer matrix method.

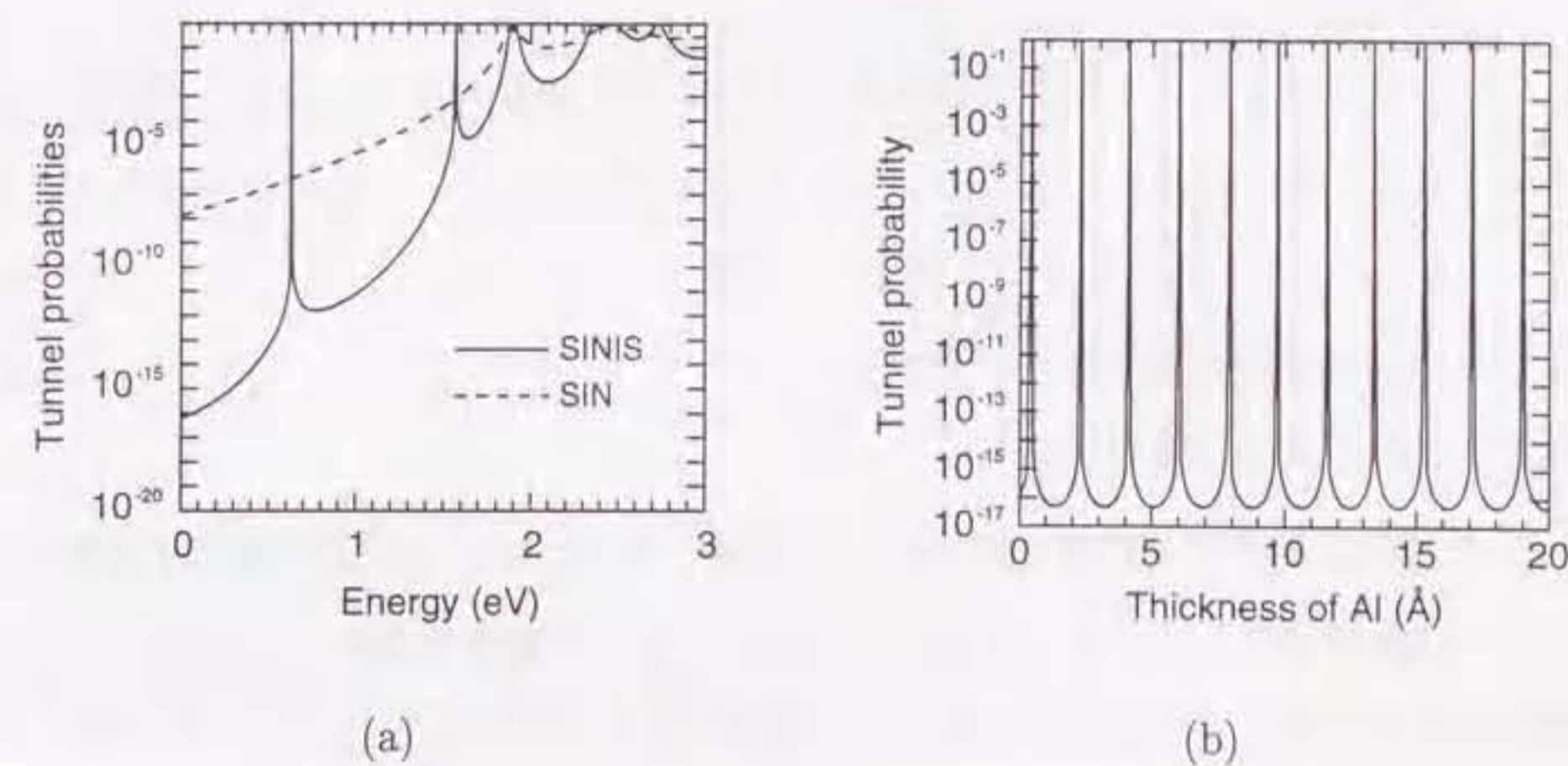


図4.7: Tunneling probabilities of SIN and SINIS junctions. (a) The energy dependence. (b) The dependence on the thickness of the intermediate electrode.

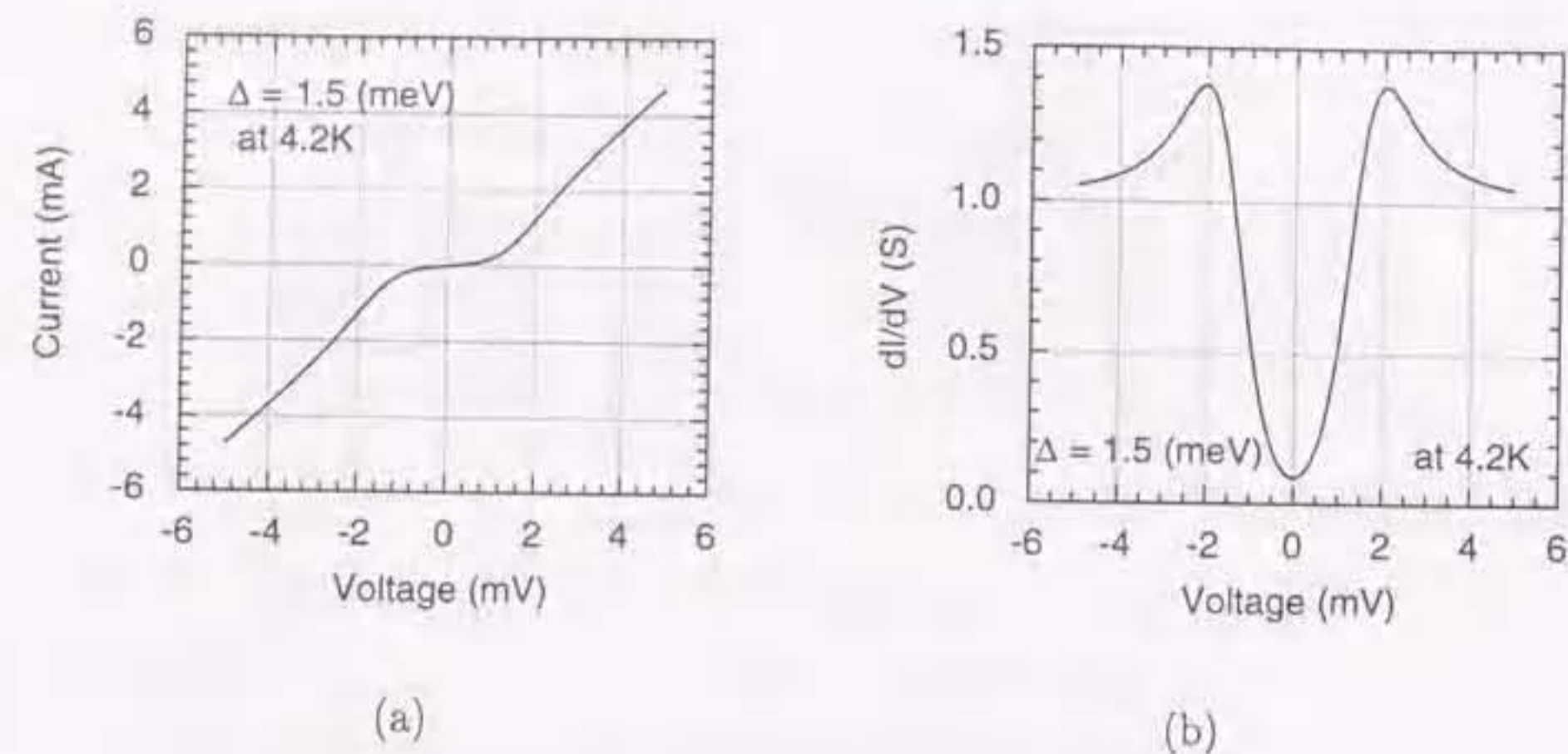


図 4.8: Theoretical characteristics of an ideal SIN junction at 4.2 K. (a) I - V characteristics (b) dI/dV characteristics.

4.2.2 非平衡状態の I - V 特性

SINIS 接合は、十分中間常伝導層が厚ければ SIN 接合の直列となり、理想的には図 4.8 のような電流電圧特性 I - V と、微分特性 dI/dV が得られる。これらは半導体モデルにより $\Delta = 1.5$ meV, $T = 4.2$ K として数値的に計算した結果である。絶対零度における dI/dV 特性は超伝導体の状態密度と一致するが、4.2 K での測定ではフェルミディラック分布関数で示されるように熱的にぼやけている。

一方 SINIS 接合の電流電圧特性は、中間層、あるいはトンネル障壁が十分厚いときは、図 4.8 に計算で示したような熱平衡状態における SIN 接合の直列と一致する。しかし、中間常伝導層が薄くなるにつれ、あるいは障壁の厚さが薄くなるにつれ、電流電圧 I - V 特性に変化が見られた。図 4.9 に SINIS 接合の電流電圧特性の酸化ガス圧依存性、つまりトンネル障壁膜厚依存性の実験結果を示す。これは SINIS 接合の電流電圧 I - V 特性の障壁の厚さ依存性である。障壁の厚さは Al の酸化ガス圧 P をパラメータとして変化させた。

図 4.9 (a) に示すように障壁の酸化ガス圧が $P = 100$ Torr で障壁膜厚が大きい場合には

典型的な超伝導/絶縁体/常伝導体 (SIN) 接合の直列の特性が得られておりギャップ電圧は熱的にぼやけているため微分特性からでないとはっきりしないが約 3 mV である。図 4.9 (b) に示すように、障壁の酸化ガス圧を $P = 1$ Torr とし障壁膜厚を小さくすると、なだらかな SIN のギャップ電圧の他に急峻ではっきりとした別のギャップ電圧が 3 mV 付近に現れるようになる。

図 4.9 (c) に示すように、さらに障壁を薄くするために障壁の酸化ガス圧を $P = 10$ mTorr とするとさらに非線形性は強くなり、ギャップ内の接合抵抗が増加している様子がわかる。

図 4.10 (a) に電流電圧特性の微分特性を、(b) にそのギャップ電圧の温度依存性の実験結果を示す。図 4.10 (a) の微分特性に示すように、3 mV 付近で明確なギャップ構造が現れ、単純な SIN 接合の直列とは違う特異な特性が見られる。

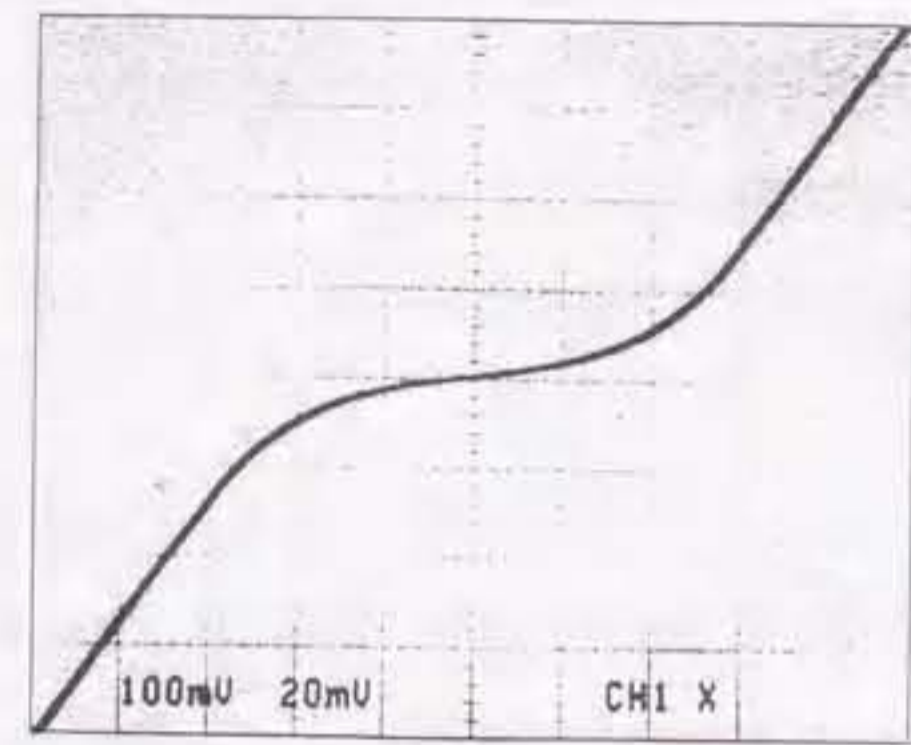
この 3 mV という値は両側の Nb 電極のギャップ電圧 $2\Delta_{\text{Nb}}/e$ に一致し、常伝導層の厚さにも障壁の厚さにも依存しなかった。さらに接合抵抗 $R_N A$ は、この非線形性が強くなるにつれ増加する。

図 4.10 (b) に 4.2 K では 3 mV 付近に現れたギャップ構造の温度依存性を示す。 T_c 近傍でギャップ電圧が 0 に急峻に落ちない点が BCS 的ではないが、オフセット電圧が重畳されていると仮定すれば、BCS 的な温度特性を示すといえる。このように小さくないオフセット電圧が重畳されている原因は、直列に何らかの抵抗成分が入っていることが考えられるが、はっきりとした理由は明らかではない。

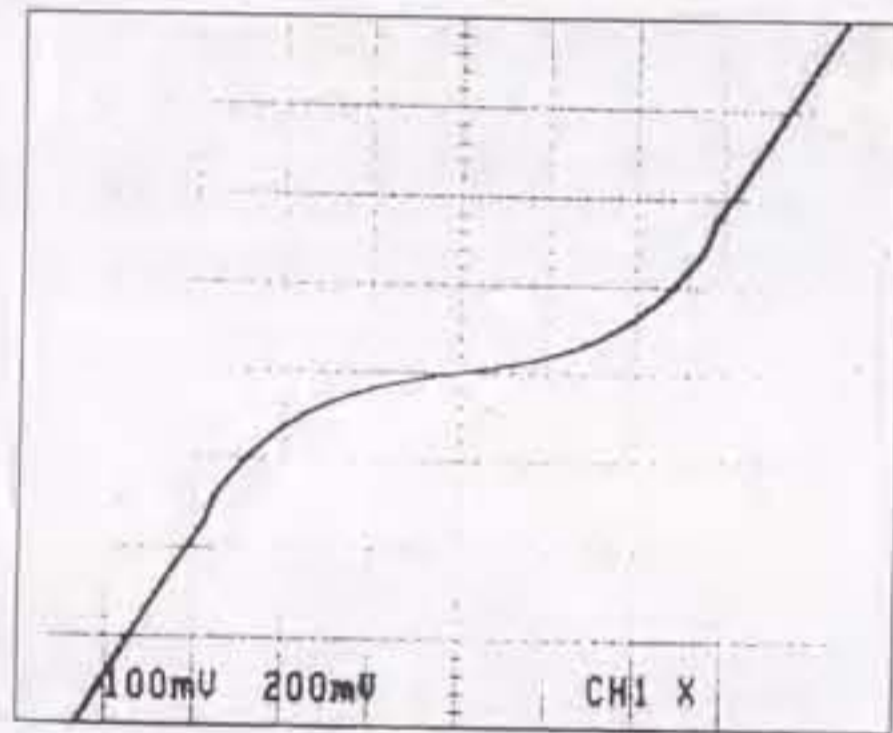
4.2.3 準粒子注入による I - V 特性の変化

SIN 接合の直列 SINIS 接合において、SIN 接合に特徴的な構造以外のギャップ構造が観測された。このギャップ構造は中間常伝導層 (N 層) の電子分布が両側超伝導体 (S 層) からの準粒子注入により変調されていると考えることで説明できる。

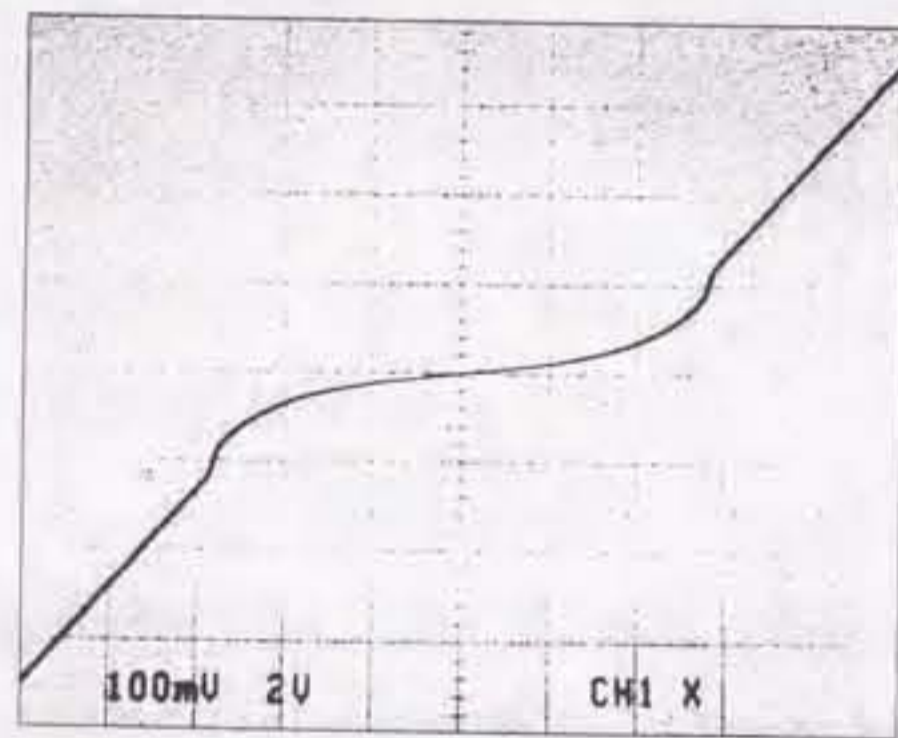
準粒子は常伝導電子に熱的に緩和するまでの時間が比較的長い。(これが準粒子注入型デ



(a) $P=100$ Torr

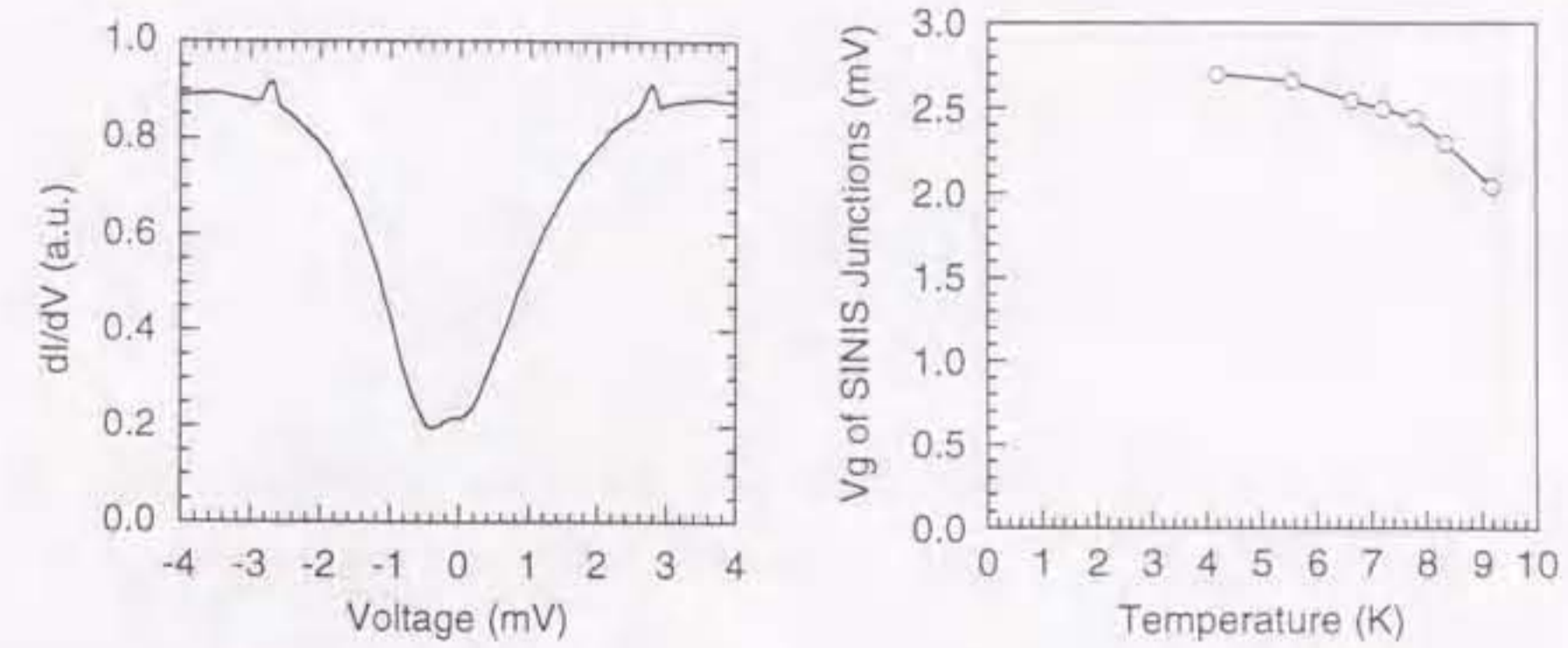


(b) $P=1$ Torr



(c) $P=10$ mTorr

図 4.9: Barrier thickness dependence of SINIS junctions at 4.2 K. $d_{Al} = 4$ nm. The area of junctions are $10 \times 10 \mu\text{m}^2$. (a) 100 Torr, $x:1\text{mV}/\text{div}$, $y:0.02\text{mA}/\text{div}$, (b) 1 Torr, $x:1\text{mV}/\text{div}$, $y:0.2\text{mA}/\text{div}$, (c) 10 mTorr, $x:1\text{mV}/\text{div}$, $y:2\text{mA}/\text{div}$



(a) dI/dV characteristics (b) Temperature dependence of the gap voltage.

図 4.10: Experimental results of SINIS junctions at 4.2 K. $10 \times 10 \mu\text{m}^2$) The thickness of the intermediate Al electrode is 4 nm. The AlO_x barrier was oxidized under O_2 pressure of 1 Torr for 30 minutes. $R_N A = 4.0 \times 10^{-6} \Omega\text{cm}^2$.

バイスの動作速度の遅さの原因である。) 超伝導電極から常伝導金属へ注入された準粒子が非弾性散乱により熱的に緩和するより注入量が多いと、準粒子が常伝導金属内に蓄積されることになる。これは、中間層が薄い場合あるいはトンネル障壁が薄い場合に対応する。そしてそれらの準粒子がもう片方の超伝導電極へトンネルすると、電流電圧特性では $2\Delta/e$ にギャップ電圧があらわれるので、あたかも 2つのトンネル障壁を直接トンネルしたかのように見える。しかし中間常伝導層の電子のエネルギー分布が変調されるためにそう見えるだけで、通常の 2 個の接合の直列にすぎない。

中間常伝導層の電子のエネルギー分布がどのように変化するかは、Klapwijk ら [89] によって与えられている分布関数を用いて表される。この分布関数を用いることによって $I-V$ 特性における 3 mV 付近の非線形性が説明できる。またそれだけではなく、常伝導金属の電子分布関数が増加すると、金属の性質そのものまで変化してしまうと Blamire ら [41] は主張している。Klapwijk らは中間層の電子のエネルギー分布 f_{mid} が、両側の超伝導体か

らの準粒子の注入により、次の式のように変化していると表した。

$$f_{\text{mid}}(E) = \frac{N_1 \left(E - \frac{eV}{2}\right) f\left(E - \frac{eV}{2}\right) + N_3 \left(E + \frac{eV}{2}\right) f\left(E + \frac{eV}{2}\right) + \frac{N_2(E)f(E)}{\Gamma\tau}}{N_1 \left(E - \frac{eV}{2}\right) + N_3 \left(E + \frac{eV}{2}\right) + \frac{N_2(E)}{\Gamma\tau}} \quad (4.9)$$

ここで、 N_1, N_3 は左右の電極の状態の数、および N_2 は中間電極の状態の数で、 $f(E)$ はフェルミ分布関数で、 eV は接合の両端に加えられたバイアス電圧である。 τ は準粒子が常伝導電子に緩和する時間で、 Γ は準粒子注入率でコンタクト抵抗 R_c と中間層膜厚 d をもちいて次式で表される。

$$\Gamma = \frac{1}{2e^2 N(0) R_c d} \quad (4.10)$$

ここで、 $N(0)$ はフェルミレベル近傍の状態の数である。この Klapwijk の分布関数を接合の印加電圧を変えて図示すると図 4.11 (a) の様になる。両側の超伝導体は Nb を仮定しエネルギーギャップを 1.45 meV とした。図 4.11 (b) は、両側の超伝導電極から準粒子の注入および引き抜きにより分布関数が変化する様子を図示したものである。接合の印加電圧がちょうど $2\Delta_{\text{Nb}}$ に一致したとき準粒子の分布が絶対零度の分布に近くなる。つまり、実効的に冷却されることになり、中間電極 Al の臨界温度 T_c が上昇する可能性がある。接合の印加電圧が 0 mV だとフェルミディラックの分布関数と一致し平衡状態である。接合の印加電圧が両側の超伝導体のエネルギーギャップに一致するとき電子分布が絶対零度に近くなる。これは、実効的に準粒子注入によって冷却されたことを示す。

まず、中間層 Al の分布関数に f_{mid} を用いて、電流電圧特性を半導体モデルで計算した結果を示す。両側の Nb のエネルギーギャップは $\Delta = 1.45$ meV (at 4.2 K) とし、

$$N_L(E) = N_R(E) = \frac{|E|}{\sqrt{E^2 - \Delta^2}} \quad (4.11)$$

をもちいる。簡単のために Al のエネルギーギャップは 0 とする。即ち、Al はつねに常伝導体と仮定し中間電極には金属の状態の数 $N(E) = 1$ を用いる。

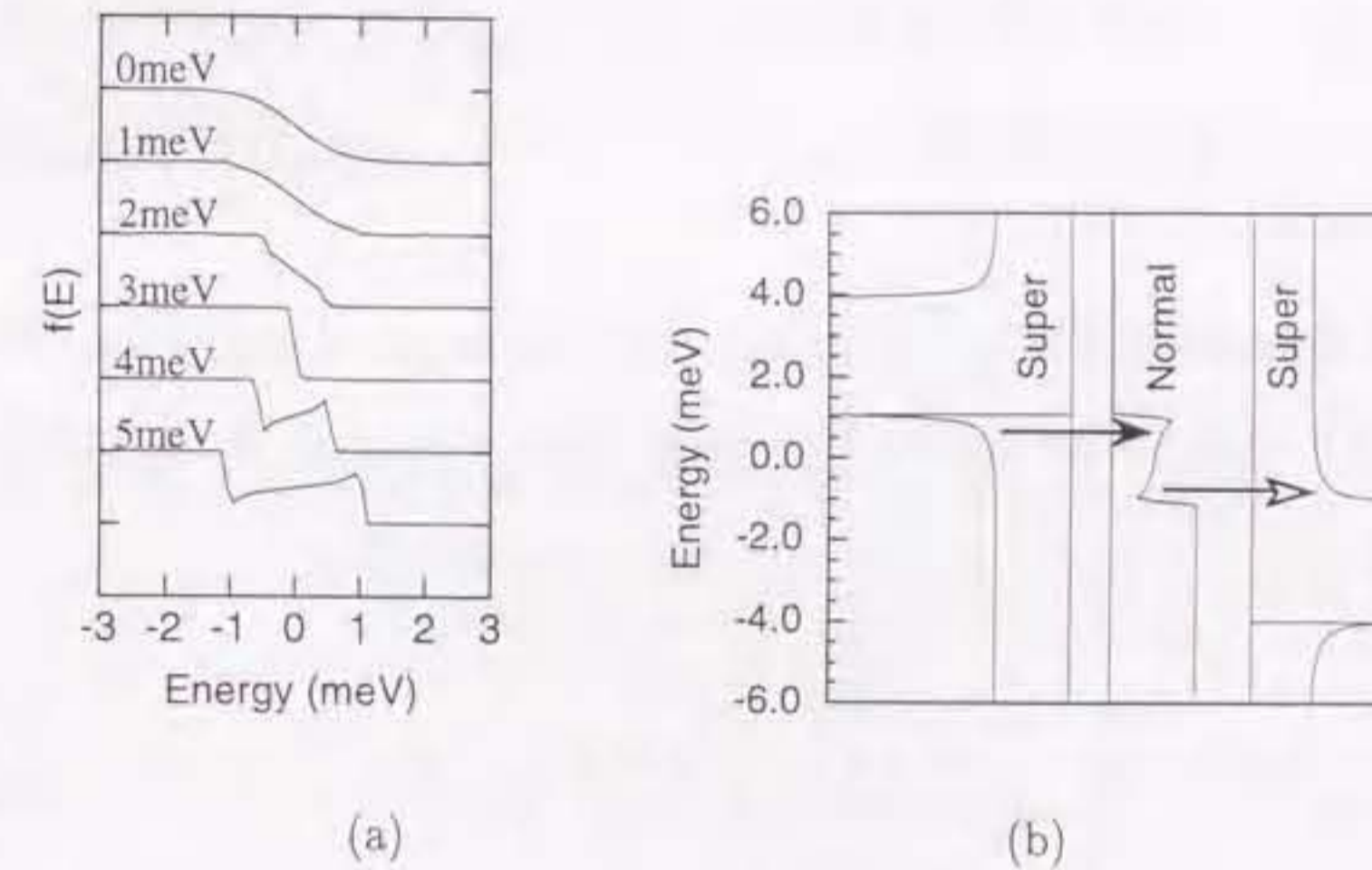


図 4.11: Klapwijk's model. (a) Distribution function of the intermediate electrode in SINIS junction as a function of an applied voltage to the junction at 4.2 K. (b) A physical picture of DOS at 4.2 K. Applied voltage is 5 meV.

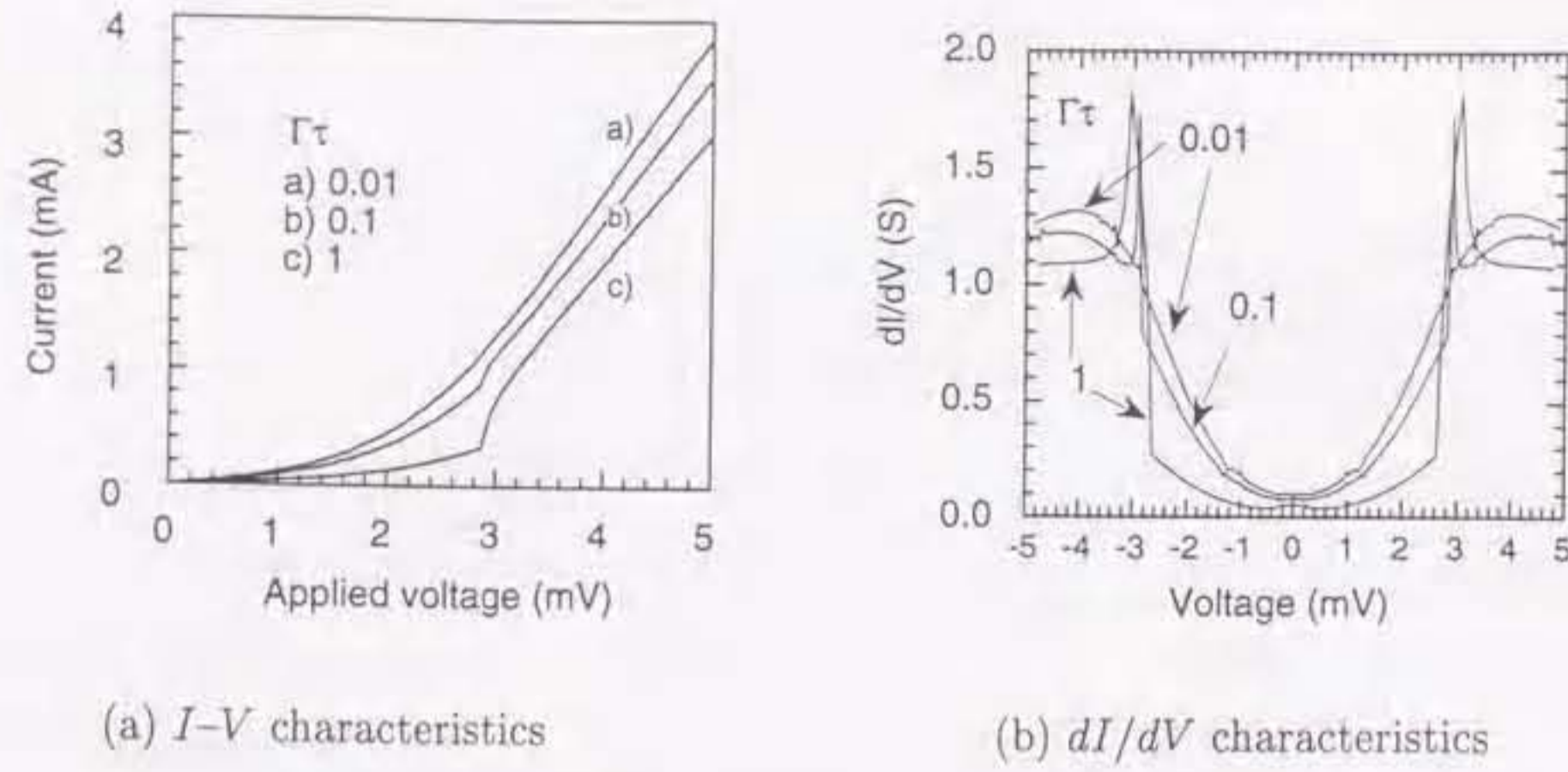


図 4.12: Calculated characteristics using the Klapwijk's model. Temperature is assumed to be 4.2 K. The energy gaps of both electrodes are assumed to be 1.5 meV.

$$I(V) = \frac{G_N}{e} \int_{-\infty}^{\infty} N_L \left(E - \frac{eV}{2} \right) N(E) \left\{ f \left(E - \frac{eV}{2} \right) - f_{\text{mid}}(E) \right\} dE \quad (4.12)$$

$$I(V) = \frac{G_N}{e} \int_{-\infty}^{\infty} N(E) N_R \left(E + \frac{eV}{2} \right) \left\{ f_{\text{mid}}(E) - f \left(E + \frac{eV}{2} \right) \right\} dE \quad (4.13)$$

により 2 つの接合の電圧を求めて直列だから $V = V_R + V_L$ が接合の両端の電圧となる。

図 4.12 に示すように準粒子注入率が大きくなるにつれ、SIN 接合の特性から SIS 接合の特性に変化する。中間層が十分厚ければこれは SIN 接合の直列であるから、2 倍の R_N の SIN 接合になる。もし、中間層で準粒子がまったく緩和しない $\Gamma\tau = \infty$ の極限では、接合の R_N は 2 倍で準粒子トンネル特性は SIS 接合 1 個分と等しい。

SINIS 接合の I - V と特性の実験結果、図 4.9 と計算結果、図 4.12、および dI/dV 特性の実験結果と計算結果、図 4.10 (a) と図 4.12 (b) を比較して、準粒子注入量のパラメータ $\Gamma\tau$ 積が、最大で $\Gamma\tau \simeq 0.1$ と見積もられる。

4.2.4 準粒子注入によるギャップのエンハンスメント

超伝導体の超伝導ギャップは次のように定義される [90]。

$$\Delta_k = \frac{1}{2} \sum_l V_{kl} \sin 2\Delta_l (1 - 2f_l) \quad (4.14)$$

ここで、 V_{kl} は BCS 相互作用の定数で、 f_l は励起準粒子の占有数である。準粒子が注入された非平衡状態では電子のエネルギー分布 f_l が変化するため、 Δ が変化する可能性がある。 V_{kl} は超伝導体の種類、膜の質によってきまり、準粒子が注入されても変わらない定数と仮定する。これは臨界温度 T_c を測定することによって次式から見積ることができる。

$$N(0)V = \frac{1}{\int_0^{k_B\theta_D} \frac{\tanh \frac{\epsilon}{2k_B T_c}}{\epsilon} d\epsilon} \quad (4.15)$$

ただし、弱結合超伝導体の場合は次の近似が成り立つ。

$$N(0)V = \frac{1}{\log \left(\frac{1.14\theta_D}{T_c} \right)} \quad (4.16)$$

ここで、 $N(0)$ はフェルミレベル近傍の電子の状態密度である。 V は BCS 相互作用の定数 V_{kl} を一定値で近似した値である。

具体的に T_c とギャップが準粒子注入によってどう変化するかをみるために、(4.14) 式において l についての和を、エネルギー E に関する積分に置き換えて

$$1 = N(0)V \int_{\Delta}^{k_B\theta_D} dE \frac{1 - 2f(E)}{\sqrt{E^2 - \Delta^2}} \quad (4.17)$$

となる。 $f(\epsilon)$ は熱平衡状態ではフェルミディラックの分布関数であるが、SINIS 接合については (4.10) 式で与えら得る Klapwijk の分布関数 f_{mid} を代入する。この式において $\Delta = 0$ となる温度 T を非平衡状態の臨界温度 T_c と定義する。(4.17) 式を、Newton 法により数値的に解を求めた結果を図 4.13 に示す。

バイアス電圧が 3 mV 付近で Al の臨界温度 T_c が上昇している。この 3 mV は両側の電極の超伝導体のエネルギーギャップ $2\Delta_{\text{Nb}}/e$ に等しい。これは、図 4.11 に示したように、

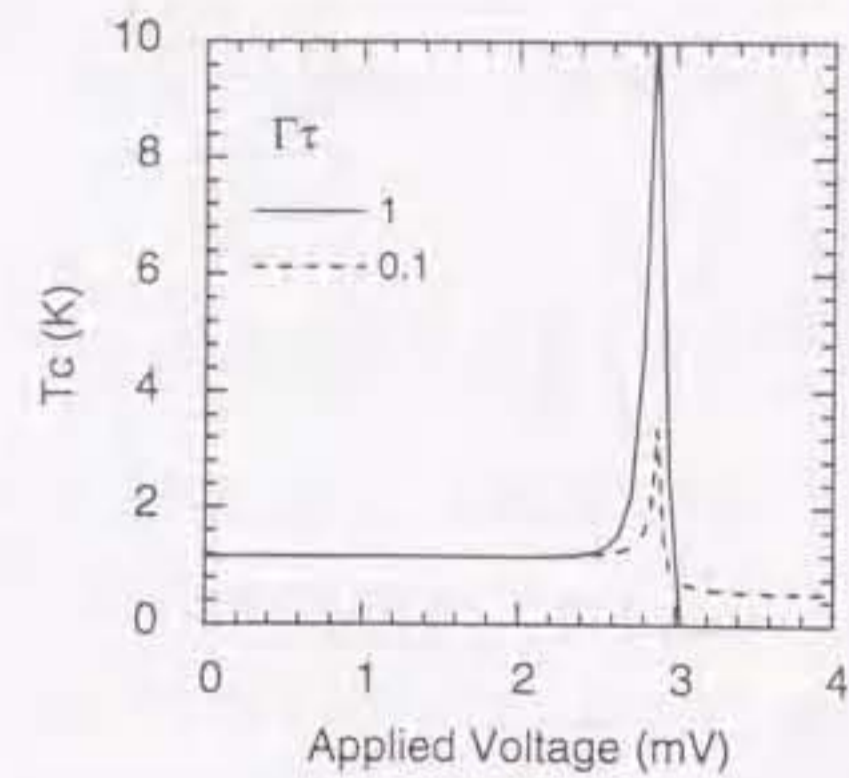


図 4.13: T_c enhancement of the intermediate Al electrode by the injection of quasiparticles.

バイアスが 3 mV のとき注入された準粒子により状態密度が変調され、電子の分布が 0 K の分布に近づくためである。接合へのバイアス電圧がこの $2\Delta_{\text{Nb}}/e$ より小さいときはほとんど Al の T_c は変化しておらず、逆に $2\Delta_{\text{Nb}}/e$ より大きいときは準粒子注入により T_c が減少し超伝導性が抑圧されている。すでに述べたように実験結果より $\Gamma\tau$ 積は最大で 0.1 程度と見積もられているので、4.2 K では Al は超伝導性を示さないが、2 K 程度まで温度を下げると超伝導転移することを示している。

図 4.13 から準粒子注入によって T_c が上昇することあることが理論的に示されたが、このとき超伝導ギャップがどうなるかを同様に求めてみる。前に T_c を計算したときは $\Delta = 0$ eV となる温度 T を (4.17) 式により計算しこの温度を臨界温度 T_c としたが、今度は、いくつかの温度 T にたいして (4.17) 式を満たす Δ を数値的に求めた。どちらの場合も $N(0)V$ は定数とした。 $\Gamma\tau = 1$ のときの計算結果を図 4.14 に示す。

熱平衡状態の Al の T_c は約 1.2 K であるが 4.2 K でも準粒子注入によりギャップが出現することがあることがわかる。それは、接合へのバイアス電圧がちょうど両側電極超伝導体のエネルギーギャップ $2\Delta_{\text{Nb}}$ に一致したときで、このとき準粒子注入によって、絶対零

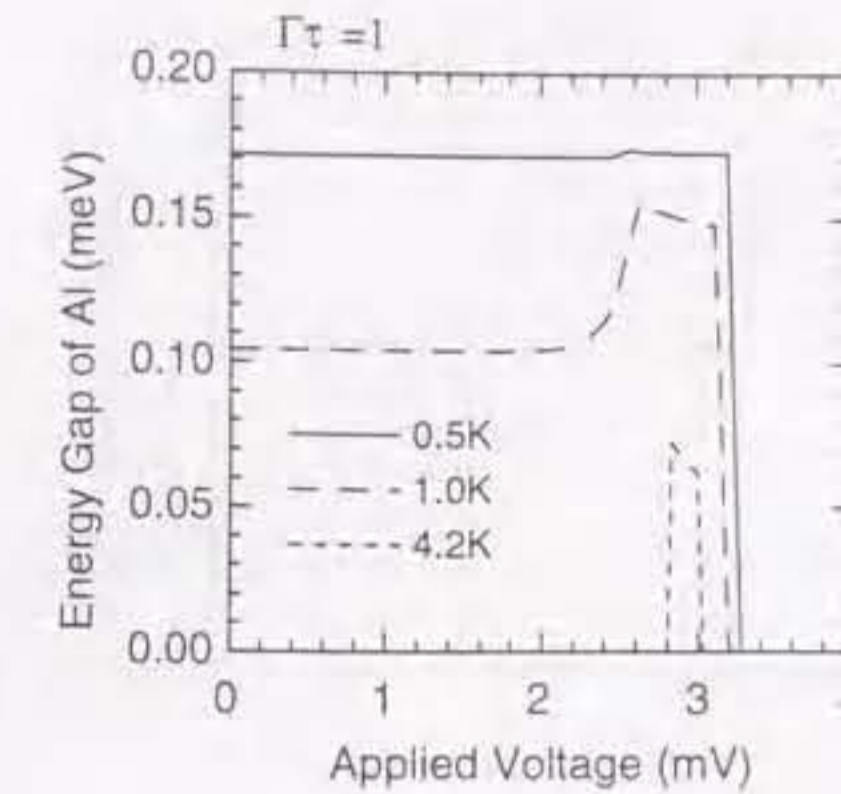


図 4.14: Gap enhancement of the intermediate Al electrode by the injection of quasiparticles. $\Delta_{\text{Nb}} = 1.5$ meV, $\Gamma\tau = 1$.

度におけるギャップ $\Delta(0)$ 程度まで増加することが示されている。

接合へのバイアス電圧が $2\Delta_{\text{Nb}}$ より大きい場合はエネルギーギャップは抑圧されることがわかる。

今までは中間電極が常伝導金属である SINIS 接合について計算した。次に中間電極が Nb である SISIS 型の接合の中間電極 Nb に準粒子を注入した場合について計算結果を図 4.15 に示す。

図 4.15 (a) は異なる $\Gamma\tau$ における準粒子注入による中間電極 Nb の臨界温度 T_c のバイアス電圧依存性を示している。中間電極 Nb はもともと 4.2 K においても超伝導ギャップが存在するが、膜厚が薄いために $\Delta_{\text{mid}} = 4$ meV と低下していると仮定している。接合へのバイアス電圧が 3 mV 付近で T_c が上昇していることがわかる。図 4.15 (b) は準粒子注入による中間電極 Nb のエネルギーギャップのバイアス電圧依存性を示している。4.2 K において超伝導ギャップのエンハンスメントは小さいことがわかる。

ここでは定性的な特性をみるだけなので簡単のために計算には両側の Nb 電極の温度依

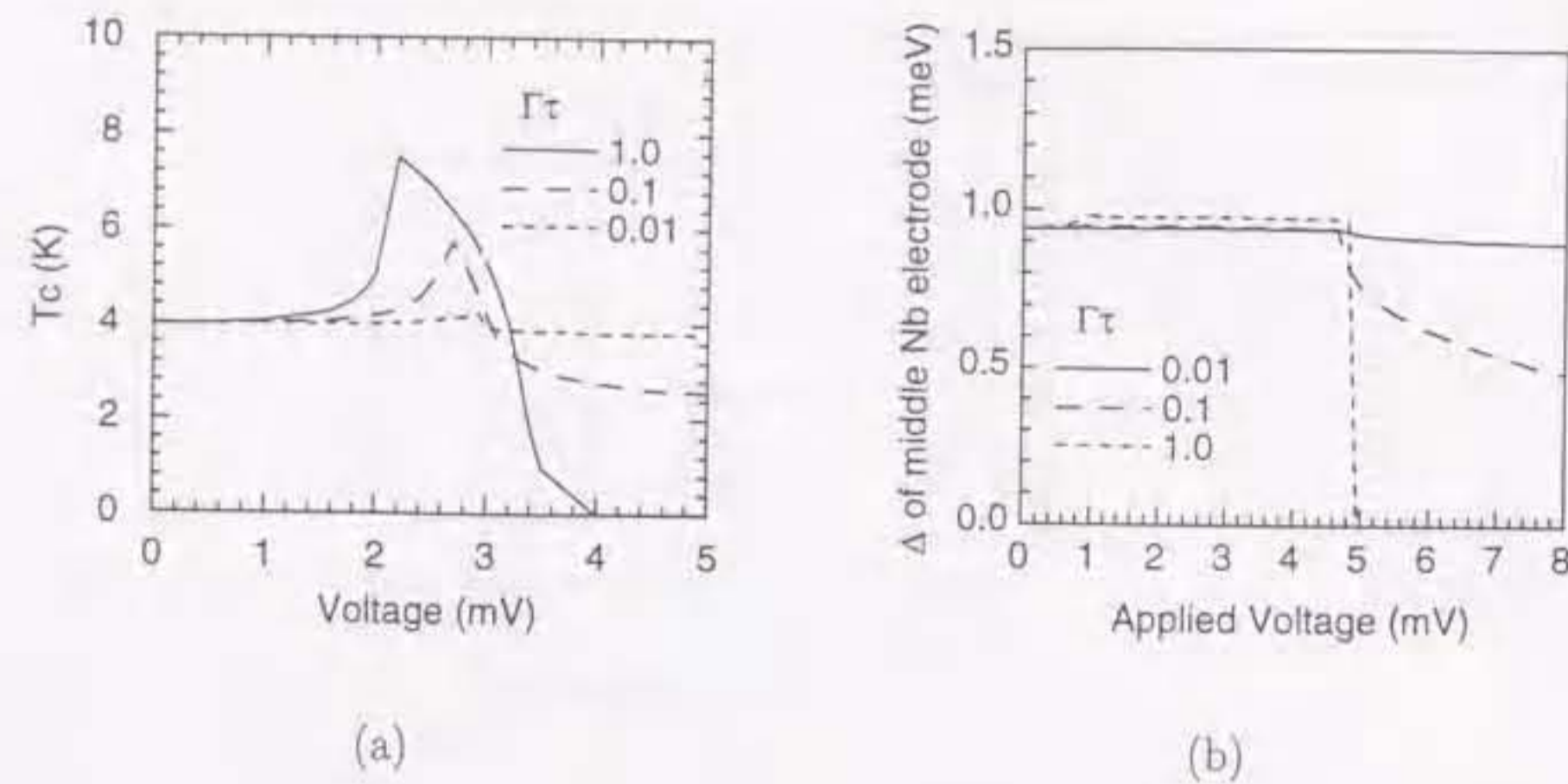


図 4.15: T_c and gap enhancements of the intermediate Nb electrode in double barrier junction(SISIS) by the injection of quasiparticles.

存性を考慮していない。つまり、電極の超伝導体のエネルギーギャップを $\Delta_{Nb} = 1.5 \text{ meV}$ 一定として計算してきた。温度依存性を考慮し $\Delta_{Nb}(T)$ として計算すれば、準粒子注入による T_c の上昇および、 T_c 近くでのギャップの増加はもっと小さくなると考えられる。

Al の T_c の上昇の実験結果

分布関数の変化が本当にこのように Al の特性に変化を与えるか、実際に実験をおこなった。図 4.16 に温度が約 2K における SISIS 接合の I - V 特性を示す。

測定は、4.2 K および、容量 3.8 l の液体 He デュワーを油回転ポンプにより減圧することによって温度を下げた。温度計の精度はあまりよくないが、次の理由からこの温度が 2K 程度であると推定している。SIN 接合のサブギャップ内のリーク電流は、熱的に励起された電子に起因するため、これから温度を見積ることができる。単純な SIN 接合の I - V 特性の温度依存性を計算し、準粒子注入が十分小さいと考えられる SISIS 接合の熱的リーク電流と比較したところ、 $T = 2 \text{ K}$ で理論計算と実験結果がほぼ一致した。また、この温度が超流動 He の温度にはほぼ近いので、この温度で安定してたと考えている。

SINIS 接合の I - V 特性を 4.2K よりさらに低い温度に冷やして I - V 特性を観測したところ、温度が Al の T_c より高い温度で、サブギャップのような準粒子特性がギャップ内に観測された。Nb 電極のギャップ $2\Delta_{Nb}$ と、Al のギャップ $2(\Delta_{Nb} - \Delta_{Al})$ を図中に矢印で示した。このギャップの大きさは中間電極膜厚やトンネル障壁の酸化ガス圧に依存することがわかる。図 4.16 (a) は中間電極 Al の膜厚が大きい場合で、20 nm でトンネル障壁の酸化ガス圧は 100 mTorr である。この図から 2 K における Nb のエネルギーギャップを $\Delta_{Nb} = 1.50 \text{ meV}$ 、Al のエネルギーギャップを $\Delta_{Al} = 0.05 \text{ meV}$ と読みとった。

図 4.16 (b) は中間電極 Al の膜厚を (a) の半分の 10 nm とした場合である。2 K におけるギャップ電圧はそれぞれ $\Delta_{Nb} = 1.50 \text{ meV}$ 、 $\Delta_{Al} = 0.13 \text{ meV}$ と読みとれる。

図 4.16 (c) は中間電極 Al の膜厚をさらに薄く 4 nm とし、なおかつトンネル障壁の酸化ガス圧を 10 mTorr と減らして、障壁膜厚を薄くした場合である。電流電圧特性の非線形性がさらに強くなっている。2 K におけるギャップ電圧はそれぞれ $\Delta_{Nb} = 1.50 \text{ meV}$ 、 $\Delta_{Al} = 0.20 \text{ meV}$ と読みとれる。

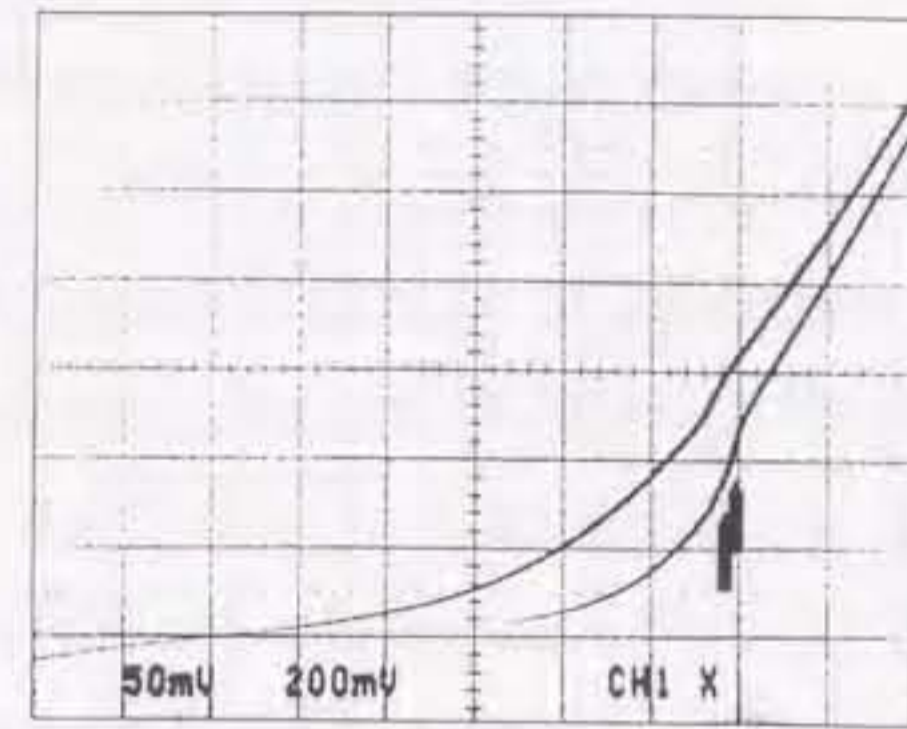
この結果は、SINIS 接合の中間常伝導電極への準粒子注入によりギャップがエンハンスされるという Klapwijk らのモデルを実証している。

4.3 積層ジョセフソン接合の作製

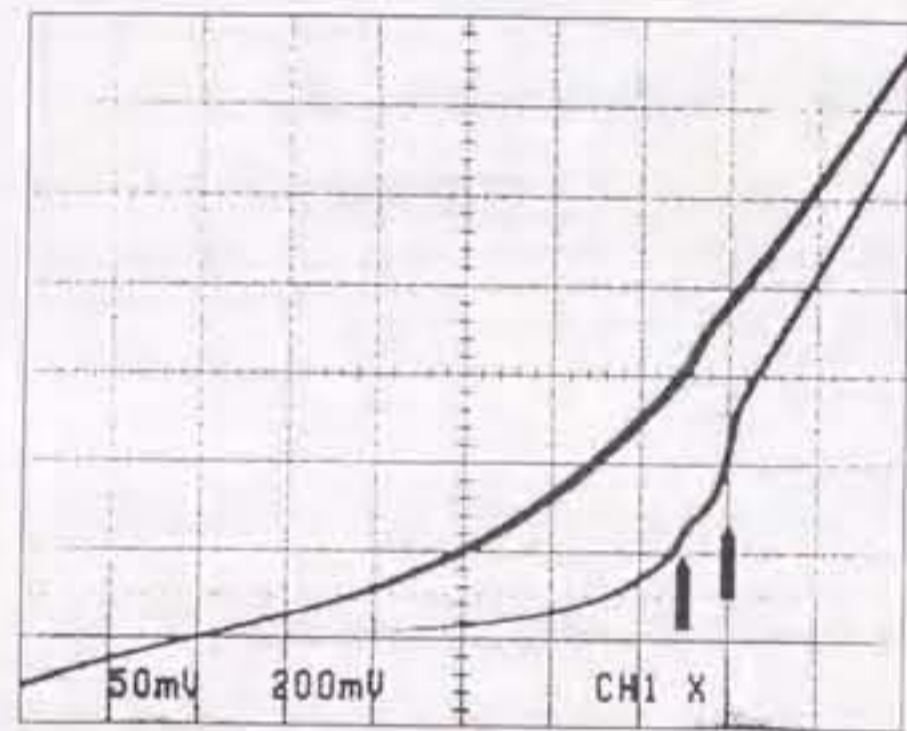
ここからは多重積層ジョセフソン接合の作製とその特性について検討する。図 4.17 に 2 重積層接合 (SISIS 接合) の断面図を示す。3 章で作製した Nb/ AlO_x /Nb 接合の作製技術を応用させている。

4.3.1 作製プロセス

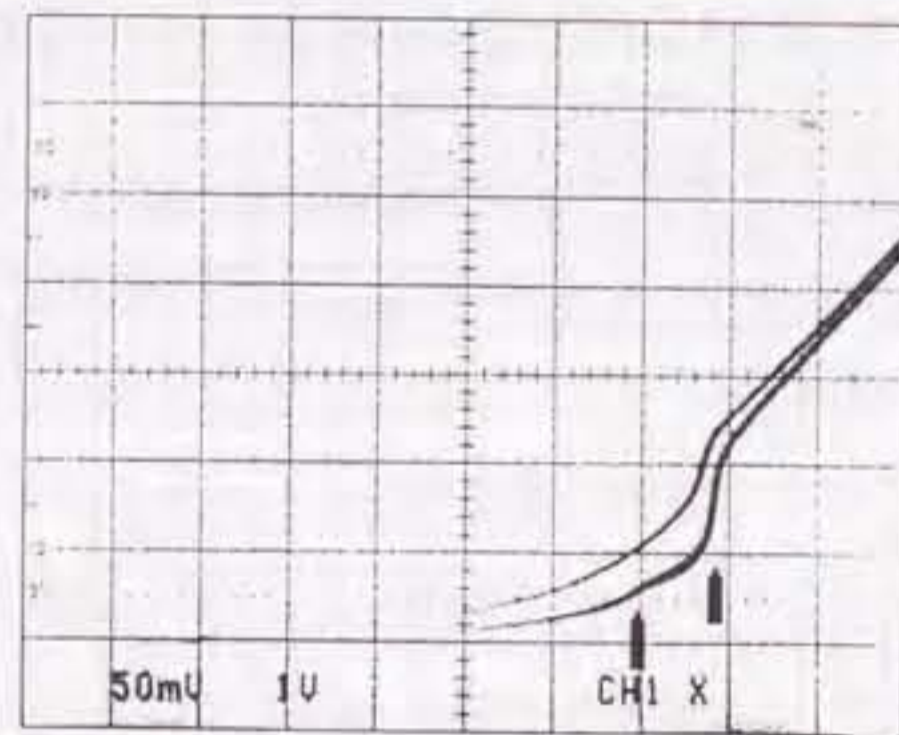
(Nb/ AlO_x -Al) $_n$ /Nb 積層膜は Si 基板上に dc マグネトロンスパッタによって成膜された。到達真空度は $2.5 \times 10^{-5} \text{ Pa}$ 以下である。Al 薄膜は 13 Pa の O_2 雰囲気中に置いて 30 分自然酸化された。この条件で作製された接合の臨界電流密度は約 $1.5 \times 10^7 \text{ A/m}^2$ であ



(a) Al 20nm, 100mTorr



(b) Al 10nm, 100mTorr



(c) Al 4nm, 10mTorr

図 4.16: I - V characteristics of SINIS junctions. The upper and lower characteristics were observed at 4.2 K and about 2 K, respectively. x :0.5mV/div, y :200mA/div. Gap structures of $2\Delta_{Nb}$ and $2(\Delta_{Nb} - \Delta_{Al})$ are observed at about 2 K.

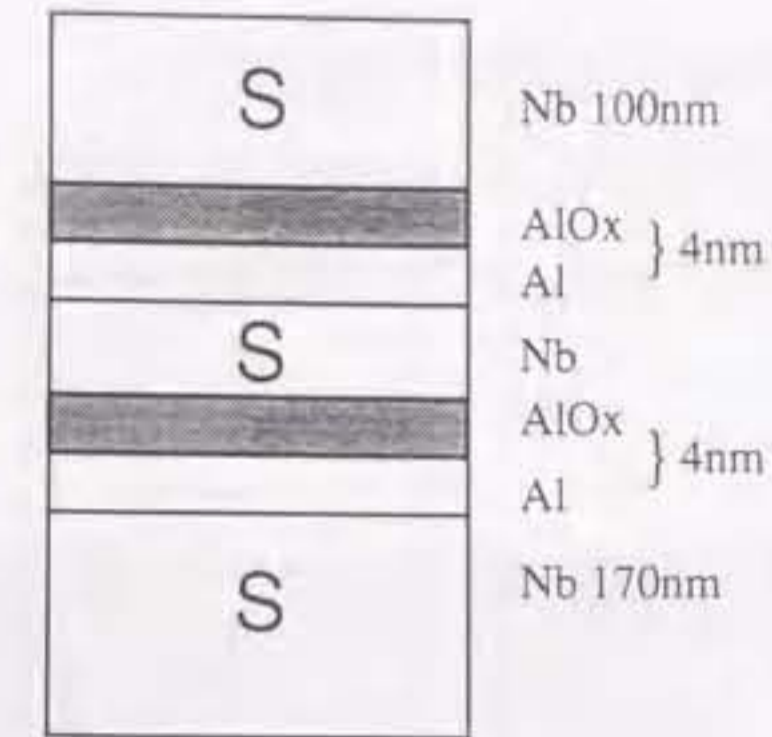


図 4.17: A cross section of an SISIS type junction.

る。接合は Selective niobium etching process (SNEP) [91] と呼ばれる方法によって作製された。膜厚はスパッタ時間と堆積レートによって制御された。下部電極と上部電極の Nb の膜厚はそれぞれ 170 nm と 80 nm である。中間電極の膜厚は 4 nm から 20 nm の範囲で作製した。スパッタで成膜された薄膜 Nb は柱状の多結晶体であるので [92]、4 nm という非常に薄い膜厚では、均一な電極になっているかという問題がある。しかし、このような非常に薄い電極を中間層に用いてもギャップの低下はあるが、それ以外の接合の品質は非常によい実験結果が実際には得られている。図 4.18 に中間層が 4 nm の膜厚の Nb を用いた 2 重積層接合の電流電圧特性 (I - V) を示す。測定は 4.2 K で、四端子法でおこなった。2つの接合は同期してスイッチしているので、ギャップ電圧が 4.2 mV の1つの接合のように見える。中間電極膜厚が 4 nm の接合はギャップ電圧が 4.2 mV にまで減少しているにもかかわらず、図 4.18 に示すようにリーク電流が小さく電圧遷移幅の小さい高品質な接合が得られた。

ギャップ電圧は図 4.19 に示すように膜厚の減少に伴い減少した。これは電極の膜厚がコヒーレンス長さ ξ_c より薄くなったため超伝導性が劣化したことが主な原因と考えられる。Nb 薄膜の臨界温度 T_c を膜厚を変えて測定を試みたところ、薄膜の T_c の膜厚依存性はほぼ V_g の膜厚依存性と同様の傾向が見られたが、トンネル障壁に囲まれている接合の中間電極と

違い、 T_c を測定した薄膜は大気にさらされ表面が10 nm程度酸化されるため[93]実効的な膜厚が減少し、完全に定量的な一致は得られなかった。

しかし、4 nmという膜厚まではギャップ電圧は低下するものの高品質な2重積層ジョセフソン接合が得られることがわかった。中間層膜厚が2 nmの接合は中間電極が超伝導性を示さず SIN 接合の直列となった。

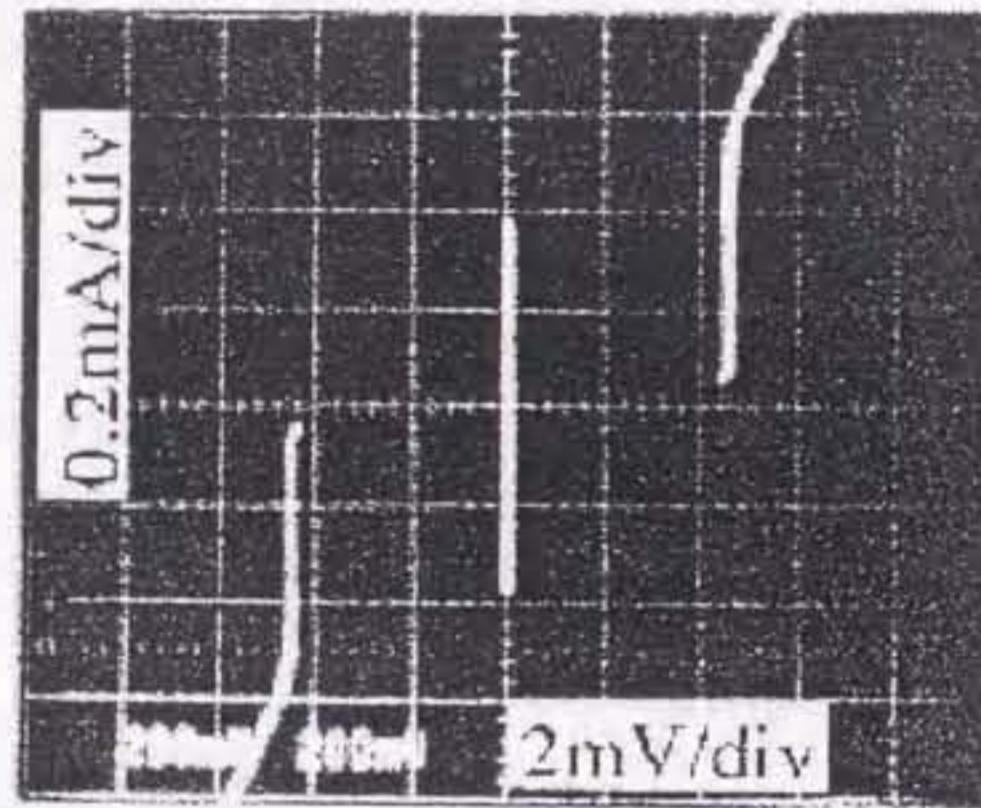


図 4.18: I - V characteristics of double junction. The thickness of intermediate Nb layer is 4 nm. Area of junction is $10 \times 10 \mu\text{m}^2$ (at 4.2 K).

4.3.2 薄い中間電極を持つ積層ジョセフソン接合の同期スイッチ

本研究ではこの非常に薄い中間層を持つ2重接合に見られた同期スイッチと従来の平面型の直列接合に見られる同期スイッチ[94]と比較した。同期スイッチというのは、時間的に同時という意味ではなく、ある接合が電圧状態にスイッチする影響を受けて別の接合もスイッチし、ある規則性のある物のことを指している。スイッチングは連続的に起こっても測定器の時間分解能より短い時間内でスイッチする接合はすべて同時にスイッチしているように見える。しかし、重要ななのはスイッチングの時間ではなく、接合間の同期である点に注意したい。

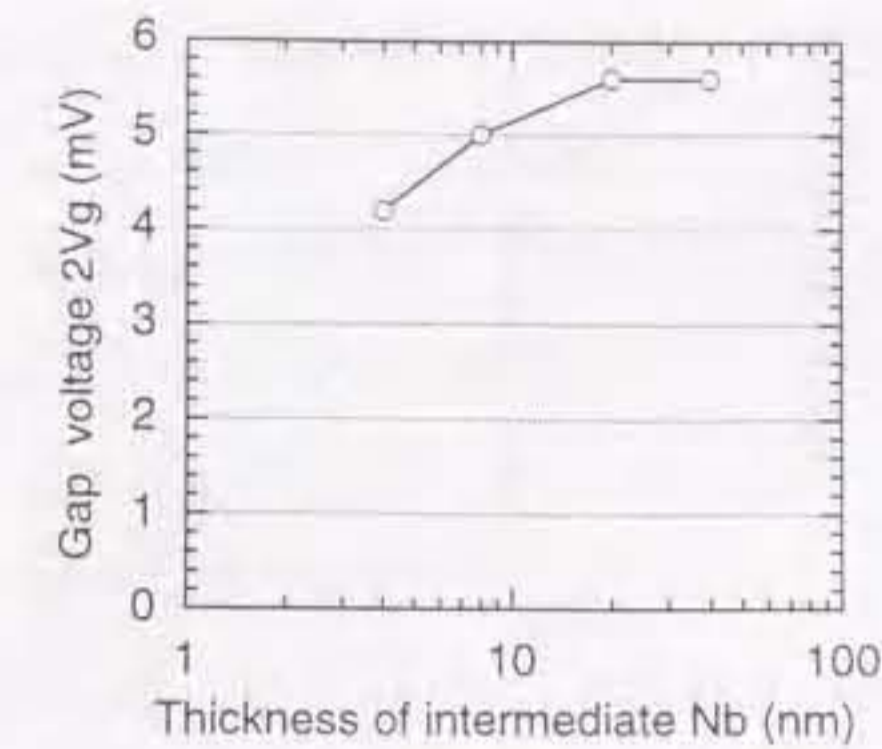


図 4.19: Thickness dependence of gap voltage of double barrier junction at 4.2 K.

図 4.21 は図 4.20 に示すような2重接合の64直列の電流電圧特性である。Suzukiら[95]の報告によれば平面型直列接合の同期スイッチは測定系を多重反射するパルスによって起こるので、線路インピーダンスや配線長やインピーダンス不整合などの条件によって起こったり起こらなかったりするし、同期スイッチが起こる場合も同期スイッチの様子はそれらの条件に依存する。

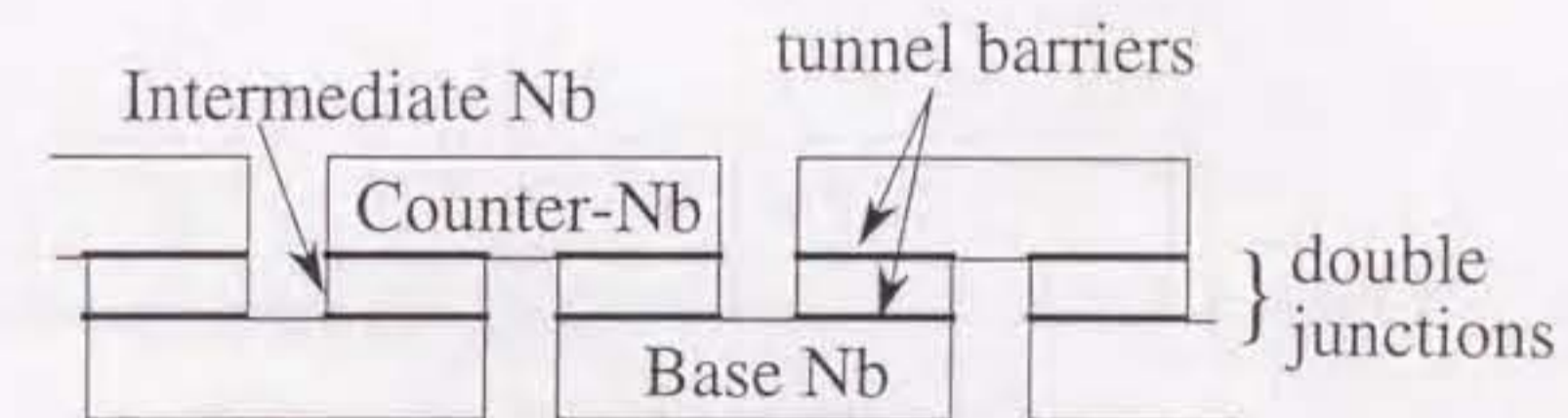


図 4.20: Schematic view of the connected 64 double junctions.

直列に接続された2重接合には、 50Ω 出力のファンクションジェネレータから抵抗 R_p

、及び特性インピーダンス 50Ω のケーブルを通して実効的に定電流の三角波が供給される。図 4.21 (a) と 図 4.21 (b) はこの R_p 依存性を示している。

まず、図 4.21 (a) も 図 4.21 (b) もスイッチングによるステップ電圧間隔の最小値、すなわちギャップ電圧は約 4 mV であり、 2 mV 間隔のスイッチングは全く見られないことから、64 個の 2 重接合の上下の接合はすべて同期してスイッチしている。

一方、 R_p が変わるとインピーダンスミスマッチが起こるため測定系を多重反射するパルスの様子が変化する。そこで、 $R_p = 1 \text{ k}\Omega$ のときは図 4.21 (a) に示されるように、いくつかの隣り合う接合間にも同期スイッチがみられ、 R_p が 50Ω のときは図 4.21 (b) に示されるようにすべての 2 重接合が独立にスイッチしている。(ここで、隣り合う接合間というのは空間的に隣ではなく、 I - V 特性上で隣同士、つまり臨界電流が近い接合間を指す。) ただし、2 重接合の上下の接合は R_p に依存せずどちらも同期してスイッチしている。図 4.21 (b) を拡大したものが図 4.21 (c) である。

これまでみてきたように、離れた 2 重接合間の同期スイッチは測定系に依存するが、2 重接合の上下の接合の同期スイッチはすべての 2 重接合間で起こっており、しかも測定系の条件に依存しなかった。前者の同期スイッチのメカニズムは通常のジョセフソン接合の直列接続にみられるのと同じで、測定系のスイッチングパルスの多重反射によって臨界電流の近い接合間でおこる同期スイッチと考えられる。後者のメカニズムについては、臨界電流の値が等しい必要がないのと測定系の条件に全く依存しないのでスイッチングパルスの多重反射によるものではないといえる。

つぎに、上下の接合間の同期スイッチについて考える。本研究では、中間層電極の膜厚が $40, 20, 14, 8, 4 \text{ nm}$ の 2 重接合を作製した。中間層電極の Al の膜厚はすべて 4 nm である。中間層電極が十分厚い 2 重接合は 2 つの独立な接合のように振る舞うと期待される。中間層電極が十分厚い接合でも臨界電流が近ければスイッチングパルスにより同期スイッチが起こる。しかし、先に述べたような測定系に依存しない同期スイッチは中間電極の膜厚が 8 nm または 4 nm のように薄い場合にしか観測されなかった。

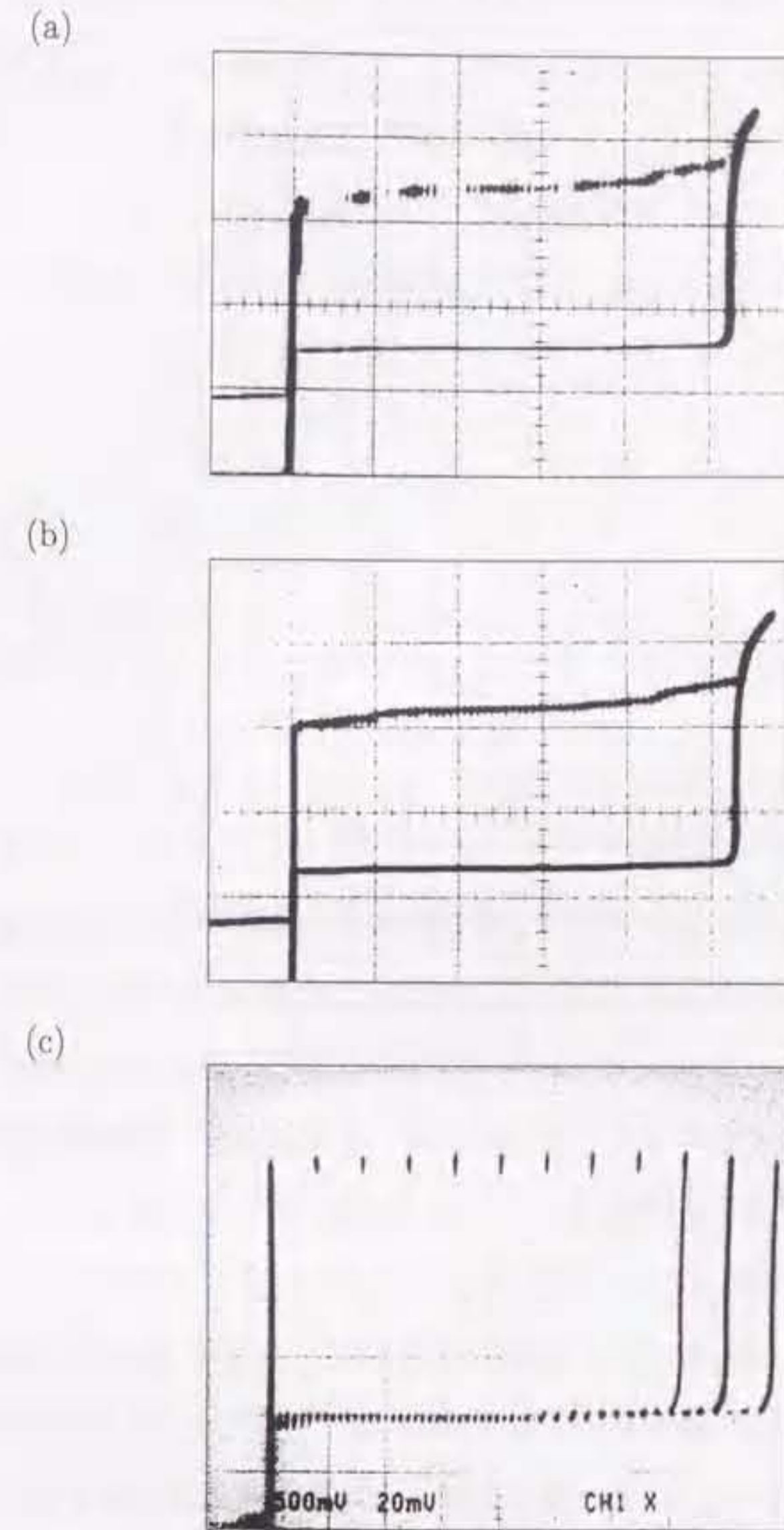


図 4.21: Switching of 64 series of double junctions. (a) $R_p = 1 \text{ k}\Omega$. $x:50 \text{ mV/div}$, $y:1 \text{ mA/div}$. Some double junctions switch synchronously. (b) $R_p = 50 \Omega$. $x:50 \text{ mV/div}$, $y:1 \text{ mA/div}$. All 64 double junctions switch independently. (c) $R_p = 50 \Omega$. $x:5 \text{ mV/div}$, $y:0.4 \text{ mA/div}$. Voltage axis is magnified. In the case of both (a) and (b), the upper and lower junctions switch synchronously.

図 4.22 は接合の下部臨界磁場の中間電極 Nb 薄膜の膜厚依存性の実験結果である。接合に外部磁界が引加されたとき臨界電流が零に抑圧される磁束密度 B_0 の実験値を示している。実際は大きい接合の場合モードの重なりのため臨界電流は完全にはゼロにならないので、 $n=0$ の曲線を外挿して B_0 を求めることになる。一般にジョセフソン侵入長 λ_J は電極膜厚の減少に伴い減少する [96]。2重接合の場合には Amin らの理論 [77] によれば上下の接合間の臨界電流密度が異なるときジョセフソン侵入長は次の式で与えられる。

$$\lambda_{J1} = \left\{ \frac{2\pi \lambda_L}{\Phi_0} \left[2J_{c1} + (J_{c1} + J_{c2}) \tanh \frac{d}{2\lambda_L} + (J_{c1} - J_{c2}) \coth \frac{d}{2\lambda_L} \right] \right\}^{-1/2} \quad (4.18)$$

$$\lambda_{J2} = \left\{ \frac{2\pi \lambda_L}{\Phi_0} \left[2J_{c2} + (J_{c2} + J_{c1}) \tanh \frac{d}{2\lambda_L} + (J_{c2} - J_{c1}) \coth \frac{d}{2\lambda_L} \right] \right\}^{-1/2} \quad (4.19)$$

$$(4.20)$$

ここで、 J_{c1} と J_{c2} は接合の臨界電流密度で、 λ_L はロンドン侵入長で、 d は中間電極の膜厚である。

これを計算した結果を図 4.23 に示す。破線は両方の接合の臨界電流密度が全く等しい場合で、この時は2つの接合は全く同じ λ_J となることがわかる。ところが、 J_c の小さい方の接合を接合 1 とすると中間電極が薄くなるにつれて λ_{J1} は増加し、反対に臨界電流が大きい方の接合の λ_{J2} は減少することが示される。2つの接合の臨界電流密度の違いがわずか 5% でも λ_{J1} と λ_{J2} はかなり異なることがわかる。ここで、計算には $J_{c1} = 1.00 \times 10^7$ A/m² と $J_{c2} = 1.05 \times 10^7$ A/m² の値を用いた。実際の接合は 5% 以上の臨界電流密度のばらつきがある可能性があるため、実際の λ_{J1} と λ_{J2} は図 4.23 に示された計算値よりさらに大きな差がひらくことになる。

図 4.24 に中間層膜厚に加えて、2接合の接合の臨界電流のばらつきもパラメータにとりジョセフソン侵入長 λ_J を計算した結果を示す。ここでは臨界電流密度を 3 kA/cm² とし計算した。(a) が上下の接合のうち臨界電流の小さい接合のジョセフソン侵入長 λ_J で、(b) が臨界電流の大きい接合の λ_J である。多重積層接合はトンネル障壁の酸化を別々に行うためどうしてもばらつきが生じるのに加えて、トンネル確率は障壁膜厚の指数関数となっているので、臨界電流密度が 10% 程度ばらつくことは十分考えられる。例えば2つの

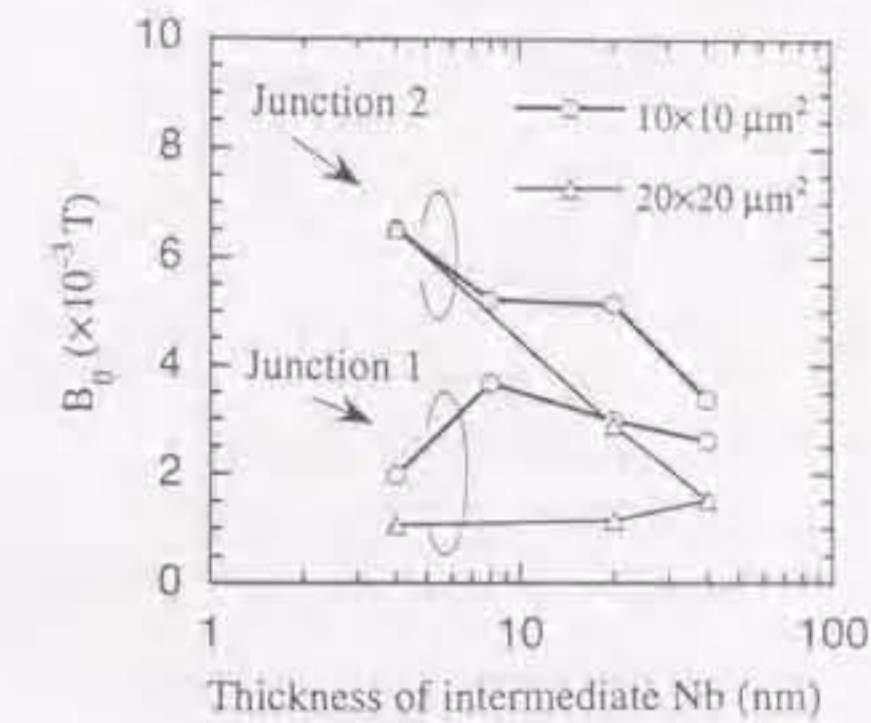


図 4.22: Dependence of B_0 on the thickness of the intermediate Nb. B_0 is a lower critical magnetic field of junctions.

接合の臨界電流が 10% 違っていたとすると、中間電極膜厚は 4 nm まで薄くしなくても、10 nm で十分 2つの接合の特性の違いがあらわれることが、図 4.24 から読みとれる。

中間電極が薄い 2重接合の場合、ある条件が満たされる場合にのみ同期スイッチが観測される。まず、図 4.25 に 2重積層接合の臨界電流の外部磁場依存性の中間電極膜厚依存性を示す。中間電極が厚い場合でも I - V 特性においてスイッチングパルスによる同期スイッチが見られることはあっても図 4.25 (a) のように磁場依存性を観察すれば独立にスイッチしていることがわかる。つまり、スイッチングパルスによる同期スイッチは臨界電流が近くなる 2つの曲線が交差する部分で観測される。ところが、図 4.25 (b) に示すように上下 2つの接合の臨界電流の磁場依存性の曲線が交差している部分の同期スイッチは、スイッチングの順と臨界電流の大小関係が反対になっている。

また、図 4.26 に示されるように、この同期スイッチには面積依存性がある。図 4.26 (a) が $6 \times 6 \mu\text{m}^2$ で、図 4.26 (b) が $10 \times 10 \mu\text{m}^2$ である。中間電極の膜厚は Nb が 4 nm Al が 4 nm である。臨界電流密度は設計値が約 1.5×10^7 A/m² である。(a) と (b) は同一チップ内の接合で、測定は 4.2 K でおこなった。図 4.26 (a) は外部磁場に依存せず上下の接合で常に独立にスイッチしている。最初にスイッチする接合が典型的なフラウンホー

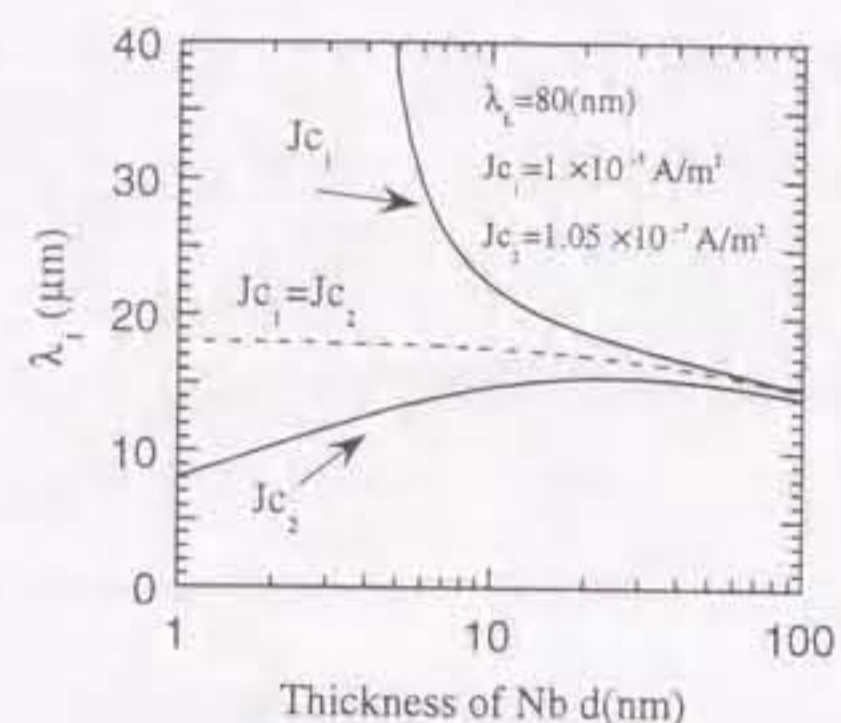
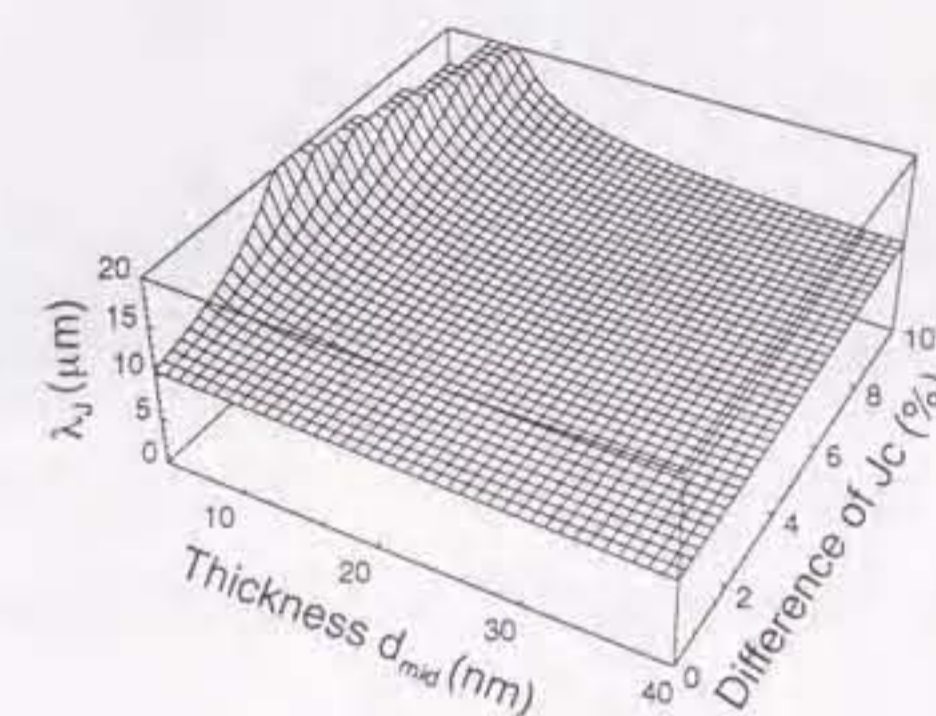


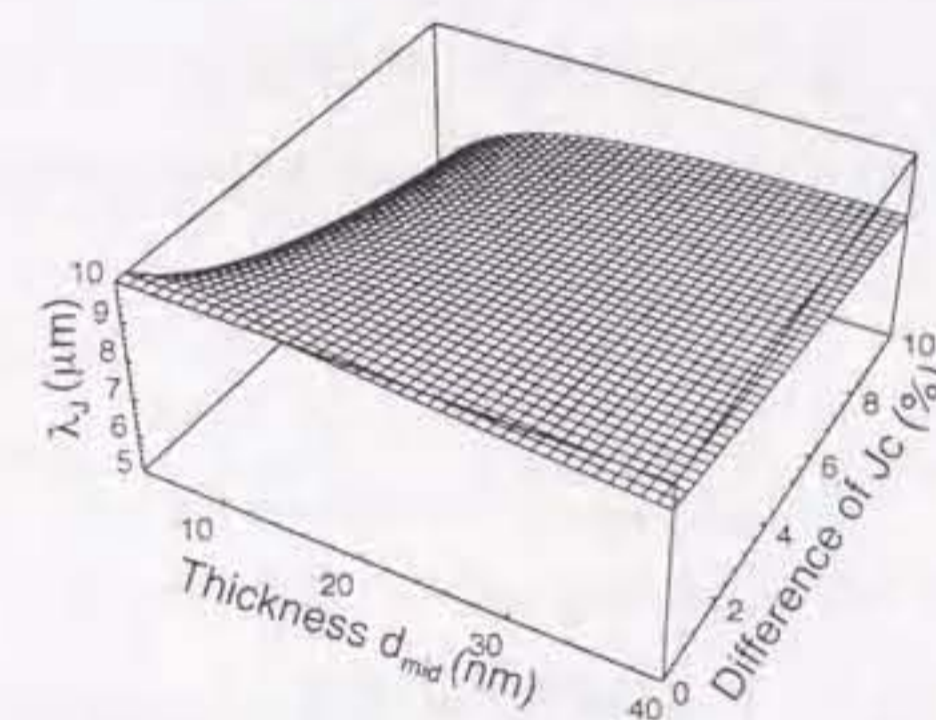
図 4.23: Dependence of λ_J on the thickness of the intermediate electrode. The dashed line shows the case that $J_{c1} = J_{c2}$, and the solid lines show the case that difference between J_{c1} and J_{c2} exists.

ファパターンを示し、後からスイッチする方が大きい接合のように振る舞っている。これは、図 4.23 で示したように λ_J の振る舞いで説明できる。それに対して、図 4.26 (b) の方は、2つの接合の曲線が交差する部分で同期スイッチしている。臨界電流の小さい方の接合は λ_{J1} が接合より十分大きいので臨界電流 I_{c1} の減少はない。一方、臨界電流密度の大きい接合 2 は大きい接合として振る舞い超伝導電流は接合の端を流れるため、見かけの臨界電流 I_{c2} は減少する。この I_{c2} がもう一方の接合の I_{c1} より小さくなると、臨界電流密度 J_c の大小関係に対して、実際に接合を流れる電流の最大値である臨界電流 I_c の大小関係が逆転するという結果になる。この部分で、スイッチングが臨界電流の小さい方で決まっているように見えている。

図 4.27 に接合を流れる電流の様子を示す。上の接合が臨界電流密度の小さい方の接合で、下の接合の臨界電流密度の方が大きいと仮定する。上の接合のジョセフソン侵入長 λ_{J1} は大きくなるので電流は均一に流れる。下の接合のジョセフソン侵入長 λ_{J2} は小さくなるので、本来なら電流は端に偏って流れるはずであるが、中間電極はロンドン侵入長に比べ

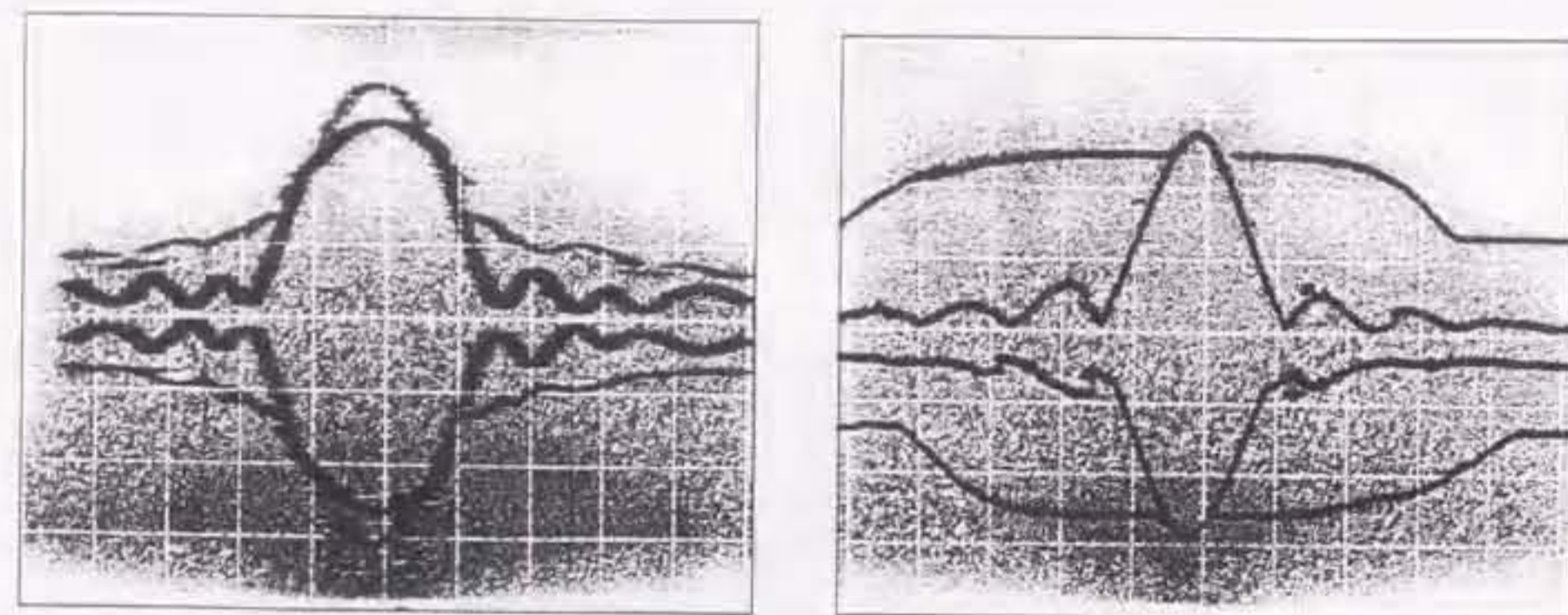


(a) The junction having smaller J_c



(b) The junction having larger J_c

図 4.24: Dependence of λ_J on the thickness of the intermediate electrode and the difference of J_c . Critical current density J_c is 3 kA/cm^2 .



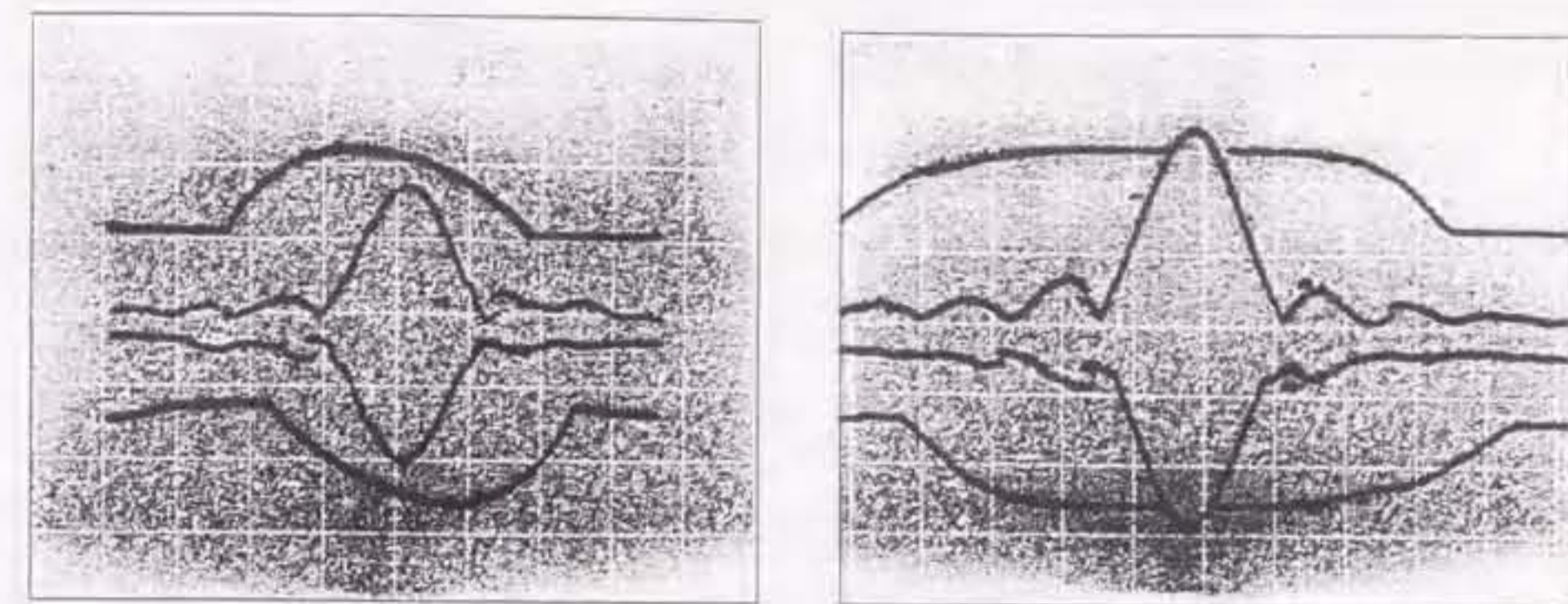
(a) 14 nm
x:0.77mT/div, y:0.5mA/div

(b) 4 nm
x:1.5mT/div, y:0.5mA/div

図 4.25: Magnetic field dependence of the critical current. $10 \times 10 \mu\text{m}^2$. (a) The thickness of the intermediate Nb layer and Al layer are 14 nm and 4 nm, respectively. Two junctions switch independently. (b) The thickness of the intermediate Nb layer is 4 nm. Two junctions switch synchronously within the external magnetic field that two Fraunhofer patterns cross each other.

て非常に薄いためキネティックインダクタンスが大きく、横方向の超伝導電流が流れにくくなっている。したがって、上の接合を流れた電流がそのまま下の接合を面内を均一に流れようとするためスイッチングは臨界電流密度の小さいと仮定した上の接合で決まるということが説明できる。下の接合が同期してスイッチする理由は、上の接合がスイッチした後のポルテクス運動による周回電流が下の接合をスイッチさせると考えられるが、正確には分布定数回路による等価回路でシミュレーションをおこなう必要がある。

すでに実験と計算で示したように、接合の臨界電流にばらつきがあり中間電極膜厚が小さくなると、上下の接合の臨界電流値は外部磁場に対して異なる振る舞いをし、臨界電流の小さい方は λ_J が大きくなるのでいわゆる小さな接合としてふるまうフラウンホーファ



(a) $6 \times 6 \mu\text{m}^2$
x:3.8mT/div, y:0.2mA/div

(b) $10 \times 10 \mu\text{m}^2$
x:1.5mT/div, y:0.5mA/div

図 4.26: Magnetic field dependence of critical current. (a) $6 \times 6 \mu\text{m}^2$. Two junctions switch independently. (b) . Two junctions switch synchronously within the region where two Fraunhofer patterns cross each other. Both (a) and (b) are on the same chip. The thickness of intermediate Nb layer is 4 nm, and the critical current density is designed as $1.5 \times 10^7 \text{ A/m}^2$.

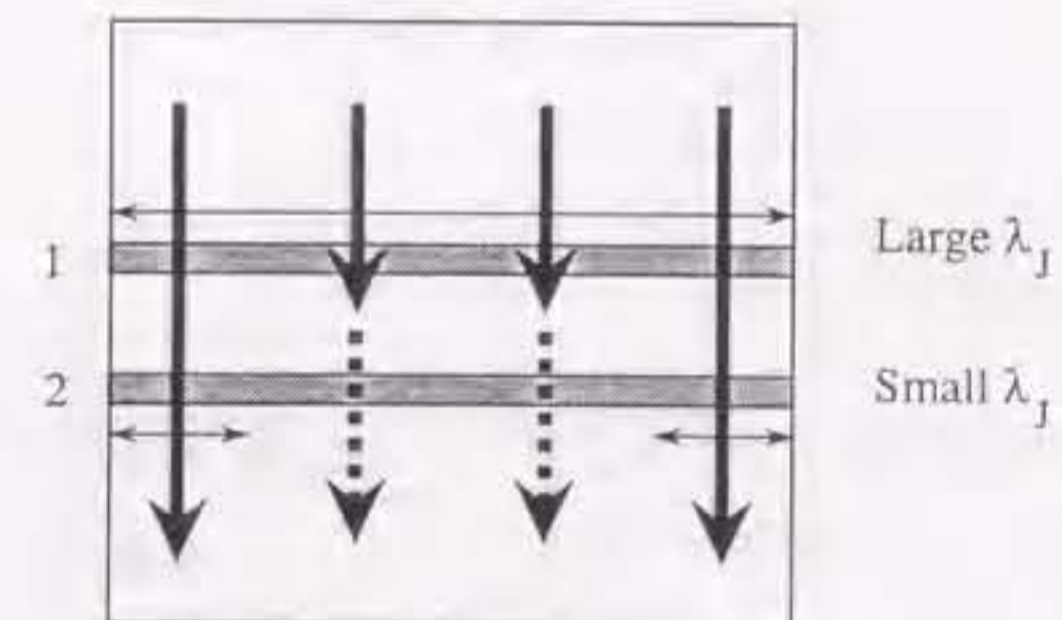


図 4.27: A cross section of double barrier Josephson junction. The junction 1 has smaller I_c and large λ_J , and the junction 2 has larger I_c and small λ_J .

ターンを示し、臨界電流の大きい方は λ_J が小さくなるので大きな接合としてふるまい外部磁場に対する応答感が小さくなった。

いま示したような同期スイッチをしているとき、接合の臨界電流は外部磁場に対してどのような応答をするのか電流電圧 I - V 特性で観測したのが図 4.28 である。中間電極膜厚は Nb が 4 nm で、Al が 4 nm 障壁間隔は合計 8 nm である。接合面積は $15 \times 15 \mu\text{m}^2$ である。(a),(b),(c) と次第に外部磁場を大きくしていった。まず、(a) は外部磁場が 3.8×10^{-4} T と小さいときは、ギャップ電圧がすべて 4 mV で、64 個のスイッチングの様子が観測されているので、すべての上下の接合が同期してスイッチしている。外部磁場を 2 倍の 7.7×10^{-4} T に増加したのが (b) である。上下の接合は図 4.25 または図 4.26 に示したように外部磁場に対して異なる応答を示すはずであるが、すべての上下の接合が同期してスイッチしている。(c) に示すようにさらに外部磁場を大きくするとギャップ電圧が 2 mV になることから、上下の接合が独立にスイッチしていることがわかる。また、臨界電流値が 2 通りに分かれるのは、もともと上下の接合の臨界電流は外部磁場に対して異なる振る舞いをするからである。

この実験から、中間電極膜厚が小さい接合において、外部磁場が小さいとき 2 つの接合の位相がそろっている現象が観測されることがわかる。ただし、外部磁場を大きくすると位相コヒーレントは壊れてしまう。つまり、位相 θ が回転していない $\partial\theta/\partial t \simeq 0$ のもとで、 $\theta \ll \pi/2$ のとき位相コヒーレントがみられた。

4.3.3 多重積層接合の作製

さらに多くの接合を積層させる実験をおこなった。図 4.29 に 3 重接合と 4 重接合の I - V 特性を示す。中間電極 Nb の膜厚は 4 nm である。この接合の臨界電流の外部磁場依存性を図 4.30 に示す。接合面積は (a) が $10 \times 10 \mu\text{m}^2$ で、(b) が $20 \times 20 \mu\text{m}^2$ である。2 重接合で観測されたような同期スイッチがこれらの接合でも見られるが、2 つの接合間でみられるだけで、すべての接合間で同期スイッチは観測されなかった。

これらの接合の臨界電流の磁場依存性をそれぞれ図 4.30 (a), (b) に示す。図 4.30 (a) に

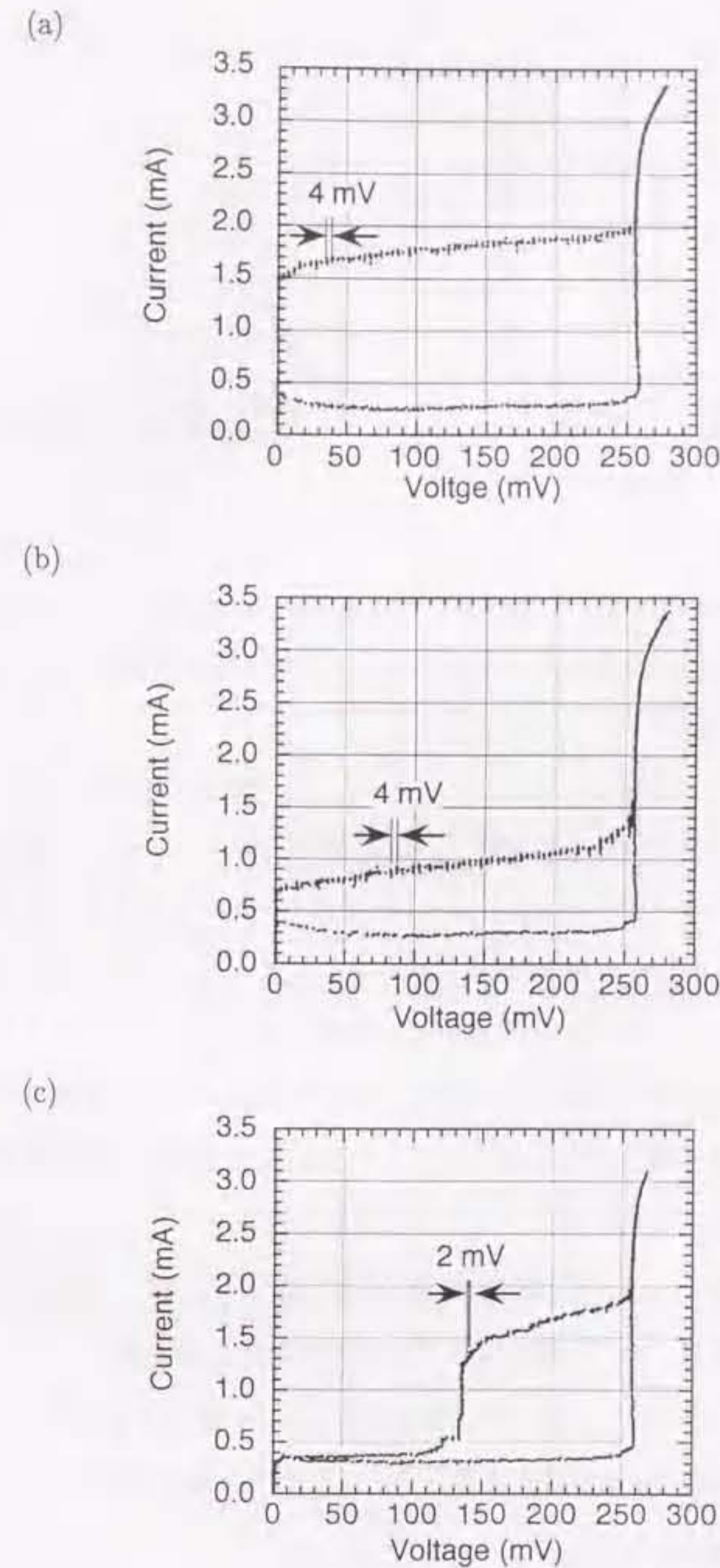


図 4.28: Synchronized responses of 64 series of double junctions for an external magnetic field at 4.2 K. (a) $B = 3.8 \times 10^{-4}$ T. Synchronization of switching between the upper and lower junctions is observed in all double junctions. (b) $B = 7.7 \times 10^{-4}$ T. Synchronization is still observed. (c) $B = 12 \times 10^{-4}$ T. Synchronization is broken if the applied magnetic field is large.

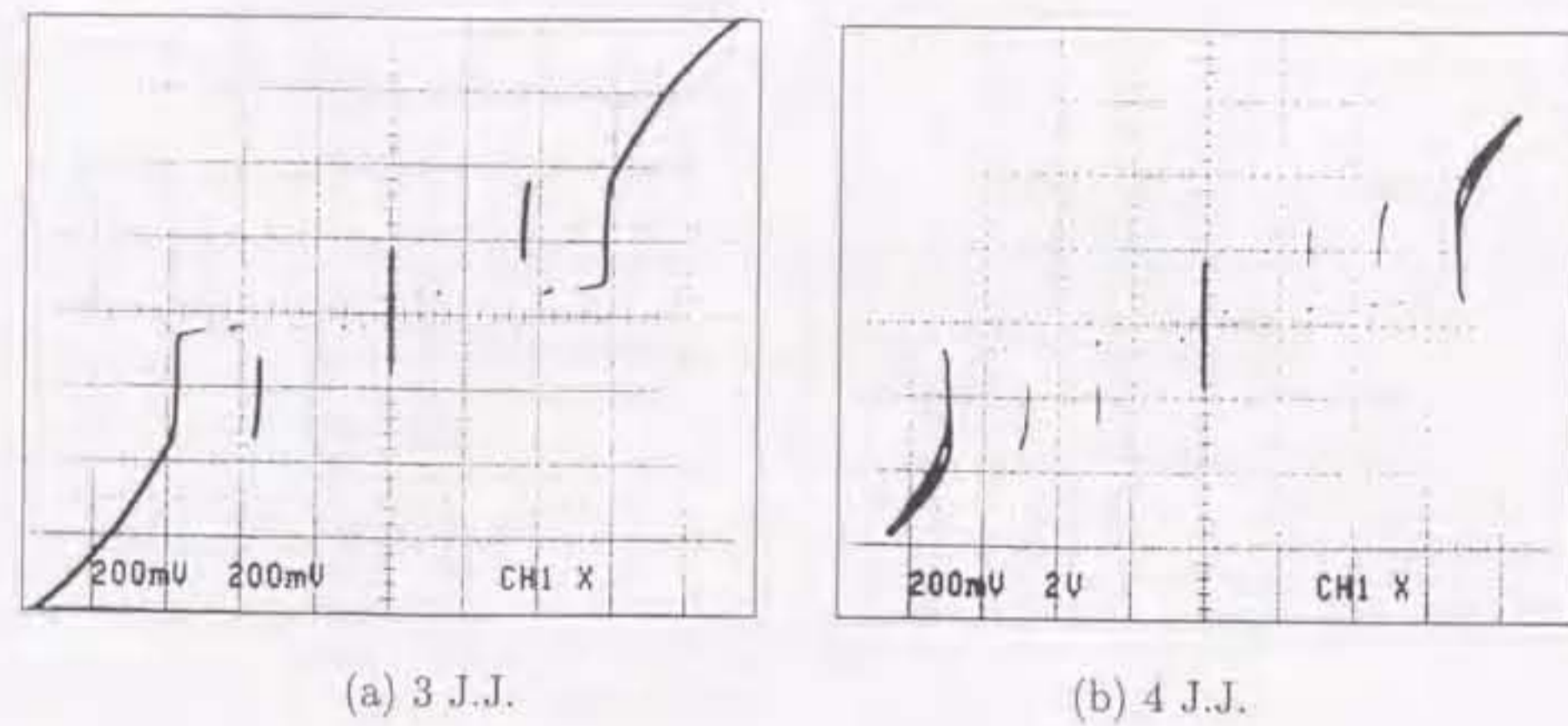


図 4.29: I - V characteristics of stacked Josephson junctions. (a) $\text{Nb}(/\text{AlO}_x/\text{Nb})_3$ junction. $10 \times 10 \mu\text{m}^2$, $x: 2\text{mV}/\text{div}$, $y: 0.5\text{mA}/\text{div}$. (b) $\text{Nb}(/\text{AlO}_x/\text{Nb})_4$ junction. $20 \times 20 \mu\text{m}^2$, $x: 2\text{mV}/\text{div}$, $y: 2\text{mA}/\text{div}$.

示すように、3重接合のそれぞれの接合は外部磁場に対して3通りの反応を示す。膜厚が4nmのNb薄膜のエネルギーギャップは4.2Kで約0.7meVと見積もられたので、上下の接合のギャップ電圧は $0.7 + 1.5 = 2.2\text{mV}$ 、真ん中の接合のギャップ電圧は $0.7 + 0.7 = 1.4\text{mV}$ となるはずである。 I - V 特性から最初に電圧状態にスイッチするのは上下の接合のどちらかで、次にスイッチするのは真ん中の接合であると推測される。最初にスイッチする接合は小さい接合のように振る舞い、次にスイッチする接合はほとんど磁場に反応せず、最後にスイッチする接合は大きい接合のように振る舞った。

図 4.30 (b) に示すように、4重接合も外部磁場に対して3通りの反応を示す。2つの接合は小さい接合のように、1つの接合は大きい接合のように振る舞い、もう一つの接合はほとんど外部磁場に反応しない。 I - V 特性から判断して、1番目と2番目にスイッチする接合は真ん中の2つの接合で、3番目と4番目にスイッチする接合は両側の接合と推測される。

3重接合と4重接合のスイッチングをみると、スイッチングの順序と接合の位置関係には特に相関はみられなかった。

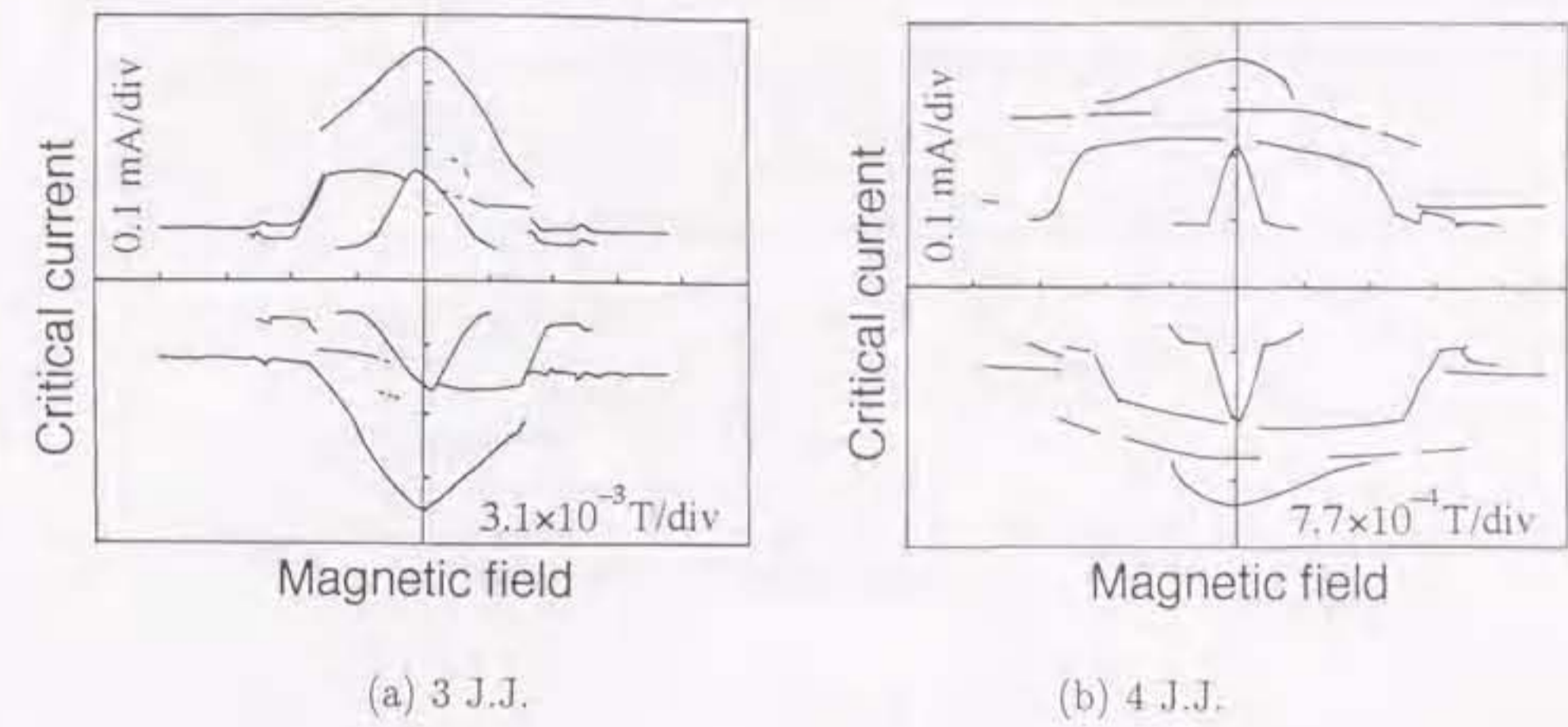


図 4.30: Dependence on the external magnetic field at 4.2 K. (a) Stacked three junctions. Area of junction is $10 \times 10 \mu\text{m}^2$. (b) Stacked four junctions. Area of junction is $20 \times 20 \mu\text{m}^2$.

4.3.4 実験と理論の比較

3, 4重接合の臨界電流の外部磁場依存性を考えるためにジョセフソン侵入長を2重接合でおこなったのと同様に計算して実験と比較してみる。すでに述べたが、Aminら [77] または、Sakaiら [98] のモデルによれば、ジョセフソン侵入長は次のように与えられる。

$$\frac{\partial^2 \varphi_i}{\partial x^2} = \frac{\mu_0 2\pi}{2 \Phi_0} \left\{ \lambda_{i-} J_{T,(i-1)} + (\lambda_{i+} + \lambda_{(i+1)+} + 2t) J_{T,i} + \lambda_{(i+1)-} J_{T,(i+1)} \right\} \quad (4.21)$$

ここで、

$$\lambda_{i+} = \tanh \frac{d_i}{2\lambda_L} + \cosh \frac{d_i}{2\lambda_L}, \quad (4.22)$$

$$\lambda_{i-} = \tanh \frac{d_i}{2\lambda_L} - \cosh \frac{d_i}{2\lambda_L}, \quad (4.23)$$

$$J_{T,i} = J_{c,i} \sin \varphi_i \quad (4.24)$$

これらの関係から、 λ_J は次の式より得られる。

$$\frac{\partial^2 \varphi}{\partial x^2} = \lambda_J^{-2} \sin \varphi \quad (4.25)$$

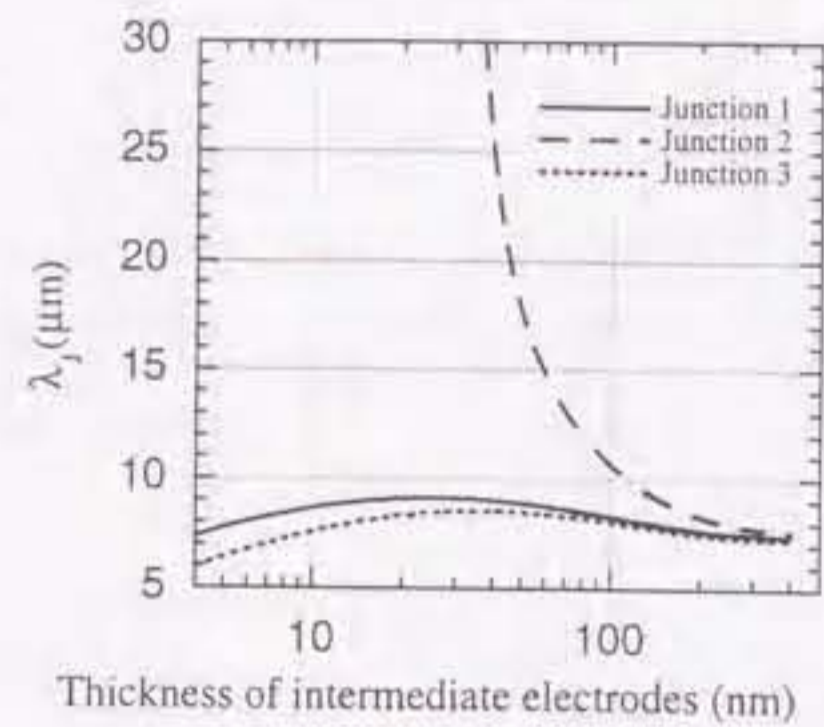


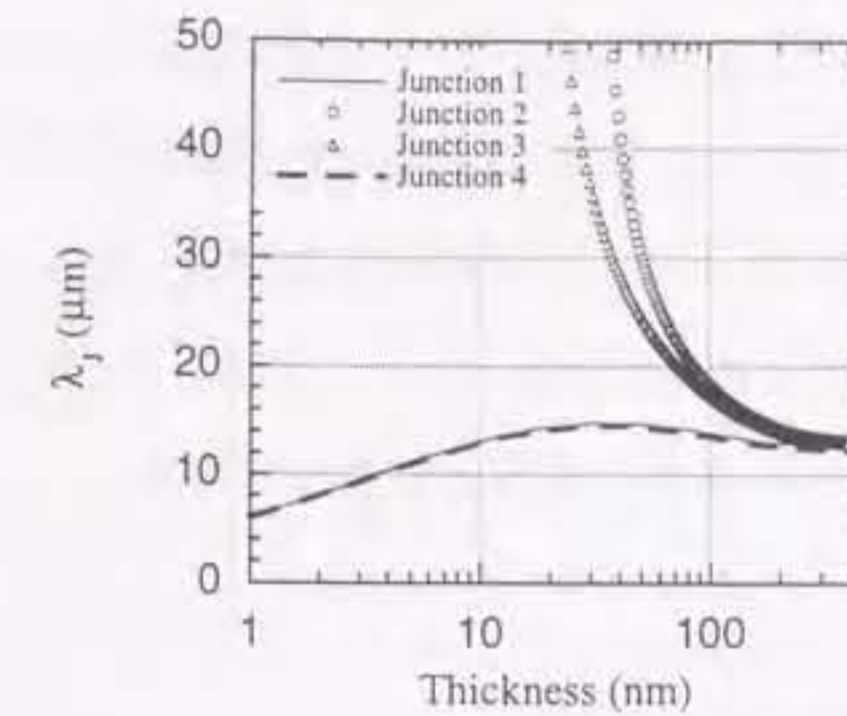
図 4.31: Calculated λ_J of triple junctions at $B = 0$.

ここで、 t は障壁の厚さで、 d_i は中間電極膜厚で、 $J_{c,i}$ は i 番目の接合の臨界電流密度である。臨界電流密度のばらつきは 5% と仮定した。

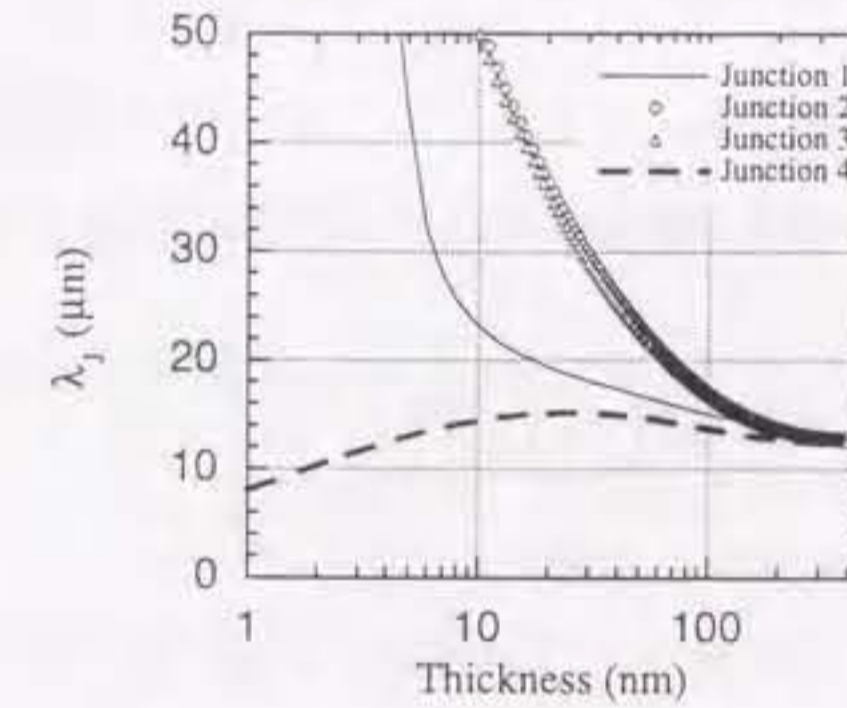
図 4.31 に、3 重接合のゼロ磁場下におけるジョセフソン侵入長の中間電極膜厚依存性の計算結果を示す。3 つの接合間の臨界電流のばらつきを 5% と仮定した。 $J_{c2} < J_{c1} < J_{c3}$ ($J_{c1} = 1.00 \times 10^{-7} \text{A/m}^2$, $J_{c2} = 0.95 \times 10^{-7} \text{A/m}^2$, $J_{c3} = 1.05 \times 10^{-7} \text{A/m}^2$)。

この計算結果は、最も小さい臨界電流の接合が小さい接合のように磁場応答し、他の 2 つの接合は大きい接合として振る舞うことを示している。実験結果は図 4.30 に示したように、1 個の接合は小さな接合のようにフラウンホーファパターンを示し 2 個の接合は外部磁場に対する感度が悪くなっている点は、この計算結果と一致する。ただし、その外部磁場に対する感度が悪くなっている 2 つの接合のうち 1 つは外部磁場に対して臨界電流が変調されているので大きな接合といえるが、もう一方の接合は、ほとんど変調されず、 $\pm 6 \text{ mT}$ 程度の外部磁場まではほぼ一定の臨界電流値をとっている。これについては λ_J の計算だけでは説明することは出来ない。

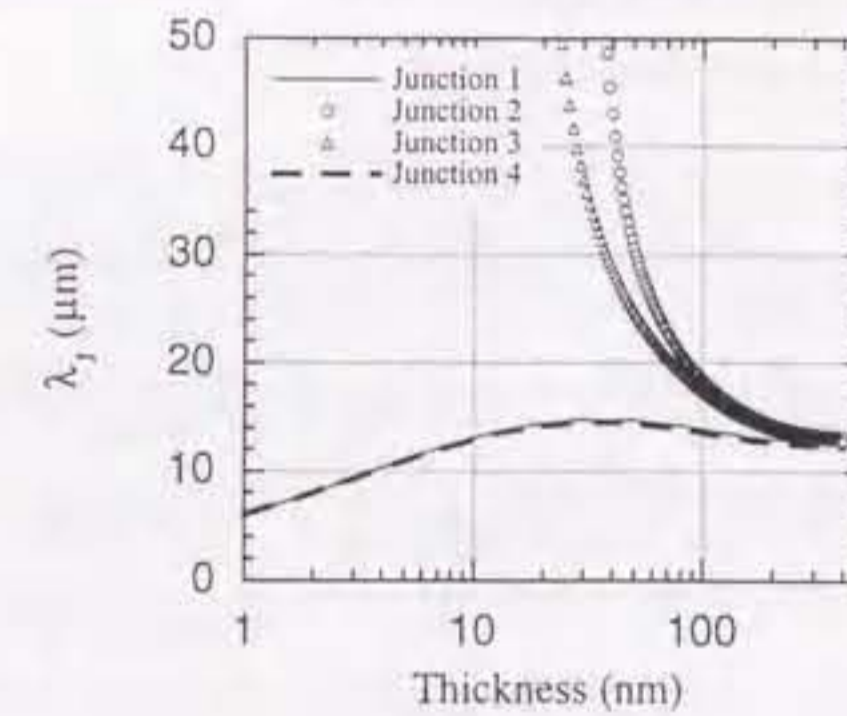
つぎに、4 重接合の計算結果を図 4.32 に λ_J に示す。4 つの接合の臨界電流密度はそれぞれ 5% のばらつきがあると仮定し、その大小関係によって結果は異なってくる。図 4.32 (a) の場合、臨界電流密度の大小関係を、 $J_{c2} < J_{c3} < J_{c1} < J_{c4}$ と仮定し、具体的には、($J_{c1} =$



(a) $J_{c2} < J_{c3} < J_{c1} < J_{c4}$



(b) $J_{c1} < J_{c2} < J_{c3} < J_{c4}$



(c) $J_{c1} < J_{c4} < J_{c2} < J_{c3}$

図 4.32: Calculated λ_J of stacked four Josephson junctions at $B = 0$.

$1.05 \times 10^{-7} \text{A/m}^2$, $J_{c2} = 0.95 \times 10^{-7} \text{A/m}^2$, $J_{c3} = 1.00 \times 10^{-7} \text{A/m}^2$, $J_{c4} = 1.10 \times 10^{-7} \text{A/m}^2$) という値を用いた。同様に、(b) $J_{c1} < J_{c2} < J_{c3} < J_{c4}$ と、(c) $J_{c1} < J_{c4} < J_{c2} < J_{c3}$ についても計算をおこなった。計算結果ではどの臨界電流の組み合わせでも λ_J が大きな値を示す接合数が2個以上あり、これは小さな接合としてふるまうと予想される接合が2個以上あることになるが、実験では図4.30に示したように、小さな接合としてふるまう接合の数は1個しかなかった点が、実験と計算で異なる。

4.4 積層10接合の作製

10積層接合の作製方法は何通りかある。その理由はNbとAlでエッチング条件が異なるため、10層も交互に繰り返してあるとエッチングが困難なため、いろいろな方法を試したからである。そのうちで、陽極酸化により接合を構成した方法を次に示す。

1. DCスパッタによる積層膜スパッタ

Nb電極、 AlO_x 障壁は、単独接合同じであり、これを10回繰り返すのであるが、障壁 AlO_x の酸化後に真空にひくのに2時間程度かかるので、1日にスパッタするのは接合4つまでとした。10積層接合のスパッタには3日かかった。将来的には自動化[97]する必要があるであろう。

表4.1: Conditions of the fabrication

中間電極 Nb 膜厚	4 nm
中間電極 Al 膜厚	4 nm
酸素ガス圧 (AlO_x トンネル障壁)	10 mTorr または 100 mTorr
酸化時間	30 分または 10 分

2. 上部電極パターニング (RIE, CF_4)

RIE装置で、 CF_4 ガスを用いて上部電極のエッチングを行う。NbとAlをそれぞれ10層エッチングしようとするレジストがなくなってしまうので、上部電極だけ、または接合2つ分程度までエッチングし、あとは陽極酸化またはイオンシャワーエッチング装置をもちいる。

3. 陽極酸化による接合決め

陽極酸化は装置の都合上あまり高い電圧までかけることが出来ないため、NbとAlが何層でも良いというわけではない。本研究で用いた陽極酸化装置はNb/Alの10層はかなりきつく、8層程度が実用的な限界であった。したがって、先の上部電極のエッチングの際にNbとAlをそれぞれ2層程度エッチングしておいた。

4. フッ硝酸による下部電極パターニング

通常はRIE装置を使うが、簡単のためにウェットエッチで済ませた。

5. RFスパッタによる層間絶縁層 SiO_2 スパッタ

6. CHF_3 によるコンタクトホール形成

コンタクトホールを形成するために CHF_3 ガスを用いて SiO_2 (200 nm) をエッチングした。エッチング条件を図4.33に示す。ガス圧が低いほどエッチングレートが大きくなり、Nbと SiO_2 の選択比も大きくなる。エッチングレートおよび選択比はガス流量にも大きく依存する。20 CCMの方が選択比は大きい、エッチングレートを大きくしたいので接合の作製では10 CCMとした。ガス圧はエッチングレートが大きくなるようにもっと小さくしたが装置の都合で4 Paとせざるおえなかった。エッチングに要した時間は約11分で、エッチング終点検出はサンプルの色をみておこない、装置から取り出してテストにより試験用電極の導通チェックでエッチングが終了していることを確認した。ただし、エッチングレートは被エッチング面積によって異なることもあり得るので、大きな試験用電極と小さなコンタクトホールではエッチング終了時間が異なる可能性があるが、テストによる試験電極の導通試験で失敗することはなかった。

なお、 CHF_3 で Nb が削れない理由は、水素 H が原因であることが知られているので、エッチング終了後は O_2 ガスを用いてチェンバ内のアッシングをおこなった。

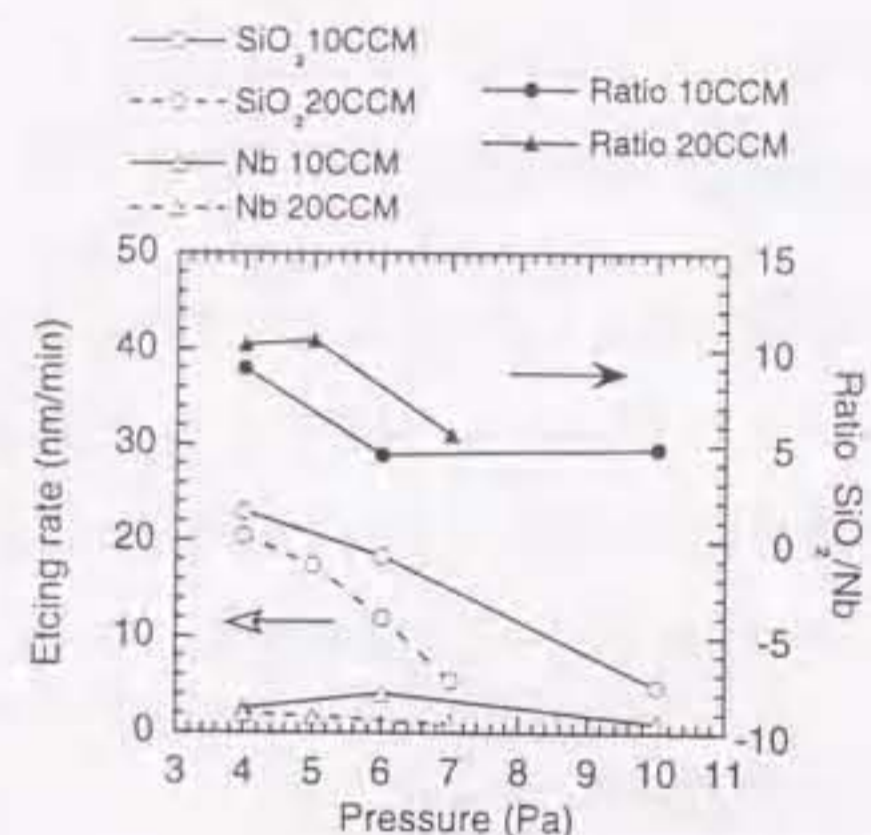


図 4.33: Etching rate of Nb using CHF_3 .

7. 上部配線 Nb 薄膜スパッタ及び RIE によるパターニング

作製条件を簡単に表 4.1 にまとめる。得られた特性を図 4.34 に示す。中間層電極 Nb の膜厚が 4 nm と非常に薄いためギャップが小さくなることは予想したが、2 重接合の場合よりさらに小さくなってしまっているようである。いくつかの接合が同期スイッチしているため 10 個の接合がすべてできているかどうか正確には確認できないが、独立にスイッチしている接合のギャップ電圧から見積もると、ギャップ電圧は 1.25 V と 1.50 V のギャップ電圧が確認できるので、8 あるいは 9 個分の接合しか出来ていない可能性がある。

陽極酸化による SNEP 以外の方法としてイオンシャワーエッチング装置によるエッチングもおこなったがこれによっても作製できた。図 4.35 にその電流電圧特性を示す。酸化条件として酸素 100 mTorr, 酸化時間 10 分を用いたため臨界電流密度が大きく、図 4.34 とは多少違う特性が得られた。まず臨界電流の大きい接合が 2 つ見られる。これは上部電極と下部電極を含む接合と推測される。理由は、Ambegaokar Baratoff の理論 [66] によれば臨

界電流はエネルギーギャップに比例するからである。

多重積層接合は接合の数が増えればなるほどエッチングが困難なので、本実験で用いたエッチング装置では中間電極を 4 nm と薄くせざるおえなかった。そのためギャップ電圧が低下した。また、10 層より多くの接合を積層させることは、積層膜の堆積に 3 日以上かかる上エッチングが困難なためおこなっていない。Nb/ AlO_x で、多重積層接合を作製するには、スパッタ装置の自動化、エッチングレートが大きくレジストへのダメージが少ないエッチング装置の開発、接合の高さが増加するためその接合の端を完全に絶縁する絶縁層の成膜や平坦化などの作製プロセスの更なる工夫改善等が必要である。

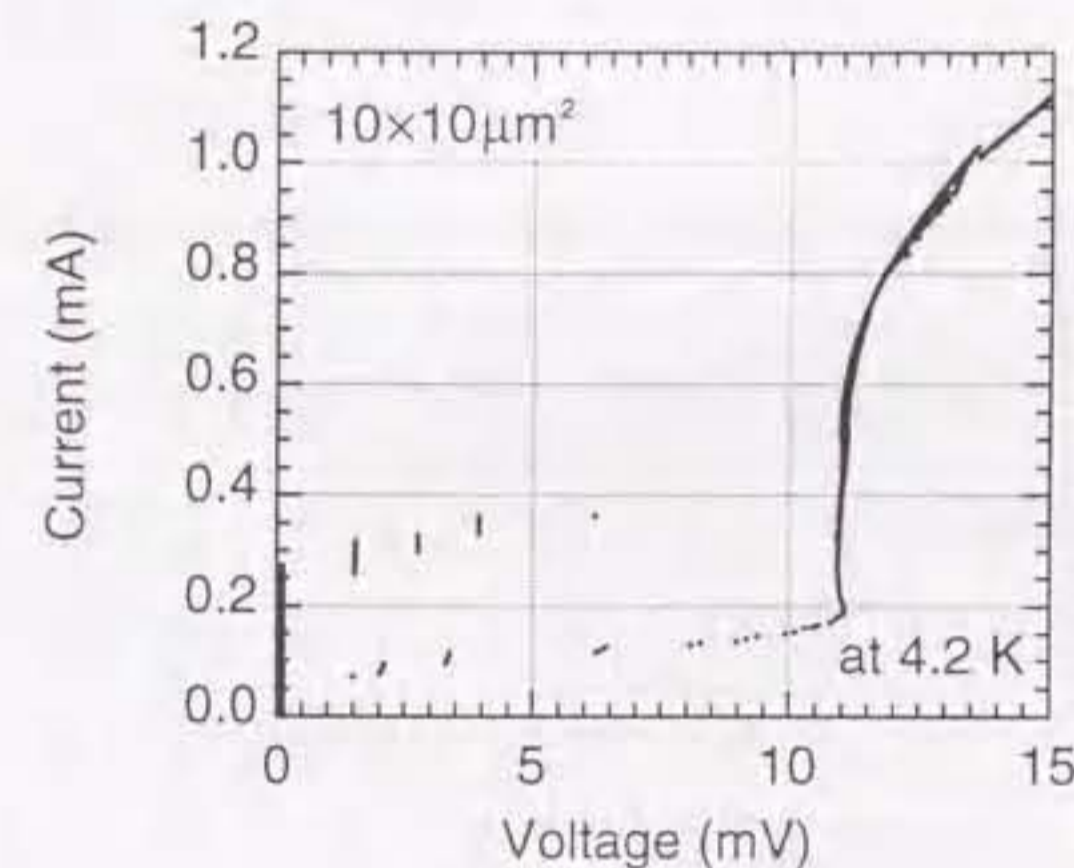


図 4.34: I - V characteristics of stacked 10 junctions with relatively small J_c .

4.5 結論

2 重障壁接合の中間層が常伝導金属の接合 (SINIS) と中間層が超伝導金属の接合 (SISIS) を作製し特性を調べた。

準粒子の緩和時間が長いことに起因する非平衡特性が SINIS 接合に見られた。中間常伝

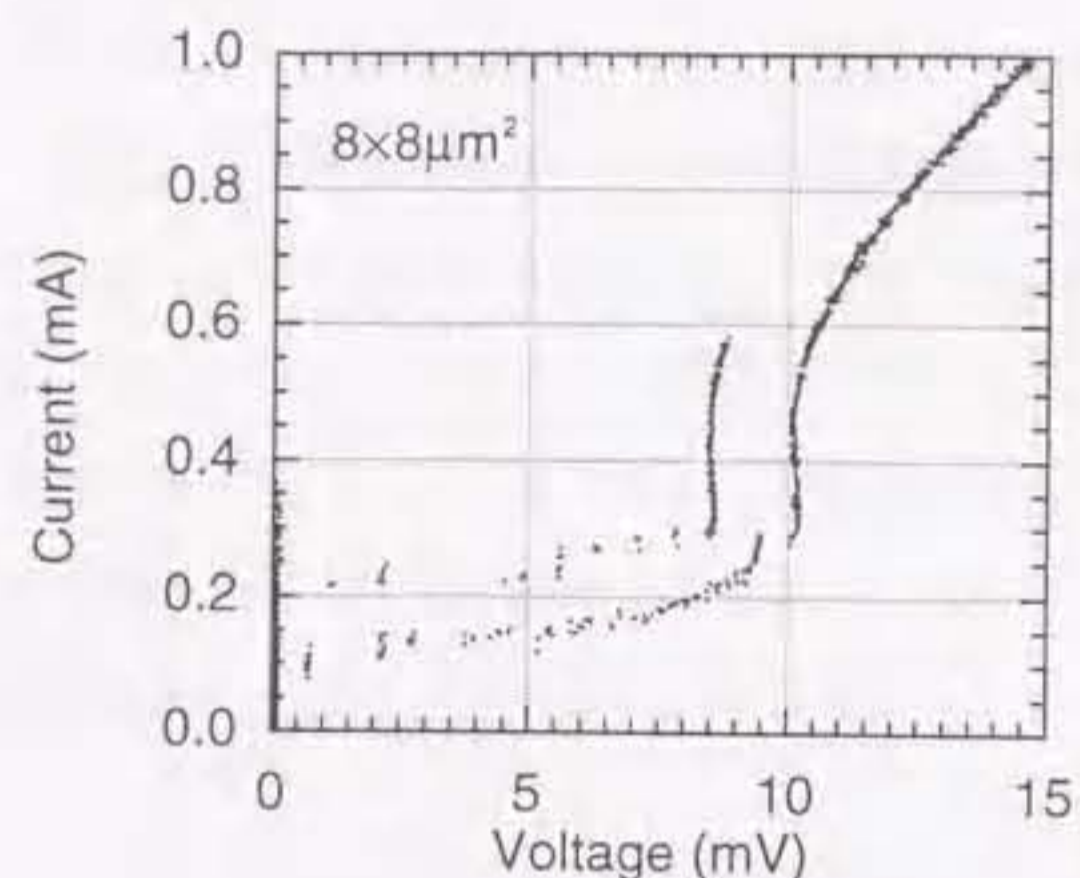


図 4.35: I - V characteristics of stacked 10 junctions with relatively large J_c .

導層が十分厚ければ2つの接合の直列になるが、障壁を薄くするかあるいはトンネル障壁を薄くすると、電流電圧特性に SIN のギャップを反映した特性の他に、両側電極の超伝導ギャップ 2Δ を反映する特性が観測された。これは準粒子の注入により電子のエネルギー分布が変化していると仮定した Klapwijk らの分布関数のモデルを用いて説明できた。また実験で Al の T_c より高い測定温度約 2 K で Al のギャップによるサブギャップ特性を SINIS 接合の電流電圧特性に観測した。

本研究では準粒子特性について考察した。一方、クーバ対トンネリングについても簡単にのべると、このモデルでは準粒子を注入しないと中間電極の超伝導性がエンハンスされないで、ゼロ電圧のジョセフソン電流 (DC ジョセフソン効果) は理論的に存在しない。しかし、AC ジョセフソン効果が起こることを実験的にまだ確認されていないので、本来なら SINIS 接合で起こるはずのない AC ジョセフソン効果が準粒子中により起こることを確認することは大きな意義があると考えられる。

つぎに、中間電極に超伝導体を用いた 2 重積層接合および多重積層接合を作製し、中間

電極は 4 nm まで薄くすることができた。この非常に薄い中間電極をもつ多重積層接合は単なる直列の接合とは異なる振る舞いをした。

まず、2 重接合における 2 つの接合の相互作用について Amin らが理論的にジョセフソン侵入長の変化で示している。3 重接合、4 重接合とさらに接合を積層させた場合、2 つ以上の接合があっても 1 つの接合にしか磁束が侵入しないという実験結果が得られた。

次にスイッチングが、従来直列接続されたたくさんの接合で観測されていたスイッチングパルスによる臨界電流の近い接合間の同期スイッチとは異なる同期スイッチが観測された。この同期スイッチは外部の測定系の線路インピーダンスなどに依存しないことと、臨界電流が決して近い値でない接合間で同期スイッチしていることから、スイッチングパルスがバイアス電流に重畳されて起こる同期スイッチとは考えにくい。

また、同期スイッチの外部磁場依存性を観測すると、いわゆるフラウンホーファパターンの 1 周期分より小さな値の外部磁場であれば、同期してスイッチングするうえに理論的には異なる臨界電流の外部磁場依存性を示すはずなのに同じ臨界電流の外部磁場依存性を示す。1 周期に相当するより大きな外部磁場を接合に加えると、同期が破壊され別々にスイッチングするうえに理論通りのそれぞれ異なる磁場依存性を示しはじめる。

磁束量子素子の出力電圧および出力インピーダンスを増加させるには接合の位相がそろっている必要があるが、原理的に直列接合ではそれが不可能であることを 2 章で示したが、2 重積層ジョセフソン接合の中間層が薄い場合は、接合の位相が外部磁場に対して同期して応答している現象が観測されたので、うまくこれを利用すれば磁束量子素子の出力電圧および出力インピーダンスの増加に使える可能性がある。

第5章

NbN バリアを用いたジョセフソン接合の 作製と評価

4章では、電流電圧特性にヒステリシスのある Nb/AIO_x/Nb 接合の多重積層接合を作製した。一方、ヒステリシスのない(オーバーダンプ型という)多重積層接合が MFQ 論理素子やフラクスフロートランジスタには必要とされる。

しかし、従来の Nb/AIO_x/Nb 接合は単独の接合なら並列にシャント抵抗を接続することでヒステリシスを消すことが出来るが、これを多重積層接合にした場合シャント抵抗を接続することが困難である。そこで、ヒステリシスのない多重積層接合を得るためには何が必要かを検討する。

そして、ヒステリシスのない多重積層ジョセフソン接合を実現するために、アモフファス半導体である a-NbN_x をトンネル障壁として用いることを提案する。電極にも NbN を使い、NbN/a-NbN_x/Nb ジョセフソン接合を作製し特性を調べる。さらに、この接合の多重積層化も試みる。

5.1 はじめに

単一磁束量子素子の高出力電圧化および高出力インピーダンス化またはフラクスフロートランジスタへ多重積層接合を応用する利点は、配線インダクタンスを小さくできることや、素子面積が小さくできる [43] 等があげられる。ジョセフソン接合の直列アレーで高出力電圧高出力インピーダンスを得るためには、簡単な RSJ モデルによる計算からシャント抵抗はすべての接合に独立に必要であることが示される。本研究では、Nb 電極と、 AlO_x 障壁を用いた積層接合を作製してきた [99] が、すべての接合を独立にシャントすることはトンネル障壁が数 nm と極めて薄いために非常に困難だった。

外部シャント抵抗を用いないでオーバーダンプ型接合を作製するために、抵抗率の高い材料を中間層に用いた接合を作製する。例として金属系材料では、 AlN [100] や PdAu 合金 [101] を用いてオーバーダンプ型接合の作製が最近試みられている。しかし、 AlN を障壁に用いた積層型接合は、エッチングが Nb/AlO_x と同様に困難であるため、本研究では他の障壁材料を検討した。その結果、抵抗率の温度依存性が半導体的な特性を示す NbN_x 薄膜をトンネル障壁として選択し、オーバーダンプ型のオール NbN ジョセフソン接合を作製した。この NbN_x 障壁は、積層ジョセフソン接合の作製に都合がよいことがわかった。なぜなら、エッチングするのに電極と同様、 CF_4 ガスだけでよいから、多重に積層させてもエッチングが容易だからである。

5.2 積層ジョセフソン接合のシャント方法の検討

まず、オーバーダンプ型接合というのはヒステリシスのない接合のことを指す。これは、接合の位相差 θ を、回転する円盤や洗濯板の上を転がる球のアナロジーで考えた場合、その運動方程式の損失項に相当する項が大きい場合にあたる。

ヒステリシスのあるジョセフソン接合とヒステリシスのないジョセフソン接合の違いは何かというと、次式で与えられる McCumber [102, 103], Stewart [104], Johnson [105] が用いたパラメータ (いわゆるマッカムパラメータ) β_c が目安で、1 以下のときヒステリシ

スがなくなる。

$$\beta_c = \frac{2e}{\hbar} I_c R_{eff}^2 C \quad (5.1)$$

トンネル接合は接合抵抗も接合容量 C も大きいので β_c が大きく、加えて超伝導体のエネルギーギャップからくる準粒子特性の強い非線形性から特徴的なヒステリシスを持つが、線形の抵抗を並列に接続することによって R_{eff} を小さくすることによりヒステリシスを消すことができる。この目的で接続する抵抗のことを一般にシャント抵抗 R_s と呼んでいる。

なぜ、オーバーダンプ型接合が必要か (なぜダンピングするのか) というヒステリシスのある接合は、バイアス電流が臨界電流を越えていったん電圧状態に移ると、バイアス電流をもとの臨界電流値より小さい値に戻しても再びゼロ電圧状態にリセットされず、バイアスをほとんどゼロにまで下げなければ再びスイッチングとして使えないからである。これをラッチ動作という。しかもバイアスをゼロに戻してもプラズマ振動と呼ばれる比較的遅い位相の振動がおさまるまで再びバイアスをかけることができない。バイアスは交流が必要になり、バイアスの周期すなわちクロック周波数は、接合のプラズマ振動で制限されることになる。このことは主に2つの大きな問題点をもたらす。1つは、バイアスが交流ということは非常に周波数の高い交流電力を供給しなければならないということ、もう一つはパンチスルーの誤動作を避けるためにはクロック周波数の限界が1 GHz のオーダーになってしまうことである。

従って、シャント抵抗を接続しヒステリシスのないオーバーダンプ型接合を用いることによって、直流バイアスを可能にし、クロック周波数の限界を大幅に引き上げることが可能になる。

5.2.1 シャント方法の違い

高出力電圧、高出力インピーダンスを得るためのダンピング方法を検討した。積層型直列接合に外部から1つのシャント抵抗をつないで一括にシャントしたのでは出力電圧および出力インピーダンスは増加しないことを数値計算によって示す。

すべての接合を1つのシャント抵抗 R_s で一括にシャントした場合

図 5.1 (a) に示すようにすべての接合を1つの抵抗で一括にシャントした場合の電流電圧特性を Resistively shunted junction (RSJ) モデルで解析する。バイアス電流を I_{BIAS} 、接合の数を n 、 i 番目の接合の位相差を φ_i 、臨界電流を $I_{c,i}$ 、容量を C_i とする。キルヒ

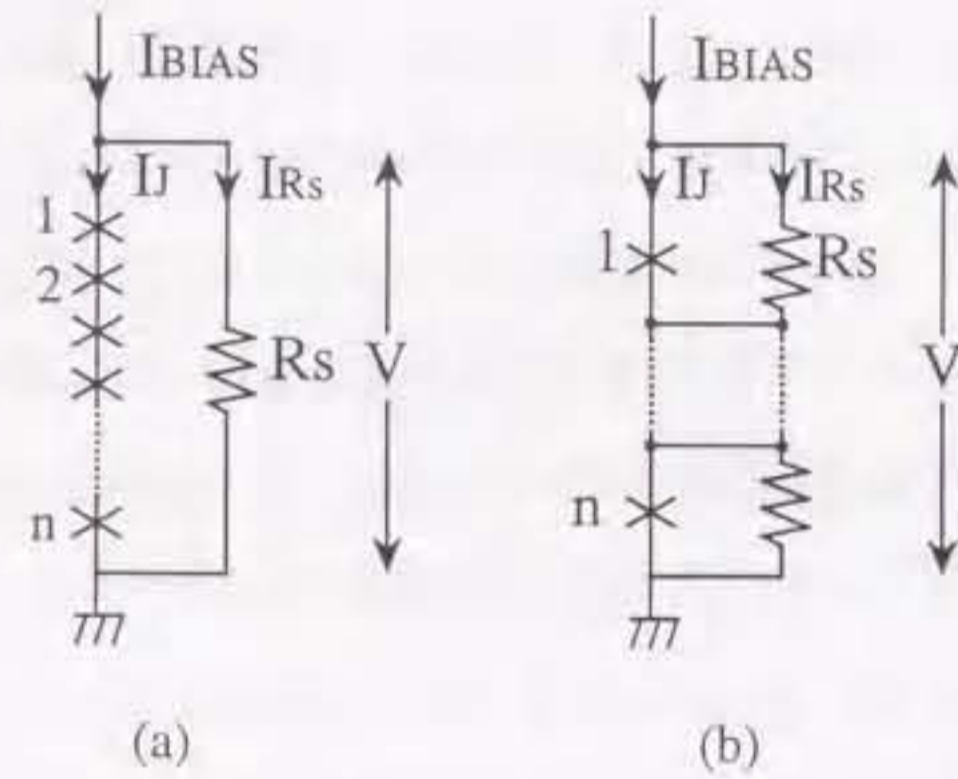


図 5.1: Equivalent circuits of the shunted junctions.

ホッフの電流則と電圧則より

$$I_{BIAS} = I_J + I_{R_s} \quad (5.2)$$

$$I_{R_s} \times R_s = \sum_i^n \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} \quad (5.3)$$

が成り立ち、

$$I_J = I_{c,i} \sin \varphi_i + \frac{1}{R_{N,i}} \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} + C_i \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_i}{\partial t^2} \quad (5.4)$$

を代入して、次の n 元連立常微分方程式が得られる。

$$C_i \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_i}{\partial t^2} = I_{BIAS} - I_{c,i} \sin \varphi_i - \left(\frac{1}{R_s} \sum_k^n \frac{\Phi_0}{2\pi} \frac{\partial \varphi_k}{\partial t} + \frac{1}{R_{N,i}} \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} \right) \quad (5.5)$$

それぞれの接合を別々にシャントした場合

同様に、図 5.1 (b) に示すようにそれぞれの接合を別々に抵抗でシャントした場合の電流電圧特性を Resistively shunted junction (RSJ) モデルで解析する。この場合は、それぞれの接合に位相の相関がないので、計算しなくても単独接合の直列から類推することが出来るが、先ほどの計算と比較するために計算方法と結果を示す。

キルヒホッフの電流則と電圧則より

$$I_{BIAS} = I_J + I_{R_s} \quad (5.6)$$

$$I_{R_s} \times R_s = \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} \quad (5.7)$$

より同様に、 n 元連立 2 階常微分方程式を得る。

$$C_i \frac{\Phi_0}{2\pi} \frac{\partial^2 \varphi_i}{\partial t^2} = I_{BIAS} - I_{c,i} \sin \varphi_i - \left(\frac{1}{R_s} + \frac{1}{R_{N,i}} \right) \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} \quad (5.8)$$

これらを解いて、

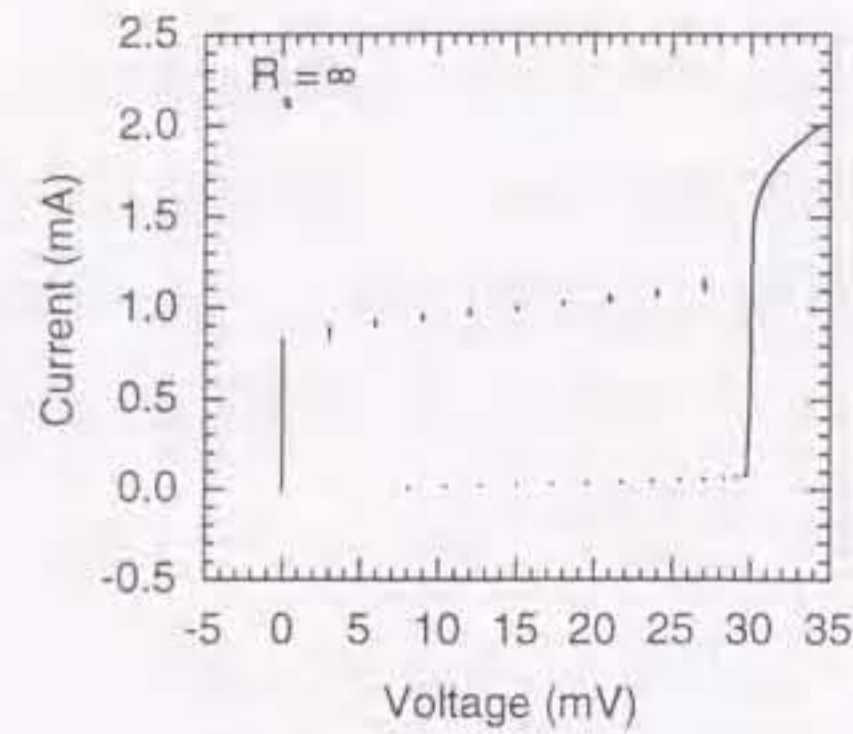
$$V(I_{BIAS}) = \sum_i^n \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} \frac{\Phi_0}{2\pi} \frac{\partial \varphi_i}{\partial t} dt \quad (5.9)$$

より電流電圧特性を得る。

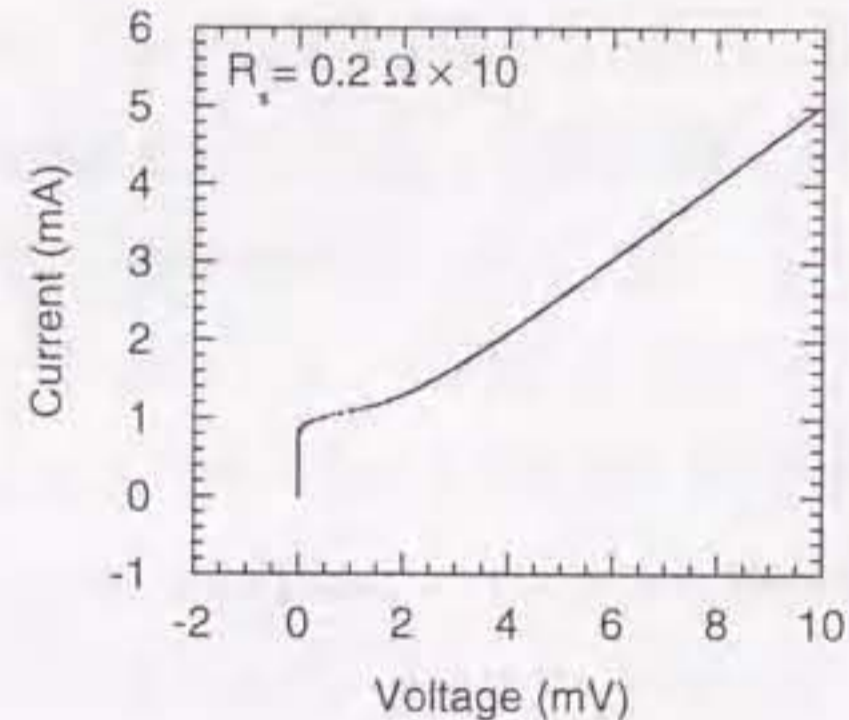
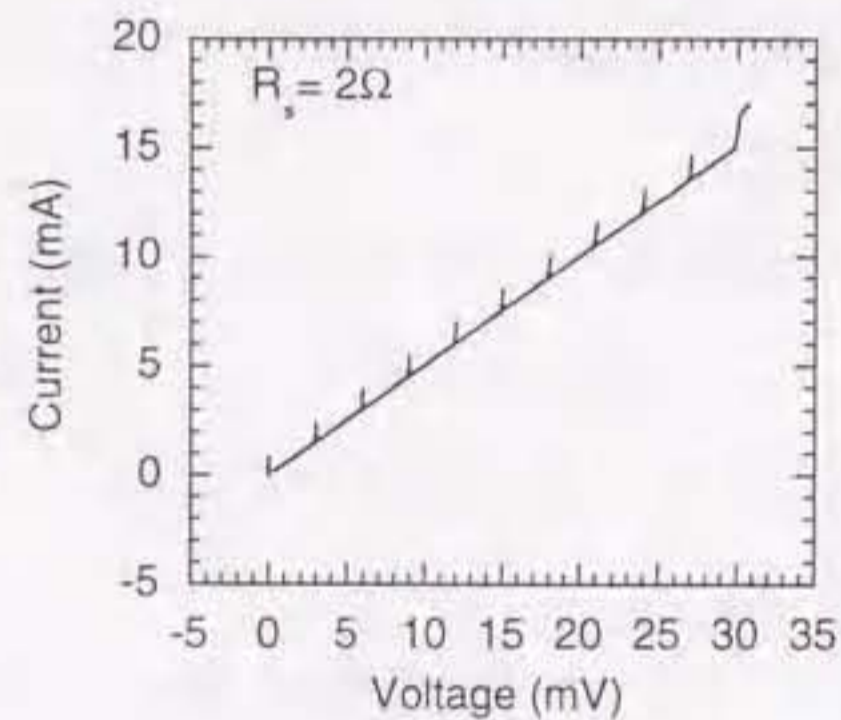
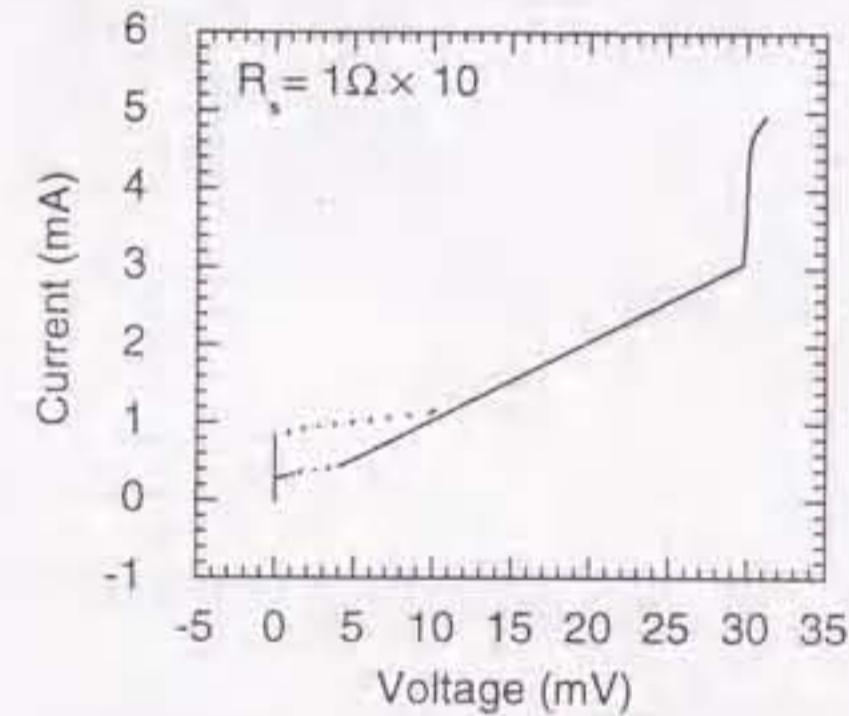
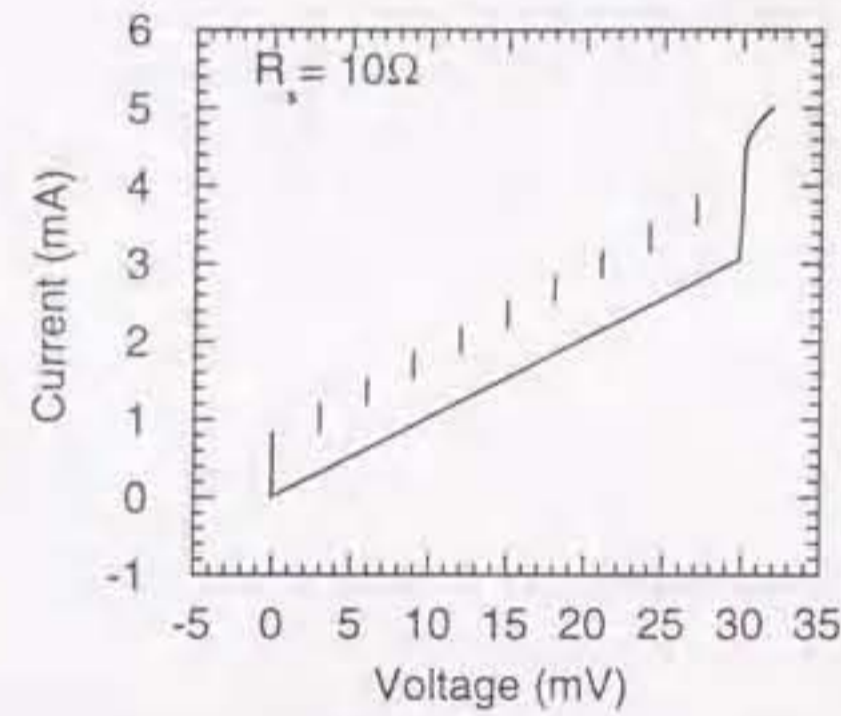
計算結果を図 5.2 に示す。計算には $V_m = 40\text{mV}$ 、 $V_{I_c \times R_N} = 1.7\text{mV}$ を用いた。接合面積は $10 \times 10 \mu\text{m}^2$ で、接合容量はすべての接合で同じで、 $0.06\text{pF}/\mu\text{m}^2$ とした。 $I_{c,i}$ は平均値 1mA 、標準偏差 0.1mA の正規分布と仮定した。

図 5.2 (a) はシャント抵抗を接続していないのでヒステリシスがみられる。図 5.2 (b) は1つの抵抗で一括にシャントされた場合で、シャント抵抗 R_s が 10Ω と 2Ω で、接合1個あたりに換算すると、それぞれ $\beta_c = 2e/hI_c R_s^2 C = 18$ と $\beta_c = 0.73$ であるから、 $\beta_c < 1$ となる値でもヒステリシスは消えないことがわかる。

ヒステリシスを消すためには図 5.2 (c) に示すようにそれぞれの接合に個別にシャント抵抗を接続する必要がある。(c) の場合は接合間に位相の関連はなく単なる直列であり、用いた抵抗の値 R_s は単独接合と同じ値のものを接合の数 n だけ接続するので、出力インピーダンスは n 倍に大きくなる。



(a) Without shunt resistors.



(b) Collectively shunted junctions.

(c) Separately shunted junctions.

図 5.2: Calculated results of I - V characteristics of series 10 junctions with shunt resistors.

5.2.2 抵抗材料のスパッタによるシャント方法

シャント抵抗は、Nb/AlO₂ 接合の場合一般に Mo 等の金属ストリップラインが用いられる。しかし、ストリップラインではそれ自体インダクタンスをもつことや発熱の問題がある [49]。

しかしそれより問題なのは、そもそも多重積層接合のそれぞれの接合に並列に別々に抵抗を接続することは非常に困難あるいは不可能であることであることを実験で示す。

まず最初の試みとして、多重積層接合の接合の端に抵抗材料をスパッタリングで堆積させてシャント抵抗を接続することを試みた。そのためには、接合間隔が非常に小さいため抵抗率の高い対抗材料が必要になる。いくつかの抵抗材料の抵抗率を調べた結果を表 5.1 に示す。

表 5.1: Resistivity of various materials for shunt resistors.

Materials	Resistivity (Ωcm)	Deposition rate (nm/min)
Al (at 4.2 K)	4.1×10^{-6}	20
Ti (at 4.2 K)	6.0×10^{-5}	18
TiN (at 4.2 K)	7.8×10^{-4}	4.3

TiN を接合の端にスパッタして接合をシャントすることを試みた結果について述べる。図 5.3 に接合の断面図を示す。上部電極およびトンネル障壁をエッチングで取り除いた後、スパッタ装置で抵抗材料をスパッタ成膜した。正方形の接合の 1 辺の長さを l とすると、 $l = 10 \mu\text{m}$ のときに $R_s = 0.1 \Omega$ となればよいので、そのためにスパッタする抵抗材料の膜厚 d を概算すると、バリア膜厚を t とし、TiN の場合次のように求められる。

$$d = \rho \frac{t}{4lR_s} \tag{5.10}$$

$$= \frac{7.8 \times 10^{-4} (\Omega\text{m}) \times 20 \times 10^{-10} (\text{m})}{4 \times 10^{-6} (\text{m}) \times 0.1 (\Omega)} \tag{5.11}$$

$$= 3.9 \text{ nm} \tag{5.12}$$

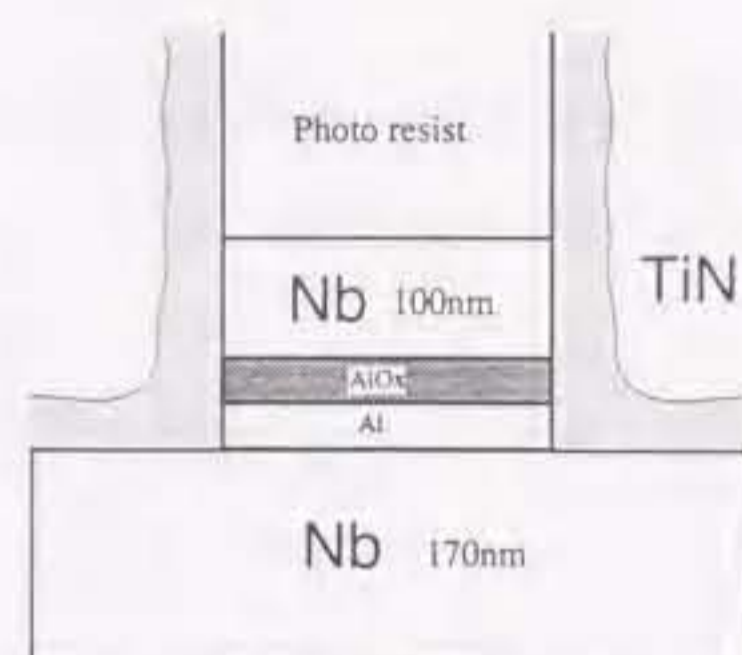


図 5.3: A cross section of a Josephson junction dumped by sputtered TiN films.

3.9 nm という膜厚は実際に作製可能な現実的な値である。

そこで上部電極エッチング後、スパッタ装置で TiN を、全ガス圧 10 mTorr、RF 電力 50 W、窒素分圧 50 % で成膜した。

しかし得られた接合は膜厚を制御することによりシャントの度合いを調節することは出来ず、すべて短絡していた。これは、電極間隔が非常に小さいため、TiN が常伝導抵抗としてはたらず近接効果により超伝導ショートとなったと考えられる。

その接合の臨界電流 I_c 及び接合抵抗 R_N の TiN 膜厚依存性を図 5.4 に示す。図 5.4 (b) に示すように、TiN 膜厚の増加にともない接合抵抗が減少しているのは意図したとおりであるが、意図に反して図 5.4 (a) に示すように臨界電流 I_c も膜厚の増加にともない減少している。スパッタ堆積した TiN がジョセフソン接合に並列に接続されているとすれば I_c は、TiN 膜厚に依存しないはずである。したがって、TiN はシャント抵抗として機能していない。

TiN 以外には Si を試みたが、4.2 K ではキャリアはフリーズアウトするためシャントの効果が得られないだけでなく、ギャップ電圧の低下も見られたため、スパッタによる接合のダメージがあることがわかった。

スパッタにより抵抗材料を接合の端に堆積させる方法では、障壁間隔が小さいため近接効果による短絡が生じることと、接合へのダメージがあることがわかった。非常に抵抗率

の高い材料をさがし、これを接合へのダメージが小さくなるよう蒸着で堆積させる必要がある。

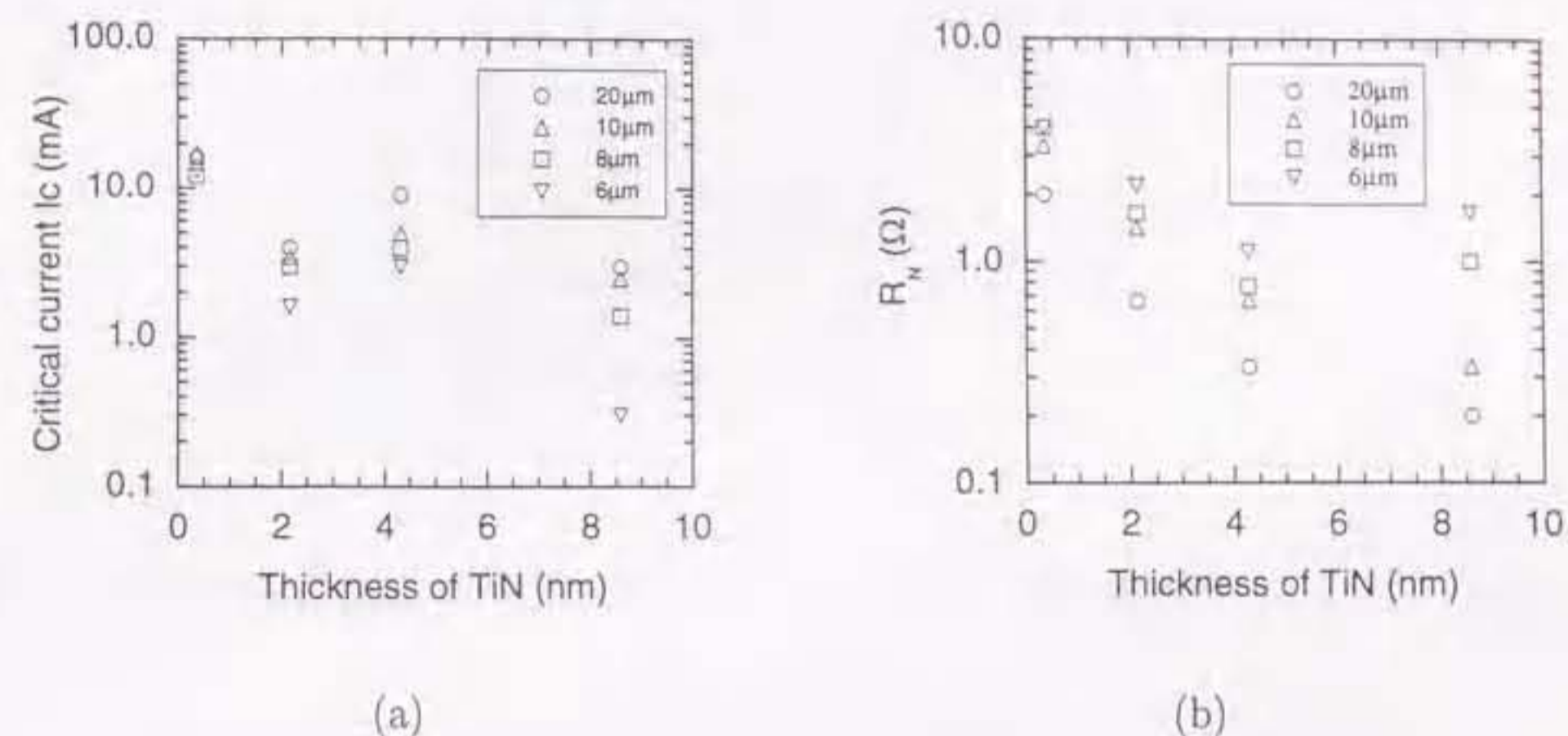


図 5.4: TiN thickness dependence of I_c and R_N .

接合の端に抵抗材料を堆積させる方法ではなく障壁にシャント抵抗の機能を持たせた方法を次に検討する。

5.3 NbN/a-NbN_x/NbN 接合作製プロセス

この章では、トンネル障壁として半導体的な温度抵抗特性を示す NbN_x を用いた接合の作製プロセスについて述べる。大部分は単独の AlO_x 障壁を用いた接合と同じであるが、層間絶縁に SiO ではなく SiO₂ を用いた点異なる。これは単に装置の都合であるが、SiO₂ の方がピンホールが少なく絶縁性がよいといわれている。

NbN/NbN_x(barrier)/NbN/Nb/Al/Nb 積層膜は Si ウェーハ上に dc-マグネトロンスパッタ装置を用いて堆積された。その際、基板は加熱せず水令した。到達真空度は、 2.5×10^{-5} Pa 以下である。

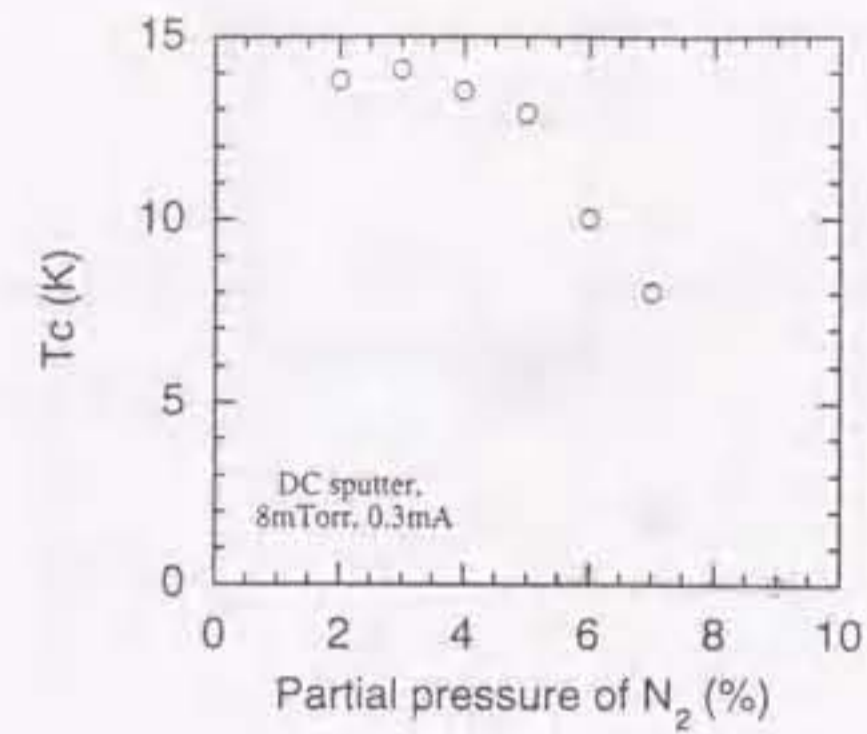


図 5.5: Dependence of T_c on the partial pressure of N_2 .

5.3.1 超伝導電極用 NbN 薄膜の作製

電極用 NbN も障壁用 NbN_x もともに室温でスパッタされる。直径 2 インチの Si Wafer 上に室温でスパッタしたため、図 5.6 に示すように電極用 NbN は、(100) 配向と (111) 配向が混じっている。堆積レートはスパッタ電流で制御し、0.3 A とした。このとき堆積レートは約 50 nm/min であり、これ以上堆積レートを大きくするとスパッタ装置から取り出したとたんにストレスのため細かく割れてはがれた。全ガス圧は 8 mTorr で一定とし、N₂ 分圧を変化させたところ図 5.5 に示すように N₂ 分圧が 4 % のとき最も T_c が高く 14 K であった。膜をさらに高品質にするにはアセチレンまたはメタンを加えて NbCN にすると良い [106]。

この最も T_c の高い NbN 薄膜は温度の低下とともに膜の抵抗値も少しではあるが減少し、金属的な温度依存性を示した。また薄膜の抵抗値自体も分圧が 4 % のものが最も低い。N₂ 分圧を増やすと T_c は減少し、また抵抗値が増加し、温度の減少にともない抵抗値が増加する半導体的特性に変化した。N₂ 分圧が 9 % で 4.2 K で超伝導を示さなくなった。

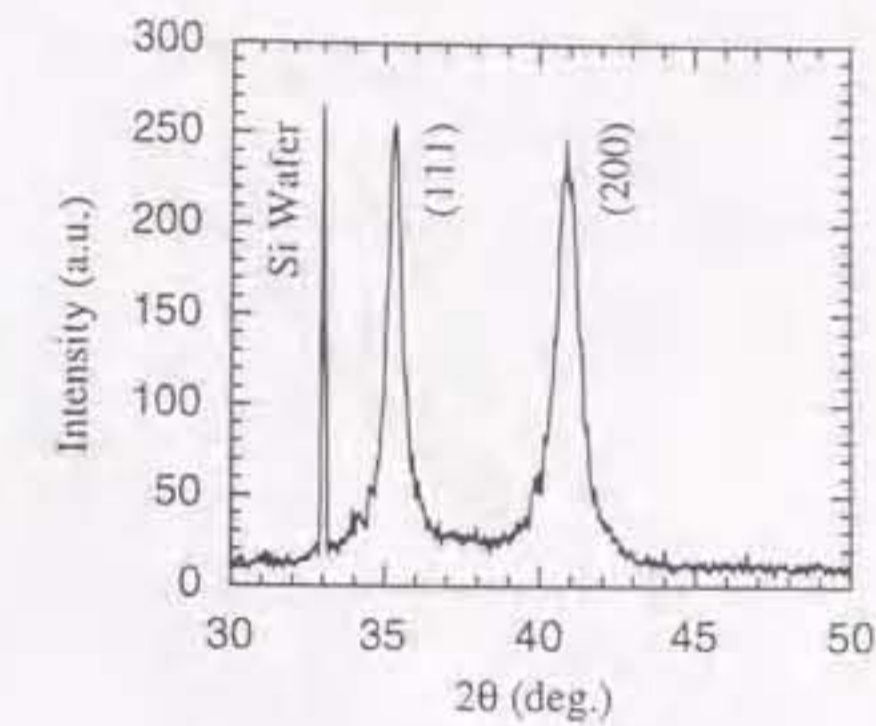


図 5.6: XRD pattern of the NbN film for an electrode. Critical temperature T_c is about 14 K.

5.3.2 トンネル障壁用半導体 NbN 薄膜の作製

トンネル障壁用 NbN_x 薄膜は、dc マグネトロンスパッタ装置を用いて、Ar と N₂ の反応性スパッタにより作製される。電極用 NbN と違うのはスパッタ時の全ガス圧と、N₂ 分圧と、スパッタ電流である。堆積レートはなるべく小さくしたいので、スパッタ電流は放電が不安定にならない範囲でなるべく小さくし、20 mA とした。電流のモニターには 3 桁のデジタルマルチテスタを用いた。スパッタ電圧は 300 V 程度であるが時間とともにどんどん下がる傾向にあった。これは後で述べるが堆積レートが変化する可能性があり好ましくない。

NbN_x 薄膜の抵抗率は N₂ 分圧、または全ガス圧により制御される。図 5.7 に抵抗率の温度変化の N₂ 分圧依存性を示す。超伝導の NbN を得るためには、窒素分圧 4 % を用いたが、半導体の NbN_x を得るためには、10 % 以上の分圧を用いる。超伝導を示す薄膜の場合と反対で、N₂ 分圧が増加するにつれ抵抗率は減少する。これは、窒素をオーバードープすることによりダングリングボンド密度が増加するためと考えられる。図 5.7 に示したように、抵抗率 ρ と温度 T は比較的広い温度範囲で、 $\rho \propto \exp(T^{-1/4})$ の関係できれいに

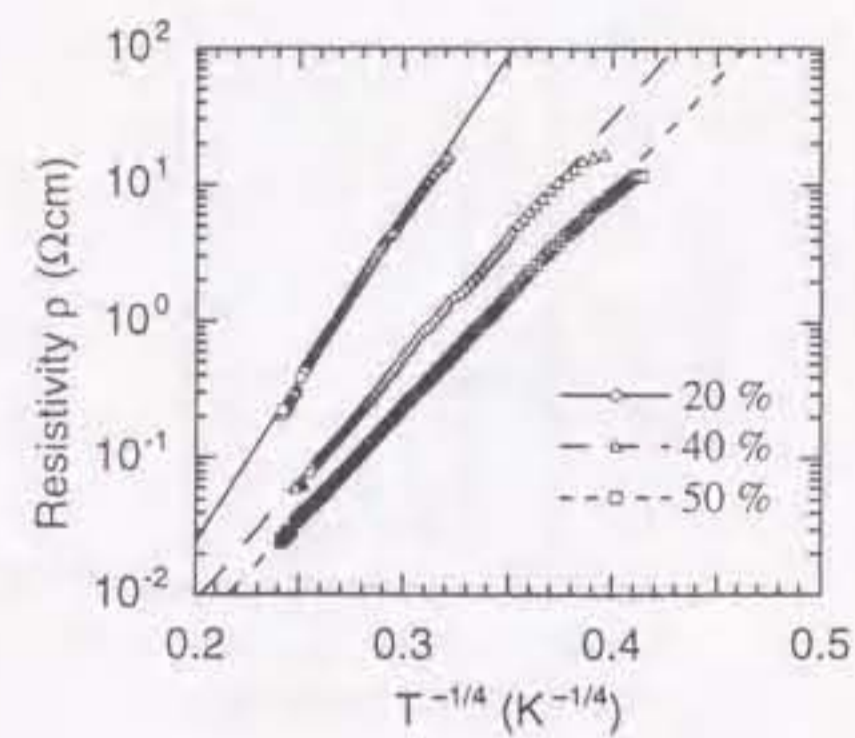


図 5.7: Temperature dependence of resistivity for different partial pressures of N_2 .

フィティングされるので、準粒子電流の伝導メカニズムは、局在準位を介した Mott の広範囲ホッピング伝導 [107] といえる。

図 5.8 にこの NbN 薄膜の XRD パターンを示す。33 度付近のピークは Si 基板のピークである。NbN 薄膜には配向が見られず、アモルファスであることがわかる。

したがって、障壁用 NbN 薄膜は電気伝導特性も結晶性もアモルファス薄膜の特徴を示している。この NbN 薄膜ないの局在準位を利用してトンネル接合に並列に準粒子の電流パスを作ることが出来るのではないかと考え、接合を作製して特性を調べた。図 5.9 に局在準位を利用したシャントの概念図を示す。クーパ対および準粒子がトンネル効果で伝導しているのに加えて、準粒子が局在準位を介しても伝導している様子を示している。トンネル接合に等価的に常伝導抵抗が接続されていることを示している。

5.3.3 接合作製プロセス

Al 層は単なるエッチングストッパで、酸素による酸化は起こっていない。Nb は下部配線と Al 層の窒素プラズマに対する保護層である。なぜなら、Al は窒素プラズマによ

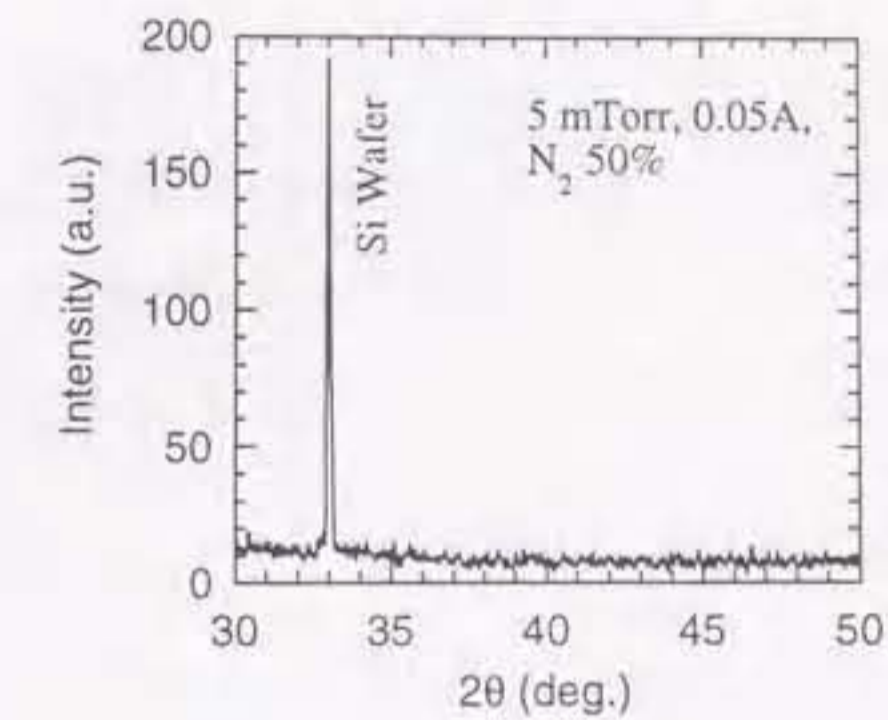


図 5.8: XRD pattern of the NbN film for a barrier.

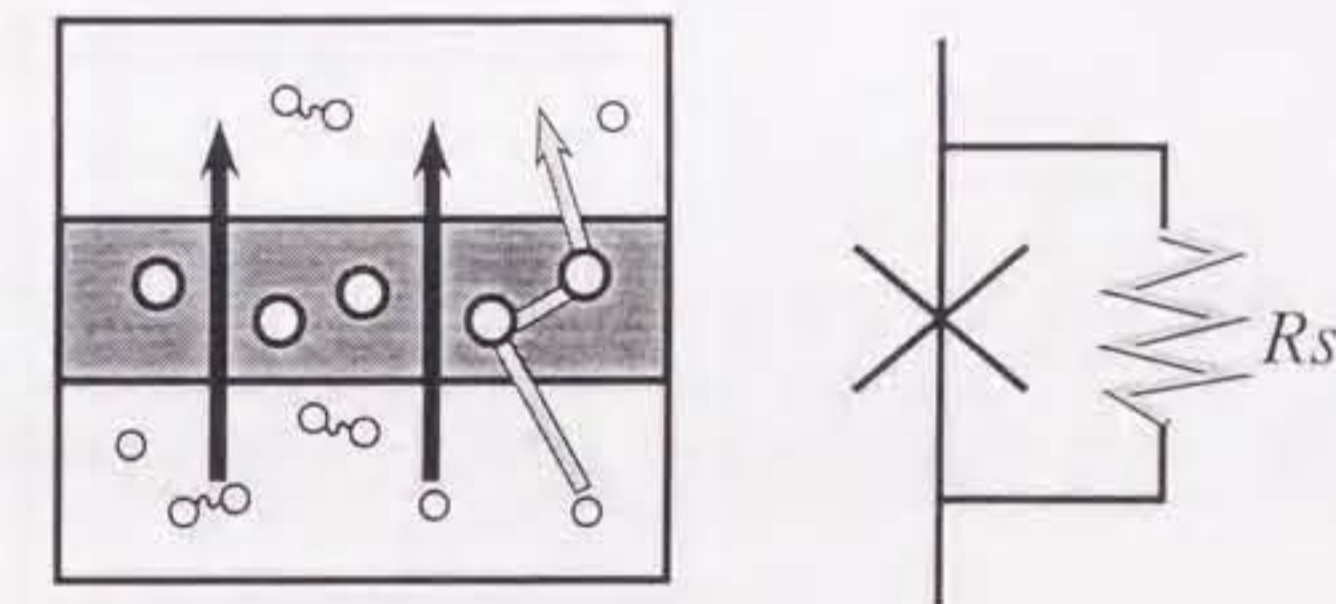


図 5.9: A schematic view of the way to dump Josephson junctions.

て簡単に窒化されてしまい、これがトンネル障壁として働いてしまうからである。Nb も窒素プラズマによって窒化されるが、これは常伝導体か、または T_c の低い超伝導体として働く。

接合面積は反応性イオンエッチング装置 (RIE) で決められ、下部配線も 90 % CF_4 と 10 % O_2 でエッチングされる。その後、 SiO_2 を層間絶縁としてスパッタし、コンタクトホールは CHF_3 によって形成される。配線には Nb を用いた。堆積レートと時間で膜厚を制御する。バリア用 NbN_x 薄膜の堆積レートは約 2 nm/min である。

1. トンネル障壁および電極の成膜条件

トンネル障壁用の NbN 薄膜および電極用 NbN 薄膜はともに DC マグネトロンスパッタ装置で Ar ガスに N_2 を混ぜて反応性スパッタにより作製した。基板は水冷した。スパッタ条件を次に示す。

トンネル障壁の成膜条件

全ガス圧	5 mTorr
N_2 分圧	50 %
スパッタ電流	0.05 A

電極の成膜条件

全ガス圧	8 mTorr
N_2 分圧	4 %
スパッタ電流	0.30 A

図 5.10 に作製プロセスの概略を図示する。作製プロセスの手順を簡単に示すと次のようになる。

1. 積層膜スパッタ

図 5.10 (a) に示すように、2 インチの Si Wafer 上に積層膜を DC スパッタ装置で成膜する。クライオポンプによる到達真空度は、 1×10^7 Torr から 4×10^7 Torr である。まず Ar ガス約 15 mTorr 300 W で、逆スパッタをおこない、ウェハー表面の不

純物を除去する。時間は 5 分である。続いて、Al および Nb のプレスパッタを 10 分ずつおこなう。

• 下部配線層

Nb 薄膜のストレスがコンプレッシブとなる電圧でスパッタする。大体、290 V から 310 V の間である。電圧と電流を決めると、Ar ガス圧が決まる。スパッタ電流は膜厚によって変えた。

• エッチングストッパーとしての Al 層

カウンター電極及びトンネル障壁のエッチング時に下部配線層まで削れてしまわないようにエッチングストッパーとして Al をプレスパッタ 10 分後に 2 nm スパッタ成膜する。

• 下部電極 (Nb)

プレスパッタ 10 分後、20 nm の Nb をスパッタ成膜する。Al の上に直接 NbN 電極をスパッタ成膜すると、窒素プラズマで Al が窒化され AlN 障壁ができてしまうため、Al の保護層として Nb をスパッタする。

• 下部電極 (NbN)

プレスパッタ 30 分後、50 nm の NbN をスパッタ成膜する。Ar に N_2 を 4 % 混ぜて全ガス圧 8 mTorr でスパッタした。

• トンネル障壁

放電はそのままで引き続き N_2 流量と全ガス圧とスパッタ電流を調節する。Ar に対する N_2 の分圧を 20 % から 50 % になるように N_2 の流量を調節する。なお、Ar の流量は 40 CCM 程度である。スパッタ電流は 0.020 A である。プレスパッタ 30 分後、a-NbN_x を堆積させる。Nb ターゲットは電極と同じものを用いる。

• 上部電極

放電はそのままで引き続き N_2 流量と全ガス圧とスパッタ電流を調節して、プレスパッタを 30 分後に上部電極 NbN を 100 nm スパッタ成膜する。

2. 上部電極及びトンネル障壁層エッチング図 5.10 (b) に示すように、RIE で CF_4 ガスを用いて Al のエッチングストップまでエッチングする。
3. 下部電極配線層パターンニング図 5.10 (c) に示すように、RIE で CF_4 ガスを用いてエッチングストップの Al 層と下部配線 Nb をエッチングする。Al 層はガス圧を下げることで CF_4 でエッチングできる。
4. 層間絶縁層スパッタ及びコンタクトホールパターンニング図 5.10 (d) に示すように、200 nm の SiO_2 薄膜を RF プラズマによりスパッタ成膜し、 CHF_3 ガスでコンタクトホールをエッチングする。RF プラズマの条件は、Ar ガス圧 0.8 Pa, 入射電力 100 W とした。成膜レートは約 10 nm/min である。
5. 配線層スパッタ及びパターンニング図 5.10 (e) に示すように、スパッタ装置に試料をセットし真空にひいた後、Ar の RF プラズマ 300 W で 2 分 30 秒試料表面のスパッタクリーニングをおこなう。その後、Nb を 680 nm スパッタ成膜し、 CF_4 で配線パターンにエッチングする。

5.4 半導体 a-NbN_x障壁を用いたジョセフソン接合

5.4.1 a-NbN_x 障壁と、NbN 電極を持つ接合

超伝導 NbN 薄膜を電極に、半導体 NbN_x をトンネル障壁に用いたトンネル接合を作製した。障壁の厚さは 2 nm である。図 5.11 に実験で得られた、電流電圧特性にヒステリシスのある典型的なアンダーダンプ型接合の電流電圧特性を示す。抵抗率の高い薄膜を得るために分圧は 20% とした。ギャップ電圧は理想的な接合のギャップ電圧 6 mV に比較すると、 $V_g = 4$ mV と少し小さい。理由として下部電極の劣化または下部電極と障壁の相互拡散によるものと考えている。

一方、低抵抗率を得るためには窒素分圧を 50% としたところ、図 5.12 に示すようなヒステリシスのないオーバーダンプ型の接合が得られた。

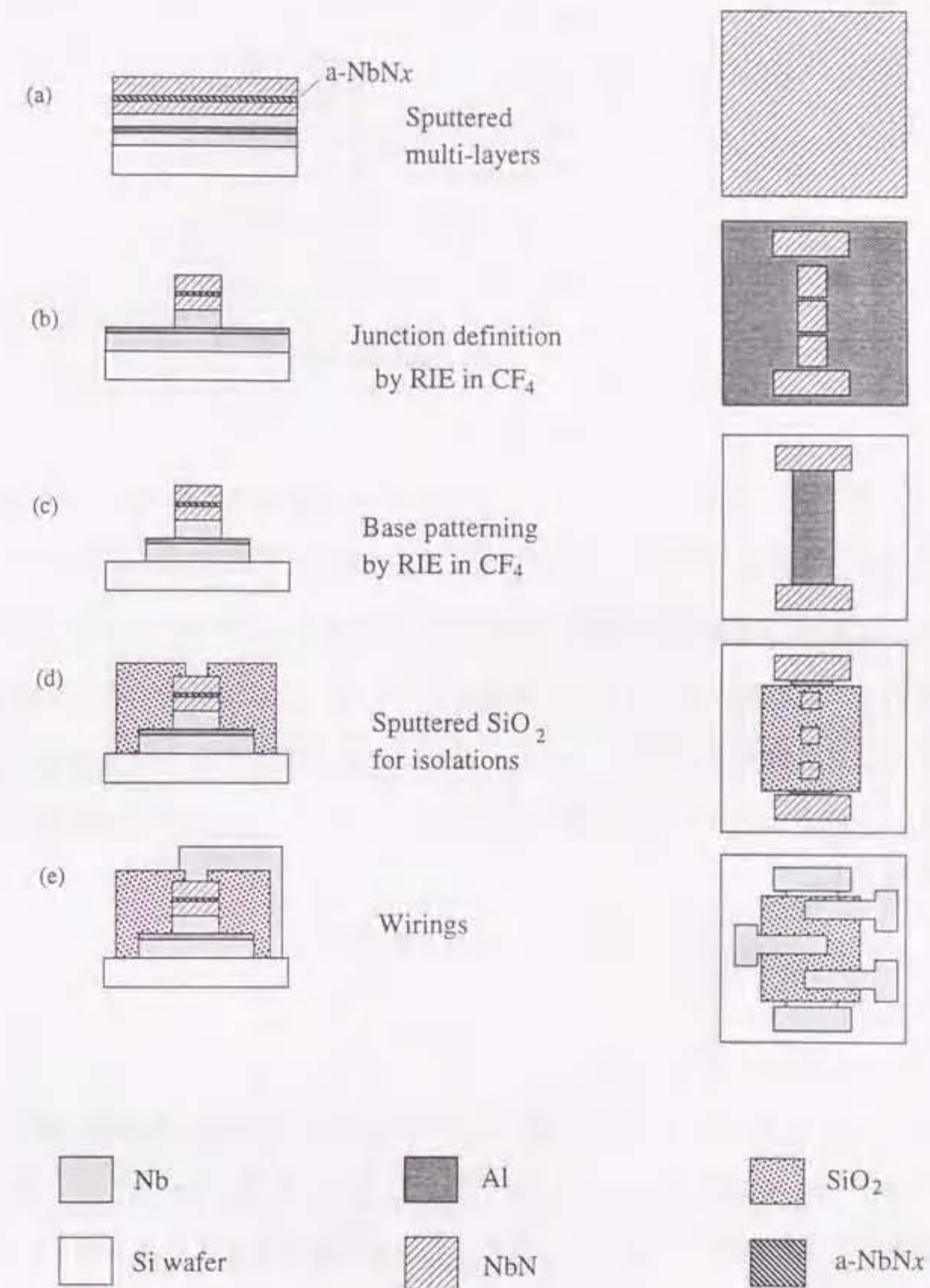


図 5.10: Fabrication process of all NbN junctions using a-NbN_x barriers.

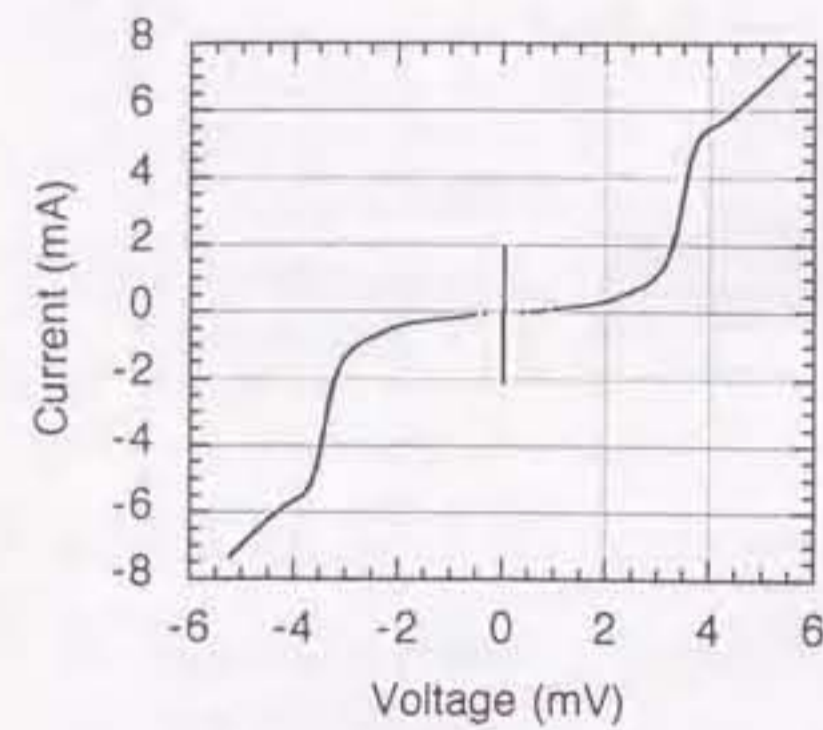


図 5.11: I - V characteristics of underdamped junction at 4.2 K. The area of the junction is $20 \times 20 \mu\text{m}^2$. The barrier thickness of NbN_x is 2 nm. The partial pressure of N_2 is 20 %.

図 5.13に示すように電流は外部磁場によって変調されたので、この電流はジョセフソン電流であり、この接合はジョセフソン接合といえる。 I_c - B 特性は、大きい接合のような特性を示し、自己磁場の影響もみられる。これらの結果は電流 I_c が接合の端に偏っていることを示している。ジョセフソン侵入長 λ_J をジョセフソン接合の下部臨界磁場から次式により見積もる。

$$\lambda_J = \frac{2\Phi_0}{\pi\pi d H_c} = 0.4 \mu\text{m}, \quad (5.13)$$

ここで、 $d = \lambda_L + \lambda_L + t$ で、 λ_L はロンドン侵入長、 t は障壁の厚さである。計算には、 $H_c = 5 \text{ mT}$ 、 $\lambda_L = 100 \text{ nm}$ 、 $t = 2 \text{ nm}$ を用いた。この見積もられた λ_J は接合サイズより十分小さく、実験結果と一致する。ゆえに、実際の臨界電流密度は 300 kA/cm^2 以上と見積もられる。

上部電極と下部電極に Nb 薄膜を用いた場合、 NbN_x バリアの厚さは 10 nm 必要であった。これは、電極に NbN を用いた場合に比べて 5 倍の値である。電極が NbN の場合は

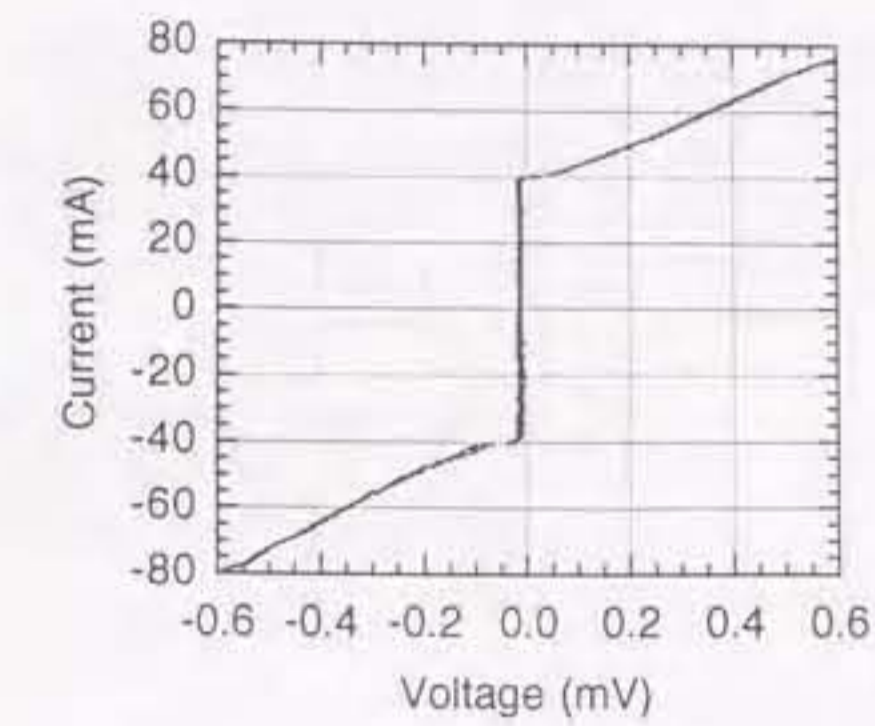


図 5.12: I - V characteristics of overdamped junction. The area of the junction is $8 \times 8 \mu\text{m}^2$. The barrier thickness of NbN_x is 2 nm. The partial pressure of N_2 is 50 %.

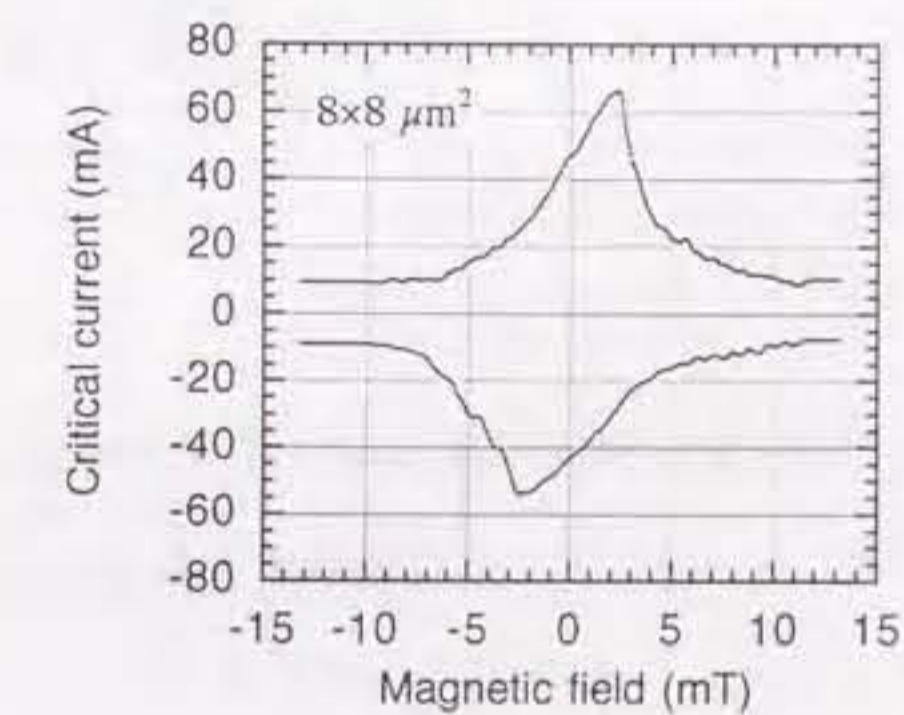


図 5.13: A magnetic field dependence of critical current I_c of the overdamped junction.

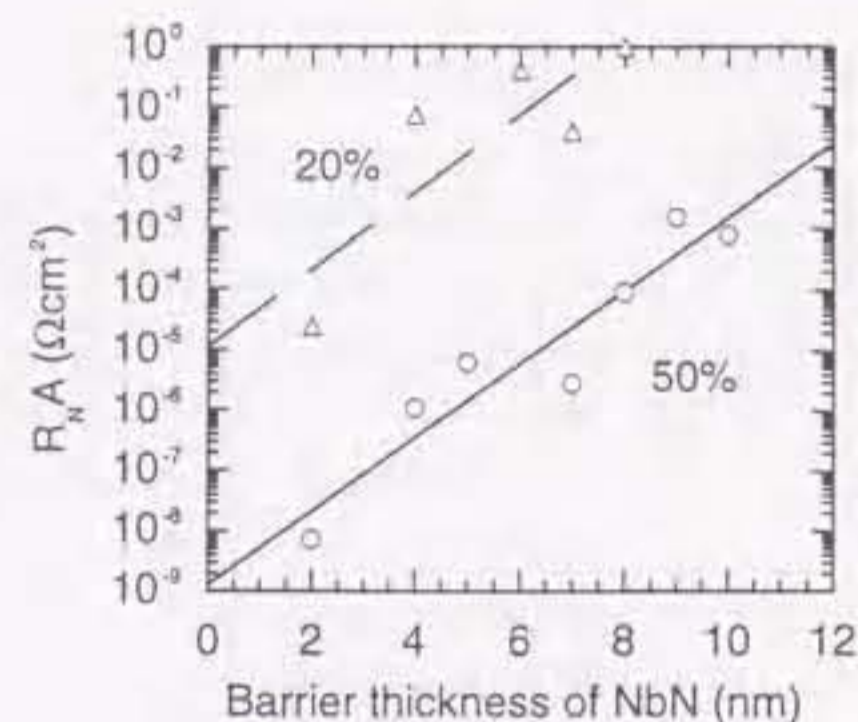


図 5.14: Thickness dependence of junction resistance $R_N \times A$ for different partial pressures of N_2 . The barrier height ϕ is estimated to be 55 meV from the slope.

障壁は 2 nm である。電極が Nb の接合はギャップ電圧が 2.0 mV で、サブギャップ電圧が 1.0 mV である。下部電極の Nb が障壁の窒素を奪ってしまうからと考えている。実効的な障壁膜厚は実際にスパッタした膜厚より小さくなり、下部電極の上の部分は常伝導体になっていると考えられる。これは、接合のギャップ電圧が減少しており、サブギャップから見積もった下部電極のエネルギーギャップは 0.5 meV であることから裏付けされる。

図 5.14 に接合抵抗の窒素分圧依存性を示す。膜の抵抗率 ρ と接合抵抗 $R_N A$ は N_2 分圧に依存し、 N_2 分圧が大きいほど接合抵抗は小さくなる。しかし、接合抵抗と障壁膜厚の関係の傾きは変化していない。この接合の伝導が通常のトンネルであれば傾きからポテンシャル高さが求められるはずであるが、実際は局在準位を介した伝導も混じっている可能性があるためこれからはポテンシャルの高さを決定することはできない。

バリア高さについては後で局在準位密度が小さい NbN_x 障壁を用いた接合で見積もる。

5.5 局在準位を介した伝導のモデル計算

a- NbN_x 障壁を用いた接合は、障壁の作製条件を変えることによりオーバーダンプとアンダーダンプの両方が得られる。このオーバーダンプ型の接合の伝導機構が意図したとおりの局在準位によるものかを検討するために簡単な計算をおこなう。次の節で実験結果を示し、計算と実験を比較して、シャントのメカニズムについて考察する。

5.5.1 局在準位がすべて障壁中央にあるとき

まず、局在準位密度が十分大きいと仮定し、2つのトンネル接合の直列モデルを考える。障壁の厚さを d 、ポテンシャルの高さを ϕ とするとトンネル障壁の透過係数は

$$|T_{kq}|^2 = A \exp(-2\alpha d) \quad (5.14)$$

$$\alpha = \sqrt{\frac{2m\phi}{\hbar^2}} \quad (5.15)$$

であらわされる。すべてのエネルギーにおいて局在準位が $n=1$ でそれが接合の中央にあると仮定すると、障壁膜厚が $d/2$ の接合の直列と考えることができるので、接合抵抗 R の代数和を求めると

$$R = R_1 + R_2 \quad (5.16)$$

$$R \propto 1/|T|^2 \quad (5.17)$$

$$|T_{kq}|^2 = \frac{1}{2} A \exp\left(-2\alpha \frac{d}{2}\right) \quad (5.18)$$

$$= \frac{1}{2} A \exp\left(-2\sqrt{\frac{2m\phi}{\hbar^2}} \frac{d}{4}\right) \quad (5.19)$$

となるので、ポテンシャルの高さは実効的に $\phi/4$ に見えることになる。同様にして $n=2$ の場合は、

$$|T_{kq,n=2}|^2 = \frac{1}{3} A \exp\left(-\frac{2}{3}\alpha d\right) \quad (5.20)$$

となり、図 5.15 に通常の直接トンネル ($n=0$) と、 $n=1, 2$ の場合の透過係数 G の障壁膜厚依存性を示す。

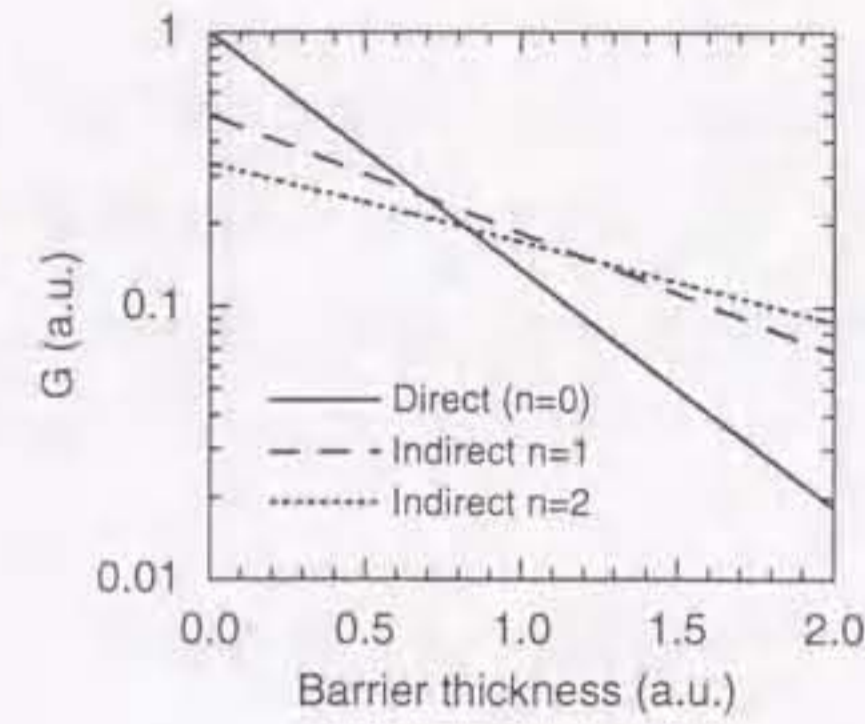


図 5.15: Barrier thickness dependence of tunneling probability for different number of localized states

5.5.2 局在準位が障壁内で一様に分布するとき

次に局在準位の位置が必ずしも障壁の中心にあるとは限らないので、局在準位の位置を $x = a$ とすると、 $A \exp(-2\alpha a)$ と $A \exp\{-2\alpha(d-a)\}$ の透過係数を持つ接合の直列と考えると、透過係数 G_{indirect} は、

$$G_{\text{indirect}} = \frac{A}{\exp(2\alpha a) + \exp\{-2\alpha(d-a)\}} \quad (5.21)$$

となり、局在準位が障壁内で均一に分布しているとして a について平均を求めると、

$$\begin{aligned} \langle G_{\text{indirect}} \rangle &= \frac{1}{d} \int_0^d G_{\text{indirect}} da \\ &= A \frac{\tan^{-1}\{\exp(\alpha d)\} - \tan^{-1}\{\exp(-\alpha d)\}}{2\alpha d \exp(\alpha d)} \end{aligned} \quad (5.22)$$

となる。透過係数の障壁膜厚依存性を求めるために、 $\log \langle G_{\text{indirect}} \rangle$ を $d=1$ のまわりで d^1 の項まで級数展開すると、

$$\log \langle G_{\text{indirect}} \rangle = \frac{-2\alpha e^\alpha}{(1+e^{2\alpha})(-\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha)} \quad (5.23)$$

$$\begin{aligned} & - \frac{(1+\alpha)(\tan^{-1}e^{-\alpha} - \tan^{-1}e^\alpha)}{-\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha} + \log \left\{ A \frac{-\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha}{2\alpha e^\alpha} \right\} \\ & + d \left[\frac{2\alpha e^\alpha}{(1+e^{2\alpha})(-\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha)} + \frac{(1+\alpha)(\tan^{-1}e^{-\alpha} - \tan^{-1}e^\alpha)}{-\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha} \right] \end{aligned}$$

ここで、 $t = -\tan^{-1}e^{-\alpha} + \tan^{-1}e^\alpha$ とおくと、

$$\begin{aligned} \log \langle G_{\text{indirect}} \rangle &= 1 + \alpha + \log \frac{At}{2\alpha e^\alpha} - \frac{2\alpha e^\alpha}{(1+e^{2\alpha})t} \\ & + d \left\{ -1 - \alpha + \frac{2\alpha e^\alpha}{(1+e^{2\alpha})t} \right\} \end{aligned} \quad (5.24)$$

となり、 $A=1$, $\alpha=1$ を代入すると、 $\log \langle G_{\text{indirect}} \rangle = -1.25d - 0.59$ となり、傾きの絶対値は局在準位がすべて障壁の中央にあると仮定した場合の 1 より大きくなることがわかる。ちなみに通常の直接トンネルは $|T_{kq}|^2 \propto \exp(-2\alpha d)$ であるので傾きは 2 である。障壁膜厚 d と透過係数 $|T_{kq}|^2$ の関係を $|T_{kq}|^2 \propto \exp(-M_0\alpha d)$ という関係で表したときの傾き M_0 がどのような値になるかを表 5.2 に示す。

しかし、この透過係数の結果が接合抵抗 $R_N A$ にもそのままあてはまるわけではない。なぜなら、局在準位密度は電極の電子の状態密度に比べてかなり小さいと考えられるので、直接トンネルか局在準位トンネルかどちらかにデジタルに分けられるわけではなく、大部分は通常の直接トンネルをしそれに局在準位を介したトンネルが混じると考えられるからである。ただいえることは、局在準位を介した伝導が混じるほど先に示した傾きが小さくなる。これは実効的に障壁のポテンシャル高さが低く見えてしまうということを意味する。

表 5.2: 透過係数の障壁膜厚依存性の傾き M_0

直接トンネリング ($n=0$)	2
局在準位が障壁内で一様分布 ($n=1$)	1.25
局在準位が障壁中央 ($n=1$)	1
局在準位が障壁中央 ($n=2$)	2/3

5.6 NbN/a-NbN_x/NbN 接合の高臨界電流密度化

ヒステリシスのないアンダーダンブ型の接合で、障壁膜厚を薄くすることにより臨界電流密度の大きな接合の作製を試みた。障壁 a-NbN_x 薄膜のスパッタ成膜条件を表 5.3 に示す。窒素分圧を 20% とし、抵抗率が大きくなるようにさらにスパッタ時の全ガス圧を 30 mTorr と大きくした。堆積レートその他の条件は先に示した接合と同一である。

表 5.3: Sputtering condition of NbN barriers for high J_c junctions

全ガス圧	30 mTorr
N ₂ 分圧	20 %
スパッタ電流	0.020 A

図 5.16 に示すように障壁膜厚が薄くなるにつれリーク電流が増え 20 kA/cm² まではアンダーダンブ型の特性が得られ、さらに薄くするとヒステリシスのないオーバーダンブ型の特性になった。

障壁膜厚と臨界電流密度の関係を図 5.18 に示す。

図 5.17 に示すように障壁膜厚 t を厚くするにつれ $I_c R_N$ 積が減少するのは、ペア電流と準粒子電流の伝導機構が異なることを示していると考えられる。なぜなら、もしペア電流と準粒子電流の伝導機構が同じなら、 J_c の変化と $R_N A$ の変化が打ち消されて $I_c R_N$ は変化せず一定値となるはずである。つまり、バリアが厚いほど準粒子のパスによるシャントの効果で $I_c R_N$ が小さくなる。ペア電流のバリア厚さ依存性は、図 5.18 に示す臨界電流密度 J_c とバリア厚さ t の関係より、

$$J_c = J_0 \exp(-B_1 t) + C_1 \quad (5.25)$$

$$B_1 = 6.50 \quad (5.26)$$

$$C_1 = 2.42 \quad (5.27)$$

であり、準粒子電流とバリア厚さの関係は、図 5.19 に示す接合抵抗 $R_N A$ とバリア厚さ t

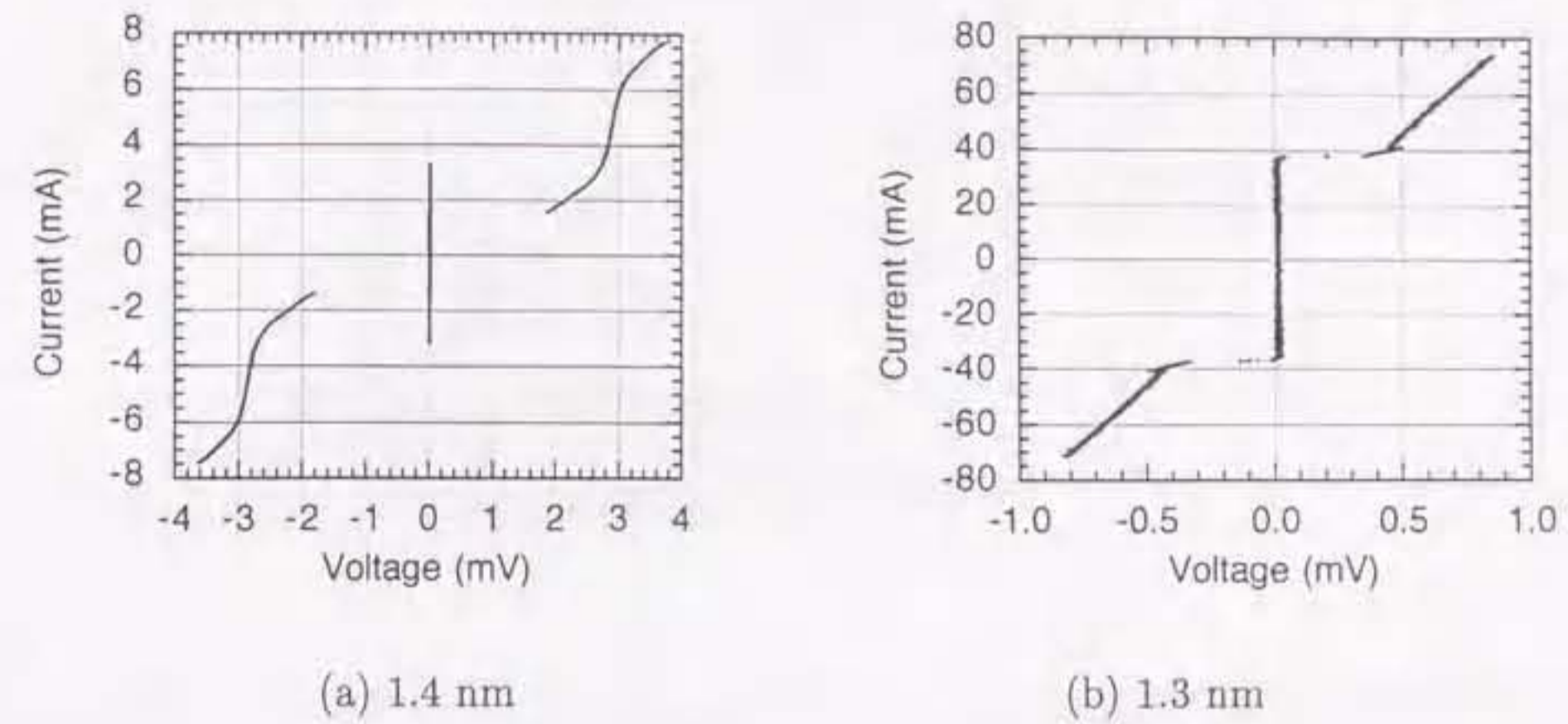


図 5.16: I - V characteristics of NbN/a-NbN/NbN with thin a-NbN barrier. (a) The barrier thickness is 1.4 nm, and the critical current density is 20 kA/cm². (b) The barrier thickness is 1.3 nm, and the critical current density is about 70 kA/cm².

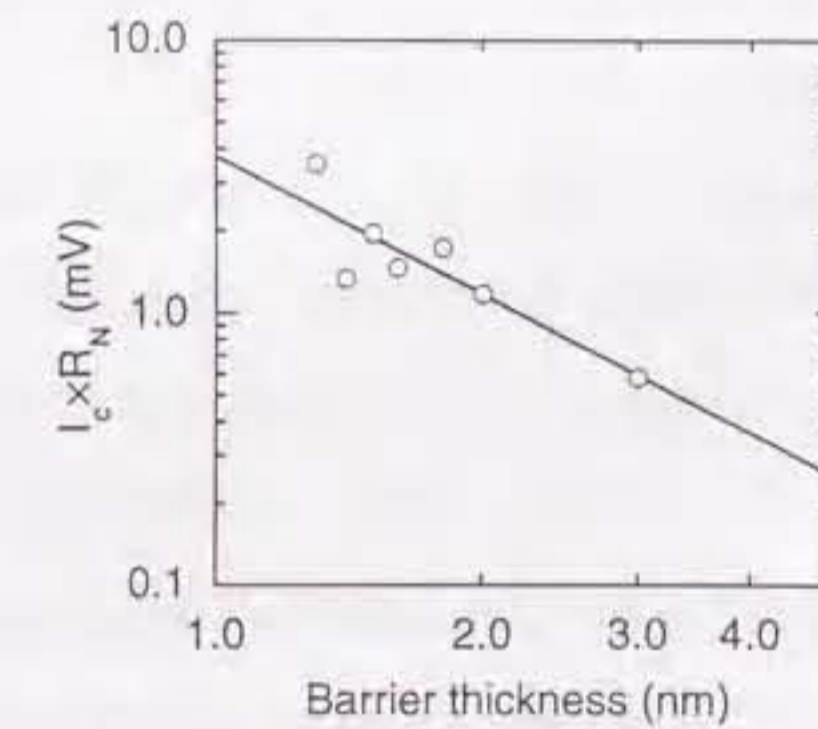


図 5.17: $I_c R_N$ products of high J_c junction.

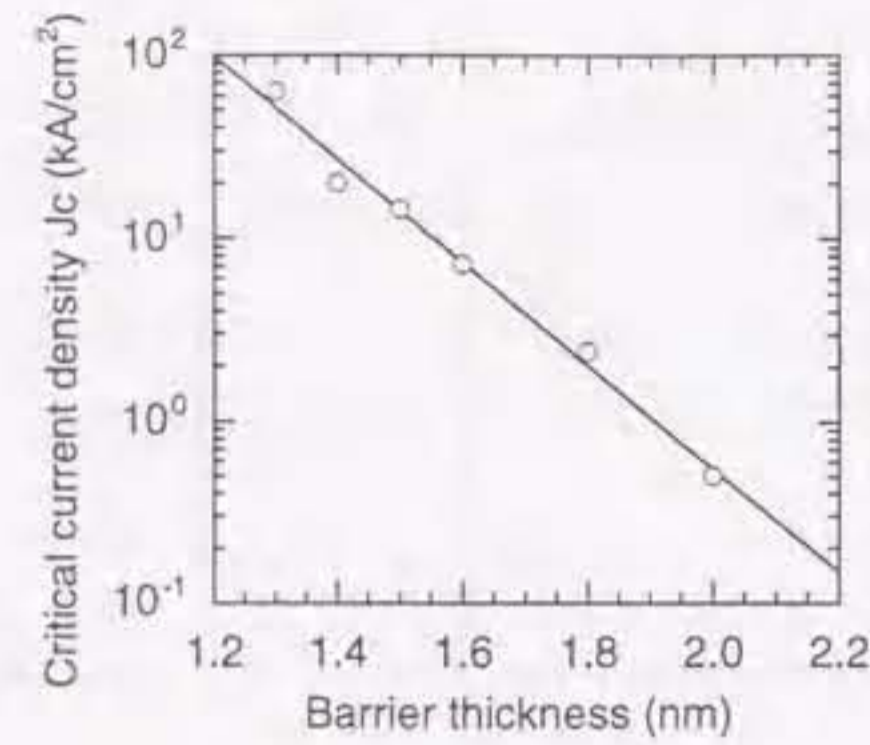


図 5.18: Thickness dependence of critical current density of NbN junctions.

の関係より、

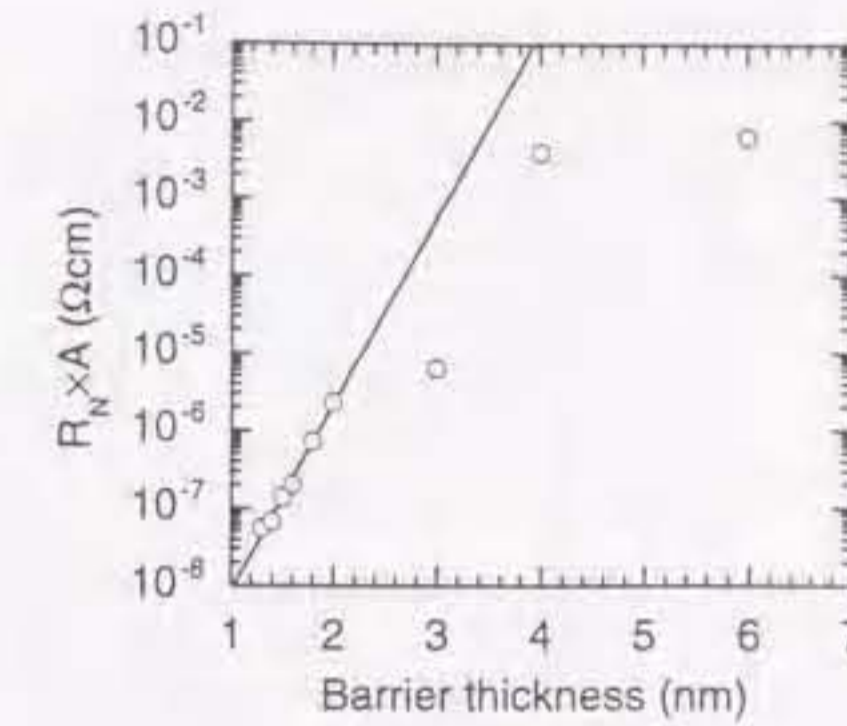
$$R_N A = R_0 \exp(B_2 t) + C_2 \quad (5.28)$$

$$B_2 = 5.54 \quad (5.29)$$

$$C_2 = 3.35 \quad (5.30)$$

という実験結果が得られている。 J_c と $R_N A$ では、 $R_N A$ の傾き B_2 の方が小さいが、これは準粒子のパスに局在準位による伝導が混在しているためと考えられる。局在準位密度が電極の状態密度と同じくらい大きければ、トンネル伝導の場合の係数の半分になることは前に述べた通りであるが、実際は局在準位密度は電極の状態密度に比べて非常に小さいので、傾きの違いは2倍にまではならないはずである。

図 5.19 は障壁の局在準位密度が小さい条件で作製した接合の、規格化接合抵抗 $R_N A$ の障壁膜厚依存性である。図 5.14 に示した $R_N A$ の障壁膜厚依存性は傾きが小さいため局在準位を介した伝導が無視できないくらい大きいと考えられる。それに比べて図 5.19 の特性はトンネル障壁スパッタ時の窒素分圧は同じであるが全ガス圧を大きくし、さらに局在準位密度が小さい NbN_x 薄膜を障壁として用いており、傾きが図 5.14 に示した接合より大き

図 5.19: Thickness dependence of junction resistance $R_N \times A$ for different partial pressures of N_2 .

くなっている。障壁膜厚が 2 nm 以上になると直線からずれるのは、主に 2 つの理由が考えられる。一つは、すでに示したように膜厚が厚くなると、局在準位を介した伝導の局在準位数 n が増えること、もう一つは膜厚が厚くなるとトンネルによる透過係数は指数関数的に少なくなるので、膜自体の伝導性による伝導、すなわちホッピング伝導が支配的になってくるためと考えられる。

また、ペア電流と準粒子電流の膜厚依存性を比較したところ、準粒子伝導の方が膜厚依存性が僅かに緩やかであるのは局在準位伝導の差と考えられるため、局在準位伝導は無視できないが、電子の伝導が通常の直接トンネルが支配的と仮定してポテンシャル高さ ϕ を見積もる。接合抵抗 $R_N A$ の障壁膜厚依存性の傾きの値からポテンシャル高さ ϕ は約 0.3 eV と見積もられる。この値は、AlO_x [93] の約 2 eV や MgO [108, 109] の 1.9 eV に比べると 1 桁小さく、AlN [110] の 0.44 eV (ともにアンダーダンブ型接合) の値とほぼ同じ値となっている。バリアのポテンシャル高さは小さい方が障壁膜厚を大きくできるため、膜厚の制御に有利で、接合容量を小さくでき高速スイッチに有利であるが、この接合については a-NbN_x の比誘電率がわからないので、実際に接合容量を測定する必要がある。

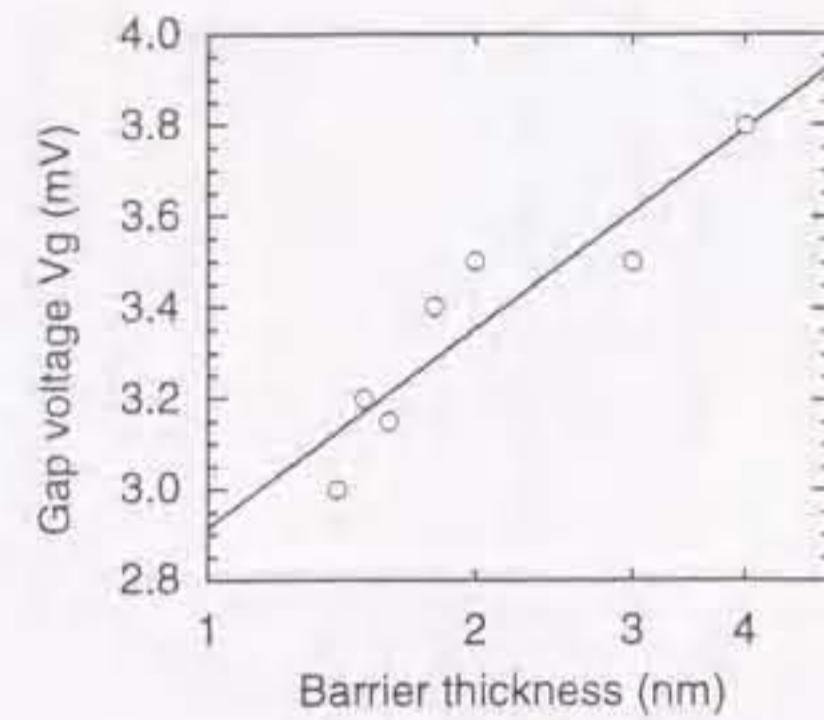


図 5.20: Thickness dependence of gap voltages

バリアが薄いほど $I_c R_N$ は大きくなるのに対して、図 5.20 に示すようにギャップ電圧 V_g は障壁が薄いほど V_g は逆に小さくなっている。 V_g は両側の電極のギャップ電圧で決まり伝導機構が局在準位を介したトンネルでも直接トンネルでもバリア厚さには直接依存しないはずである。ところがバリアが薄くなるにつれ電流が大きくなるのは、準粒子電流による発熱でペアが破壊されるためと考えられる。

5.7 積層 NbN/a-NbN_x/NbN ジョセフソン接合の作製

5.7.1 All-NbN 多重積層接合の作製

本研究の最終目的は、オーバーダンブ型の積層接合の作製であるが、オーバーダンブ型の接合だと直列にしても $I_c R_N$ 積が接合数分だけ増加する以外に特性を簡単に評価することができない。そうした理由で、オーバーダンブ型の積層接合は作製しなかった。

他方、アンダーダンブ型の接合であれば直列にすればギャップ電圧が接合数分だけ増加し臨界電流が接合数分だけみることが可能で、積層したことによる劣化などの特性評価が

容易である。そこで、アンダーダンブ型の接合を作製し特性を評価した。

図 5.21 に臨界電流がそろっていない 2 重積層接合の電流電圧特性を示す。初期の頃に作製した 2 重接合の特性は図 5.21 に示すように 2 つの接合の臨界電流が同一条件で作製したつもりにもかかわらずかなり異なっているようであった。あとで、計算でも示すが臨界電流密度は 1 桁以上異なっているようである。

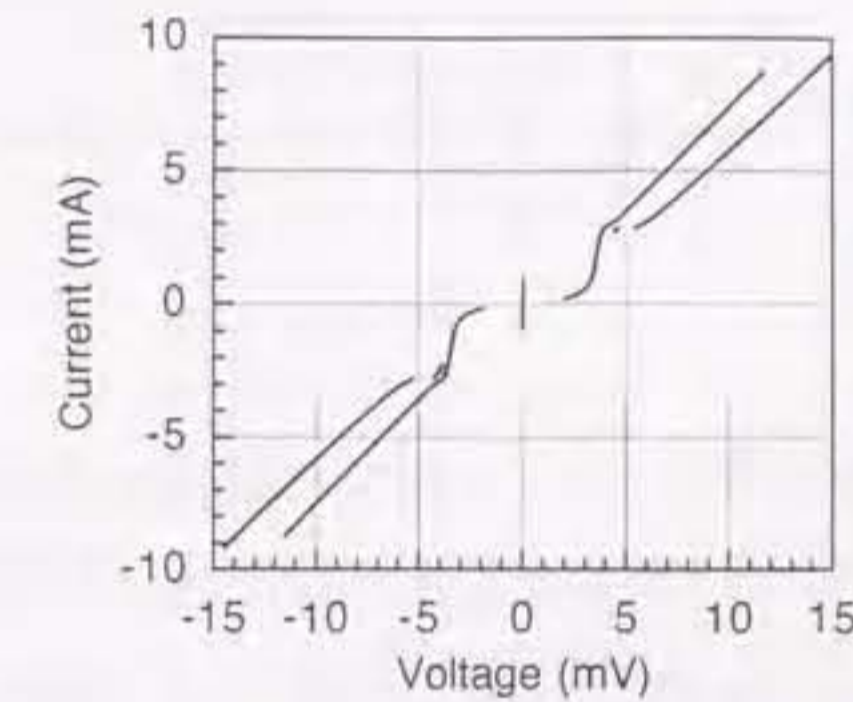


図 5.21: I - V characteristics of stacked two junctions having different critical current. The area of the junction is $20 \times 20 \mu\text{m}^2$. The barrier thickness of NbN_x is 2 nm. Thickness of the intermediate electrode NbN is 50 nm. The total pressure is 30 mTorr, and the partial pressure of N₂ is 20 %.

臨界電流がばらつく原因ははっきりしていないが、AlO₂障壁と比較して臨界電流密度または臨界電流に関するパラメータは多い。臨界電流密度はスパッタ時の全ガス圧および N₂分圧に強く依存する上、NbN 薄膜のスパッタは定電流モードでおこなっているが最初の NbN 障壁をスパッタするときと 2 回目のスパッタのときで、電圧が 10% 以上も減少してしまい、それ以降の NbN 障壁のスパッタでも約 3% 程度ずつ減少している。表 5.4 に例として 5 重積層接合を作製したときのスパッタ電圧と最初の電圧に対して何%に減少したか比を示す。

この電圧の変動が堆積レートの減少をもたらし、後から作製した障壁ほど臨界電流密度

表 5.4: Decrease of sputtering voltage of NbN barrier.

i th electrode	Voltage V_i (V)	Ratio $r_i = V_i/V_0$
0	335	100
1	290	87
2	280	84
3	270	81
4	261	78

が膜厚に対して指数的に増加しているものと推測した。しかし、このスパッタ電圧の減少分 $1-r_i$ % に合わせてスパッタ時間を $1-r_i$ % 増加して積層接合を作製したが臨界電流をそろえることには成功しなかった。このことから電圧の減少と堆積レートの増加は正比例ではないことを示している。

電圧の減少が 13 % に対してスパッタ時間を 25 % 増やして作製した 2 重接合は図 5.22 に示すように臨界電流のそろったものが得られた。中間電極の膜厚は 50 nm で、ギャップ電圧は図 5.11 に示した単独接合のものにはほぼ等しい。よって、積層したことによるギャップ電圧の低下やリーク電流の増加はみられない。ただし、これは偶然に臨界電流がそろった可能性もあり、再現性は確認していない。臨界電流密度をそろえることは応用の点で非常に重要であるから、臨界電流がばらつく理由を解明することは今後の重要な課題である。

電極 NbN の場合は電圧は一定で変動は少ない。これは、電極 NbN の場合 N_2 分圧が 4 % と小さいためと考えられる。Nb ターゲット表面は N_2 プラズマで NbN に変化するが [106]、分圧が高いほどターゲットの内部まで窒化する必要があるため、条件が安定するまでに時間がかかると推測される。では、プレスパッタを十分やれば良いと考えられるが、毎回 30 分のプレスパッタを行い 5 重接合を作製したが臨界電流は全くそろっていなかった。

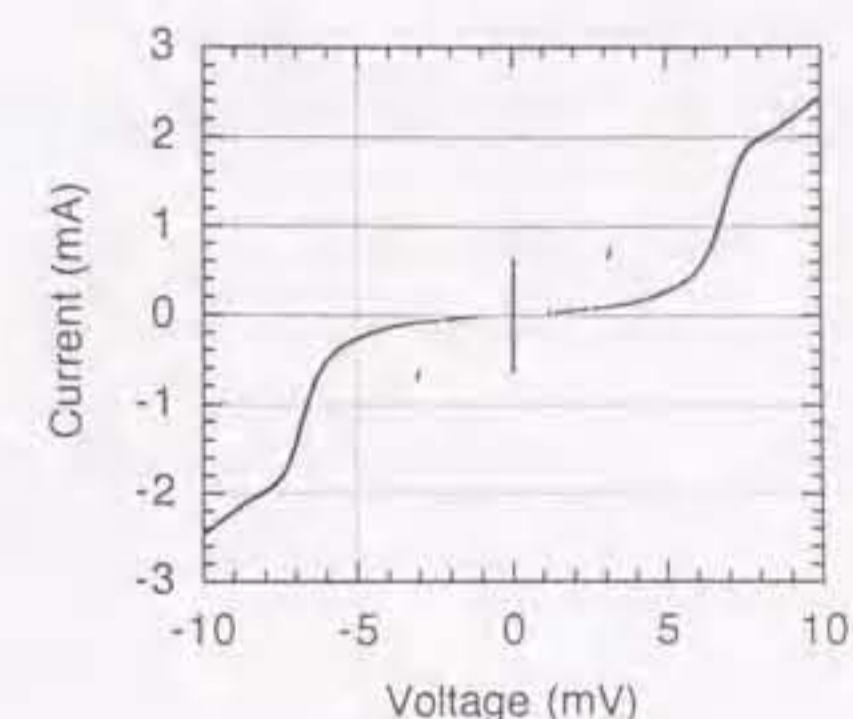


図 5.22: I - V characteristics of stacked two junctions. The area of the junction is $20 \times 20 \mu\text{m}^2$. The barrier thickness of NbN_x is 2 nm. The partial pressure of N_2 is 20 %.

5.7.2 バリア厚さが異なる 2 重接合の I - V 特性の理論計算

実際に作製した 2 重積層積層接合は意図に反して臨界電流 I_c が異なってしまった。これは、接合の臨界電流密度 J_c が異なったためであることを確かめる目的で、臨界電流密度が異なる接合の直列がどのような電流電圧特性になるかを計算する。 $I_c R_N$ 積が同じで、2 つの接合の臨界電流密度の比が 1:2 の場合と、1:10 の場合について計算する。

ジョセフソン接合を RSJ モデルで表すと接合を流れる電流 I_i は、超伝導電流と準粒子電流と変位電流の和で表される。

$$I_i = I_{c,i} \sin \theta_i + \frac{1}{R_{N,i}} \frac{\Phi_0}{2\pi} \frac{\partial \theta_i}{\partial t} + C \frac{\Phi_0}{2\pi} \frac{\partial^2 \theta_i}{\partial t^2} \quad (5.31)$$

バイアス電流を I_b とすると、

$$I_b = I_1 = I_2 \quad (5.32)$$

であるから、次のような常微分方程式を得るので数値的に解く。

$$C_i \frac{\Phi_0}{2\pi} \frac{\partial^2 \phi_i}{\partial t^2} = Ib - I_{c,i} \sin \phi_i - \frac{1}{R_{N,i}} \frac{\Phi_0}{2\pi} \frac{\partial \phi_i}{\partial t} \quad (5.33)$$

接合は直列だから、電圧はそれぞれの接合の電圧の合計をもとめてから平均化して

$$V(I_b) = \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} \sum_i^n \frac{\Phi_0}{2\pi} \frac{\partial \phi_i}{\partial t} dt \quad (5.34)$$

で得られる。ここで、 $R_{N,i}$ は簡単のためにギャップ電圧の上下で場合分けをし直線で近似した。

$$R_{N,i} = \begin{cases} \frac{V_{m,i}}{I_{c,i}} & 0 \leq V_i < V_g \\ \frac{I_c R_N}{I_{c,i}} & V_g \leq V_i \end{cases}$$

計算に用いたパラメータを表 5.5 に示す。2 接合の臨界電流密度の比が 1 : 2 の場合の計算結果を図 5.23 (a) に、1 : 10 の場合の計算結果を図 5.23 (b) に示す。

表 5.5: Parameters for calculations

Critical current density $J_{c,1}$	0.5 or 0.1 kA/cm ²
Critical current density $J_{c,2}$	1 kA/cm ²
Area of junctions A	10 × 10 μm ²
$I_c \times R_N$ products	1.7 mV
V_m parameter	20 mV
Capacitance of junctions C	0.06 pF/μm ²

図 5.21 に示した実験結果に一致するのは図 5.23 (b) の場合で、臨界電流密度の比は 10:1 程度であると見積もられる。しかし、準粒子の特性が実験結果では準粒子特性においてバイアスを 0 にもどすときのパスが 1 つめの接合のパスに重なって接合 1 個分のギャップ電圧しか示さないのに対して、計算結果では接合 2 つ分のギャップ電圧を示している。これは、実際に作製した接合は片方の接合が特にリーク電流が大きいと推測される。

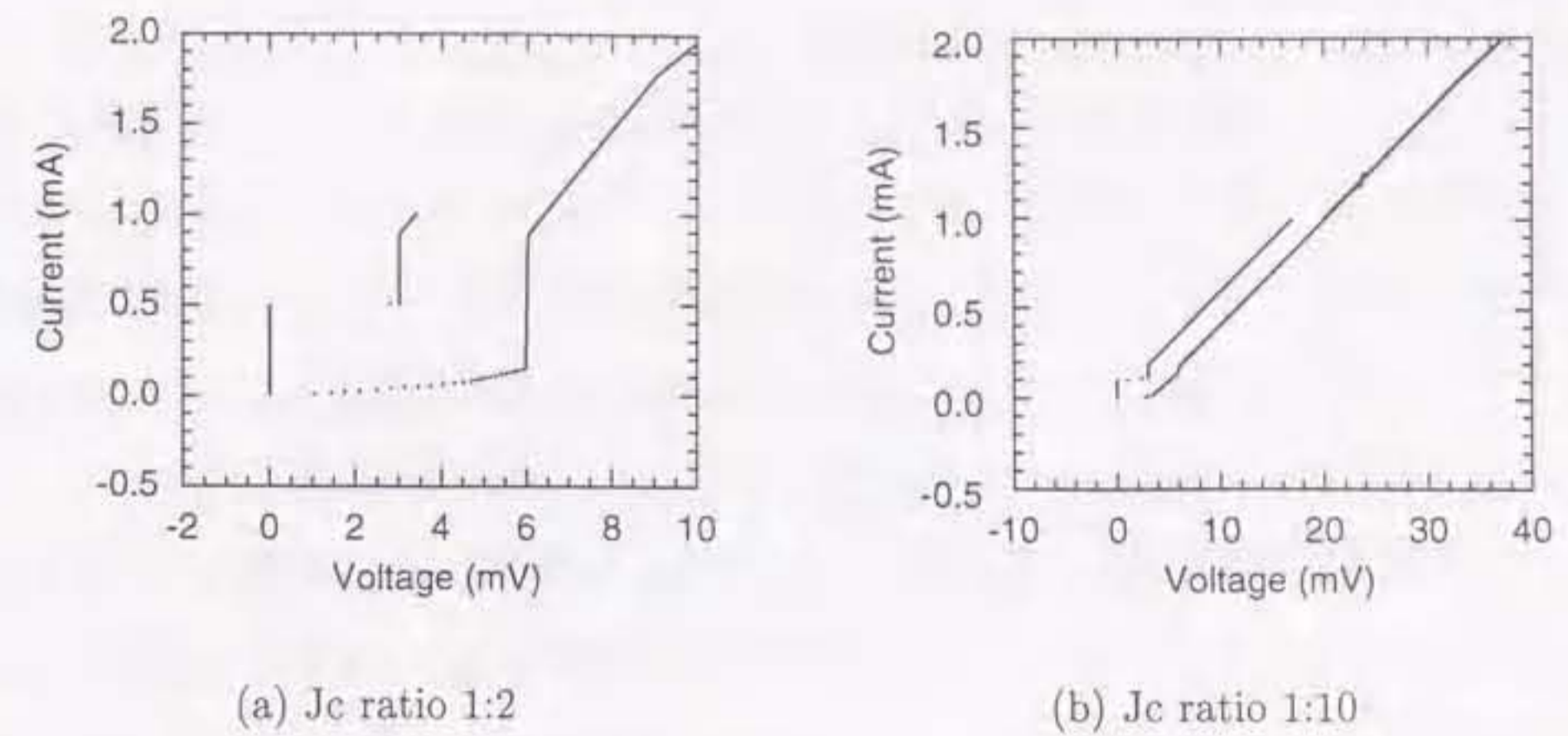


図 5.23: Calculated $I-V$ characteristics of series two junctions which have different critical current densities. (a) 1 kA/cm² and 0.5 kA/cm². (b) 1 kA/cm² and 0.1 kA/cm².

したがって、図 5.21 に示した接合は単に臨界電流密度が障壁の堆積レートの変動により臨界電流密度が変化してしまっただけではなく、片方の接合の品質が悪くなっている可能性もある。これが解決すれば、図 5.22 に示したような比較的高品質の 2 重積層接合が再現性よく作製できるようになる。

本章で作製した NbN/a-NbN_x/NbN の多重積層接合では、4 章で観測されたような同期スイッチはみられていない。これは、中間電極 NbN 膜厚が 50 nm と、4 章で作製した多重積層接合の中間電極 Nb 膜厚 4 nm に比べて 1 桁大きいためと考えられる。NbN のロンドン侵入長は Nb より大きいので、中間電極を薄くした場合の接合間の相互作用は、4 章で作製した Nb/AlO_x/Nb 接合より顕著である可能性がある。

5.8 結論

ジョセフソン接合を直列に接続して高出力電圧および高出力インピーダンスを得るには、直列の接合を1個の外部抵抗でまとめてダンピングしたのでは高出力電圧が得られないことが数値解析でわかった。ヒステリシスのある Nb/AlO_x系ジョセフソン接合で多重積層ジョセフソン接合を実現するためには、それぞれの接合に抵抗を接続する必要があるが、これは接合の構造上不可能である。接合のエッジにいくつかの種類の抵抗材料をスパッタし並列に常伝導抵抗を接続することを試みたがすべて超伝導ショートであった。よって、最初からヒステリシスのないオーバーダンブ型を使う必要があることがわかった。

シャント抵抗を外部に接続しないでオーバーダンブ型の特性を得るために、NbN_x膜の抵抗率が非常に大きく、かつ抵抗率を自由に変わることが出来るという点に注目し、これをトンネル障壁として用いることを考えた。スパッタ時の N₂分圧とバリア膜厚を制御することにより、ヒステリシスのあるアンダーダンブ型の特性とヒステリシスのないオーバーダンブ型の特性の両方を得ることが出来ることがわかった。しかも NbN_xは RIE でのエッチングが容易なため多重積層接合の作製プロセスにも適していた。

トンネル障壁に用いた NbN_x 薄膜は、抵抗率の温度依存性が窒素分圧に依存性し、Mott の広範囲ホッピング伝導 (VRH) の式に従うことから、局在準位を持つアモルファス半導体であると結論付けた。この a-NbN_x 薄膜を用い N₂ 分圧を制御することによって、アンダーダンブ型接合とオーバーダンブ型接合の両方を作製することができた。

a-NbN_x 薄膜をトンネル障壁に用いた接合のゼロ電圧における電流は外部磁場に応答し、その電流の外部磁場応答はいわゆる大きな接合の特徴を示すことから、これがジョセフソン電流であると結論付けた。実際にジョセフソン侵入長を概算すると接合サイズより2桁小さな値となったので、これはジョセフソン侵入長に対して大きな接合といえる。

アンダーダンブ型接合は典型的なトンネル接合を示し、ギャップ電圧は 4 mV であった。典型的な $J_c \times R_N$ 積は 1.3 mV で、臨界電流密度は $J_c = 20 \text{ kA/cm}^2$ 以下である。

一方、典型的なオーバーダンブ型接合の $J_c \times R_N$ 積は 0.5 mV で、臨界電流密度は $J_c = 20$

より大きく $J_c = 300 \text{ kA/cm}^2$ までの範囲のものが得られた。超伝導電流が外部磁場によって変調されることからこの接合はジョセフソン接合であり、超伝導電流と準粒子の伝導機構の違いが見られ、この接合は局在準位でシャントされたトンネル接合である可能性が高い。

この a-NbN_x 薄膜をトンネル障壁として用いた all-NbN ジョセフソン接合を用いて、多重積層接合の作製を試みた。トンネル障壁と電極はともに NbN であることから、エッチングは Nb/AlO_x の時のように苦勞することなくおこなえた。2重接合までは、単独接合と比較してギャップ電圧の低下やリーク電流の増加などの、接合品質の劣化は見られなかった。

しかし作製してみると、臨界電流の値が1桁以上ばらつくことが多かった。これは障壁 NbN_x スパッタ時にスパッタ条件が変化しているためと考えた。特にスパッタ時のカソード電圧が低下することから、電圧の低下した分堆積レートが減少していると考え、その分スパッタ時間を長くした。その結果、臨界電流がそろうこともあったが再現性は低く、他の要因も考えないといけない可能性がある。

臨界電流の制御が課題として残っているが、電極とトンネル障壁と同じ材料でジョセフソン接合を作製し、かつオーバーダンブとアンダーダンブの両方が得られるという試みは成功したと考えられる。

第6章

総括

6.1 結論

高速なスイッチング速度と低消費電力を同時に実現できるジョセフソン素子は、今後、半導体素子の性能向上が限界に達したときに、次の手を提供するためのポテンシャルを持っている。しかし、ジョセフソン接合の出力電圧および出力インピーダンスは半導体素子に比べて3桁以上小さいので、その間のインターフェースも重要になってくる。出力電圧とインピーダンスを大きくするのに最も簡単な方法は接合を直列にすることである。しかし接合をたくさん直列にすることは素子面積が大きくなる。また、RSFQのような単一磁束量子素子はクロック周波数が非常に高速で消費電力が小さいことから超高速クロック周波数のデジタル回路のための素子として期待されているが、単一磁束量子を伝搬または保持するために大きなインダクタンスを必要とするため集積化に不利である。

そこで、本研究ではジョセフソン接合を縦に多重に積層させる研究をおこなった。従来のNb/AlO_x/Nb接合を用いた多重積層接合の作製に加えて、ヒステリシスのないオーバーダンプ型の多重積層接合を作製するために、アモルファス半導体をトンネル障壁に用いた多重積層ジョセフソン接合の提案もおこなった。

2章では、多重積層ジョセフソン接合のキネティックインダクタンスをストリップラインのかわりに用いてもほとんど演算結果の出力波形は変わらないことを示すことができた。したがって単一磁束量子素子のインダクタンス用ストリップラインを多重積層接合に置き換えることによって集積化することは可能と考えられる。

一方、直列にすることで出力の増加を期待することは、接合の臨界電流密度がそろっている必要がある。例えば、5つの接合を直列にしたRSフリップフロップは、接合の臨界電流値が1%よりばらつくとも正常に動作しなかった。

したがって、単一磁束量子素子は従来通り単一磁束量子を用い、多重積層ジョセフソン接合を集積化のために用いることが有効といえる。その際には必ずしもオーバーダンブ型の接合でなくてもよく、4章で作製したようなNb/AIO_x/Nbの積層接合を用いることができる。

3章では、単独のNb/AIO_x/Nbのジョセフソン接合の作製と接合の高品質化に取り組んだ結果、Al層による近接効果が接合のギャップ電圧の低下および臨界電流の減少の原因であることが実験的にもモデル計算でも示された。トンネル現象は障壁のごく近傍で起こる現象であるにもかかわらず、なぜ広い範囲の近接効果によるオーダーパラメータの空間分布が電流電圧特性に観測されるのかをモデル計算で示した。そして、Al膜厚や膜質と接合特性の関係を定性的にも定量的にも明らかにした。

4章では、インダクタンスとして使用するための多重積層接合を従来のNb/AIO_x/Nbジョセフソン接合で作製した。この接合は単一磁束量子素子のインダクタンスのかわりに用いて集積化のために用いたり、ラッチ型素子と半導体素子の電圧差を解消するインターフェースに用いたり、ヒステリシスがあってもかまわない用途に使うことが出来る。積層の数が多くなるとエッチングが困難になるが、10積層までは作製することができた。また、中間電極が非常に薄い接合は、中間超伝導電極のキネティックインダクタンスの増加により単独の接合とは異なる臨界電流の磁場依存性を示し、接合間の同期スイッチが観測された。

5章では、ヒステリシスのないオーバーダンブ型の多重積層ジョセフソン接合が必要とされる応用のために、接合のダンピング方法を検討した。接合のエッジに抵抗材料をスパッタする方法では接合が近接効果により短絡するためにうまくいかなかった。そこで、トンネル障壁に絶縁体ではなく半導体を用い、半導体のエネルギーギャップをトンネル障壁として用い、障壁内の局在準位密度を作製条件によって選んでやることによってトンネル接合に実効的に並列に抵抗を接続することを試みた。

電極材料としても超伝導体のNbNを選択した。どちらのNbNも反応性スパッタで作製し、窒素ガス分圧を変えることで超伝導体と半導体の特性を得ることができた。半導体NbNの抵抗率は数桁のオーダーで変化させることができた。その結果、抵抗率を選ぶことによりヒステリシスのある電流電圧特性と、抵抗でダンブされたいわゆるRSJ(Resistively shunted junction)的な特性の両方を得ることができた。そして、この接合を2つ積層させることに成功した。

6.2 今後の課題

2章では、多重積層接合をインダクタンスとして使う例と、出力電圧および出力インピーダンスを増加させる例の2通りを検討したが、ジョセフソン接合のばらつきと動作マージンの関係をさらに具体的に検討し、現実的な回路に適用できるか検討する必要がある。

また、単一磁束量子素子への応用についてのみ検討したが、ラッチ型素子への応用も検討することは意味があると考えられる。

3章では、臨界電流密度が1 kA/cm²程度の接合であれば高品質な接合が再現性よく作製できるようになった。さらに接合面積の微細化および高臨界電流密度化が課題であり、現在も多くの研究がされているところである。

4章では、非常に薄い中間電極をもつ接合では同期スイッチが観測されたが、これを実際に工学的に应用するためには、さらに同期のメカニズムを明らかにする必要がある。一

方、Nb/AlO_x/Nb の多重接合を作製するためには、エッチングレートが高速でしかもフォトレジストへのダメージの少ないエッチング方法を検討する必要がある。また、臨界電流密度の制御、すなわちトンネル障壁の酸化条件の制御と縦方向のエッチングの精度が重要で、今後、工学的な応用を考えた場合、更なる改善が必要である。

5章では、アモルファス半導体の a-NbN_x 薄膜を用いたヒステリシスのない多重積層接合の提案をおこなったが、臨界電流密度の制御と、接合のダンピングの度合い (β_c の値) の制御が今後の課題である。本研究では、a-NbN_x 障壁を用いた多重積層接合は、2重積層接合まで作製したが、さらに多くの接合を積層させることが課題である。

References

- [1] F.H.Gaensslen *et. al.*: "Very small MOSFET's for low temperature operation", IEEE Trans. Electron Devices, **ED-24** (1977) 218
- [2] M.Aoki *et. al.*: "Performance and hot-carrier effect of small CRYO-CMOS devices", IEEE Trans. Electron Devices, **ED-34** (1987) 8
- [3] S.Hanamura *et. al.*: "Low-temperature CMOS 8 × 8 bit multipliers with sub-10-ns speeds", IEEE Trans. Electron Devices, **ED-34** (1987) 94
- [4] 1995年4月29日、日刊工業新聞
- [5] H.K.Onnes: Comm. Leiden Suppl., **58** (1924) 16
- [6] B.D.Josephson: "Possible new effects in superconductive tunnelling", Phys. Lett. **1** (1962) 251
- [7] P.W.Anderson and J.M.Rowell: "Probable ovservation of the Josephson superconducting tunnel effect", Phys. Rev. Lett., **10** (1963) 230
- [8] J.Bardeen, L.N.Cooper and J.R.Schrieffer: "Theory of superconductivity", Phys. Rev., **108** (1957) 1175
- [9] V.L.Ginzburg and L.D.Landau: "On the theory of superconductivity" (in Russian), Zh. Eksp. Teor. Fiz., **20** (1950) 1064

- [10] 眞隅泰三: "素励起による凝縮系物理学", 倍風館, (1986) 233
- [11] P.F.Yuh: "An Experimental Josephson Digital Correlator", IEEE Trans. Appl. Supercond., **2**, 3 (1992) 143-147
- [12] P.F.Yuh and E.Stebbins: "256-Stage Superconducting Digital Correlator with Analog Output", IEEE Trans. Appl. Supercond., **5**, 1 (1995) 14-18
- [13] S.Tahara, S.Nagasawa, H.Numata, Y.Hashimoto, S.Yorozu and H.Matsuoka : "Josephson Digital LSI Technology", Extended Abstract of ISEC'95, 5th ISEC, September 18-21, Nagoya, Japan (1995) 23-26
- [14] T.Nishino, M.Miyake, Y.Harada and U.Kawabe : "Three-Terminal Superconducting Device Using a Si Single-Crystal Film", IEEE Electron Device Letters, **EDL-6**, 6 (1985) 297-299
- [15] A.W.Kleinsasser, T.N.Jackson, D.McInturff, F.Rammo, G.D.Pettit and J.M.Woodall : "Superconducting InGaAs junction field-effect transistors with Nb electrodes", Appl. Phys. Lett., **55**, 18 (1989) 1909-1911
- [16] M.Tonouchi, H.Sakai and T.Kobayashi : Japan J. Appl. Phys., **25** (1986) 705
- [17] H.Sakai, Y.Kurita, M.Tonouchi and T.Kobayashi : Japan J. Appl. Phys., **25** (1986) 835
- [18] 永妻忠夫, 岩倉弘明, 円福敬二, 吉田啓二 and 入江富士男 : "磁束フロー型ジョセフソン増幅器", 電子通信学会技術研究報告, **85** No.49 (1985) 55-60
- [19] D.J.Herrell: IEEE. J. Solid-State Circuits SC-9, **5**, (1974) 277
- [20] H.H.Zappe: IEEE. Trans. Magn. **MAG-13**, (1977) 41
- [21] T.A.Fulton, S.S.Pei and L.N.Dunkleberger: Appl. Phys. Lett. **34** (1979) 709

- [22] S.Takada, S.Kosaka and H.Hayakawa: *Proc. of IC SQUID '80, Berlin*, (Walter de Gruyter & Co., Berlin, 1980), (1980) 713
- [23] H.Nakagawa, E.Sogawa, S.Kosaka, S.Takada and H.Hayakawa: Jpn. J. Appl. Phys. **21**, (1982) L198
- [24] T.R.Gheewala and A.Mukherjee: *Tech. IEDM*, (1979) 482
- [25] J.Sone, T.Yoshida and H.Abe: "Resistor coupled Josephson logic", Appl. Phys. Lett., **40**, (1982) 741-744
- [26] J.Sone, T.Yoshida, S.Tahara and H.Abe: "Logic delays of 5- μ m resistor coupled Josephson logic", Appl. Phys. Lett., **41**, (1982) 886-888
- [27] K.Hohkawa, M.Okada and A.Ishida: "A novel current injection Josephson logic gate with high gain", Appl. Phys. Lett., **39**, (1981) 653-655
- [28] K.Hohkawa, Y.Tazo, K.Nagata and A.Ishida: "Sub-10ps high-gain direct coupled Josephson logic gate", Electronics Lett., **19** (1983) 291-292
- [29] S.Kotani, N.Fujimaki, T.Imamura, S.Hasuo and T.Yamaoka: J. Appl. Phys. **24**, No.6 (1985) pp.L421-L422
- [30] T.A.Fulton: "Punchthrough and the tunneling cryotron", Appl. Phys. Lett., **19** (1971) 311
- [31] K.Enpuku, F.Irie, T.Nagatsuma and K.Yoshida: "Current-waveform dependence of punchthrough probability in a Josephson tunnel junction", J. Appl. Phys., **53** (1982) 8894
- [32] T.A.Fulton, R.C.Dynes and P.W.Anderson: Proc. IEEE, **61** (1973) 28
- [33] T.A.Fulton and L.N.Dunkleberger: Appl. Phys. Lett., **22** (1973) 232

- [34] K.Nakajima, Y.Onodera and Y.Ogawa: "Logic design of Josephson network", J. Appl. Phys., **47** (1976) 1620-1627
- [35] K.K.Likharev, O.A.Mukhanov and V.K.Semenov: "Resistive single flux quantum logic for the Josephson - junction technology" in SQUID '85. Berlin, Germany: W. de Gruyter (1985) 1103-1108
- [36] V.P.Koshelets, K.K.Likharev, V.V.Migulin, O.A.Mukhanov, G.A.Ovsiyannikov, V.K.Semenov, I.L.Serpuchenko and A.N.Vystavkin: "Experimental realization of a resistive single flux quantum logic circuit" IEEE Trans. Magnetics, **MAG-23** (1987) 755-758
- [37] K.K.Likharev, O.A.Mukhanov and V.K.Semenov: "Ultimate performance of RSFQ logic circuits", IEEE Trans. Magnetics, **23** (1987) 759-762
- [38] O.A.Mukhanov, S.V.Rylov, V.K.Semenov and S.V.Vyshenskii: "RSFQ logic arithmetic", IEEE Trans. Magnetics, **25** (1989) 857-860
- [39] R.H.Parmenter : Phys. Rev. Lett., **11** (1961) 274
- [40] A. Shoji, M. Aoyagi, S. Kosaka and F. Shinoki: "Fabrication of NbN / MgO / NbN / MgO / NbN Josephson tunnel junctions", Ext. Abstr. of ISEC'87, Tokyo (1987) 73-76
- [41] M.G.Blamire, E.C.G.Kirk, J.E.Evetts and T.M.Klapwijk : "Extreme critical temperature enhancement of Al by tunneling in Nb/AlO_x-Al/AlO_x/Nb tunnel junctions" Physica B 165 & 166 (1990) 1583-1584
- [42] H. Kohlstedt, G. Hallmanns, I. P. Nevirkovets, D. Guggi and C. Heiden: IEEE Trans. Appl. Superconductivity **3** (1993) 2197.
- [43] S. Lomatch, E. D. Rippert and J. B. Ketterson: IEEE Trans. Appl. Supercond. **5** (1995) 2719

- [44] R.Kleiner and P.Müller: "Intrinsic Josephson effects in high-T_c superconductors", Phys. Rev. B, **49**, 2 (1994) 1327-1341
- [45] 早川尚夫編, 超高速ジョセフソンデバイス (倍風館, 1986) p.206
- [46] S.M.Schwarzbeke, R.A.Davidheiser, G.R.Fisher, J.A.Luine and N.J.Schneier: "Digital logic with YB₂Cu₃O_{7-x} dc SQUIDs", Appl. Phys. Lett., **59**, 7 (1991) 866-868
- [47] Y.Mizugaki, K.Nakajima, Y.Sawada and T.Yamashita: "Superconducting neural circuits using fluxon pulses", Appl. Phys. Lett., **62**, 7 (1993) 762-764
- [48] Y.Mizugaki, K.Nakajima, Y.Sawada and T.Yamashita: "Implementation of New Superconducting Neural Circuits using Coupled SQUIDs", IEEE Trans. on Appl. Supercond., **4**, 1 (1994) 1-8
- [49] K.K.Likharev and V.K.Semenov: "RSFQ Logic/Memory Family: A New Josephson - Junction Technology for Sub-Terahertz-Clock-Frequency Digital Systems", IEEE Trans. on Appl. Supercond., **1**, 1 (1991) 3-28
- [50] K.Nakajima, Y.Onodera and Y.Ogawa: "Logic design of Josephson network", J. Appl. Phys., **47**, 4 (1976) 1620-1627
- [51] K.Nakajima and Y.Onodera: "Logic design of Josephson network, II", J. Appl. Phys., **49**, (1978) 2958-2963
- [52] private communications in 1995.
- [53] W.H.Chang: "The inductance of a superconducting strip transmission line", J. Appl. Phys., **50**, 12, (1979) 8129
- [54] S.Bermon and T.Gheewala: "Moat-guarded Josephson SQUIDs", IEEE Trans. Magn., **MAG-19**, (1983) 1160-1164

- [55] 玉山宏: "超伝導フラクソイド伝送の論理デバイスに関する研究", 修士学位論文 東北大学大学院工学研究科 (1980)
- [56] S.Lomatch and E.D.Rippert: *J. Appl. Phys.*, **76** (1994) 1711
- [57] S.Lomatch et al.: ASC'94, IEEE Trans.Appl.Supercond.
- [58] 吉澤和隆、山森弘毅、藤巻朗、早川尚夫: "積層ジョセフソン接合による RSFQ の集積化の検討", 第 56 回応用物理学学会学術講演会, 29a-B-7, 金沢工業大学, (1995)
- [59] K.Suzuki and Y.Okabe, Ext. Abstr. of ISEC'95, Nagoya, JAPAN, (1995) p.368
- [60] M. Maezawa, M. Aoyagi, H. Nakagawa, I. Kurosawa and S. Takada: "Specific capacitance of Nb/AlO_x/Nb Josephson junctions with critical current densities in the range of 0.1-18 kA/cm²", *Appl. Phys. Lett.* **66** (1995) 2134
- [61] H.A.Huggins and M.Gurvitch:*J.Appl.Phys.*57 (6), 15 March 1985 pp.2103-2109 "Preparation and characteristics of Nb/Al-oxide-Nb tunnel junctions"
- [62] M.Maezawa, M.Aoyagi, H.Nakagawa, I.Kurosawa and S.Takada: "Observation of Josephson self-coupling in Nb/AlO_x/Nb tunnel junctions", *Phys. Rev. B*, **50**, 13 (1994) 9664-9667
- [63] 大矢銀一郎、澤田康次: トンネル現象の物理と応用、武内義尚、御子柴宣夫共編 倍風館 (1987)
- [64] M.B.Ketchen, et al: *Appl. Phys. Lett.*, **59**, (20) (1991) 2609-2611
- [65] 三浦哲也: 卒業論文、名古屋大学工学部 (1993)
- [66] V.Ambegaokar and A.Baratoff: "Tunneling between superconductors", *Phys. Rev. Lett.*, **10** (1963) 486-491
- [67] M.L.McMillan: *Phys. Rev.*, **175** (1968) 537

- [68] A.A.Golubov and M.Yu. Kupriyanov: *Extended Abstracts of ISEC'89*, (1989) 210
- [69] P. G. de Gennes: *Superconductivity of Metals and Alloys* (Benjamin, New York), (1966) Chap.5.
- [70] P. G. de Gennes: *Rev. Mod. Phys.*, **36** (1964) 225
- [71] R.C.Dynes, V.Narayanamurti, and J.P.Garno: "Direct Measurement of Quasiparticle-Lifetime Broadening in a Strong-Coupled Superconductor", *Phys. Rev. Lett.*, **41** (1978) 1509-1512
- [72] M.Inoue, S.Imaeda, Y.Tsukino A.Fujimaki Y.Takai and H.Hayakawa: "Planar-type Ba_{1-x}K_xBiO₃ Josephson tunnel junctions prepared on SrTiO₃ bicrystal substrates", *Appl. Phys. Lett.*, **65**, 2 (1994) 243-245
- [73] 塩田哲義: 修士学位論文、名古屋大学大学院工学研究科博士課程前期課程 (1990), 柳ヶ瀬雅司: 卒業論文、名古屋大学工学部 (1990)
- [74] Mannhart J and Marinoli P 1991 *Appl.Phys.Lett.* 58 643
- [75] H. Nakagawa, E. Sogawa, S. Kosaka, S. Takada and H. Hayakawa: *Jpn.J.Appl.Phys.* **21** (1982) L198.
- [76] H. Suzuki, T. Imamura and S. Hasuo: *IEEE Trans. Electron Devices* **37** (1990) 2399.
- [77] H. Amin, M. G. Blamire and J. E. Evetts: "The critical current-field dependence of a Josephson superlattice", *IEEE Trans. Appl. Superconductivity* **3** (1993) 2204.
- [78] I. P. Nevirkovets, H. Kohlstedt, and C. Heiden: *ICEC 14 Proc., Cryogenics* **32** (1992) p.583.
- [79] H. Kohlstedt, A. V. Ustinov, M. Cirillo, G. Hallmanns and C. Heiden: *Proc. 20th Int.Conf. Low Temperature Physics, Eugene*, (1993)

- [80] H. Suzuki, T. Imamura and S. Hasuo: Ext. Abstr. 53rd Autumn Meeting of the Japan Society of Applied Physics, Osaka, September, 16-C-10.
- [81] J. A. Blackburn, B. B. Schwartz and A. Baratoff: J. Low Temp. Phys. **20** (1975) 523.
- [82] K. K. Likharev: *Dynamics of Josephson Junctions & Circuits* (Gordon & Breach Science Publishers, New York, 1986) Chap.13, p.430.
- [83] I. Giaever: "Electron tunnel emission device utilizing an insulator between two conductors either or both of which may be superconductive", U.S. Patent No. 3116427 (1963)
- [84] H. van Houten: Appl. Phys. Lett., **58**(12), 25 March 1991 "Three-terminal quantum box resonant tunneling Josephson field-effect switch."
- [85] 今村健、滋野真弓、蓮尾信也: 信学技報 SCE89-21 "陽極酸化法による Nb/AlO_x-Al/Nb 接合のバリア評価 (2) -Al の Nb 膜表面被覆性."
- [86] E. O. Kane: Edited by E. Burstein and S. Lundqvist: "Tunneling Phenomena in Solids", Plenum press, New York, (1969) 1-11
- [87] 佐藤栄二: "超伝導共鳴トンネル接合に関する基礎研究" 修士学位論文, 名古屋大学大学院工学研究科 (1989)
- [88] 前澤正明: "共鳴トンネル効果応用デバイスについて", 卒業論文, 名古屋大学工学部 (1991)
- [89] T. M. Klapwijk, D. R. Heslinga and M. G. Blamire: Physica B **165&166** (1990) 1579-1580 "Current-Voltage characteristics of nonequilibrium double-barrier superconducting tunnel junctions."
- [90] P. G. de Gennes: "Superconductivity of Metals and Alloys" Advanced Book Classics (1966) p.123

- [91] M. Gurvitch, M. A. Washington and H. A. Huggins: Appl. Phys. Lett. **42** (1983) 472.
- [92] T. Imamura, T. Shiota and S. Hasuo: IEEE Trans. Appl. Superconductivity **2** (1992) 1.
- [93] 山森弘毅: "超伝導 3 端子素子に関する基礎研究", 修士学位論文, 名古屋大学工学研究科量子工学専攻 (1993)
- [94] J. Niemeyer, R. Popel, R. Fromknecht and W. Meier: "Synchronous switching of a large number of Josephson junctions", IEEE trans. Magn., **27**, 2, (1991) pp.2685-2687
- [95] 鈴木秀雄, 吉田晃: "直列接続したジョセフソン素子の電流-電圧特性の測定におけるスイッチングパルスの影響", 電子情報通信学会論文誌 C-II **J78-C-II** (1995)
- [96] M. Weihnacht: "Influence of Film Thickness on D.C. Josephson Current", Phys. Status Solidi, **32** (1969) K169
- [97] T. Kikuchi, S. Kiryu, S. Kohjiro and A. Shoji: "Fabrication of Vertically Stacked (NbC_xN_{1-x} / MgO)_n / NbC_xN_{1-x} Josephson Junctions with a Computer-controlled Sputtering System", Extended Abstract of ISEC'95, 5th ISEC, September 18-21, Nagoya, Japan (1995) 162-164
- [98] S. Sakai, P. Bodin and N. F. Pedersen: "Fluxons in thin-film superconductor-insulator superlattices", J. Appl. Phys., **73**, 5 (1993) 2411-2418
- [99] H. Yamamori, A. Fujimaki, Y. Takai and H. Hayakawa: IEEE Trans. Appl. Supercond., **5** (1995) 3102-3105
- [100] E. D. Rippert, S. N. Song, C. Thomas, S. Lomatch, S. R. Maglic, H. C. Wang, M. Ulmer and J. B. Ketterson, submitted to Supercond. Sci. and Technol.

- [101] S.P.Benz: "Superconductor-Normal-Superconductor Junctions for Digital / Analog Converters", Extended Abstract of ISEC'95 (1995) 216-218
- [102] D.E.McCumber: "Tunneling and weak-link superconductor phenomena having potential device applications", J. Appl. Phys., **39** (1968) 2503-2508
- [103] D.E.McCumber: "Effect of ac impedance on dc voltage - current characteristics of superconductor weak-link junctions", J. Appl. Phys., **39** (1968) 3113-3188
- [104] W.C.Stewart: "Current - voltage characteristics of Josephson junctions", Appl. Phys. Lett., **12** (1968) 277-280
- [105] W.J.Johnson: "Nonlinear wave propagation on superconducting tunneling junctions", Ph.D. Thesis, University of Wisconsin, Madison (1968)
- [106] A. Shoji, Private communication. (1995)
- [107] N. F. Mott and E. A. Davis, *Electronic Processes in Non-Crystalline Materials* (Oxford Univ. Press, Oxford, England), 1979
- [108] A. Shoji, M. Aoyagi, S. Kosaka and F. Shinoki, *IEEE Trans. Magn.*, **MAG-23** (1987) 1464
- [109] M.Aoyagi, H.Nakagawa, I.Kurosawa and S.Takada: "NbN/MgO/NbN Josephson Junctions for Integrated Circuits", Jpn. J. Appl. Phys., **31**, 6A (1992) 1778-1783
- [110] Z. Wang, A. Kawakami, Y. Uzawa and B. Komiyama, Extend. Abstr. of ISEC'93, Boulder, USA, (1993) 284

謝辞

本研究の遂行ならびに本論文をまとめるにあたって終始懇切丁寧な御指導御鞭撻を賜りました名古屋大学工学研究科量子工学専攻教授 早川尚夫博士に心から感謝の意を表します。

また、本研究を進め、さらに本論文をまとめるにあたり数々の御教示をいただきました名古屋大学工学研究科量子工学専攻教授 水谷孝博士、同助教授 藤巻朗博士に厚くお礼申し上げます。

研究を進めるにあたり、多大なる御助言、御協力いただきました名古屋大学工学研究科エネルギー理工学専攻教授 高井吉明博士、名古屋大学工学研究科量子工学専攻講師 井上真澄博士、同助手 赤池宏之博士、同技官 澤木弘二氏に深く感謝致します。

研究の進め方やジョセフソン接合の作製など御指導いただきました緒方完氏(現 三菱電機)、アイシン精機 岩田裕司氏、波頭経裕博士(現 富士通研究所)に深く感謝致します。

また、本研究の3章、Nb/AlO_x/Nb ジョセフソン接合の高品質化および高臨界電流密度化等は三浦哲也氏(現 富士通 VLSI)との共同研究であり、2章のRSFQの集積化と高出力電圧化については吉沢和隆氏との共同研究で行われたものです。ここに記して感謝いたします。

積層ジョセフソン接合の作製とその応用、NbN 接合等について有益な御討論および御助言をいただきました電子技術総合研究所超伝導エレクトロニクス研究室室長 東海林彰博士、同音波技術研究室 菊池恒男博士、同超伝導エレクトロニクス研究室 前沢正明氏に深く感謝致します。また単一磁束量子素子の回路とシミュレーションなどについて御助言御協力をいただきました水柿義直博士(東北大学電気通信研究所)に深く感謝いたします。

英語の御指導をいただきました成田国際福祉センター 成田智恵子氏に深く感謝致します。数々の御助言や励ましをいただきました東北大学名誉教授 眞野國夫博士、彰子夫人に深く

感謝いたします。

日頃研究に御協力いただきました、寺井弘高氏、日本特殊陶業株式会社 大林和重博士をはじめとする研究室の皆様へ深く感謝致します。また研究生活をおくる上で、父 俊弘、母 道子の励ましと支援に感謝します。

研究業績

学術論文

No.	論文題目	発表誌等の名称および頁、 発表年	共同研究者
1	Study on the transition width at gap voltage caused by the proximity effect in Nb-based Josephson junctions	Superconductor Science and Technology, 7, pp. 284-286 (1994)	H.Yamamori, T.Miura, A.Fujimaki, Y.Takai, H.Hayakawa
2	Simultaneous Switching on Vertically Stacked Josephson Junctions with Very Thin Intermediate Electrode	Japanese Journal of Applied Physics, 33, pp. L846-L849 (1994)	H.Yamamori, A.Fujimaki, Y.Takai, H.Hayakawa
3	Synchronous switching in Vertically Stacked Josephson Junctions	IEEE trans. on Applied Superconductivity, 5, pp.3102-3105 (1995)	H.Yamamori, A.Fujimaki, Y.Takai, H.Hayakawa
4	Fabrication of all-NbN Josephson junctions using semiconductive amorphous NbN ₂ barriers	Accepted for publication in Superconductor Science and Technology	H.Yamamori, K.Yoshizawa, A.Fujimaki, H.Hayakawa

国際会議発表論文

No.	論文題目	会議の名称および頁、発表年	共同研究者
1	Study on the transition width at gap voltage caused by the proximity effect in Nb-based Josephson junctions	Superconductive Electronics Conference (ISEC93), 4d-9, Boulder, USA (1993)	H.Yamamori, T.Miura, A.Fujimaki, Y.Takai, H.Hayakawa
2	Synchronous Switching in Vertically Stacked Josephson Junctions	Applied Superconductivity conference (ASC94), ESA-9, Boston, USA (1994)	H.Yamamori, A.Fujimaki, Y.Takai, H.Hayakawa
3	A study on a tunnel barrier of NbN ₂ for stacked Josephson junction arrays	Superconductive Electronics Conference (ISEC95), 4-43, Nagoya, Japan (1995)	H.Yamamori, K.Yoshizawa, A.Fujimaki, H.Hayakawa

研究会

No.	論文題目	研究会の名称および頁、発表年	共同研究者
1	2重障壁接合 (SINIS) の特性	電子情報通信学会超伝導エレクトロニクス研究会、信学技報 SCE92-35, 1992年7月	山森弘毅、藤巻朗、高井吉明、早川尚夫
2	積層ジョセフソン接合の磁場依存性と同時スイッチ	電子情報通信学会超伝導エレクトロニクス研究会、信学技報 SCE93-54, 1993年11月	山森弘毅、藤巻朗、高井吉明、早川尚夫

その他の口頭発表

No.	論文題目	学会の名称、発表年等	共同研究者
1	ジョセフソン論理ゲートの性能比較	電子情報通信学会東海支部大会、豊橋技科大、愛知県、1991年11月	山森弘毅、藤巻朗、高井吉明、早川尚夫
2	ジョセフソンゲートによる SQUID 駆動回路の検討	1991年秋季第52回応用物理学会学術講演会、岡山理科大学、岡山県	山森弘毅、岩田裕司、藤巻朗、高井吉明、早川尚夫
3	2重障壁接合の作製と評価	1992年秋季第53回応用物理学会学術講演会、関西大学、大阪府	山森弘毅、藤巻朗、高井吉明、早川尚夫
4	2重積層ジョセフソン接合の特性	1993年春季第41回応用物理学会関係連合講演会、青山学院大学、東京都	山森弘毅、藤巻朗、高井吉明、早川尚夫
5	Nb系接合の ΔV_g に関する考察	1993年秋季第54回応用物理学会学術講演会、北海道大学、北海道	山森弘毅、藤巻朗、高井吉明、早川尚夫
6	積層ジョセフソン接合の同期スイッチ	1994年春季第41回応用物理学会関係連合講演会、明治大学、東京都	山森弘毅、藤巻朗、高井吉明、早川尚夫
7	積層ジョセフソン接合のシャントの検討	1995年春季第42回応用物理学会関係連合講演会、東海大学、神奈川県	山森弘毅、藤巻朗、早川尚夫
8	半導体 NbN ₂ バリアを用いたトンネル接合の作製	1995年秋季第56回応用物理学会学術講演会、金沢工業大学、石川県	山森弘毅、吉沢和隆、藤巻朗、早川尚夫
9	積層ジョセフソン接合による RSFQ の集積化の検討	1995年秋季第56回応用物理学会学術講演会、金沢工業大学、石川県	吉沢和隆、山森弘毅、藤巻朗、早川尚夫

[Faint, illegible text, possibly bleed-through from the reverse side of the page]

[Faint, illegible text, possibly bleed-through from the reverse side of the page]

