

論文審査の結果の要旨および担当者

報告番号	※ 甲 第	号
------	-------	---

氏 名 石川 拓也

論 文 題 目 組込みリアルタイムシステムにおけるメモリ保護機能対応プラットフォームおよび確率的応答時間解析

論文審査担当者

主 査 名古屋大学 教授 高田 広章

名古屋大学 教授 関 浩之

名古屋大学 客員教授 大山 博司

名古屋大学 准教授 本田 晋也

論文審査の結果の要旨

石川拓也君提出の論文「組込みリアルタイムシステムにおけるメモリ保護機能対応プラットフォームおよび確率的応答時間解析」は、高い安全性・リアルタイム性が求められる組込みシステムの開発効率化に関する一連の研究をまとめたものであり、全体は7章から構成される。

第1章は序論であり、本研究の背景として、大規模・複雑化が進む組込みリアルタイムシステムの開発において、開発コストの低減や開発期間の短縮が求められている現状を説明し、そのために、ソフトウェアのコンポーネント技術の重要性と、システムの応答時間の確率的解析手法の必要性について述べている。さらに、本論文の概要と構成についても述べている。

第2章は、本論に入るための準備の章である。組込みシステム向けのソフトウェアコンポーネント技術について概観した後、本研究がベースとしている TECS (TOPPERS 組込みコンポーネントシステム) について、本論文に関係のある部分を中心に解説している。

第3章では、組込みシステムのソフトウェアプラットフォーム開発にコンポーネント技術を適用することの有効性を示すことを目的に、組込みシステム教材として用いられている LEGO Mindstorms NXT 向けのソフトウェアプラットフォームを、TECS を用いて開発した事例について述べている。この開発事例により、ソフトウェアプラットフォームをコンポーネント化することで、プラットフォームの構成を変更することが容易になり、無駄なメモリ使用量や実行時間を削減できることを示した。

第4章では、メモリ保護機能を持ったリアルタイム OS である HRP2 カーネルを提案している。提案した HRP2 カーネルは、コンフィギュレーションツールにより、メモリ配置の決定をシステム構築時に静的に行う点に特徴がある。これにより、プロセッサの持つメモリ保護機構を抽象化し、その違いを隠蔽することが可能であるとともに、RAM 使用量のオーバヘッドを抑えることができる。本論文では、異なるメモリ保護機構を持った2種類のプロセッサ向けに HRP2 カーネルを実現する方法を示し、その実用性を確認するために、メモリ保護機能を持つことによって生じる実行時間やメモリ使用量のオーバヘッドを評価し、実行時間の予測が可能であること、RAM 使用量のオーバヘッドが小さいことを示した。

第5章では、メモリ保護を考慮した組込みシステム向けのコンポーネント技術である HR-TECS を提案している。HR-TECS では、TECS を拡張することで、HRP2 カーネル上でメモリ保護を考慮したコンポーネントベース開発を可能としている。具体的には、HR-TECS のコンポーネント記述から、保護境界を越えたコンポーネント間の通信処理プログラムや、HRP2 カーネルの設定ファイルを自動生成することができる。これにより、個々のコンポーネント中の通信記述が、どの保護単位中に配置するか依存せずに記述できるようになることに加えて、特権モードで動作するミドルウェア

論文審査の結果の要旨

やデバイスドライバの開発にも、コンポーネント技術を利用できるようになる。また、評価実験により、HR-TECS の実行時間のオーバーヘッドが小さくかつ予測が可能であること、メモリ使用量のオーバーヘッドが小さいことを示した。

第6章では、組込みシステムの応答時間の確率的解析手法について研究している。リアルタイムシステムの確率的解析手法においては、従来のリアルタイムスケジューラビリティ解析手法と異なり、タスクの実行時間等を確率変数として扱い、システムの応答時間を確率的に解析する。本論文では、タスクの起動タイミングの初期位相の分布を考慮し、周期タスクの応答時間分布を解析する手法を提案している。提案手法では、タスクの実行時間分布と初期位相分布を悲観的に離散化し、さらに、応答時間分布の終端部分に着目して数学的に解析することで、応答時間分布の解析時間を短縮している。これにより、モンテカルロシミュレーションによる方法と比べて、応答時間分布を悲観的に近似でき、かつ高速に解析できることを示した。

第7章は結論であり、本論文の成果をまとめるとともに、今後の課題について論じている。

以上のように、本論文は、高い安全性・リアルタイム性が求められる組込みシステムの開発効率化を目的に、組込みシステム向けのメモリ保護機能を持ったコンポーネント技術と、リアルタイムシステムの確率的解析手法の研究に取り組み、いずれにおいても有効な成果を挙げている。提案した技術はいずれも、学術的な新規性に加えて、実用性も高いものであり、情報科学の学術上・技術上の寄与が大きい。よって、本論文提出者、石川拓也君は、博士（情報科学）の学位を受けるに十分な資格があるものと判定した。

試験の結果の要旨および担当者

報告番号	※ 甲 第 号	氏 名	石川 拓也
試験担当者	主査 名古屋大学 教授 高田 広章 委員 名古屋大学 教授 関 浩之 委員 名古屋大学 客員教授 大山 博司 委員 名古屋大学 准教授 本田 晋也		
<p>(試験の結果の要旨)</p> <p>学位審査委員会において、提出論文の内容を中心として、これに関連ある専門分野の学識及び高度の研究能力について試問し、慎重に審査した結果、合格と判定した。</p>			