

報告番号	甲 第 11216 号
------	-------------

主 論 文 の 要 旨

論文題目 円筒形全周ゲート MOSFET における弾道・準弾道輸送解析モデリングに関する研究

氏 名 程 賀

論 文 内 容 の 要 旨

金属-酸化膜-半導体電界効果トランジスタ (metal-oxide-semiconductor field-effect transistor, MOSEFT) は現在の大規模集積回路(large scale integration, LSI)の主な能動素子として重要な位置を占めている。高速な情報処理や複雑な機能実現などを可能にするためには、電子回路の性能向上が不可欠であり、回路素子の微細化を推進する必要がある。MOSFET のサイズがナノメートルの領域まで縮小すると、良い面だけではなく悪い面も現れ、チャネル内における様々な二次効果が顕著になる。その代表的なものが短チャネル効果(short-channel effects, SCEs)である。短チャネル効果を抑制するために、近年では、全周ゲート(Gate-All-Around, GAA) MOSFET が注目されている。このような新型デバイスにおける物理・電気特性を正確に解明するには、デバイスをモデリングしてシミュレーションすることが必要である。

一般に、半導体産業におけるデバイス作製からチップ開発までの手順に従うと、プロセスシミュレーションによってデバイスの構造を構築し、次にデバイスシミュレーションでデバイスの電気特性を解明し、最後にモデル化されたデバイスを回路シミュレーションに書き込むことによって回路の特性を出力する。数値計算シミュレーションは、デバイス形状や不純物分布を設定し、電荷分布やキャリア輸送を偏微分方程式によって解くことができる。但し、膨大な計算時間が必要となるため、回路設計においては適切ではない。回路シミュレーションで用いるためにはデバイスのコンパクトモデルを構築する必要がある。実際に、新たなデバイス技術の発展に従って様々なコンパクトモデルが提案された。全動作領域でのデバイス特性を正確に表すためには、コンパクトモデルの計算式は多少複雑になってもやむを得ない。また、フィッティングパラメータがモデルの精度を改善するために導入され、できる限り広いデバイス構造やバイアス条件に対応することが必要である。

本研究では、弾道・準弾道輸送に基づく円筒形 GAA MOSFET の特性を表す解析コンパクトモデルを導出する。また、導出した解析コンパクトモデルを回路シミュレータに組み込み、回路シミュレーションを実行する。以上の目的を達成するため、段階的にコンパクトモデルを作成する。

第一段階では、解析コンパクトモデルを作成するために、基本コンパクトモデルを作成する。従来の半導体デバイスにおいては、フォノン散乱が主な散乱メカニズムであったが、デバイスのサイズがキャリアの平均自由行程より小さくなると、デバイス内部のキャリアがほとんど散乱を受けずに伝導する。この現象は弾道・準弾道輸送と呼ばれる。弾道・準弾道輸送に基づく電流式がすでに Landauer により提案され、電流がポテンシャル障壁の最大値における閉じ込めエネルギー準位に依存する。本研究では、キャリア波動関数が円筒形無限深いポテンシャル井戸の中に存在すると仮定し、閉じ込めエネルギー準位をベッセル関数により表す。一つの未定変数を導入することで、摂動法を用いることによって閉じ込めエネルギー準位をさらに精度良く近似することができる。実際に計算する場合には一次摂動項まで近似すれば良いことが判明した。計算手法として、チャネル内におけるキャリア密度は Gauss の法則と量子統計の二つの式で表すことができるので、連立させることにより、未定変数を数値的に計算することができる。以上により、基本コンパクトモデルを作成する。

第二段階では、前述した基本コンパクトモデルにおける未定変数を決定する。コンパクトモデルで用いる未定変数の数値計算法を説明した後、フェルミ積分関数の近似式により、サブバンドが一本のみ及び二本を考慮した弾道・準弾道輸送電流の全動作領域における解析コンパクトモデルを提案する。次に、サブスレッショルド領域では、Laplace 方程式を解くことで、DIBL 効果を含む全動作領域において、弾道・準弾道輸送に基づいたドレイン電流の解析コンパクトモデルを提案する。続いて、WKB 近似法を用いることで、チャネル内でのキャリアの透過係数を解析的に表し、サブスレッショルド領域におけるソースから流れるトンネル電流の解析コンパクトモデルを提案する。一方、ナノ構造の量子輸送が非平衡グリーン関数を利用することにより自己無撞着に数値計算することができるため、本研究で提案するコンパクトモデルによる解析的な計算結果と比較し、計算精度を評価する。

第三段階では、導出した解析モデルを Verilog-A (アナログ回路に関するモデリング標準言語) により記述し、回路シミュレータに組み込んで、回路の出力特性を確認する。これにより NMOS インバータ回路シミュレーションを実行した。

本研究ではいくつかのフィッティングパラメータを用いることで、広いデバイス構造及びバイアス条件の下で本モデルを適用することができた。サブバンド二本を考慮する場合に、多数のキャリアが二本目のサブバンドまで励起され、半径 1.5nm-3nm の範囲では解析式が良い精度を示す。サブバンド一本のみ及び DIBL 効果を考慮する場合に、半径 1nm-3nm、チャネル長 10nm-15nm の範囲では解析式が良い精度を示す。また、サブバンド一本のみ及びトンネル効果を考慮する場合に、半径 1.5nm-2.5nm、チャネル長 5nm-7nm の範囲では解析式が良い精度を示す。バイアス条件については、ドレイン電圧が熱電圧より十分に大きいと仮定したため、ドレイン電圧を 0.6V 以上にするすることで、良い計算精度を得ることができる。

最後に、本研究を更に進めるための方向について述べる。各サブバンドにおける後方散乱係数はそれぞれ解析的に表すことが困難であるため、経験的に定数にする方法の他に、数値シミュレーション計算により後方散乱係数を抽出する方法がある。PMOS を考慮する場合には、NMOS のモデルに対し、符号を反転することで良いと考えられる。過渡現象を解析するには、ゲートキャパシタの解析モデルを構築する必要がある。時間により変動するバイアス条件でキャパシタを解析的に表し、弾道・準弾道輸送に基づいた電流の解析モデルに取り込み、過渡電流を解析的に計算することが望ましい。なお、複数サブバンドを扱う時に、ゲート電圧が変化した場合のワイヤ内ポテンシャル障壁最大値における実効キャパシタンス C_{eff} を表すには、酸化膜によるキャパシタンスだけでなく、酸化膜のキャパシタンスに直列に接続する形で含まれる量子キャパシタンス C_q による寄与も考慮される必要がある。本研究で開発した解析コンパクトモデルにとって、数値シミュレーション結果だけでなく、実際に作られた円筒形 GAA MOSFET の特性結果と比較する必要がある。