

[招待講演] 計算科学に基づく電子デバイス設計の現状

白石 賢二[†][†]名古屋大学大学院工学研究科 〒464-8603 愛知県名古屋市千種区不老町E-mail: [†]shiraishi@cse.nagoya-u.ac.jp

あらまし 最近の計算科学は材料・デバイス開発においても大きな役割を占めるようになってきている。中でも第一原理計算に代表される物質設計ツールの充実が目覚ましいものがあり、半導体技術ロードマップにおいても非常に重要なツールとして認識されている。本講演では、第一原理計算に代表される計算科学が現代の電子デバイス開発において果している役割を実例をあげながら紹介する。具体的には、①第一原理計算の結果をベースとして、抵抗変化型メモリ (ReRAM) の ON-OFF スwitching 機構の解明とそこから得られる高い ON-OFF 比を持つ抵抗変化型メモリの設計指針を明らかにし、②第一原理計算を用いて SiC の熱酸化によって C-C ボンド型欠陥の形成が不可避であることを示し、SiC パワーデバイスにおいては酸化プロセスは最小限に抑える必要があることを示した。

キーワード 計算科学、第一原理計算、電子デバイス、物質設計、抵抗変化型メモリ、SiC パワーデバイス

Role of Computational Sciences in Design of Modern Electron Devices

Kenji SHIRAISHI[†][†] Graduate School of Engineering, Nagoya University Furo-cho, Chikusa, Nagoya, Aichi, 464-8603 JapanE-mail: [†]shiraishi@cse.nagoya-u.ac.jp

Abstract Recent computational science plays important roles in development of new materials and modern electron devices. Among them, new material design tool such as first principles calculations becomes very popular for experimental researchers as well as theoretical researchers. In this presentation, I introduce some examples that first principles calculations plays crucial roles in modern electron devices. Two main examples are shown. (1) We propose useful guiding principles for modern Resistive Random Access Memories (ReRAM) by clarifying the ON-OFF switching mechanism by first principles calculations. (2) We show that oxidation process should be minimized in SiC-MOSFET fabrication to avoid C-C bond defect formation at the oxidation front.

Keyword Computational Sciences, First Principles Calculations, Electron Devices, Material Design

1. はじめに

近年の計算科学の発展は著しく、材料・デバイス開発においてもその重要性を増している。なかでも、第一原理計算に代表される電子状態計算手法の発展は目覚ましく、材料・デバイス設計においても大きな成果を上げている。たとえば、スピントランスポラトロン型 MRAM に欠かせない MgO 絶縁膜の有用性は第一原理計算から最初に予言されたものである [1]。また最近話題となっているシリセンの存在の予言も 20 年ほど前に第一原理計算によって行われた [2]。

このように、材料設計ツールとして大きな役割を果たすようになってきた第一原理計算は最近ではさらに、電子デバイス開発にも重要な役割を果たしている。本公演では第一原理計算から得られた電子デバイスに関する成果のいくつか実例の我々のグループの成果を中心に紹介する。

本講演では、抵抗変化型メモリーと SiC パワーデバ

イスに対して我々のグループが第一原理計算を用いて獲得した知見について紹介する。

2. 第一原理計算による抵抗変化型メモリ (ReRAM) の設計指針の獲得

2.1 抵抗変化型メモリ (ReRAM) の現状と研究目的

抵抗変化型メモリ (Resistive-Random-Access-Memories, 略して ReRAM) は、二つの金属電極に絶縁体が挟まれている簡単な構造を有している。簡単な構造のため高密度化が可能な点や小さい消費電力、早い切り替え速度などの利点から次世代の不揮発性メモリの候補として注目を浴びている [3-6]。抵抗変化現象は Al_2O_3 、 TiO_2 、 HfO_2 などの様々な物質で観察されている。酸化物ベースの ReRAM において、電流が流れる ON 状態は、酸化物中に酸素空孔 (V_O) の凝集による

伝導フィラメントの形成であると考えられている[7,8]。実際に V_O の凝集は TiO_2 ベースの ReRAM で観察されており[9]、ON-OFF の切り替えは V_O の凝集と分散によるものであることが第一原理計算から報告されている[8]。

ReRAM の ON-OFF 切り替えには典型的に、抵抗変化が電圧の大きさに依存するユニポーラーと電圧の方向に依存するバイポーラーの二つのタイプがある。我々は先行研究で、ReRAM がユニポーラーとバイポーラーを示す理由を説明し、酸化物と電極物質の組み合わせが重要であることを報告している[8]。

ReRAM 構造において、従来は一層や二層の絶縁体が主に用いられていた。しかし、最近の Al_2O_3 層を用いた三層構造 ReRAM は高い ON-OFF 比、熱的安定性などの優れた性能を有することが実験的に報告された[10]。しかし、 Al_2O_3 層の物理的役割については理解が十分にされていない。

そこで本研究では、第一原理計算に基づいて、多層構造における Al_2O_3 層の役割を原子及び電子レベルで解明し、 Al_2O_3 層を含む多層構造のデザインのための物理的な原理を提案する。

2.2 抵抗変化型メモリ研究における計算手法

120原子からなる α - Al_2O_3 の $2 \times 2 \times 2$ スーパーセル[図1(a)]を用いて、一つの V_O がある isolated- V_O モデル[図1(b)]及び8つの V_O を含む V_O -chain モデル[図1(c)]を作製した。 V_O -chain モデルでは V_O がフィラメント状になっており、ReRAM の ON の状態に相当する。

本研究では VASP (Vienna Ab initio Simulation Package) [11-13] を用いて密度汎関数理論に基づく計算を行った。局所密度近似 (LDA) と Heyd-Scuseria-Ernzerhof 遮蔽クーロンハイブリッド (HSE) 法[14-16]を用いて、それぞれカットオフエネルギー $26Ry$ の ultrasoft pseudopotential 法と projector augmented wave 法を用いた。ブリュアンゾーン積分は $2 \times 2 \times 2$ の Monkhorst-Pack 法で行い、構造最適化は、すべての原子間力が $0.001 eV/\text{\AA}$ 以下になるまで行った。

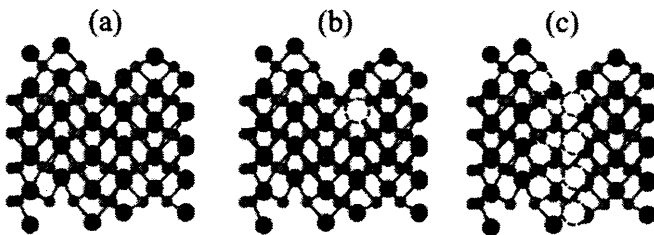


図 1. Atomic structure of the (a) bulk α - Al_2O_3 model, (b) isolated- V_O model, and (c) V_O -chain model. Red and gray balls are oxygen and aluminum atoms, respectively. Blue dotted circles are oxygen vacancies.

2.3 抵抗変化型メモリの計算結果

電荷状態 q における凝集エネルギー $E_C(q)$ は、次式のように定義される。

$$E_C(q) = \frac{1}{n} [\{E(V_O^q\text{-chain}) + (n-1) \times E(\text{bulk})\} - n \times E(V_O^q\text{-isolated})]$$

ここで、 $E(V_O^q\text{-chain})$ 及び $E(V_O^q\text{-isolated})$ は、それぞれ電荷状態 q のときの isolated- V_O モデルと V_O -chain モデルのエネルギーで、 $E(\text{bulk})$ は bulk のエネルギーである。 n は V_O -chain モデルにおける V_O の数で、本研究では $n=8$ である。

図 2 は Al_2O_3 の電荷状態による凝集エネルギーを表している。 V_O の電荷状態が中性、または $1+$ のときは凝集エネルギーが約 $-0.4 eV$ で、凝集することがわかる。一方、 V_O の電荷状態が $2+$ のときは凝集エネルギーの値が正で、孤立するほうがエネルギー的に安定である。この傾向は他の酸化物 ReRAM においても同様な結果が見られている[7,16]。

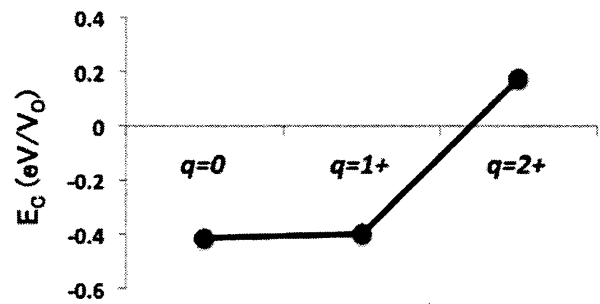


図 2. V_O cohesive energy $E_C(q)$ as a function of charge state q for the V_O -chain model with respect to the one- V_O model.

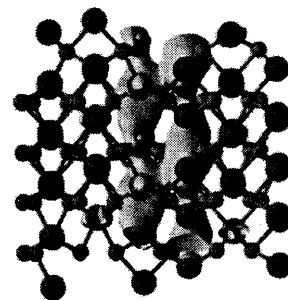


図 3. Partial charge density of a conductive filament observed in V_O -chain model at neutral charge state. Red and gray balls are oxygen and aluminum atoms, respectively. Yellow shows the partial charge density distribution.

図3は V_0 -chain モデルにおいて、 V_0 フィラメントに沿って分布される電荷密度である。 V_0 フィラメントが形成されると図3のように、電子がフィラメントに沿って流れることができ、系は ON 状態を示す。

前述のように ReRAM 構造に Al_2O_3 層を挿入すると大きい ON-OFF 比が得られると報告がされている。⁷⁾ Al_2O_3 は格子間に酸素原子が入り込みやすい、つまり V_0 ができにくい性質を有するため、OFF 状態では V_0 は完全に Al_2O_3 層からなくなると考えられる。ON 状態では凝集エネルギーからわかるように、 V_0 フィラメントが電荷状態により、凝集させることができる。その結果、高い ON-OFF 比が得られる[図 4(a)]。一方、従来の ReRAM 構造では OFF 状態においても V_0 が完全になくならないため、大きい ON-OFF 比を取ることが難しい[図 4(b)]。この機構は、なぜ高い ON-OFF 比を得るためには Al_2O_3 層を挿入することが重要であるのかを説明する。前述のように Al_2O_3 は V_0 ができにくい性質を有しており、 Al_2O_3 中に V_0 を作ることは簡単でない。次式のように定義される V_0 の形成エネルギー、 E_f は約 8 eV である。

$$E_f = E(V_0^0\text{-isolated}) - E(\text{bulk}) + \mu_0$$

μ_0 は酸素原子の化学ポテンシャルで、ここでは -4.87 eV の値を用いている。一方、 HfO_2 の生成熱は 5.8 eV である。これらの結果は Al_2O_3 層が反応性の高い Hf と接触していても V_0 を作るためには 2.2 eV のエネルギーが必要で、このままでは Al_2O_3 に V_0 を作るができないことを示唆する。しかし、 Al_2O_3 中の V_0 フィラメントの形成は電圧をかけることで可能になる。

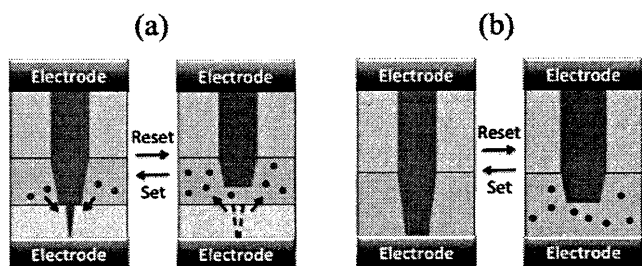


図 4. Schematic illustrations of the (a) three-layer ReRAM structure involving Al_2O_3 layer (pink) as a V_0 barrier layer and the (b) conventional two-layer ReRAM structure. Gray column, gray circle, and arrows represent conductive filament, single V_0 , and move direction of V_0 , respectively.

これまでの実験と第一原理計算結果を総合して得られているバンドダイアグラムに基づき[17]、ReRAM の On-OFF スwitching 機構を説明する。上記の構造に +1 V をかけると TiN 電極のフェルミレベルが下がる

[図 5(a)と(b)]。ここでフィラメント付近に V_0 が形成され、 V_0 中の電子が電極へ移ると 2.0 eV のエネルギー利得が生じる。 V_0 が形成されると、さらに V_0 同士の凝集が起こり、0.4 eV のエネルギー利得が生じる[図 5(c)]。その結果、少なくとも 2.4 eV のエネルギーが得られ、上記の Al_2O_3 に V_0 を作るために必要な 2.2 eV のエネルギーを超えることができる。ここで、重要な物理が二つある。一つは大きいエネルギー利得を得るために、 V_0 はフィラメント付近にできなければならないことである。もう一つは電子が電極へ移るのはダイレクトトンネリング効果によるもので、このことは Al_2O_3 層が、ダイレクトトンネリングが起こる厚さの 2nm 以下である必要があることを強く示唆する。

一方、負の電圧、-1 V をかけると電極のフェルミレベルが上昇し、フィラメントから電子が移動する。その結果、フィラメントは切られ、OFF 状態となる。

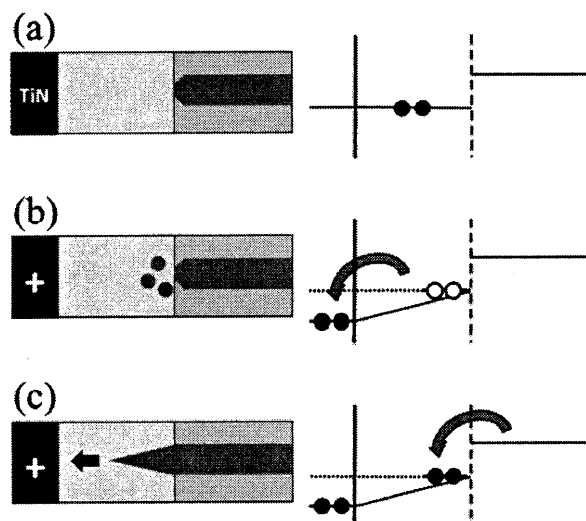


図 5. Schematic representation of the V_0 filament formation on Al_2O_3 and Hf stack structure and relative band structure when plus voltage is applied. Orange and pink represent Hf and Al_2O_3 layer, respectively. Gray column and balls show conductive V_0 filament and isolated V_0 . Black and white circles show electrons and removed electrons. Red arrows represent movement of electrons.

2.4 抵抗変化メモリのまとめ

本研究では、第一原理計算によって抵抗変化型メモリ (ReRAM) の多層構造における Al_2O_3 層の役割を原子及び電子的レベルから解明した。我々の結果は、高い ON-OFF 比を可能にする Al_2O_3 中の V_0 フィラメントは電圧をかけることによりコントロールできることを示し、抵抗変化型メモリの重要な設計指針を与えることができた。

3. 第一原理計算による SiC パワーデバイスの設計指針

3.1 SiC パワーデバイスの現状と研究の目的

シリコンカーバイド(SiC)は次世代のパワー半導体材料の候補として、注目を浴びている物質の1つである。その特性として非常に広いバンドギャップをもち、その他のパワー半導体材料と比べ、高い熱伝導度を有している。また高温での熱酸化により、SiO₂の絶縁膜を形成する事ができるという利点もある。デバイス応用においては、高品質な MOS 構造が実現できれば IGBT 等への応用も可能で非常に期待されている。また、SiC 独特な性質として結晶多形によりバンドギャップが大きく変化する。これは SiC の伝導帯下端(CB)が Neary Free Electron (NFE) という特異な性質を示している事に起因している [18]。

しかしながら、SiC を用いた高品質の MOSFET を実現するには解決すべき課題が多く残っている。その主原因は、SiC の熱酸化により形成された SiC/SiO₂ の界面が、Si 熱酸化により形成される Si/SiO₂ 界面と比べ、非常に低品質であることである [19]。そのため、非常に低い移動度や、CB 付近のトラップ準位の存在など、高品質な SiC-MOSFET 実現に対して致命的な多くの問題点が発生している。

また SiC の利点として考えられていた熱酸化によって SiO₂ 絶縁膜が形成されることについては、Si との相違について真剣に考える時期が到来していると考えられる。

このように SiC の MOSFET 作成には多くの問題が残っているが、その多くは物理的起源が解明されておらず、解決へのアプローチが難しいままである。本研究で、我々は SiC の原子レベルの酸化過程が上記の多くの問題に大きく影響を与えることを考慮し、第一原理計算を用いて原子レベルでの SiC の熱酸化過程の考察を行った。

2.2 SiC パワーデバイス研究における計算手法

本研究では密度汎関数理論を基礎とする第一原理計算を行った。交換・相関エネルギーとして一般化密度勾配近似を用い、原子核および内殻電子の計算に対してウルトラソフト擬ポテンシャルを作用している [11,12]。波動関数には 平面波展開を用い、カットオフエネルギーは 36Ry とした。構造最適化はすべての原子に加わる力が 0.001Ry/Å 以下となる事を条件とした。

2.3 SiC パワーデバイスの計算結果

この計算では 3×3 表面の 4H-SiC スラブモデルを用

いた。(0001) Si 表面での初期酸化を仮定するために、最表面の Si 及び C 原子を H 原子により終端した。このモデルに O 原子を吸着させ、その構造変化を確認した。まず O 原子を 2 つ表面に吸着させた。この構造では最表面の Si 原子と終端に用いた H 原子の間に O 原子が入り込み Si-O-H という構造を形成している。このモデルにさらに O 原子を挿入し、その構造変化を確認した(図.6)。初期状態として、2 つの Si-O-H 構造の近くに O 原子を挿入した。(図.6(a)) 挿入された O 原子が Si 原子に近づき Si-O-Si 構造を形成し、同時に 2 つ Si-C 結合が切れる。(図.6(b)) 第二近接の C 原子が互いに近づき最終的に第二近接 C-C 結合欠陥が形成された。(図.6(c)) このように格子間 C 原子のような過剰原子の存在なく、C-C の結合欠陥が形成される事が確認された。この欠陥の形成エネルギーを計算すると、O 原子 1 つあたり 2.44eV 得をする事が分かった。また C-C 結合欠陥の形成の前後でバンドギャップの比較をした。その結果、C-C 結合形成による構造の歪みにより、バンドギャップが約 60meV 小さくなった。このバンドギャップ降下が SiC の MOSFET 中で局所的に形成されると、この部分が有効量子井戸として振る舞い、浅い電子トラップ準位を形成すると考えられる (図 7)。

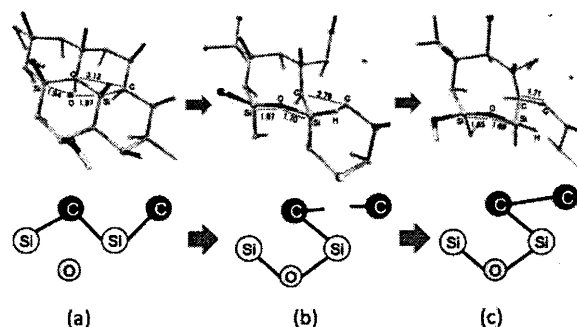


図 6. Calculation model and schematic illustration of structure change flow. (a) Initial structure. O atom inserted between two Si atoms. (b) Si-O-Si structure is formed and two Si-C bonds are cut. (c) Finally, C-C bond is formed. Red, yellow and blue spheres represent oxygen, silicon and carbon respectively.

この欠陥の形成は結合エネルギーの考察により容易に理解する事ができる。この反応は 2 つの Si-C 結合が切られて、2 つの Si-O 結合と C-C 結合が形成されている。各結合のエネルギー(eV/bond)は 4H-SiC、 α -quarts、ダイヤモンドの結合エネルギーよりそれぞれ、-3.90、-5.97、-4.66 と計算される。これより、結合の組み替えによるエネルギー利得が -8.8eV/bond と計算される。つまり、この反応は弱い結合が切れ、より強い結合が

形成されたという事が分かる。

このC-C結合形成のエネルギー利得のラフな見積もりから考えると、SiCの熱酸化の際の酸化フロントにはC-C結合が生じることは不可避であると結論できる。

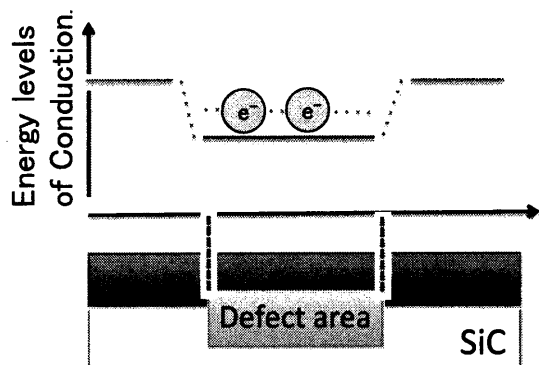


図 7. Schematic illustration of relationship between C-C bond defect in SiC MOSFET and electron trap level near the conduction bottoms.

3.4 SiC パワーデバイスのまとめ

本章ではSiCの酸化による欠陥形成への影響について、第一原理計算を用いて考察を行った。その結果、酸化により容易に第二近接C-C結合欠陥が形成される事が分かった。C-C結合は非常に強固な結合であり、一度形成されると除去する事が困難であると考えられ、さらに酸化フロントのC-C結合が形成されるのは不可避であると考えられる。これらの考察より、C-C結合欠陥を誘起し、大きな歪みを引き起こす酸化は、SiC-MOSFETの絶縁膜形成には不向きなプロセスであると考えられる。そのためSiCの絶縁膜は、堆積膜などを用いて作成し、酸化を最小限に抑えることが不可欠となることを示している。

4. まとめ

第一原理計算に代表される計算科学的手法は材料設計は勿論のこと、最近では最新の電子デバイス設計にも大きな指針を与えるようになってきた。本稿では、我々のグループの第一原理計算の結果をベースとして、抵抗変化型メモリ(ReRAM)のON-OFFスイッチング機構の解明とそこから得られる高いON-OFF比を持つ抵抗変化型メモリの設計指針を明らかにした。

また、SiCパワーデバイスにおける熱酸化においては、酸化フロントにC-C結合が形成され、それが伝導帯下端付近の欠陥形成につながることも示した。これは、SiCパワーデバイスにおいては酸化プロセスは最小限にする必要があることを意味している。

本稿でとりあげた、計算科学の電子デバイス設計への応用例はほんの一例に過ぎない。我々のグループに

限っても、高誘電率絶縁膜ゲート絶縁膜を用いた次世代FETの設計指針、電荷トラップ型メモリの設計指針、さらには相変化メモリの動作機構等、多くの電子デバイスに重要な示唆を与える研究成果がある。

これからの電子デバイス設計において、第一原理計算を中心とする計算科学はさらに重要な役割を果たすようになってゆくものと考えられる。

5. 謝辞

本研究は、梁文榮氏(筑波大)、長川健太氏(筑波大)、加藤重徳氏(筑波大)、神谷克政准教授(神奈川工科大)、初田博義准教授(大阪大)、大野隆央博士(物質材料研究機構)、丹羽正昭教授(東北大)、Blanka Magyari-Köpe博士(Stanford大)、西義雄教授(Stanford大)との共同研究である。

文 献

- [1] W. H. Butler, X.-G. Zhang, T. C. Schulthess, and J. M. MacLaren, *Phys. Rev. B* **63**, (2001) 054416.
- [2] K. Takeda and K. Shiraishi, *Phys. Rev. B* **50**, (1994) 14916.
- [3] I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D.-S. Suh, J. C. Park, S. O. Park, H. S. Kim, I. K. Yoo, U-In Chung, and J.T. Moon: *IEDM Tech. Dig.*, 2004, p. 587.
- [4] R. Waser and M. Aono: *Nat. Mater.* **6** (2007) 833.
- [5] A. Sawa: *Mater. Today* **11** (2008) 28.
- [6] Y. Nishi: *Curr. Appl. Phys. Lett.* **11** (2011) e101.
- [7] S. G. Park, B. Magyari-Köpe, and Y. Nishi: *Dig. Tech. Pap.-Symp. VLSI Tech.* (2011) 46.
- [8] K. Kamiya, M. Y. Yang, S. G. Park, B. Magyari-Köpe, Y. Nishi, M. Niwa, and K. Shiraishi: *Appl. Phys. Lett.* **100** (2012) 073502.
- [9] D. H. Kwon, K. M. Kim, J. H. Jang, M. M. Jeon, M. H. Lee, G. H. Kim, X. S. Li, G. S. Park, B. Lee, S. Han et al: *Nat. Nanotechnol.* **5** (2010) 148.
- [10] L. Goux, A. Fantini, G. Kar, Y.-Y. Chen, N. Jossart, R. Degraeve, S. Clima, B. Govoreanu, G. Lorenzo, G. Poutois, D. J. Wouters, J. A. Kittl, L. Altimime, and M. Jurczak: *Dig. Tech. Pap.-Symp. VLSI Tech.* (2012) 159.
- [11] P. Hohenberg and W. Kohn: *Phys. Rev.* **136** (1964) B864.
- [12] W. Kohn and L. J. Sham: *Phys. Rev.* **140** (1965) A1133.
- [13] G. Kresse and J. Hafner: *Phys. Rev. B* **49** (1994) 14251.
- [14] J. Heyd, G. E. Scuseria, and M. Ernzerhof: *J. Chem. Phys.* **118** (2003) 8207.
- [15] J. Heyd, G. E. Scuseria, and M. Ernzerhof: *J. Chem. Phys.* **124** (2006) 219906.
- [16] M. Marsman, J. Paier, A. Stroppa, and G. Kresse: *J. Phys.: Condens. Matter* **20** (2008) 064201.
- [17] K. Kamiya, M. Y. Yang, B. Magyari-Köpe, M. Niwa, Y. Nishi, and K. Shiraishi: *Tech. Digest of International Electron Devices Meeting* (2012) 70.
- [18] Y. Matsushita, S. Furuya, and A. Oshiyama, *Phys.*

Rev. Lett, 108, (2012) 246404.

[19] H. Yano, F. Katafuchi, T. Kimoto, and Hiroyuki
Matsunami : IEEE Trans. Electron Devices 3 (1999)
504.