Institute of Electronics, Information, and Communication Engineers

社団法人 電子情報通信学会
THE INSTITUTE OF ELECTRONICS,
INFORMATION AND COMMUNICATION ENGINEERS

信学技報
IEICE Technical Report
ED2010-197 SDM2010-232 (2011-2)

走査型プローブ顕微鏡を用いたカーボンナノチューブ薄膜トランジスタの評価・解析

沖川 侑揮† 大野 雄高† 岸本 茂†,‡ 水谷 孝†

†名古屋大学工学研究科量子工学専攻 〒464-8603 名古屋市千種区不老町
‡名古屋大学 VBL 〒464-8603 名古屋市千種区不老町
E-mail: †okigawa.yuki@c.mbox.nagoya-u.ac.jp

あらまし プラズマ CVD 法を用いて作製したカーボンナノチューブ(CNT)薄膜トランジスタの電気伝導特性を走査型プローブ顕微鏡により解析した。その結果、サブスレッショルド領域ではチャネルが島状構造を形成し、ON 状態ではその島構造が緩和する結果が得られた。この結果は、半導体 CNT の抵抗がゲートバイアスにより変化し電気伝導に関与する CNT の本数が変化するためだと考えられる。またモンテカルロシミュレーションを行ったところ実験結果に対応する結果が得られた。なお、欠陥を含む金属 CNT の電気伝導への影響やサブスレッショルド領域でのドレイン電流のばらつきに関しても述べる。

キーワード カーボンナノチューブ、薄膜トランジスタ、プラズマ CVD 法、走査型プローブ顕微鏡、モンテカルロシミュレーション

Characterization of carbon nanotube thin-film transistors by scanning probe microscopy

Yuki OKIGAWA† Yutaka OHNO† Shigeru KISHIMOTO†,‡ and Takashi MIZUTANI†

† Department of Quantum Engineering, Nagoya University Furo-cho, Chikusa-ku, Nagoya, 464-8603 Japan
‡ Venture Business Laboratory, Nagoya University Furo-cho, Chikusa-ku, Nagoya, 464-8603 Japan
E-mail: †okigawa.yuki@c.mbox.nagoya-u.ac.jp

Abstract The electrical properties of CNT-FETs fabricated using PECVD were studied by scanning probe microscopy. The measured results suggest the formation of an island structure in the subthreshold regime and disappearance of the island structure at ON state. These results were explained by the change in the effective number of the CNTs which contribute to the electrical conduction due to the gate-bias-dependent resistance of the semiconducting CNTs. The results obtained by Monte Carlo simulation revealed similar results. The effects of metallic CNTs with defects and the scatter of the drain current in the subthreshold regime were also examined.

Keyword carbon nanotube, thin-film transistors, plasma-enhanced chemical vapor deposition, scanning probe microscopy, Monte-Carlo simulation

1. はじめに

カーボンナノチューブ(CNT)を用いたナノエレクトロニクスはトランジスタ[1,2]やバイオセンサ[3,4]への応用など用途が広い。しかしながら、デバイスを実用化するためには、CNT トランジスタの集積化の面で課題が残されている。例えばチャネル中に金属 CNT が混入する事により OFF 電流の抑制が困難、電気伝導特性の均一性や再現性を制御する事が困難などの課題を有している。一方ネットワーク状に分散した CNT をチャネルとする薄膜トランジスタ(TFT)[5-10]は、そのような課題を克服でき、回路応用に適したデバイスとして期待されている。適切な CNT の密度を選択する事で TFT の OFF 電流を抑制できる。またランダムに分散された CNT がネットワークを形成する事で電気伝導特性の均一性向上が期待できる。これまでに、ミリ秒で動作する 88 個の CNT-TFT で構成された 4-bit 復号器[11]や 42 μs/gate で動作する 5 段リングオシレータ[12]が報告された。最近、我々は 0.51 μs/gate の高速スイッチングを有する 108 個の CNT-TFT で構成された中集積規模回路(53 段リングオシレータ)を実証した[13]。

デバイスのポテンシャルを十分引き出すためには、デバイス動作機構の詳細な理解が必要である。高分解能測定が可能な走査型プローブ顕微鏡(SPM)は、ナノ構造を有するデバイスの動作機構を解析できる強力な

Copyright ©2011 by IEICE
NII-Electronic Library Service

手法である。例えばCNTに沿って電位降下が生じていない事を静電気力顕微鏡(EFM)で確認し、金属CNTでのバリスティック伝導を示唆する結果が報告されている[14]。また局所ゲート顕微鏡(SGM)でCNT/ソース電極のコンタクト部分に形成されたショットキ障壁が検出されている[15]。我々もまた、ケルビンプローブ顕微鏡(KFM)を用いてCNTチャネルの表面電位が時間経過とともに変化する事を観察し、それがドレイン電流のヒステリシスに対応する事を明らかにした[16]。またSGM測定により金属CNT中に含まれる欠陥の検出に成功している[17]。

一方、CNT-TFTに関するSPMを用いた解析例は多くはないが数例ある。例えば、EFMによるCNT-TFTのチャネルの電位分布測定や[18]、導電性AFM(C-AFM)によるCNT-CNT接触抵抗の見積もりが報告されている[19]。これらは、熱CVD法で成長したCNTに対する報告例である。一方、プラズマCVD(PECVD)法で成長したCNTをチャネルとしたCNT-TFTの電気伝導特性に関する報告はない。我々はPECVDで成長したCNTは半導体的振る舞いを示す割合が高い事をトランジスタの電流電圧特性から実証している[20]。また、その現象は金属CNTに含まれる欠陥に起因している事をSGM測定により明らかにした[17]。

本研究では、PECVDで成長したCNTを用いて作製したCNT-TFTの電気伝導特性を様々なSPM(KFM, C-AFM, SGM)測定により詳細に解析した結果を報告する。SPM測定結果から、サブスレッショルド領域ではチャネル中に島状構造が形成され、ON状態ではその構造が緩和されるという結果が得られた。更にこれらの結果を理解するためにモンテカルロシミュレーションを行い、実験結果との比較を行った。

2. 測定準備

バックゲートを有するCNT-TFTの断面図を図1(a)に示す。SPM測定に使用したデバイスは以下のように作製した。膜厚0.05 nmのFe触媒を電子線蒸着によりSiO_2/p^+-Si全面に堆積する。その後、PECVD法によりCNTを基板上に直接成長する。PECVD法で成長したCNTの走査型電子顕微鏡(SEM)像を図1(b)に示す。SEM像からCNTの密度は80 CNTs/μm^{2}程度、またCNTの平均長さ(L_{CNT})は約0.5 μmと見積もった。すなわちCNTの密度はパーコレーション閾値($(4.236/L_{CNT})^2/\pi$ = 22.85 CNTs/μm^2)の3倍以上で高い事を確認した。CNT成長後、電子線蒸着やリフトオフプロセスを用いてAu = 20 nmの膜厚を有するソース、ドレイン電極を形成した。最後に、O_2プラズマエッチングでチャネル以外の余分なCNTを除去した。

作製したCNT-TFTの原子間力顕微鏡(AFM)像を図2(a)に示す。均一なCNTのネットワークが形成されている様子が確認できる。また、チャネル長(L_{ch})及びチャネル幅(W_{ch})はそれぞれ5, 3 μmであった。作製したCNT-TFTのドレイン電流－バックゲート電圧(I_D-V_{GS})特性を図2(b)に示す。作製したデバイスはp型伝導を示し、ON/OFF比は約1,500であった。なお、比較的短いチャネル長において良好なON/OFF比が得られたが、これは半導体的振る舞いを示すCNTを優先的に成長可能なPECVD法をCNT成長に用いたためと考えられる[20]。実験は、商業用SPM装置(JEOL JSPM5400)と導電性探針(PtIrコーティング)を用いて測定した。以下に示す実験は主にゲート電圧V_{GS} = 0 V、すなわちデバイスがサブスレッショルド領域において測定を行った。

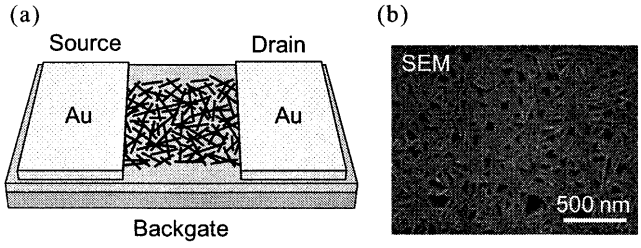

図1 (a) CNT-TFTの断面図
(b) 成長したCNTのSEM像

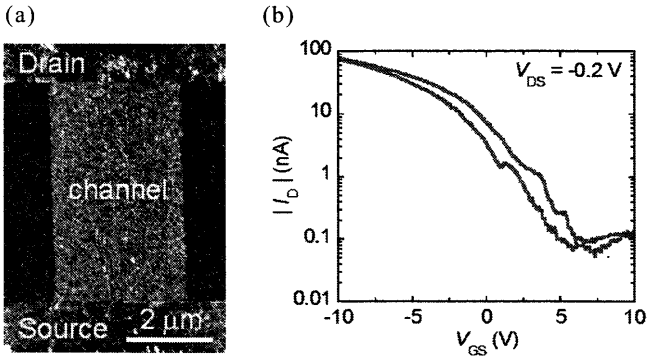

図2 (a) 作製したCNT-TFTのAFM像と(b) I_D-V_{GS}特性

3. 測定結果

まずCNT-TFTのチャネルの表面電位をKFMにて測定した。図3(a), 3(b)にドレイン電圧V_{DS} = 0, -2 Vを印加した際の電位像を示す。なお、測定はサブスレッショルド領域(V_{GS} = 0 V)で行った。V_{DS} = 0 Vの時(図3(a))、均一な電位像が得られた。この結果はCNTのネットワークが均一に形成されている事を示している。一方、V_{DS} = -2 Vの時、テラス状の電位像が得られた(図3(b))。ランダムな方向に成長したCNTネットワークにも関

NII-Electronic Library Service

わらずこのような特異な電位像が得られたのは興味深い。なお、AFM 像では電位像に対応する特異な構造は観察されなかった(図 2(a))。次に図 3(a), 3(b) における矢印に沿った電位プロファイルを図 3(c) に示す。V_{DS} = 0 V の時、平坦な電位プロファイルが得られた。一方、V_{DS} = -2 V の時、階段状の電位プロファイルが得られた。この電位プロファイルから電極/CNT 界面での電位降下はチャネルに沿った電位降下と比較して十分小さい事が確認できる。これらの結果から、サブスレッショルド領域ではチャネル抵抗が電気伝導において支配的である事を示している。

テラス状の電位分布が得られた原因を明らかにするために、C-AFM にて CNT ネットワークチャネルの抵抗分布を測定した。C-AFM 測定は、カンチレバーの導電性探針が局所電極として振舞い、チャネル中の任意の点とソース電極間の抵抗を測定できる。V_{GS} = 0 V での抵抗分布像を図 4 (a)に示す。ここで図中の明領域は低抵抗領域に、また暗領域は高抵抗領域に対応している。図 4(a)より低/高抵抗領域が明瞭に分離している事が確認できる。これは CNT が高密度かつランダムな方向に成長したにも関わらず島状の抵抗分布が存在している事を示している。それに加えて、図 4 (a)中の矢印に示すように、島状の領域は狭い伝導領域で接続されている。これらの結果から、サブスレッショルド領域においては、電流はチャネル全体を均一に流れるわけではなく、狭い伝導領域に制限されている事を示唆している。なお、KFM 測定で得られた電位像と C-AFM 測定で得られた抵抗分布像は比較的良い対応を示している。

もしチャネルが島状に形成され、狭い伝導チャネルで接続されていれば、ドレイン電流はその狭い伝導領域で制限されていると予想される。この考察を検証するために、CNT-TFT に対して SGM 測定を行った。SGM 測定は、探針を局所ゲートとして用い、バイアスされた探針により変調されるドレイン電流を検出する測定であり、これにより電流変調像が得られる。すなわち SGM 測定により CNT チャネルの局所的電気特性を把握できる。図 4 (b)に SGM 測定で得られた電流変調像を示す。ここで図中の暗領域は局所ゲート V_{tip} = 6 V によるドレイン電流の減少を示している。図 4 (b) に示すように、CNT ネットワークチャネル中に局所的な電流変調が観察された。それに加えて、電流変調が最も顕著である領域が、C-AFM 測定で観察した狭い低抵抗領域に一致した。これらの結果は、チャネル中の島状の領域が狭い伝導領域で接続されているというこれまでの仮説を支持する結果である。

チャネルにおける CNT の密度は SEM 像から約 80 CNTs/μm^2 と見積もられ、これは L_{CNT} = 0.5 μm の時のパーコレーション閾値(22.85 CNTs/μm^2)の 3.5 倍である。もし、この条件下においてネットワークを形成する全 CNT が電気伝導に寄与しているならば、チャネル中に島構造は形成される可能性は少ないと考えられる。しかしながら、実際にはサブスレッショルド領域にお

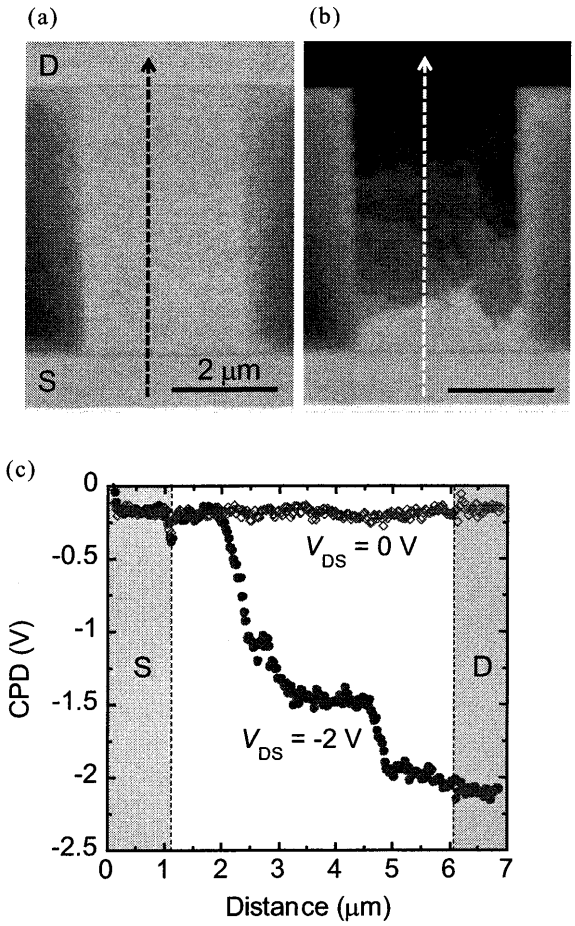

図 3 KFM による電位分布測定 (a) V_{DS} = 0 V, (b) V_{DS} = -2 V における電位像 (c) 矢印に沿った電位プロファイル

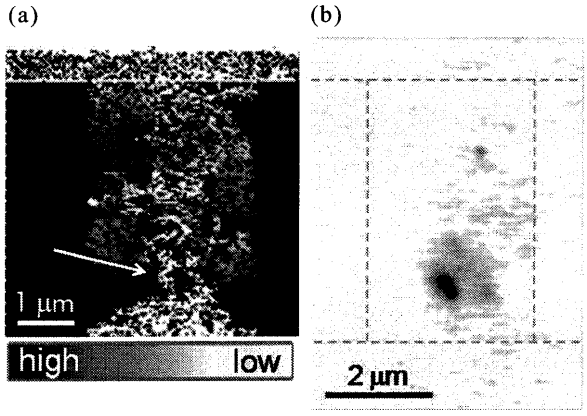

図 4 (a) C-AFM 測定による抵抗分布像 (V_{GS} = 0 V, V_{tip} = -0.2 V) (b) SGM 測定による電流変調像 (V_{GS} = 0 V, V_{DS} = -0.2 + 0.2 sin ωt V, V_{tip} = 6 V).

NII-Electronic Library Service

いて、半導体 CNT(s-CNT)の抵抗は高く、低抵抗な金属 CNT(m-CNT)を介して流れる電流が支配的になると考えられる。もしこのように考える事ができるならば、サブスレッショルド領域で観察される島状構造は、ON 状態になるとその構造は緩和すると予想される。

図 5(a), 5(b)はサブスレッショルド領域(V_{GS} = 0 V)と ON 状態(V_{GS} = -8 V)におけるチャネルに沿った電位プロファイルである。なお、挿入図に各ゲート電圧における電位像を示す。図 5(a) のサブスレッショルド領域では、階段状の電位プロファイルが得られた。一方、ON 状態では、なだらかな電位降下が観察された(図 5(b))。これらの結果は島構造形成における s-CNT の抵抗のゲートバイアス依存性に関する議論と合致している。すなわち、サブスレッショルド領域では s-CNT は高抵抗であり、少ない本数の m-CNT が電気伝導で支配的になるため島構造が現れると思われる。一方、ON 状態では、m-CNT だけでなく多数の s-CNT が電気伝導に関与するようになるため、島構造が緩和されると考えられる。

4. 考察

これまでの考察を深めるために、ランダムに分散した CNT ネットワークに対して SPICE 回路シミュレーションを組み合わせたモンテカルロシミュレーションを行った。L_{CNT}, L_{ch}, W_{ch} は測定したデバイス構造を元に、それぞれ 0.5, 5, 3 μm と設定した。CNT の密度は 82 CNT/μm^2 と仮定し、s-CNT と m-CNT の比は 2:1 と仮定した。m-CNT では、欠陥を含む/含まない 2 種類の m-CNT(m_d-CNT, m_o-CNT)を仮定した。これは PECVD で成長した CNT において、金属 CNT 中に形成される欠陥により生じる障壁が半導体的振る舞いに関与しているという実験結果に基づいている[17]。シミュレーションで用いた CNT 単体での抵抗と CNT-CNT 接触抵抗を表 1 にまとめる。これまでの報告例から[21,22]、

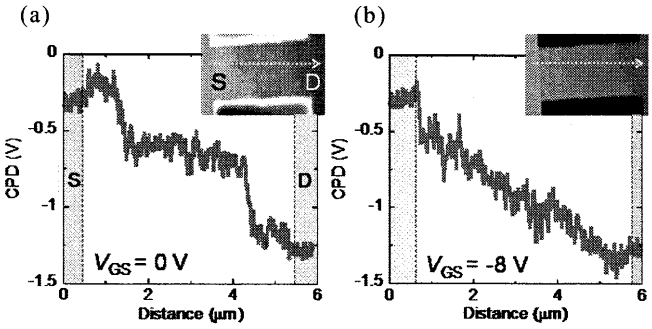

図 5　KFM 測定によるチャネルに沿った電位プロファイル(V_{DS} = -1 V) (a) サブスレッショルド領域 (V_{GS} = 0 V), (b) ON 状態 (V_{GS} = -8 V).

表 1　シミュレーションで用いた抵抗値

	R_s	R_{md} (with defect)	R_{mo} (w/o defect)	R_{mm}	R_{ms}	R_{ss}
Subthreshold	10 GΩ/μm	1 GΩ/μm	100 kΩ/μm	150 kΩ	30 MΩ	1 MΩ
ON	100 kΩ/μm	100 kΩ/μm	100 kΩ/μm			

ON 状態における s-CNT の抵抗(R_s)と m_o-CNT の抵抗(R_{mo})は 100 kΩ/μm と設定した。また ON 状態での m_d-CNT の抵抗(R_{md})は簡単のために m_o-CNT と同じ 100 kΩ/μm と仮定した。サブスレッショルド領域では、R_s = 10 GΩ/μm、R_{md} = 1 GΩ/μm、R_{mo} = 100 kΩ/μm と仮定した。R_{md} が R_s より小さいと仮定したのは、m_d-CNT を使用した FET の ON/OFF 比は比較的小さいという実験結果を考慮した[17]。また CNT-CNT 接触抵抗は 3 種類を仮定した。すなわち金属/金属(R_{mm})、金属/半導体(R_{ms})、半導体/半導体(R_{ss})である。これらの値は簡単化のためバイアスによらず一定とし、それぞれ 150 kΩ, 30 MΩ, 1 MΩと設定した[21,22]。厳密に言うと、R_{ms} と R_{ss} はバイアス電圧に依存するかもしれないが、CNT-CNT 接触抵抗が 1 桁変化した場合でも以下の考察には影響を与えないことを確認している。

シミュレーションで得られたサブスレッショルド領域における電位像とチャネルに沿った電位プロファイルを図 6 (a), 6(c)に示す。同様に図 6 (b), 6(d)は ON 状態におけるシミュレーション結果を示す。図 6(a), (c)に示すようにサブスレッショルド領域では、島状の電位分布と階段状の電位プロファイルが得られた。一方、ON 状態では、滑らかな電位像と電位プロファイルが得られた(図 6(b),(d))。これらのシミュレーション結果は図 5(a), 5(b)に示す実験結果と良く対応しており、これまでの考察の妥当性を支持するものである。

同様のシミュレーションを 30 回行った結果、全てのシミュレーション結果に対して島状の電位像が得られた。サブスレッショルド領域では s-CNT は高抵抗である事を考慮すると、島構造の形成具合や島同士の接続具合は m_d-, m_o-CNT の分散具合によって決まると考えられる。30 回のシミュレーションのうち、23 回は島を m_d-CNT で接続する CNT ネットワーク構造を示した。一方、残りの 7 回は、各々の島は s-CNT で接続されていた。

図 7 にシミュレーションにより得られたサブスレッショルド領域と ON 状態でのドレイン電流を示す。図中の四角(■)はサブスレッショルド領域でのドレイン電流を、また三角(▲)は ON 状態でのドレイン電流を示している。図 7 に示すようにサブスレッショルド領域でのドレイン電流において大きなばらつきを示す結果が得られたが、実験的にも同様の結果が得られている。サブスレッショルド領域では電気伝導に寄与する CNT の数が少ない事がドレイン電流の大きなばらつ

NII-Electronic Library Service

きの原因になっていると考えられる。

図 7 中の丸(●)は、サブスレッショルド領域において、全ての m-CNT が欠陥のない m_o-CNT だと仮定した場合の電流を示している。この場合、ドレイン電流は図 7 に示すように欠陥を有する m_d-CNT も含まれた場合と比較すると大きく、ON/OFF 比が悪くなっている

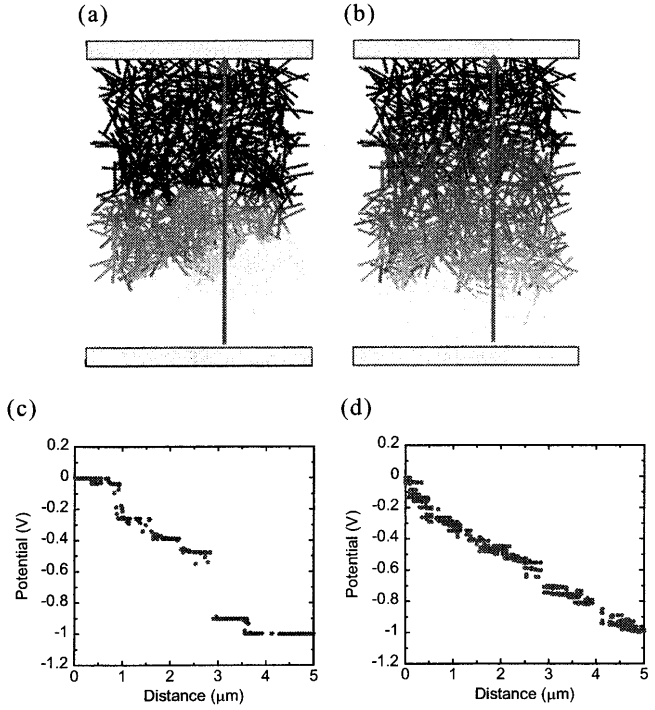

図 6 (a) サブスレッショルド領域 (b) ON 状態における CNT-TFT のシミュレーションによる電位像、(c) サブスレッショルド領域 (d) ON 状態でのシミュレーションによる電位プロファイル

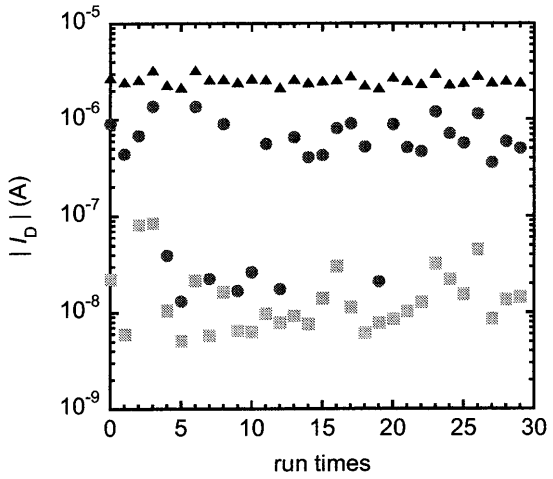

図 7 30 回行ったシミュレーションによるドレイン電流。四角(■): サブスレッショルド領域(m_d-, m_o-CNT)、丸(●): サブスレッショルド領域(m_o-CNT)、三角(▲): ON 状態

が、これは各々の島が低抵抗な m_o-CNT によって接続されていると考えられる。我々の実験では、文献 10 で報告したように大きな ON/OFF 比が得られており、全てが低抵抗な m_o-CNT を仮定して得られた計算結果とは異なる。サブスレッショルド領域において CNT の密度が高いにも関わらず小さな OFF 電流が実現されたのは PECVD 法で成長したネットワーク状の CNT の利点である。CNT の密度を上げる事で ON 電流を増加する事が可能であり、また m_d-CNT により比較的大きな ON/OFF 比が維持する事が可能なためである[10]。

5. まとめ

PECVD 法で成長した CNT を用いた CNT-TFT の電気伝導特性を KFM, C-AFM, SGM を用いて測定した。KFM 測定では、サブスレッショルド領域において、高密度を有する CNT に関わらずテラス状の電位分布像が得られた。それに加えて、C-AFM 測定で狭い伝導領域で接続された島状の構造が得られた。これらの結果はサブスレッショルド領域において、CNT ネットワークに流れる電流は均一ではなく、狭い伝導領域で制限されていると推定される。また SGM 測定では局所的な電流変調が得られ、それは KFM, C-AFM の測定結果に対応した結果であった。一方、ON 状態のおいて滑らかな電位プロファイルが KFM 測定で得られた。これらの結果は R_s のゲートバイアス依存性によるものだと説明できる。すなわち、サブスレッショルド領域では電気伝導に寄与した CNT の数が少なく、それによって島状構造が形成される。一方、ON 状態では電気伝導に関与する CNT が増加し、島状構造が緩和すると考えられる。これらの実験結果を理解するために、SPICE 回路シミュレーションを組み合わせたモンテカルロシミュレーションを行った。サブスレッショルド領域では島状構造を示す電位像を、また ON 状態では滑らかな電位像を示した。それに加えて、ドレイン電流のシミュレーション結果から、高密度を有する CNT にも関わらず、m_d-CNT がサブスレッショルド領域での電流を抑制している事が予想される。これまで議論したように、サブスレッショルド領域でのドレイン電流の大きなばらつきは、狭い伝導領域だけでなく島がランダムに形成される事による。

6. 謝辞

本研究の一部は、文科省科研費特定領域研究、NEDO ナノエレ PJ の助成を受けて行われた。

文　献

[1] R. H. Baughman, A. A. Zakhidov, W. A. de Heer, "Carbon Nanotubes--the Route Toward Applications",

NII-Electronic Library Service

Science, vol. 297, pp. 787-792, August 2002.

[2] A. Javey, J. Guo, D. B. Farmer, Q. Wang, E. Yenilmez, R. G. Gordon, M. Lundstrom, H. Dai, "Self-Aligned Ballistic Molecular Transistors and Electrically Parallel Nanotube Arrays", Nano Letters, vol. 4, pp. 1319-1322, May 2004.

[3] M. Shim, N. W. S. Kam, R. J. Chen, Y. Li, H. Dai, "Functionalization of Carbon Nanotubes for Biocompatibility and Biomolecular Recognition", Nano Letters, vol. 2, pp. 285-288, January 2002.

[4] A. Star, T.-R. Han, J.-C. P. Gabriel, K. Bradley, G. Gruner, "Interaction of Aromatic Compounds with Carbon Nanotubes: Correlation to the Hammett Parameter of the Substituent and Measured Carbon Nanotube FET Response", Nano Letters, vol. 3, pp. 1421-1423, August 2003.

[5] M. Shiraishi, T. Takenobu, T. Iwai, Y. Iwasa, H. Kataura, M. Ata, "Single-walled carbon nanotube aggregates for solution-processed field effect transistors", Chemical Physics Letters, vol. 394, pp. 110-113, August 2004.

[6] S. G. Rao, L. Huang, W. Setyawan, S. Hong, "Large-scale assembly of carbon nanotubes", Nature, vol. 425, pp. 36-37, September 2003.

[7] M. C. LeMieux, M. Roberts, S. Barman, Y. W. Jin, J. M. Kim, Z. Bao, "Self-sorted, aligned nanotube networks for thin-film transistors", Science vol. 321 pp. 101-104. July 2008.

[8] C. Kocabas, N. Pimparkar, O. Yesilyurt, S. J. Kang, M. A. Alam, J. A. Rogers, "Experimental and Theoretical Studies of Transport through Large Scale, Partially Aligned Arrays of Single-Walled Carbon Nanotubes in Thin Film type Transistors", Nano Letters, vol. 7, pp. 1195-1202, March 2007.

[9] T. Tanaka, H. Jin, Y. Miyata, S. Fujii, H. Suga, Y. Naitoh, T. Minari, T. Miyadera, K. Tsukagoshi, H. Kataura, "Simple and Scalable Gel-Based Separation of Metallic and Semiconducting Carbon Nanotubes", Nano Letters, vol. 9, pp. 1497-1500, January 2009.

[10] Y. Ono, S. Kishimoto, Y. Ohno, T. Mizutani, "Thin film transistors using PECVD-grown carbon nanotubes", Nanotechnology, vol. 21, pp. 205202, April 2010.

[11] Q. Cao, H.-S. Kim, N. Pimparkar, J. P. Kulkarni, C. Wang, M. Shim, K. Roy, M. A. Alam, J. A. Rogers, "Medium-scale carbon nanotube thin-film integrated circuits on flexible plastic substrates", Nature, vol. 454, pp. 495-500. July 2008.

[12] M. Ha, Y. Xia, A. A. Green, W. Zhang, M. J. Renn, C. H. Kim, M. C. Hersam, C. D. Frisbie, "Printed, Sub-3V Digital Circuits on Plastic from Aqueous Carbon Nanotube Inks", ACS Nano, vol. 4, pp. 4388-4395, June 2010.

[13] T. Mizutani, Y. Okigawa, S. Kishimoto, Y. Ohno, "Medium Scale Integrated Circuits Using Carbon Nanotube Thin Film Transistors", Applied Physics Express, vol. 3, pp. 115101, October 2010.

[14] A. Bachtold, M. S. Fuhrer, S. Plyasunov, M. Forero, Erik H. Anderson, A. Zettl, Paul L. McEuen, "Scanned Probe Microscopy of Electronic Transport in Carbon Nanotubes", Physical Review Letters, vol. 84, pp. 6082-6085, June 2000.

[15] M. Freitag, M. Radosavljevic, Y. Zhou, A. T. Johnson, "Controlled creation of a carbon nanotube diode by a scanned gate", Applied Physics Letters, vol. 79, pp. 3326-3328, November 2001.

[16] T. Umesaka, H. Ohnaka, Y. Ohno, S. Kishimoto, K. Maezawa, T. Mizutani, "Surface Potential Measurement of Carbon nanotube Field-Effect Transistors Using Kelvin Probe Force Microscopy", Japanese Journal of Applied Physics, vol. 46, pp. 2496-2500, April 2007.

[17] T. Mizutani, H. Ohnaka, Y. Okigawa, S. Kishimoto, Y. Ohno, "A study of preferential growth of carbon nanotubes with semiconducting behavior grown by plasma-enhanced chemical vapor deposition", Journal of Applied Physics, vol. 106, pp. 073705, October 2009.

[18] M. A. Topinka, M. W. Rowell, D. Goldhaber-Gordon, M. D. McGehee, D. S. Hecht, G. Gruner, "Charge Transport in Interpenetrating Networks of Semiconducting and Metallic Carbon Nanotubes", Nano Letters, vol. 9, pp. 1866-1871, February 2009.

[19] P. N. Nirmalraj, P. E. Lyons, S. De, J. N. Coleman, J. J. Boland, "Electrical Connectivity in Single-Walled Carbon Nanotube Networks", Nano Letters, vol. 9, pp. 3890-3895, September 2009.

[20] H. Ohnaka, Y. Kojima, S. Kishimoto, Y. Ohno, T. Mizutani, "Fabrication of Carbon Nanotube Field Effect Transistors Using Plasma-Enhanced Chemical Vapor Deposition Grown Nanotubes", Japanese Journal of Applied Physics, vol. 45 pp. 5485-5489, June 2006.

[21] M. S. Fuhrer, J. Nygård, L. Shih, M. Forero, Young-Gui, Yoon, M. S. C. Mazzoni, Hyoung Joon Choi, Jisoon Ihm, Steven G. Louie, A. Zettl, Paul L. McEuen, "Crossed Nanotube Junctions", Science, vol. 288, pp. 494-497, April 2000.

[22] M. Ishida, F. Nihey, "Estimating the yield and characteristics of random network carbon nanotube transistors", Applied Physics Letters, vol. 92, pp. 163507, April 2008.

NII-Electronic Library Service