

TaO_x 層挿入による HfO₂/Ge 界面反応制御

村上 秀樹[†] 三嶋 健斗[†] 大田 晃生[†] 橋本 邦明[†] 東 清一郎[†] 宮崎 誠一[‡]

[†] 広島大学大学院 先端物質科学研究科 〒739-8530 広島県東広島市鏡山 1-3-1

[‡] 名古屋大学大学院 工学研究科 〒464-8603 愛知県名古屋市千種区不老町

E-mail: [†] semicon@hiroshima-u.ac.jp

あらまし Ge チャネル MISFET 実現のために必要不可欠な High-k/Ge 界面制御手法として、極薄 TaO_x 層の挿入に着目し、Ge 表面への TaO_x の MOCVD による Layer-by-Layer 成膜を行い、界面近傍の化学結合状態について評価を行った。その結果、HfO₂/Ge 界面に形成した TaO_x 挿入層/Ge 界面近傍で成膜中および成膜後の熱負荷による TaO_x 層中への Ge の拡散が確認されるものの、厚さ~1nm 以上の TaO_x 挿入が、誘電率低下の要因となる Ge 界面酸化層の形成抑制に有効であることが明らかとなった。また、Ge 拡散により界面に形成された TaGe_xO_y 層の比誘電率は、GeO₂ の値の約 1.7 倍の 9 であることから、EOT 低減に効果的であることを明らかにした。

キーワード ゲルマニウム, High-k, 界面層, MOCVD

Interface Reaction Control of HfO₂/Ge structure by an Insertion of TaO_x layer

Hideki MURAKAMI[†] Kento MISHIMA[†] Akio OHTA[†] Kuniaki HASHIMOTO[†]

Seiichiro HIGASHI[†] and Seiichi MIYAZAKI[‡]

[†] Graduate School of Advanced Sciences and Matter, Hiroshima University, 1-3-1 Kagamiyama, Higashi-hiroshima, Hiroshima, 739-8530, Japan

[‡] Graduate School of Engineering, Nagoya University, Furo-cho, Chikusa-ku, Nagoya, Aichi, 464-8603, Japan

E-mail: [†] semicon@hiroshima-u.ac.jp

Abstract To control interfacial reaction between high-k dielectric and Ge, we have focused on an insertion of TaO_x ultrathin layer as an interfacial barrier layer and studied MOCVD process of TaO_x with layer-by-layer fashion on Ge surface. XPS analyses show that Ge atoms diffuses into TaO_x layer during the formation of HfO₂ and confirm that the Ge-oxide growth during atomic layer deposition of HfO₂ is effectively suppressed by inserting TaO_x layer thicker than 1nm. The dielectric constant of TaGe_xO_y layer formed by Ge atoms diffusion into TaO_x layer was determined to be ~9 being larger by a factor of 1.7 than that of GeO₂ ($\epsilon \sim 5.2$).

Keyword Germanium, High-k, interfacial layer, MOCVD

1. 序

高いキャリア移動度を有することから、ゲルマニウム(Ge)が次世代 MISFET のチャネル材料として期待されている[1-2]。Ge-MISFET 実現のためには、Ge 上に EOT (Equivalent SiO₂ Thickness) 0.5nm 以下の良質な高誘電率(high-k)ゲート絶縁膜形成技術の確立が必要不可欠である[3]。しかしながら、Ge 基板上への high-k 絶縁膜の直接堆積では、high-k/Ge 界面に低誘電率 Ge 酸化層が形成されることが報告されており、EOT 増大の抑制と低欠陥密度界面を実現する上で、high-k 膜と Ge の界面反応制御が大きな技術的課題となっている[4-6]。界面酸化およ

び原子拡散の抑制に向けては、GeON、SiO₂、Al₂O₃ などの界面制御層の導入が精力的に研究されている[7,8]。Ta₂O₅ は HfO₂ と同等な誘電率を持ち[9]、また Ta⁵⁺ のイオン半径が Hf⁴⁺ に比べ小さいことから、低欠陥な界面形成に有効であることが期待される。そこで、本研究では、HfO₂/Ge ゲートスタックにおける界面制御層として TaO_x に着目し、Tri (tert-butoxy) (tert-butylimido) tantalum (Ta-TTT) 錯体[11]を用いた MOCVD による TaO_x 成膜技術を確認し、界面物性評価をすることで、TaO_x を界面制御層として有する HfO₂/Ge ゲートスタック形成技術を確認することを目的とした。

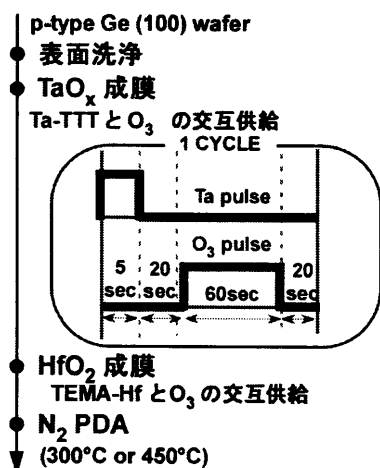


図1 MOCVDを用いたGe上へのTaO_x およびHfO₂膜の形成プロセスフロー

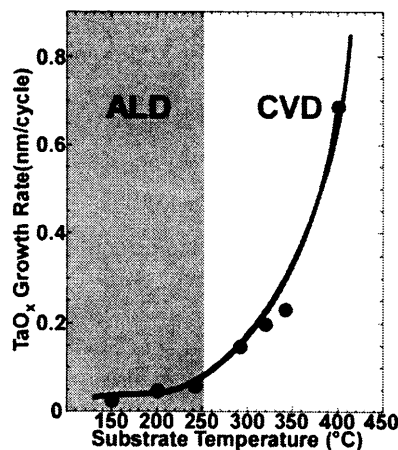


図2 SiO₂上でのTaO_x膜厚の成膜時基板温度依存性

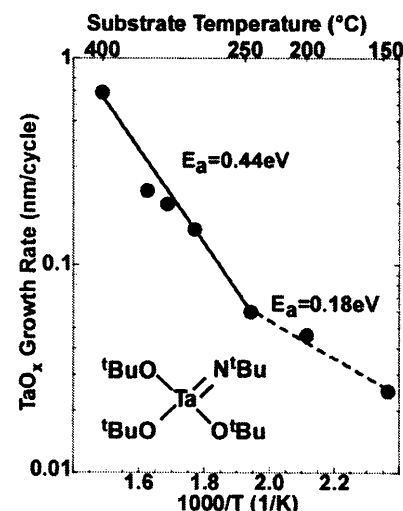


図3 図2に示したTaO_x成膜レートのアレニウスプロット

2. 実験方法

p-type Ge(100)基板(抵抗率:~10Ω·cm)を、純水洗浄後、室温で15% H₂O₂による表面化学酸化処理を行ない、30% HCl処理により酸化膜除去および表面塩素終端を行った。

Ge上に酸素および塩素原子の信号が観測されないことは、X線光電子分光法(XPS)により確認している。TaO_xの成膜においては、Siに比べ熱的に不安定なGeに対応するために、MOCVDの原料として一般的に用いられているpentaethoxy tantalum (PET)と比べO₃との反応性が高く、低温成膜が可能なTa-TTT錯体を原料として用いた。Ta-TTTのN₂バブリング法によるTa原料とO₃の供給を交互に行ない、基板温度150°C~400°Cにおいて堆積した。TaO_x層形成初期過程におけるO₃によるGe表面の過剰な酸化を防ぐために、一部の試料は、O₃供給を行わず、Ta原料供給のみで成膜した。HfO₂はTEMA-Hfを用いた原子層堆積法(ALD)により、基板温度280°Cで堆積した。

試料の化学結合状態は、Al Kα X線(1486.6eV)を用いた高分解能XPSに加え、積層構造、特に下地界面を非破壊・高感度で分析・評価するために、検出深度が深いシンクロトロン放射光を用いた硬X線(~7939eV)光電子分光(HAXPES)を用いた。また、絶縁膜厚は、分光エリプソメトリ(spectroscopic ellipsometry: S.E.)により評価した。

3. 結果

HfO₂/TaO_x/Ge ゲートスタックの形成プロセスフローを図1に示す。予備実験として、Ta-TTTを原料とするMOCVDを用いたTaO_xの成膜条

件を得るために、熱的に安定で、TaO_xとの界面反応を無視できると考えられる、SiO₂/Si基板上に成膜し評価を行った。成膜レートの基板温度依存性を図2に示す。基板温度250°C以上では、温度の上昇に伴い急激に成膜レートが増加していることから、CVDモードで膜形成していると考えられる。一方、250°C以下の領域においては、基板温度依存性がわずかであることがわかる。これは、錯体の熱分解が抑制されているためであると考えられ、原料をパルス供給した場合においては、ALDモードでの膜成長が支配的であることが示唆される。プリカーサーの熱分解過程を評価するために、成膜レートの温度依存性をアレニウスプロットすると(図3)、高温領域での活性化エネルギーE_aは0.44eVであり、250°C以下の低温領域では、0.18eVと見積もられた。低温領域での活性化エネルギーの値(E_a=0.18eV)は、MOCVD材料の熱分解エネルギーとして報告されている値と同程度である[10]。Ta-TTTの熱分解のより詳細な知見を得るために、TaO_x膜の化学結合状態をXPSにより評価した(図4)。200°Cで形成された試料においては、Ta-N結合に起因するN1s信号は、結合エネルギー402eV付近に観測された。これは、150°Cから250°Cの領域で、錯体からのブチル基の熱脱離が選択的に促進され、結果としてTa-N結合がTaO_xネットワークに組み込まれたことを意味している。250°C以上ではTa=N二重結合の熱分解が顕著になり、NO_xのような不安定な分子の生成し放出することにより、窒素が脱離していると考えられる。以上の結果を踏まえて、Ge基板上にTaO_xを堆積した場合のGe基板との界面反応について評価した(図5)。200°Cと

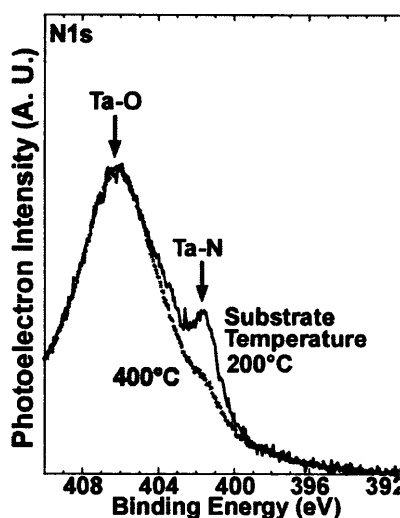


図4 SiO₂上に200および400°Cで形成したTaO_x膜のN1スペクトル

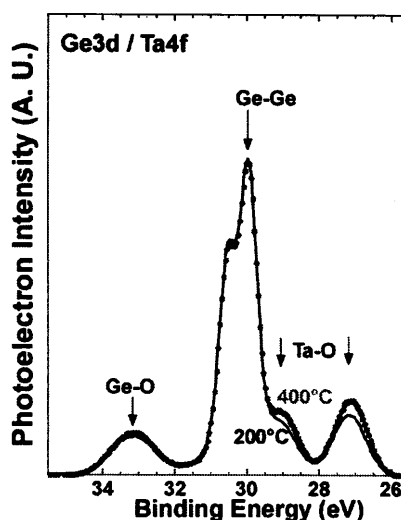


図5 Ge(100)上にTaO_xを成膜した試料のGe3dおよびTa4fスペクトル。成膜時の基板温度は、200および400°C。

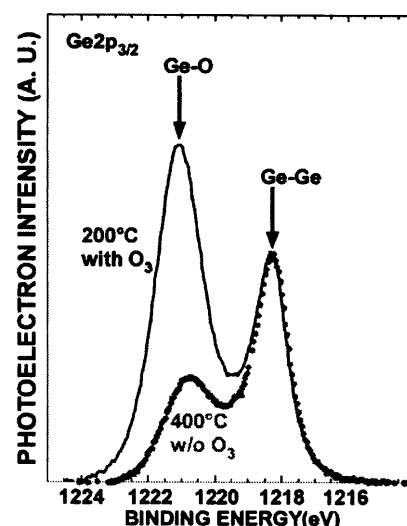


図6 基板温度200°CでオゾンとTa-TTTの交互供給で成膜した試料と400°CでTa-TTT供給のみで成膜した試料のGe2p_{3/2}スペクトル

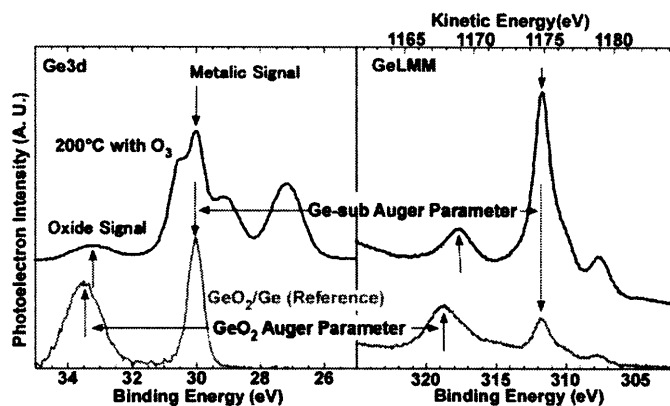


図7 図6のGe(100)上にTaO_xを成膜した試料（基板温度200°C、オゾンとTa-TTTの交互供給）のGe3d_{5/2}およびGeLMMオージェスペクトル。比較として、熱酸化により形成したGeO₂/Ge(100)のスペクトルも示している。

400°Cにおいて同等の膜厚で作成した試料において、33eV付近に観測されるGe-Oに起因する信号の強度に顕著な変化が見られなかった。この結果は、GeO_x層の形成がTaO_x成膜時、特に初期過程におけるO₃の供給により起こったと推測出来る。O₃供給によるGeの酸化について調べる為、O₃供給を行わず、Ta-TTTのみ供給し熱分解のみで膜成長できる400°Cにて堆積したTaO_xのGe2pを図6に示す。基板温度200°CでO₃供給によりALD条件で成膜した試料に比べ、O₃供給無しで400°Cで成膜した試料のGe-Oに起因するGe2p信号強度が明らかに低下していることがわかる。この結果は、Ge上へのTaO_x形成において、基板温度400°C以上、O₃供給無しでのTa-TTTの供給が、GeO_x形成の抑制に非常に効果的であることを示唆している。Ge上へTaO_xを堆積した後の化学構造について詳細に調べる為、TaO_x形成後のGe3d_{5/2}及び

GeLMMオージェ電子信号を評価した(図7)。化学結合状態を反映した化学シフトはXPS測定中の正帯電の影響を受けないオージェパラメータによって評価出来る[11]。オージェパラメータは以下の式を用いることで計算出来る。

Auger parameter =

$$\text{Ge3d}_{5/2}(\text{B.E.}) + \text{GeLMM}_{45}\text{M}_{45}(\text{K.E.})$$

TaO_x形成後のGeのオージェパラメータが熱酸化GeO₂/Ge(100)と同じ値(1205.6eV)であるのに対し、酸化成分においては、TaO_x/Geのオージェパラメータの値は1202.2eVであり、GeO₂/Geの値(1201.6eV)に比べ僅かに大きいことが分かった。これは、TaO_x中にGe原子が混入した結果と解釈出来る。また、Ge及びTaO_x/Ge上に約7nmのHfO₂を堆積した、Ge基板上にTaO_x(3nm)成膜後HfO₂(7nm)を形成した試料を評価するために、測定深度の深いHAXPESにより化学結合状態を評価した(図8)。TaO_xを挿入

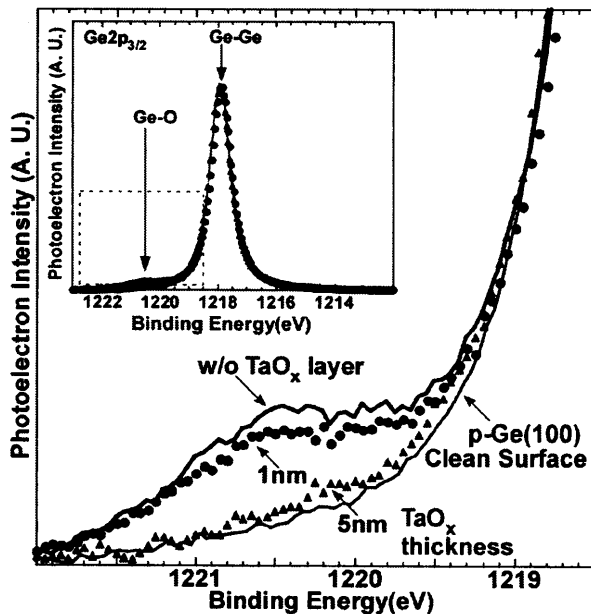


図8 Ge(100)上に TaO_x 挿入層(厚さ 1nm、5nm)を形成後、HfO₂ (厚さ 6.5nm) 成膜し、300°C N₂ アニールした試料の Ge2p_{3/2} スペクトル。比較として、TaO_x 挿入層無しの試料および表面洗浄後の Ge 表面のスペクトルも示している。

しない場合に比べ、Ge 酸化成分がわずかに減少していることから、約 1nm の TaO_x を挿入することで、界面での GeO_x の形成が抑制できることがわかる。約 5nm の TaO_x を堆積した試料の Ge2p 信号は、Ge 基板のスペクトルとほぼ同様に、GeO_x の形成が効果的に抑制できていることを示している。これらの結果を踏まえ、HfO₂ 形成後に 300°C で N₂ 熱処理を施した後に Pt 電極を形成し、300°C N₂ PMA を行い、HfO₂ 膜厚の異なる、Pt/HfO₂/~3.5nm TaO_x/Ge-MIS キャパシタを作成し、C-V 特性を測定した(図9)。すべての膜厚において、電荷注入型のヒステリシスが観測され、トラップ準位密度は約 $4 \times 10^{11} \text{cm}^{-2}$ と見積もられた。これは TaO_x/Ge 界面の固定電荷に起因すると考えられる為、絶縁膜堆積後の熱処理条件などを最適化する必要があると考えられる。また、蓄積容量の HfO₂ の膜厚依存性から TaGeO_x 層、HfO₂ 層の比誘電率はそれぞれ 9 および 19 と見積もられた。

4. まとめ

Ge 上に Ta-TTT 錯体を用いた MOCVD により、TaO_x の成膜を行なった。TaO_x 堆積中に Ge 原子が拡散することで、TaGe_xO_y が形成されていることが分かった。実際に、Pt/HfO₂/~3.5nm TaO_x/Ge-MIS キャパシタの HfO₂ 膜厚依存から得られた TaGe_xO_y 層の誘電率は約 9 と見積もられ、GeO₂ の誘電率 5.2 よりも大きく、high-k 絶縁膜/Ge スタックの界面制御に適用出来ることを明らかにした。

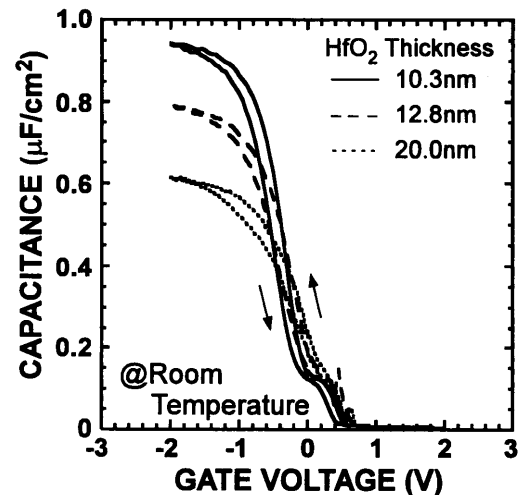


図9 HfO₂(10.3, 12.8, 20.0nm)/TaO_x 挿入層(5.5nm)/Ge MIS キャパシタの容量電圧(C-V)特性

5. 謝辞

本研究の一部は、広島大学ナノデバイス・バイオ融合科学研究所の施設を用いて行われた。

Ta-TTT 錯体は、東ソー(株)に提供していただいた。SPRING-8 での実験は、長期利用課題「次世代 MIS トランジスタ実現に向けた材料プロセスインテグレーション(課題番号 2011A0026)」の支援を受けて行われた。実験を行うにあたり、ご協力頂いた、孫珍永氏(JASRI)、陰地宏氏(JASRI)に深く感謝致します。

参考文献

- [1] S. M. Sze et al., Physics of Semiconductor Devices (New York, Wiley 3rd Edition) p.789.
- [2] H. Shang et al., J. A. Ott, P. M. Kozlowski, S. E. Steen, S. A. Cordes, H-S. P. Wong, E. C. Jones, and W. E. Haensch, "High mobility p-channel germanium MOSFETs with a thin Ge oxynitride gate dielectric", IEDM Tech. Dig. pp.441-444, 2002.
- [3] International Technology Roadmap for Semiconductor 2011, Table PIDS5.
- [4] K. Hyoungsub et al., "Interfacial characteristics of HfO₂ grown on nitrided Ge (100) substrates by atomic-layer deposition", Appl. Phys. Lett., Vol. 85, No.14, pp.2902-2904, 2004.
- [5] H. Murakami et al., ECS Trans. 33, pp. 253-258, 2010.
- [6] A. Ohta et al., "Characterization of Thermal Stability of HfO₂/SiON/Ge(100) Stacked Structure by using Photoemission Spectroscopy", Ext. Abstr. of 4th ISTDM, Tsu-S7-04, pp.88-89, 2008.
- [7] M. Houssa et al., "Electrical characteristics of Ge/GeO_x(N)/HfO₂ gate stacks", Journal of Non Crystalline Solids, Vol. 351, pp.1902-1905, 2005.
- [8] R. Kato et al., "Effects of Atomic Layer Deposition-Al₂O₃ Interface Layers on Interfacial Properties of Ge Metal-Oxide-Semiconductor Capacitors", Jpn J. Appl. Phys., Vol. 48, 05DA04, 2008.
- [9] J. Robertson, "High dielectric constant oxides", Eur. Phys. J. Appl. Phys., Vol. 28, pp.265-291, 2004.
- [10] T. Yotsuya, et al., ECS Trans., 16(5) p. 243, 2008.
- [11] C. D. Wagner, et al., Anal. Chem. 51, p. 466, 1979.