

C-8-5

低周波における4並列4段の単一磁束量子再構成可能データパスの動作評価

Low frequency operation of a single-flux-quantum 4×4 reconfigurable data-path

早川雄飛^{*1,2} 高田賢介^{*1} 岡田将和^{*1,2} 田中雅光^{*1,2} 赤池宏之^{*1,2} 藤巻朗^{*1,2}
 Yuhi Hayakawa Kensuke Takata Masakazu Okada Masamitsu Tanaka Hiroyuki Akaike Akira Fujimaki

^{*1}名古屋大学 Nagoya University
^{*2}戦略的創造研究推進事業 CREST-JST

1. はじめに

我々は 10 TFLOPS の処理能力を持つスーパーコンピュータのアクセラレータとして、低消費電力かつ高速処理が可能な単一磁束量子 (SFQ) 回路を用いた再構成可能データパス (RDP: reconfigurable data-path) の研究を行っている[1]。我々は今までに、ISTEC アドバンスプロセス 2[2]を用いて SFQ-RDP のプロトタイプを設計し、45 GHz での高速動作を実証した[3]。この SFQ-RDP は整数演算のみを可能とする算術論理演算器 (ALU) を 4 つ用いており、2 並列 2 段の構成となっている。

本稿では、次のステップとして 4 並列 4 段の RDP 設計し、動作実証するとともに、タイミングジッタの蓄積、バイアス電流の自己磁場の影響を調査した。

2. 4 並列 4 段 RDP の設計

設計した 4 並列 4 段の SFQ-RDP のチップ写真を図 1 に示す。SFQ-RDP のコンポーネントは主に、ALU、ALU を動的に接続するネットワーク (ORN)、配線用のシフトレジスタ (TU: Transfer Unit)、タイミング調整用シフトレジスタ、入出力シフトレジスタ、ラダー型高速クロックパルス発生回路、ALU 制御回路と分けられる。TU はネットワークの自由度を増すために設置されており、ALU と同じパイプライン段数を持っている。タイミング調整用シフトレジスタは出力用シフトレジスタとしても機能し、途中出力を測定できるようにしている。4x4SFQ-RDP の各段の構成は同じになっており、ALU を 4 個と、TU を 2 個で構成されている。試作した SFQ-RDP の面積は 11 x 5.5 mm²、ジョセフソン接合数は 28,528 接合、バイアス電流の合計は 3.34 A である。

3. 4 並列 4 段 RDP の動作評価

4x4SFQ-RDP の動作試験は、2 段階に分けて行った。まず、ALU の配置場所によるクロック及びデータのタイミングエラーの有無、コンポーネントテストを兼ねて 1 段目の 4 つの ALU と 2 つの TU を低速で測定し、正常な動作を確認した。

次に、4x4SFQ-RDP 全体の動作を低速で測定し、一部の動作のみ確認した。図 2 は、確認した動作例である。図 1 には、この時のデータ経路も示してある。4x4SFQ-RDP の全 ALU は ADD に命令され、1 段目の各 ALU の演算結果を同じ列の 2 段に入力し、もう一方を「0」を入力した。3 段目、4 段目の各 ALU も同様に前の段の同じ列の演算結果を入力し、片方に「0」を入力している。TU の出力は後段の TU に入力される。つまり、1 段目の演算結果をそのまま出力するようになっている。出力は 4 段目一番上の ALU の出力から下に out1~out6 となっている。動作結果から、タイミングのずれが確認できなかったのでジッタの蓄積は

問題ないことが分かった。バイアス電流の自己磁場の影響を調査するため、ALU へのバイアス電流を切り、TU と ORN、タイミング調整用シフトレジスタのみにバイアスを与えたところ正常動作した。全バイアスを与えたところ TU からの出力結果が不安定になった。これは、バイアス電流量の増加による磁場の影響によるものだと考えた。今後は、磁場の影響を低減させる必要がある。

謝辞

本研究に用いた回路は ISTEC の ADP2 プロセスを用いて作製した。また、回路の作製には、産業技術総合研究所が一部寄与している。

参考文献:

- [1] N. Takagi et al., IEICE Trans. Electron., Vol. E91-C, No. 3, pp. 350-355, 2008.
- [2] S. Nagasawa, et al., "New Nb multi-layer Fabrication Process for Large-Scale SFQ Circuits," Physica C, vol. 469, pp. 1578-1584, Oct. 2009.
- [3] 岡田将和「10 kA/cm² Nb プロセスを用いた SFQ-RDP の 45 GHz 動作」電子情報通信学会 2011年 3月

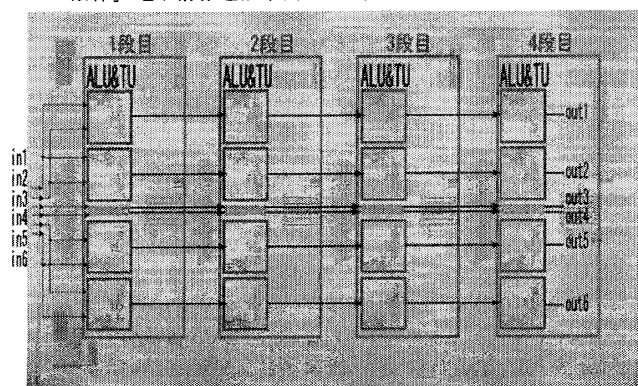


図 1. 4 並列 4 段の RDP のチップ写真

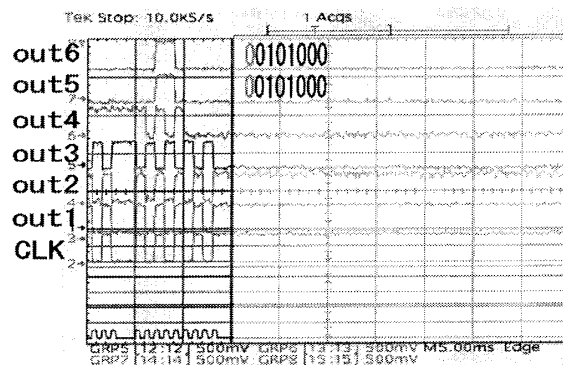


図 2. 4x4SFQ-RDP の動作試験の例