

C-8-16

低電圧駆動 RSFQ 回路における AND ゲートでの干渉の評価 Evaluation of Interference for Low-Voltage-Driven RSFQ Circuits at AND Gate

幸村 勇斗
Yuto Komura

滝波 拓海
Takumi Takinami

北山 敦史
Atsushi Kitayama

田中 雅光
Masamitsu Tanaka

藤巻 朗
Akira Fujimaki

名古屋大学
Nagoya University

1. はじめに

RSFQ 回路の消費電力を低減する方法の一つにバイアス電圧 V_b を低減する方法がある。この方法は、レイアウト設計が容易であり、従来の RSFQ 回路と変わらない設計方法で低消費電力化が可能である。

低バイアス電圧駆動の場合、ジョセフソン接合(JJ)のスイッチによって発生する電圧に比べ、バイアス電圧が十分大きな電圧とみなせなくなり、JJのスイッチ時に一時的に電流が急激に減少する。JJに流れていた電流がバイアス供給線を介してほかの JJ に回り込むことを干渉と呼んでいる[1]。これまで電源供給線の浮遊インダクタンスを考慮した等価回路において数値解析における検討を行っているが、レイアウト上の浮遊インダクタンス値の見積もりが難しく、等価回路が正確でない可能性がある。また、論理ゲートのような複雑な回路に関する検討は十分にされていない。そこで本稿では、実験によって干渉の影響を調べることと、干渉が AND ゲートに及ぼす影響を実測、数値解析を通して評価を行うことを目的とした。

2. 数値解析における干渉

低電圧 AND ゲート部分について等価回路を作成し、数値解析による評価を行った。干渉評価用回路のブロック図を図 1 に示す。AND ゲートの前段、後段に 2 つの JTL を挿入し、このブロック図全体を 1 つの電源で駆動する。この回路はクロックと入力 a を AND ゲートに入力する間隔を可変にできる。回路のバイアスは主に三つで構成されており、Bias1 によって AND ゲートのバイアスマージンを測定し Bias2 によって二つの入力する遅延間隔を変化させることができる。Bias2, Bias3 はバイアス電圧を従来と同じ 2.5mV とし、Bias1 のバイアス電圧は 2.5mV, 0.5mV, 0.25mV とした。入力パターンは(a, b)=(1, 1)の場合を想定し、入力 b をあらかじめ入力しておき、時間を十分置いてクロックと入力 a を入力する。その時、出力ができればクロックよりも前に入力 a が入力されたことが分かる。Bias1 の各バイアス点における Bias2 の動作領域をプロットした結果を図 2(a)に示す。囲まれた部分は出力ありの領域で、囲まれていない部分は出力なしの領域である。縦軸の値が 100%以上ならば、AND ゲートにクロックよりもデータ a が先に入力され、100%以下ならばクロックよりもデータ a が先に入力されるはずである。低電圧で駆動した場合、縦軸の下側の動作領域が広がっていることがわかる。これは干渉によって低電圧駆動 JTL での電流の回り込みが起これ、後に入力されたパルスが加速されるためである。また低電圧駆動の場合、横軸の Bias1 の高バイアス側のマージンが狭くなっている。この結果も干渉によるもので、バイアス電流値が大きい状態で、クロックラインと入力 a のラインの JJ がほぼ同時にスイッチするとその二つの回

り込みの電流の総和が入力 b ラインに流れることによって誤スイッチを引き起こしていた。

3. 実測における干渉

低電圧駆動 AND ゲートの干渉評価用回路の実験結果について述べる。入力パターンと評価方法は数値解析と同様で、Bias1 の各バイアス点における Bias2 の動作領域をプロットした結果を図 2(b)に示す。数値解析で述べた、低電圧駆動 JTL での干渉は実測でも同様にみられているのがわかる。また、実測において数値解析でみられた回り込みの電流による誤スイッチに関しては、今回の実験方法では確かめることができなかったが、今後、設計にすにあたり考慮する必要がある。

謝辞

本研究は、JST-ALCA 及び科研費(247600276 22226009)の支援を受けたものである。本研究に使用した回路は、(独)産業技術総合研究所(AIST)の超伝導クリーンルーム(CRAVITY)において、AIST-ADP2 プロセスを用いて作製された。

参考文献:

- [1] 滝波他 超伝導エレクトロニクス研究会, 2013年1月

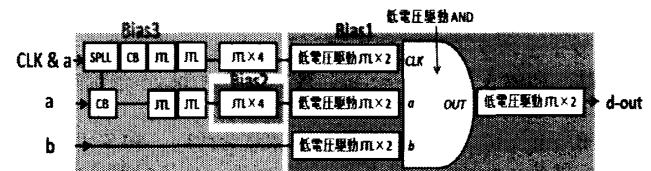


図 1 干渉用評価回路のブロック図

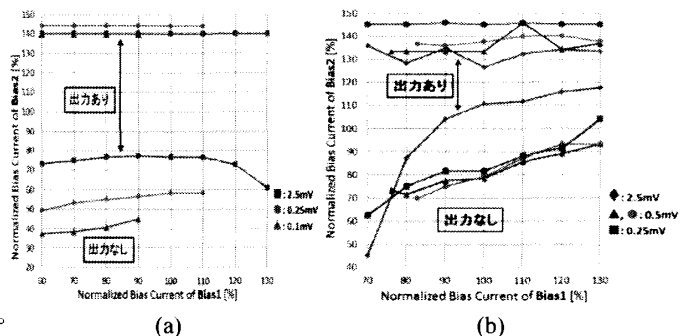


図 2 Bias1 の各バイアス点における Bias2 の動作領域 (a)数値解析, (b)実測