シリコン窒化膜を用いた
高性能不揮発性メモリに向けた
第一原理計算による設計指針の提案

山　口　慶　太

名古屋大学大学院博士後期課程

工学研究科　博士論文

シリコン窒化膜を用いた
高性能不揮発性メモリに向けた
第一原理計算による設計指針の提案

山口慶太

計算理工学専攻

指導教員　白石賢二

目次

要旨 1

1. 序論 4

1.1. MOSFET と フラッシュメモリの動作原理 8

1.1.1. MOSFET の動作原理 8

1.2. フローティングゲート型メモリ 10

1.3. MONOS 型メモリ 12

1.3.1. MONOS 型メモリの書き込み/消去中の構造変化 12

1.3.2. ヘテロ原子の混入 15

1.4. SiN ベース ReRAM 17

1.5. 本研究の目的 20

2. 計算・シミュレーション手法 21

2.1. ボルンオッペンハイマー近似 21

2.2. Density Functional Theory 24

2.3. Local Density Approximation 29

2.4. Generalized Gradient Approximation 30

2.5. ブロッホの定理 30

2.6. 擬ポテンシャル 31

2.6.1. 擬ポテンシャルのコンセプト 31

2.6.2. ノルム保存型擬ポテンシャル 33

2.6.3. ウルトラソフト擬ポテンシャル 36

2.6.4. Projector Augmented Wave 法 38

2.7. 制約付き最適化と Force inversion 法 40

2.7.1. 制約付き最適化法 40

2.7.2. Force inversion 法 41

2.8. 荷電状態の計算手法 42

2.8.1. 背景電荷補正 42

2.8.2. 荷電状態依存の形成エネルギー 43

3. MONOS 型メモリにおける SiN への O 原子混入の影響 45

3.1. 計算モデルと計算条件 45

3.2. SiN 層中 O 原子混入欠陥のメモリ特性 47

4. MONOS 型メモリにおける SiN 層中 N 原子空孔のメモリ特性 58

4.1. 計算モデルと計算条件 58

4.2. N 原子空孔 58

4.3. N 空孔周辺への他原子混入の影響 63

4.3.1. H 原子混入 65

4.3.2. O 原子混入 68

5. SiN ベース ReRAM 中の H 原子 76

5.1. 計算モデルと計算条件 76

5.2. N 原子空孔欠陥と Si ダングリングボンド 79

6. 不揮発性メモリ高性能化に向けた提案 84

6.1. MONOS 型メモリ 84

6.1.1. O 原子混入欠陥の形成の抑制 84

6.1.2. 高性能 MONOS 型メモリに向けた原子レベルからの指針 85

6.2. SiN ベース ReRAM 89

7. 残された課題と今後の展望 92

8. 結論 93

引用文献 98

謝辞 111

業績リスト 112

要旨

インターネットや光通信・無線通信技術の発達により，世界中どこにいても，大容量の情報をやり取りすることが可能になった. その中において, 情報を格納するデータストレージの重要性は日々増加し，生活の様々な場所で活躍している．特に，パーソナルコンピュータ(PC)やスマートホン，サーバなどの情報機器では，そのデータを保持し続けることが非常に重要な機能となる．データを保持するメモリは揮発性メモリと不揮発性メモリの 2 種類に分類できる.

揮発性メモリは電圧を印可し続けるなど，電源を常に必要とするメモリである．その代表例である Dynamic Random Access Memories (DRAM) [1, 2]や Static Random Access Memory (SRAM) [3, 4]は高速な書き込みや読み込みが可能であり，かつ Si で作される Central Processing Unit (CPU)などの半導体素子と同じ製造プロセスで作製可能であるためにそれらのデバイスとの親和性が高い. これらのメモリは，Si 半導体デバイスの微細加工技術の進歩に支えられ，その集積度や書き込みおよび読み込み速度を大きく向上させてきた [5, 6].

これに対し，不揮発性メモリは Hard Disk Drive (HDD) [7]などが一般的であり，その特徴は電源がなくとも書き込まれた情報が保持され続ける点にある．その動作原理としては，HDD のような磁性体の磁化制御のほかに，微細加工によるホログラムなども検討されている [8]．不揮発性メモリの中でも特に，DRAM のように Si-CMOS [9]等の製造プロセスと親和性の高い Si 系材料を使用したメモリは近年社会に広く普及し，その活躍の幅を広げている．メモリ層に Si を用いたフローティングゲート型メモリ [10, 11]は，コンピュータやスマートホン等で採用されるとても身近な不揮発性メモリと言える．このメモリでは電荷蓄積層である Si で形成されたフローティングゲートへの電圧印可によって電荷を注入/保持することでデータを保持している．構成も Si-CMOS に類似しており，微細加工プロセスも同様のものを使用可能であるのが大きな利点である．しかしながら，フ

要旨

ローティングゲート型メモリでは SiO_2 絶縁膜が一部でも破壊されると，フローティングゲート内部の電荷が全て漏れてしまい，保存していたデータが消失してしまうという課題がある．

Si-CMOS 技術と親和性が高い材料は他にもあり，その一つがシリコン窒化物(SiN)である．SiN は MOS トランジスタの絶縁膜 [12, 13]やパッシベーション膜として，Si デバイスで広く活用され [14]，これによる新世代メモリの研究開発が進んでいる．その代表例が MONOS (Metal-Oxide-Nitride-Oxide-Semiconductor)型メモリ [15, 16]であり，フローティングゲート型メモリと同様に電荷を蓄積することでデータを保存することができる．このメモリでは，電荷蓄積層に絶縁膜である SiN を採用することで，蓄積した電荷の流出を抑制することが可能であり，車載メモリなどの高い信頼性が求められる領域での活用が進んでいる．また，SiN を用いた不揮発性メモリとして，抵抗変化型メモリ（ReRAM）[17]がある．ReRAM はメモリ層の抵抗値を変化させることでメモリ状態を保存するメモリであり，次世代の不揮発性メモリとして注目を集めている．この ReRAM のメモリ層に SiN を使用することで，Si デバイスとの親和性が高く，その微細加工技術を使用可能なメモリの実現が期待される．

本研究では，SiN 層中の欠陥が電荷トラップによりどのような振舞を見せるのか，書き込み/消去(program/erase, P/E)の繰り返しでどのように特性を変化させていくのかを原子レベルで検討した．密度汎関数法による量子力学計算を用いることで，電荷をトラップした際の原子構造の変化，およびその際のメモリ特性の変化を明らかにし，どのような欠陥が P/E の繰り返しに対して特性を変化させ，メモリ性能を劣化させるのか，対して，P/E 耐性を向上させるためにはどのような欠陥を生成する必要があるのかを検討した．その結果，SiN 膜中に混入した酸素原子の密度が高い欠陥は，電荷の注入と除去よりその原子構造を大きく崩すことでメモリ特性を変化させてしまい，P/E によるメモリ特性の変化を引き起こすことが示された．また，このような欠陥では，多数の準安定状態を持ち，P/E によりその間を不可逆的に変化していくため，メモリ性能を劣化させる要因となることが明らかとなった．それに対し，SiN 中の N 原子空孔に起因した欠陥は電荷の注入除去に対して可

逆的に変化するため，P/E の繰り返しに対しても安定して機能する．これらの結果は SiN 中への酸素原子の混入を抑制し，N 空孔を SiN 中に作ることで，データ書き換えの繰り返しに強い耐性を持つ MONOS 型メモリを製造することが可能であることを示唆している．実際に，SiN 層にて N 空孔を選択的に使用する MONOS 型メモリが，高い信頼性を有する不揮発性メモリとして，車載デバイスに採用されている．本研究では，これらの欠陥とその挙動についての詳細を明らかにした．

また，SiN は成膜プロセスが Si-CMOS プロセスと整合性がよいことから，ReRAM のメモリ層として活用されることが期待されている．ReRAM はメモリ層の抵抗値を変化させてデータを保持する不揮発性メモリの一種である．このメモリでも P/E は SiN 層への電圧印可により実現している．これにより，SiN 層内での H 原子による Si ダングリングボンドの終端(Si-H ボンド)の着脱と抵抗値の変化が確認されており，これが P/E の物理的な根源であることが指摘されている．本研究では，Si-H ボンドを持つ原子欠陥をモデル化し，P/E での欠陥の振舞と起源を検討した．その結果，SiN 中の単一 N 空孔では，電圧印可により Si-H ボンドの着脱が可逆的に発生し，抵抗状態も高抵抗状態（HRS)と低抵抗状態（LRS)の間で変化することが示された．

MONOS，SiN ベース ReRAM はともに原子レベルの領域(メモリセンタ)で発生する構造変化により，メモリ状態の切り替えを行っている．そのため，上で述べたように P/E に対するメモリセンタの変化は可逆的であることが好ましい．可逆的な変化を起こすメモリセンタを選択的に生成することが，これら局所領域にてメモリ情報を保持するメモリに共通する P/E サイクル繰り返し耐性向上への共通した指針となる．

このように本論文は，電子デバイスにて使用される SiN 層中において，デバイス動作に対する原子的な振舞を明らかにすることにより，特に不揮発性メモリの性能を向上させる指針を示すものである．

1. 序論

近年，コンピュータをはじめとする電子機器や情報通信機器は目まぐるしく発展し，それと同時に世界中の人々に普及している．先進国では一人一台のコンピュータだけにとどまらず，タブレット型端末やスマートホンなど，高度な処理能力を持つ情報端末を複数所持することが当たり前の世の中となった．また，電子機器の小型化，経済化，高性能化の恩恵から，自動車や家電などにも電子機器の搭載が進んでいる．自動車の自動運転機能などがその典型例と言える．全世界の IP トラフィックの量は 2016 から 2021 年の間で 3 倍近く増大する [5]と予想されており [18]，全世界で作られるデジタルデータは 2020 年に 44ZByte にまで膨らむとされる [19]．また，この大容量な情報の通信を裁くため，光通信の伝送容量拡大の研究開発 [20, 21, 22]や，5G [23]に代表される無線技術の改良が進められている．

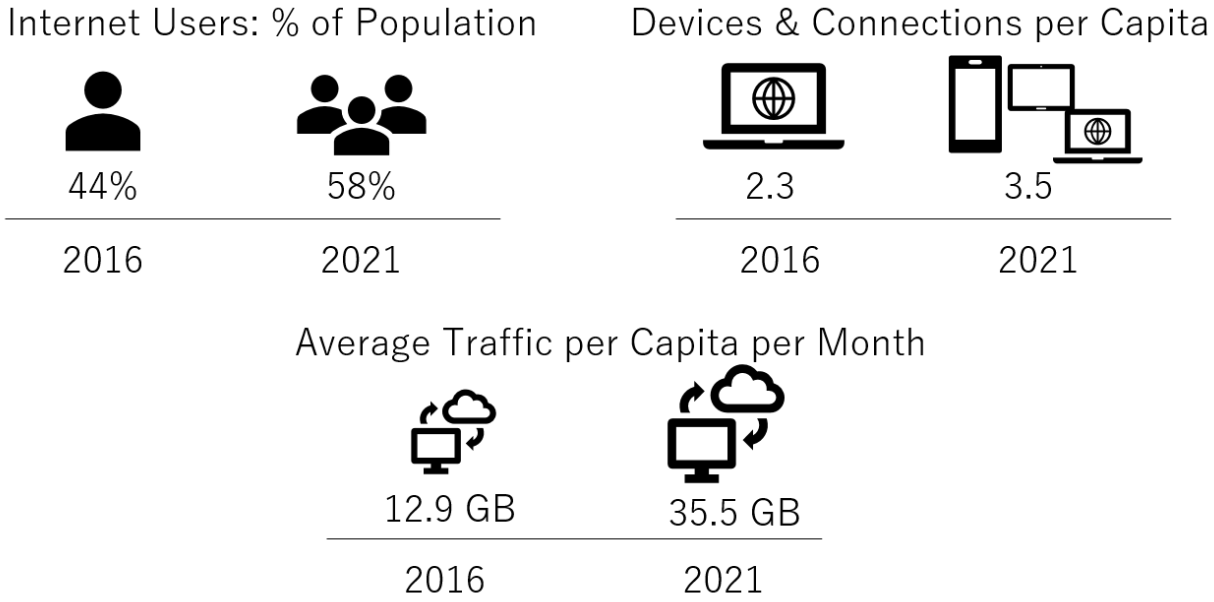


図 1：2021 年の Global IP トラフィック予想

引用：VNI Forecast Highlights Tool, 2018 年 11 月 13 日アクセス

このような情報を各端末で保持するのがストレージの役割であり，情報量が増えるほどにその有用性は高まり，かつ求められる特性も多岐に渡る．コンピュータなどでは，大規模なデータストレージなどが利用され，通信装置や自動車では高い信頼性が要求される．電子機器のデータを保存するストレージには，揮発性と不揮発性の 2 種類が存在する．揮発性メモリは電子機器内で情報を処理する際に，一時的に情報を保持するもので，DRAM (Dynamic Random Access Memory) [1, 2]や SRAM (Static Random Access Memory) [3, 4]があげられる．このタイプのメモリは電源を落とすことで，情報が失われてしまうが，Si 半導体の微細加工プロセスでの作製が可能であり，同様の技術で作製される CPU などとの集積性が高く，書き込み／読み込み動作が早いなどの長所がある．それに対し，不揮発性メモリの代表例としては，HDD (Hard Disk Drive) [7]や光ディスクがあげられる．このタイプのメモリは電源を落としても情報を保持することができ，データの保管には不可欠なものである．不揮発性メモリも用途により要求特性は様々である．データのバックアップなどでは，大容量かつ長期信頼性が求められ，計算機などは書き込み／読み込み速度も要求される．現在までに実用化もしくは開発中のメモリの性能をまとめたものを表 1 に示す [24].

表 1 ：実用化もしくは開発中のメモリの性能比較 [24].

メモリ種	SRAM	DRAM	STT-MRAM	PCRAM	FeRAM	CBRAM	ReRAM	NAND Flash
不揮発性	揮発	揮発	不揮発	不揮発	不揮発	不揮発	不揮発	不揮発
書き換え可能回数	ほぼ無限	ほぼ無限	~ 10^{15}	~ 10^{12}	10^{12}以下	~ 10^{8}	~ 10^{8}	~ 10^{5}
セル面積	200F^2 ~	6F^2 ~	10F^2 ~	5F^2 ~	15F^2	5F^2 ~	5F^2 ~	1F^2 ~
読み出し遅延	< 1ns	10ns ~	3ns ~	100ns ~	110ns ~	2 μs	5ns ~	20 μs ~
書き込み遅延	< 1ns	10ns	1ns ~	5ns ~	< 20ns	10 μs	< 10ns	60 μs ~ 100ms
データ保持期間	電源次第	100 μs	10year	10year	10year	10year	10year	5~10year
動作電圧	1V前後	1V前後	2V <	3 ~ 5V	3V	2 ~ 3V	2 ~ 3V	10V <
プロセス（動作実績）	14nm	20nm前後	20nm	20nm	28nm	10nm	28nm	15nm
1チップの容量（実績）	64Mbit	16Gbit	64Mbit	8Gbit	128Mbit	16Gbit	32Gbit	128Gbit
書き込み時消費電力	< 10fJ/Bit	100pJ/Bit	200fJ/Bit	10pJ/Bit	データなし	データなし	< 5pJ/Bit	約10nJ/Bit

序論

現在のパーソナルコンピュータやスマートホンにおいて，それらの高い計算能力を実現しているのは，Si をはじめとする半導体の製造・加工技術に他ならない．MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor)を代表例とする半導体デバイスは，上記のデバイスに限らず不可欠な部品である．また，一般的にもムーアの法則で知られているように，半導体微細加工技術の向上は素子の特性向上とコストの低減に結び付き，その性能と活躍の場を飛躍的に伸ばしてきた．そのため，前述の Si 半導体デバイスと同様の技術により製造される不揮発性メモリが，微細加工技術の発展に合わせ，現在の社会で広く活躍している．その代表例がフローティングゲート（Floating Gate, FG)型メモリ［10, 11]である．このメモリの代表的な構造では，MOS 構造の酸化絶縁膜中に Si でできたフローティングゲートを有しており，電圧印可により上記フローティングゲート内に電荷を注入させることでデータを保持している．注入された電荷は絶縁膜で囲われているために電源を落としても保持され, 不揮発性のメモリとして動作する. このメモリは CPU 等で使用される MOS 構造と非常に似ており，同じ Si デバイスの製造技術との親和性が高い．そのため，安価かつ小型に作成することが可能であり，1TB を超えるような大容量なメモリが一般消費者でも容易に入手できる．また，読み込みも早く，近年ではコンピュータのストレージとして採用され，HDD の置き換えが始まっている．しかしながら，FG 型メモリも万能ではなく，その課題の一つに信頼性が挙げられる．Si で構成されるフローティングゲートに電圧を印可して電荷を注入する必要があるため，それを囲む絶縁膜は数 nm と非常に薄く，絶縁膜が破壊されることに起因した故障が発生する．絶縁膜が一度破壊されてしまうと，そのセルでは電荷を保持できず，データを保存することができなくなる．

FG 型メモリと類似した構造を持つ不揮発性メモリに電荷トラップ型メモリがある［25]．このメモリでは，FG 型メモリのフローティングゲート部が電荷トラップ層となる絶縁膜である．他の構造や動作原理は FG 型メモリと同じであり，FG 型メモリと同様に Si 半導体製造プロセスと高い親和性を持つ．このメモリでは電荷トラップ層中に点在する非常に微細な領域に電荷をトラップすることでメモリ状態を保持する．そのため，絶縁膜の一か所が破壊されてもすべての電荷が流れ出るこ

とがなく，高い信頼性を持つことが特徴である．そのため，自動車への車載などデータ保持の信頼性が重要視される場面で重宝されるメモリであり，今後もその活躍が期待される．

MONOS 型メモリは電荷トラップ型メモリの代表例である．このメモリは，データ保持層としてシリコン窒化膜（SiN 膜)を使用しており，その層構造が金属-酸化膜-窒化膜-酸化膜-半導体（Metal-Oxide-Nitride-Oxide)であることから MONOS 型メモリと呼ばれる．このメモリでは，SiN 層中の原子レベルの欠陥で電荷をトラップすることで，メモリとして機能し，前述のとおり電荷保持について高い信頼性を有する．一方，局所的に電荷を保持する影響から，書き込み/消去(P/E, program/erase)の繰り返しで電荷保持に対する特性が変化していき，P/E に対する繰り返し耐性が弱いという課題がある．これにより，適用先に制限がついてしまっている．

また，将来に向けた新しい不揮発性メモリとして抵抗変化型メモリ（ReRAM)が注目され，研究開発が進んでいる．ReRAM はメモリ層の状態の変化により抵抗値を変化させてデータを保持する不揮発性メモリの一種である．SiN は成膜プロセスが Si-CMOS プロセスと整合性がよいことから，同メモリのメモリ層として活用されることが期待されている．

本研究では，SiN を用いた不揮発性メモリについて，特に書き込み/消去時の挙動を原子レベルから明らかにすることで，それらメモリの高性能化に向けた指針を示す．本章では Si 系半導体で作製されるメモリ，特に本研究の対象である SiN を用いた MONOS 型メモリと SiN ベース ReRAM の構造と動作原理について紹介する．第 2 章では，本研究で用いた計算手法である，密度汎関数を用いた第一原理計算の計算手法と理論について説明する．その後，各メモリについて，P/E に対する挙動の解明と高性能化に向けた検討の結果を述べていく．第 3 章では MONOS 型メモリの SiN 層に O 原子が混入することにより発生する欠陥の挙動とそれが引き起こすメモリ性能の劣化について，第 4 章では，同メモリの SiN 層中の N 空孔欠陥が P/E について可逆的に変化することを説明する．第 5 章では，SiN ベース ReRAM でも N 空孔が可逆的な変化をする安定したメモリセンタとなることを示す．第 6 章では，

これらの結果を踏まえ，P/E サイクル耐性の高い SiN ベースの不揮発性メモリを実現する指針を提案する．

1.1. MOSFET と フラッシュメモリの動作原理

最初に，前述の半導体揮発性メモリを構成する代表的な素子である MOSFET，および MOSFET と同様の構造と組成からなるフラッシュメモリを紹介し，その動作原理を説明する．

1.1.1.MOSFET の動作原理

世界初のトランジスタは，1947 年にベル研究所の J. Bardeen, W. H. Brattain らによって発明された．これはゲルマニウムを用いた点接触型トランジスタであり [26]，安定性に問題があったために実用に耐えることはできず，当時主流であった真空管 [27]を代替することはできなかった．この問題を解決したのが，1948 年に同研究所の W. Shockley が発明した接合型トランジスタである [28]は点接触型よりも動作が安定し，さらに素子構造量産に適したものであった．これを皮切りに，固体素子によるエレクトロニクスが発展していく．接合型トランジスタの大きな課題は，それが電流駆動型であることであった．このタイプの素子は，制御に電流が必要となり，駆動中は素子内で常に電力が発生し，微細化も困難である．この課題は 1962 年に Si-MOSFET が発明されたことで解決された [29, 30].

MOSFET は現在の最も一般的な半導体トランジスタの一つであり, DRAM のような現代の半導体デバイスで使用されている MOSFET の構造を図 2 に示す．ここでは，チャネルに p 型半導体が使用され，ソースとドレインに n 型半導体を用いる n-チャネル型 MOSFET を用いて動作原理を説明する．この素子では，ゲートに電圧が印加されない限り，ソース電極とドレイン電極の間は 2 つの n-p 接合が背中合わせに並んだ状態にあり，ソースドレイン

電流(I_D)が流れない．しかしながら，閾値電圧（V_T)よりも十分に大きなバイアスをゲートに印加することで，Oxide 膜と Semiconductor 層の界面近傍の電子状態が変化し，チャネル部分の同界面に形成された反転層（n チャネル)がソースとドレインという 2 つの n 領域の間をつなぐことができる．これにより，ソースとドレイン間に電流が流れるようになる．このチャネルのコンダクタンスは，ゲート電圧（V_G)を変化させることによって調整することが可能である(図 3).

このように MOSFET は電圧印可により ON/OFF (電流の有無)を切り替える揮発性メモリである．このデバイスでは，原理的に，書き込み/消去では電圧印可のみで電流が流れないため，読み込みでしか電力が発生しない．そのため消費電力の削減や微細・集積化に適したデバイスであると言える．

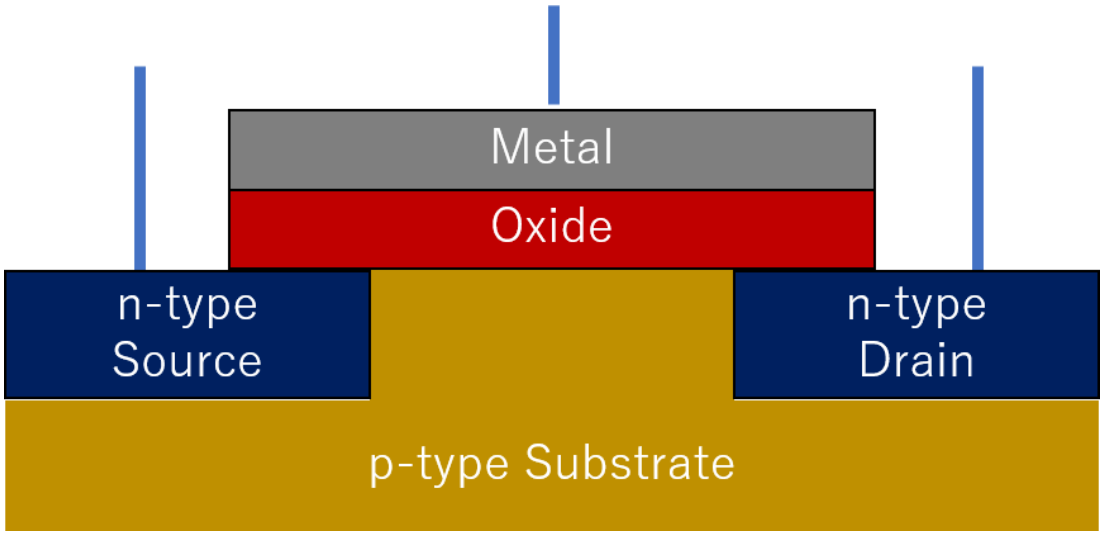


図 2：MOSFET の構造.

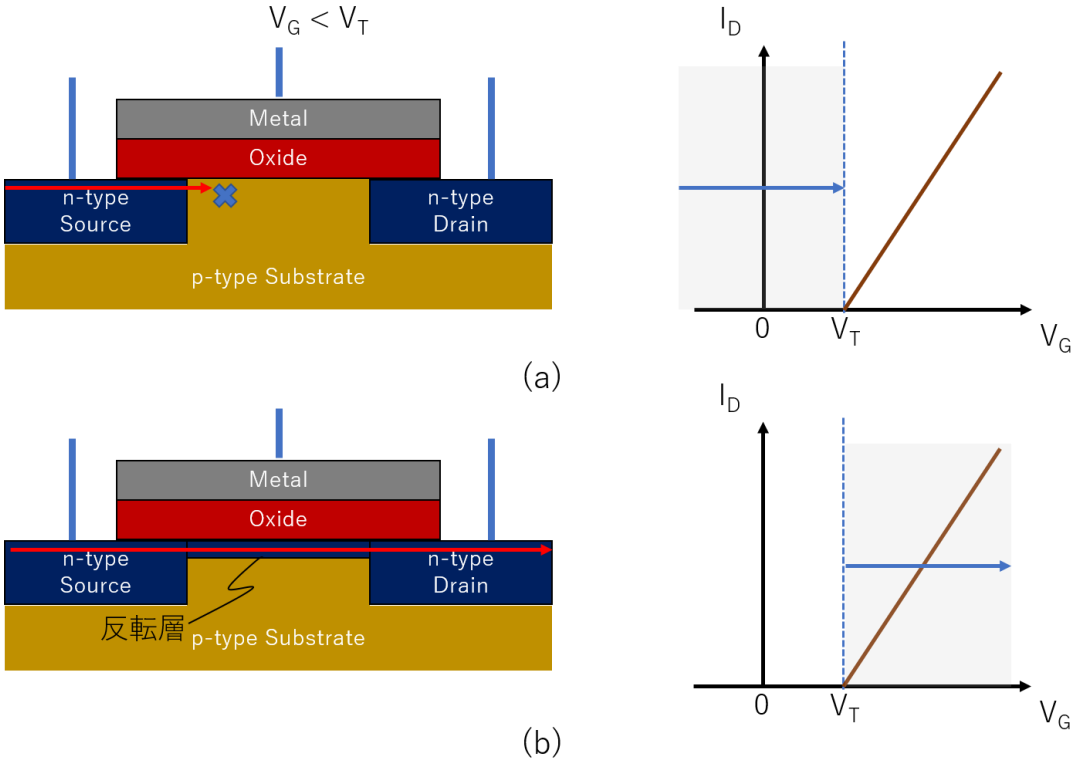


図 3：MOSFET の動作原理.

1.2. フローティングゲート型メモリ

本節では，まず MOSFET に近い構造を持つフラッシュメモリとしてまず，フローティングゲート(FG)型メモリ [10, 11, 31]の動作原理を説明する．図 4 にその構造を示す．この不揮発性メモリは，MOSFET と類似した構造を持ち，Oxide 膜中に半導体のフローティングゲートを有することが特徴である．そのため，FET として動作し，V_Gを印可することにより，ソースドレイン電流(I_D)を制御することが可能である．

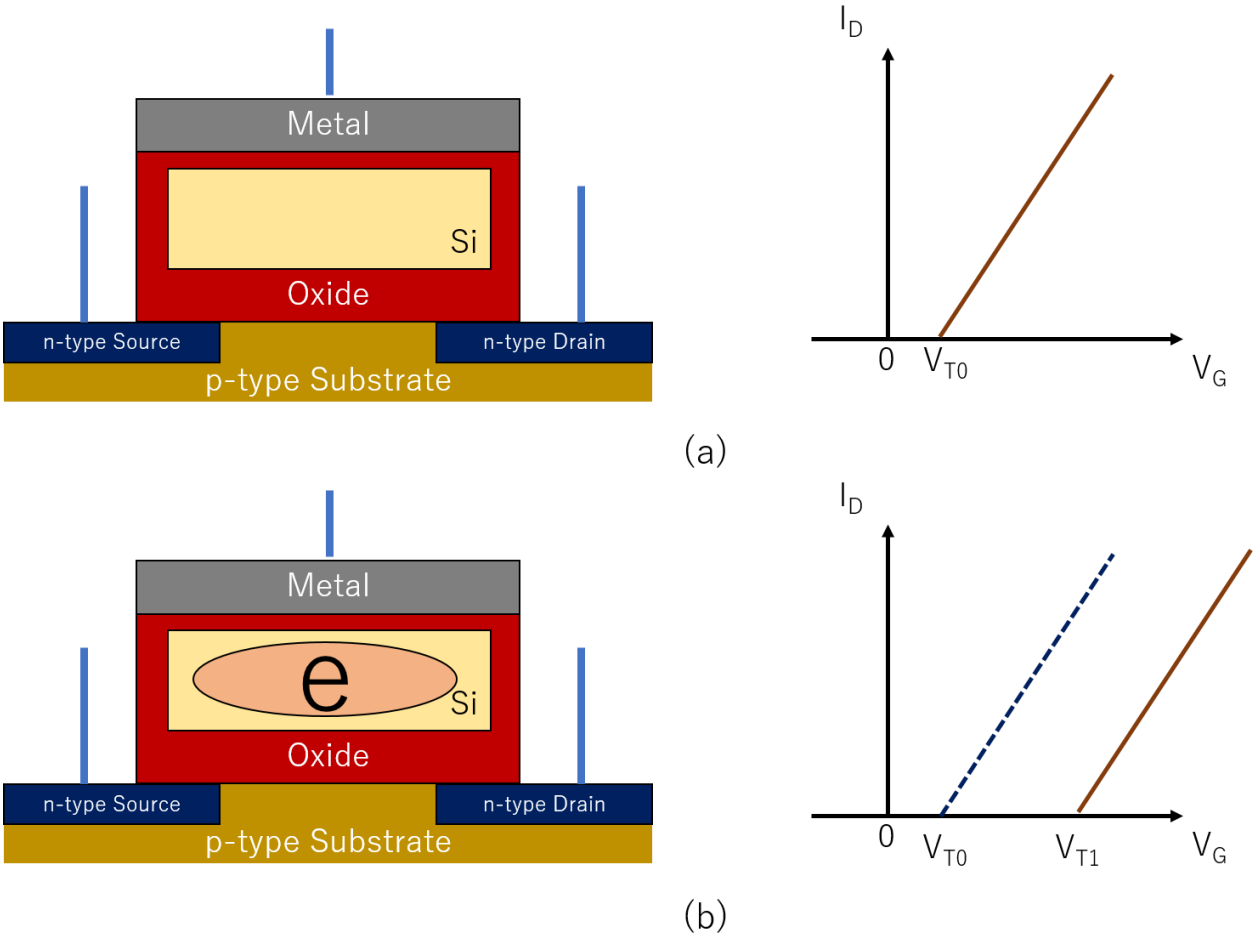


図 4：フローティングゲート型メモリの構成と動作原理(a)フローティングゲート内が中性荷電状態の I_D - V_G の関係　(b)電荷が注入された状態の I_D - V_G の関係.

それに加え, このメモリでは, フローティングゲートに電荷を注入･除去することにより, V_T をシフトさせることが可能である．以下でその動作原理を示す．フローティングゲートには，読み込みで使用する V_T よりも大きな V_G を印可するなどの方法により，チャネルから電荷をフローティングゲートへ注入することができる．図 3 (a)は電荷が注入されておらず，フローティングゲート内が中性荷電状態の I_D - V_G の関係であり，この時の V_T を V_{T0} と表記することとする．それに対し，図 4(b)は電荷が注入された状態の I_D - V_G の関係である．このとき，注入された電荷により V_T が V_{T0} から V_{T1} へと変化する．そのため，V とし

て V_{T0} と V_{T1} の間の値を持つ V_{TM} を印可して読み込みを行うことで，各メモリセルがON/OFF どちらの状態にあるかを I_Dから読み込むことができる．

上記のような特徴から，FG 型メモリは，Solid State Drive (SSD) [32]や USB メモリ等でPC やサーバなどに広く使用されている．しかしながら，Oxide 膜の一部の絶縁が破壊されると，フローティングゲート内の電荷が全て流出してしまい，メモリ状態が維持できないという課題がある [33].

1.3. MONOS 型メモリ

上記の FG 型メモリに類似の構造を持つ不揮発性メモリとして，電荷トラップ型メモリがある．ここでは，同メモリとしての報告例が多く [15, 34, 35]，本研究の対象でもあるMONOS 型メモリについて，最初に P/E 中の構造変化について説明する．次に，SiN 層への他原子混入について述べる．

1.3.1. MONOS 型メモリの書き込み/消去中の構造変化

MONOS 型メモリに代表される電荷トラップメモリは，不揮発性メモリの微細化・大容量化に向けて注目されている．例として，TaN-Al_2O_3-Nitride-Oxide-Silicon (TANOS)型メモリによる不揮発性メモリの微細化 [15]や，MONOS 型の 3D 集積メモリ [34, 36]が報告されている．

MONOS 型メモリの構造を図 5 に示す．このメモリは FG 型メモリでのフローティングゲートに代わり電荷トラップ層(ここでは SiN 層)が挿入される．この電荷トラップ層は，その層中に離散的な電荷トラップを有しており，それらに電荷を個別にトラップすることで，FG 型メモリと同様に V_Tをシフトさせることが可能である．

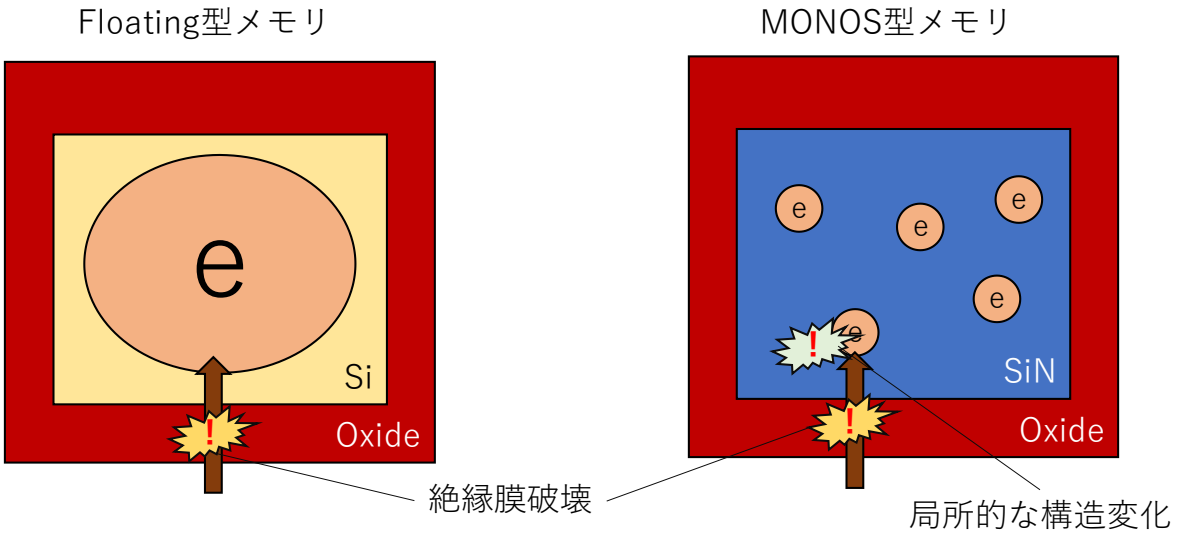


図 5：MONOS 型メモリの構成と特性劣化要因.

MONOS 型メモリの利点の一つは，非常に小さな原子レベルの領域で，電荷をトラップすることが可能である点にある．これにより，電子トラップとホールトラップを分離することが可能であり，2bit/cell によるメモリ集積度の向上などが期待されている [37]．また，電荷保持が局所的に発生するため，絶縁膜の一部が破壊されても電荷全てが逃げることはなく，データを保持し続ける能力の高いメモリであると言える．そのため，数百年を超える長期間にわたり，データを保持できることが示唆されている [38]．その高い信頼性を活用し，車載用のメモリとしても開発および商品化が進んでいる [39, 40].

前述の FG 型メモリと共通する MONOS 型メモリの主要な故障個所はバリア絶縁膜であり，絶縁破壊という故障モードでよく知られている．MONOS 型メモリではこれに加え，原子レベルの微小領域での電荷トラップにより，局所的な構造変化が発生し，電気特性が変化することで，V_Tシフトのようなメモリ特性の劣化が発生する(図 5)．MONOS 型メモリに

おいて電荷トラップとなる欠陥やそのメモリ特性への影響については，理論的にも実験的にも研究報告がある［41-46］．しかしながら，原子レベルの動作原理や電荷トラップによる構造変化とメモリ特性との関係は明らかになっていなかった．そのため，本論文では，SiN 層の電荷トラップとなるいくつかの欠陥について，密度汎関数法（Density Functional Theory, DFT）を用いた第一原理計算により書き込み/消去による構造変化の詳細を調べることで，MONOS 型メモリの最適な構成と製造方法への指針を提示する．

本研究から，前述の電荷トラップの P/E 動作に対する構造変化には 2 つのタイプがあることを発見した．一つは，P/E 後に元の構造に戻る可逆的な構造変化である（図 6a）．このタイプの欠陥は，P/E の繰り返しに対して強い耐性を持つため，電荷トラップとして理想的に動作する．これに対し，電荷トラップに対して不可逆的な構造変化を起こす欠陥が存在する．そのような欠陥の場合，P/E 動作の後，初期状態とはメモリ特性の異なる準安定状態に落ちてしまうため，V_Tシフトなど MONOS 型メモリの特性を劣化させる要因となる（図 6b）．そのため，P/E サイクル耐性の強い MONOS 型メモリを実現するためには，SiN 層中に可逆的な変化を有する電荷トラップを選択的に増加させ，逆に不可逆的な電荷トラップの生成を抑制することが重要となる．

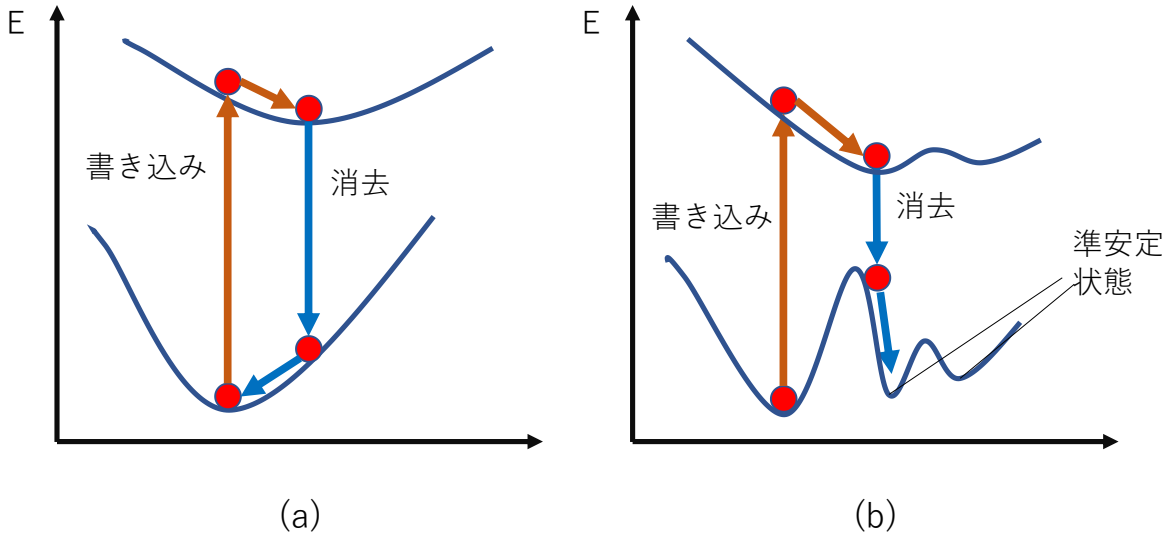


図 6：P/E 動作に対する(a)可逆的(b)不可逆的構造変化．不可逆的なものでは，P/E サイクルで準安定状態に移ってしまい，元の最安定構造に戻ることができない．

1.3.2. ヘテロ原子の混入

実際の MONOS 型メモリの製造プロセスでは，O 原子や H 原子が SiN 層に混入するという実験結果が報告されている [47]．Miura らは，MONOS 型メモリの SiN 層では特に SiO_2 との界面付近で O 原子が混入していることを, X-ray photoelectron Spectroscopy (XPS) の測定結果から指摘している．また，Vianello らは Secondary Ionization Mass Spectroscopy (SIMS)での観測から，SiN 層への H 原子の混入とそのピークが SiN の中心付近にあることを報告している [48]．図 7 に MONOS 型メモリでのヘテロ原子の分布を示す．MONOS 型メモリの性能を向上させるためには，これらのヘテロ原子の混入が与える影響を調査し，デバイス構造の設計へフィードバックする必要がある．

本論文の第 3 章ならびに 4 章では，上記のヘテロ原子の混入に起因する欠陥がメモリの書き込み/消去に対してどのような特性を持つのかを検討した結果について，詳細に述べる．

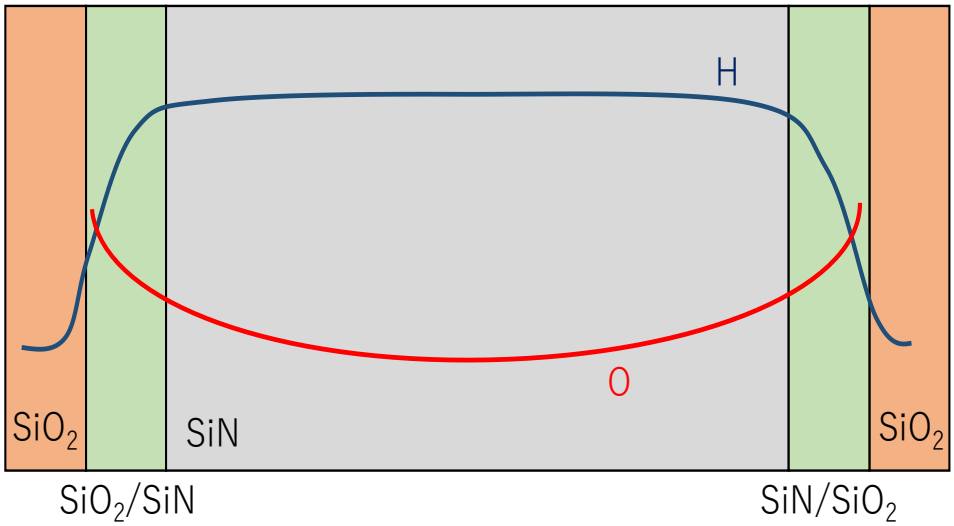


図 7：MONOS 型メモリにおける SiN 層へのヘテロ原子混入分布の模式図.

1.4. SiN ベース ReRAM

不揮発性メモリとして，前述のような電荷保持を行うものに加え，抵抗値を変化させることでメモリ状態を保存する ReRAM の研究・開発が進んでいる [49, 17]．ReRAM では，メモリ層を高抵抗状態（High Resistivity State, HRS）と低抵抗状態（Low Resistivity State, LRS）の間で変化させることにより，メモリ状態を保持している．そのため電源を切ってもメモリ保持層の状態は維持され，不揮発性メモリとして機能する．

ReRAM は基本的に極短電圧パルスで書き換えを行うために流れる電流は微量であり，消費電力が少ない．また，構造が単純であることから高密度集積が容易であることが特徴である．加えて，読み出し時間が DRAM と同レベルまで高速化が可能であるという特徴を持つ．ReRAM はパナソニック株式会社 オートモーティブ＆インダストリアルシステムズ社が，2013 年に世界に先駆けて量産することを発表した [50]．現在も様々な種類の組成がメモリ層として提案，研究されており，特に金属酸化膜を用いたもの（HfO [51]や TaO [52]）は研究報告が多い．図 8 に ReRAM のデバイス構造を示す．

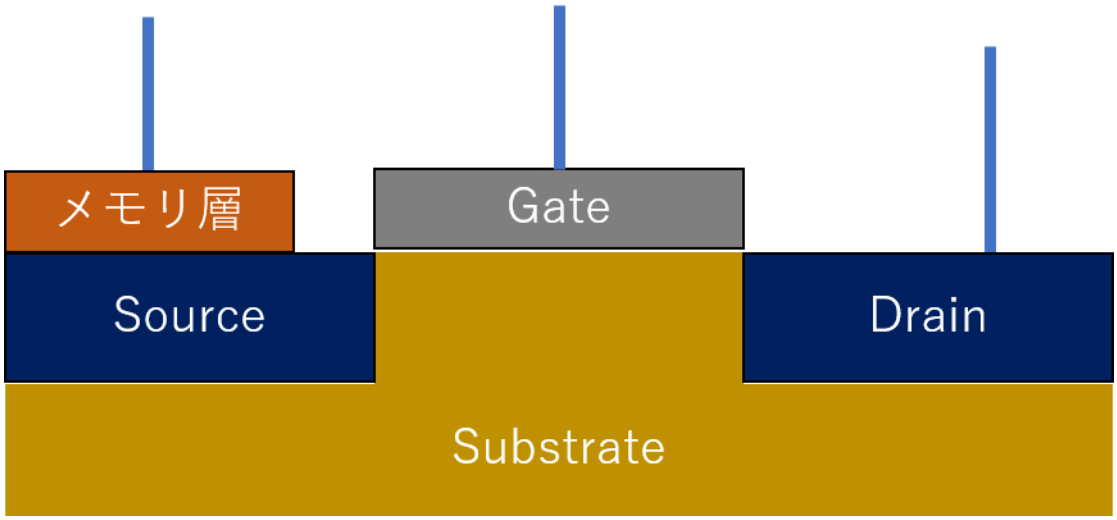


図 8：ReRAM のセル構造．MOSFET に似た構成を持つ．

これまでに説明したメモリと同様，このメモリでも Si-CMOS と同一のプラットフォームに乗せることで，製造・部材コスト削減や小型化等の効果が期待できる．そのためには，Si 系素材によりメモリを構成することが望ましい．このような条件を満たす ReRAM として，SiN をメモリ保持層に用いた構成が不揮発性メモリとして優良な特性を示すことが報告されている [53]．他の Si 系材料を用いたメモリとしてシリコン酸化物(SiO)を用いたものが報告されているが [54]，それと比較しても SiN を使用した ReRAM は駆動電圧が小さいことが特徴である．

SiN ベースの ReRAM の層構成を図 9 に示す．このメモリでは，メモリ層である SiN 層に電圧を印可することにより，同層の抵抗値を変化させることで動作する．同じ ReRAM でもメモリ層の材料により抵抗変化のメカニズムは異なるが，SiN の場合では書き換え時の電圧印可により Si ダングリングボンドからの H 原子の着脱が発生することが実験により確認されており，これが抵抗値変化の要因であると報告されている [53]．ここで，Si ダングリ

ングボンドが SiN 層に多く分布している場合, それらを介してリーク電流が発生するため, その層の抵抗は低くなり LRS に相当する状態となる．一方，前述のダングリングボンドを H 原子で終端することで，それらのリーク電流への寄与を抑制することが可能であり，相対的に抵抗値が高くなるため HRS に相当する状態となる．

この ReRAM においても他の不揮発性メモリと同じように, メモリ状態の保持特性やデータ書き換えの繰り返し耐性は重要視される．SiN をメモリ保持層に使用したメモリでも，データ書き換えの繰り返しにより HRS と LRS それぞれの抵抗特性が徐々に変化していることが報告結果から見て取れる [55]．このような変化は，HRS と LRS の判別を難しくすることからメモリ特性の劣化を引き起こす．例えば，LRS の抵抗値が徐々に HRS のそれに近づいてしまうと，両者の状態を区別することができなくなり，保存されたメモリ状態の読み込みが困難になる．

これまで，このような特性変化が書き換えの繰り返しで発生する原因と，書き換えに対して安定して動作する抵抗変化機構についての知見は少なく, 性能および信頼性向上にはこれらの解明が急務である．本研究では，SiN 中でデータ保持に寄与する Si ダングリングボンドを有する欠陥として N 原子空孔に注目し，同欠陥の書き込み/消去時の原子構造の変化やメモリ特性に与える影響についての検討を行った．

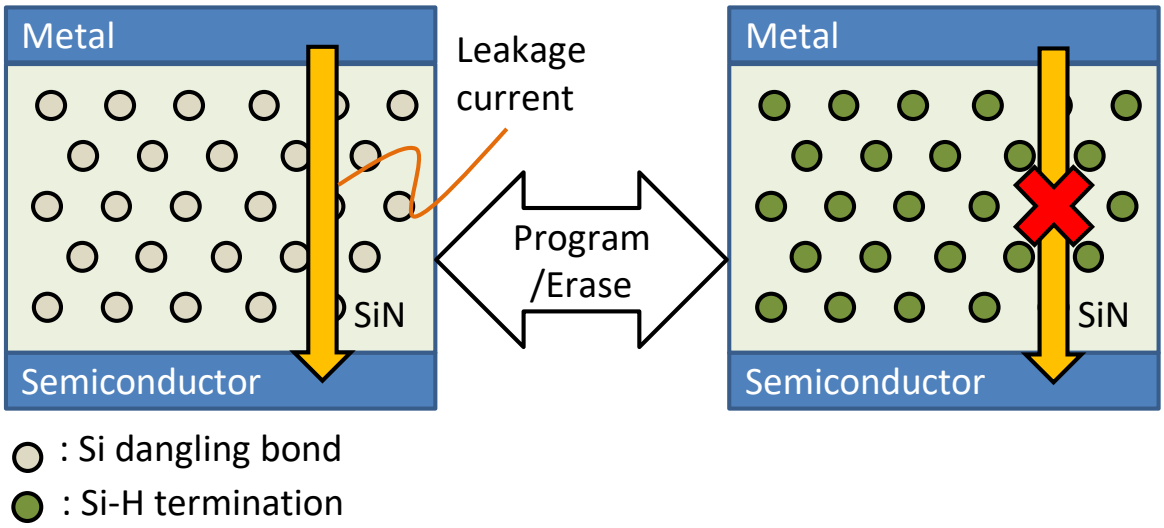


図 9：SiN ベース ReRAM の構造と動作原理．Si ダングリングボンドの H 終端を制御することで SiN 層の抵抗値を制御している（[92]より）

©2018 IEICE 許諾番号：19RB0004.

1.5. 本研究の目的

本研究では, 不揮発性メモリ, 特に SiN を用いた MONOS 型メモリと ReRAM について, 書き込み/消去時の挙動を密度汎関数法に基づく第一原理計算から明らかにすることで，これらのメモリの高性能化へ通ずる指針を得ることにある [56]．MONOS 型メモリについては H 原子，O 原子の SiN 層への混入に起因する欠陥の電荷トラップとしての特性を検討することで，P/E サイクル耐性の強い MONOS 型メモリのデバイス構造を提案する．また，SiN ベースの ReRAM については，Si-H ボンドの電圧印可による安定性の変化を計算することで，安定して動作するメモリセンタについての提案を行う．

2. 計算・シミュレーション手法

本研究では, 第 3 章および第 4 章での MONOS 型メモリに関する計算については, Tokyo Ab-initio Program Package (TAPP) [57]を用いて計算を行い，計算結果の可視化には Visual Molecular Dynamics [58]を使用した．また，5 章の ReRAM に対する計算では，Vienna Ab initio Simulation Package(VASP) を使用し [59, 60, 61, 62]，原子構造の可視化は Visualization for Electronic and Structural Analysis (VESTA)を用いて行った [63].

この章では，上記の計算内にて使用した計算手法について説明する．

2.1. ボルンオッペンハイマー近似

最初に，ボルンオッペンハイマー近似 [64]について説明する．原子核と電子からなる系のハミルトニアン($\hat{H}$)は以下のように示される．

$$\begin{aligned}\hat{H} &= -\sum_i \frac{\hbar^2\nabla_i^2}{2m} + \frac{1}{2}\sum_{i\neq j}\frac{e^2}{|\boldsymbol{r}_i-\boldsymbol{r}_j|} - \sum_{i,\tau}\frac{Z_\tau e^2}{|\boldsymbol{r}_i-\boldsymbol{R}_\tau|} - \sum_\tau \frac{\hbar^2\nabla_\tau^2}{2M_\tau} + \frac{1}{2}\sum_{\tau\neq\tau'}\frac{Z_\tau Z_{\tau'}e^2}{|\boldsymbol{R}_\tau-\boldsymbol{R}_{\tau'}|} \\ &= \hat{T}_e + \hat{U}_{ee}(\boldsymbol{r}) + \hat{U}_{eN}(\boldsymbol{r};\boldsymbol{R}) + \hat{T}_N + \hat{U}_{NN}(\boldsymbol{R}),\end{aligned} \tag{1}$$

ここで，R_τ, M_τ, Z_τはそれぞれ原子核の座標，質量，原子番号である．また，$\boldsymbol{r}_i$は電子の座標，e と m はそれぞれ電子の電荷と質量である．式(１)内の$\hat{T}_e$, $\hat{U}_{ee}(\boldsymbol{r})$, $\hat{U}_{eN}(\boldsymbol{r};\boldsymbol{R})$, $\hat{T}_N$, $\hat{U}_{NN}(\boldsymbol{R})$はそれぞれ電子の運動エネルギー項，電子-電子相互作用項，電子-原子核相互作用項，原子核の運動エネルギー項，原子核-原子核相互作用項である．電子の座標$\{\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots\}$は簡単の為$\{\boldsymbol{r}\}$と示す．また原子核の座標は$\boldsymbol{R}$で記述している．

定常 Schrödinger 方程式は以下のように記される．

$$\hat{H}\Phi(\boldsymbol{r};\boldsymbol{R}) = E\Phi(\boldsymbol{r};\boldsymbol{R}). \tag{2}$$

ここで$\Phi(\boldsymbol{r};\boldsymbol{R})$は固有関数であり，$E$ は固有値である．

固有関数$\Phi(\boldsymbol{r};\boldsymbol{R})$を$\Psi(\boldsymbol{r};\boldsymbol{R})$と$\Xi(\boldsymbol{R})$の積として

$$\Phi(\boldsymbol{r};\boldsymbol{R}) = \Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) \tag{3}$$

と書ける．$\Xi(\boldsymbol{R})$は原子核に関する固有関数である．これを用いることで，式(2)は下記式(4)のように記述される．

$$\hat{H}\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) = E\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}). \tag{4}$$

式(1)と式(4)より，時間に依存しない Schrödinger 方程式は以下のように書くことができる．

$$\left(\hat{T}_e + \hat{U}_{ee}(\boldsymbol{r}) + \hat{U}_{eN}(\boldsymbol{r};\boldsymbol{R}) + \hat{T}_N + \hat{U}_{NN}(\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) = E\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}). \tag{5}$$

また，式(5)は以下のように整理することができる．

$$\begin{aligned}&\left\{\left(\hat{T}_e + \hat{U}_{ee}(\boldsymbol{r}) + \hat{U}_{eN}(\boldsymbol{r};\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R}) - E_e\Psi(\boldsymbol{r};\boldsymbol{R})\right\}\Xi(\boldsymbol{R})\\ &\qquad + \left\{\left(\hat{T}_N + \hat{U}_{NN}(\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) - E_N\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R})\right\} = 0,\end{aligned} \tag{6}$$

ここで，固有値 $E = E_e + E_N$ と示している．

式(6)を満たすためには，$\Psi(\boldsymbol{r};\boldsymbol{R})$と$\Xi(\boldsymbol{R})$ は以下の 2 つの方程式(式(7)，式(8))を満たす必要がある．

$$\left(\hat{T}_e + \hat{U}_{ee}(\boldsymbol{r}) + \hat{U}_{eN}(\boldsymbol{r};\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R}) = E_e\Psi(\boldsymbol{r};\boldsymbol{R}), \tag{7}$$

$$\left(\hat{T}_N + \hat{U}_{NN}(\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) = E_N\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}). \tag{8}$$

式(7)と式(5)から下記が導かれる．

$$
\begin{aligned}
&E_e\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) + \left(\hat{T}_N + \hat{U}_{NN}(\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) \\
&\qquad = E_e\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) + \left(-\sum_{\tau}\frac{\hbar^2\nabla_\tau^2}{2M_\tau} + \hat{U}_{NN}(\boldsymbol{R})\right)\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) \\
&\qquad = E_e\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) \\
&\qquad -\sum_{\tau}\frac{\hbar^2}{2M_\tau}\left\{\left(\nabla_\tau^2\Psi(\boldsymbol{r};\boldsymbol{R})\right)\Xi(\boldsymbol{R}) + 2\left(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\right)\left(\nabla_\tau\Xi(\boldsymbol{R})\right)\right. \\
&\qquad \left. + \Psi(\boldsymbol{r};\boldsymbol{R})\left(\nabla_\tau^2\Xi(\boldsymbol{R})\right)\right\} + \hat{U}_{NN}(\boldsymbol{R})\Psi(\boldsymbol{r};\boldsymbol{R})\Xi(\boldsymbol{R}) \\
&\qquad = \Psi(\boldsymbol{r};\boldsymbol{R})\left(-\sum_{\tau}\frac{\hbar^2\nabla_\tau^2}{2M_\tau} + E_e(\boldsymbol{R}) + \hat{U}_{NN}(\boldsymbol{R})\right)\Xi(\boldsymbol{R}).
\end{aligned}
\tag{9}
$$

式(9)の右辺の第 2 項を無視すれば，原子核の波動関数について，以下のような Schrödinger 方程式を得ることができる．

$$
\left(-\sum_{\tau}\frac{\hbar^2\nabla_\tau^2}{2M_\tau} + E_e(\boldsymbol{R}) + \hat{U}_{NN}(\boldsymbol{R})\right)\Xi(\boldsymbol{R}) = E\Xi(\boldsymbol{R}). \tag{10}
$$

電子系と原子核系の運動の断熱的分離を意味するボルンオッペンハイマー近似により，式(9)の第 2 項の対角行列要素

$$
\begin{aligned}
-\sum_{\tau}\int drdR\Psi^*(\boldsymbol{r};\boldsymbol{R})\Xi^*(\boldsymbol{R})\frac{\hbar^2}{2M_\tau}\left\{\left(\nabla_\tau^2\Psi(\boldsymbol{r};\boldsymbol{R})\right)\Xi(\boldsymbol{R})\right. \\
\left. + 2\left(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\right)\left(\nabla_\tau\Xi(\boldsymbol{R})\right)\right\}
\end{aligned}
\tag{11}
$$

は無視することができる．

このとき，式(11)の第 1 項は式(12)のようになる．

$$
-\sum_{\tau}\int drdR\Psi^*(\boldsymbol{r};\boldsymbol{R})\Xi^*(\boldsymbol{R})\left(\frac{\hbar^2\nabla_\tau^2}{2M_\tau}\Xi(\boldsymbol{R})\right). \tag{12}
$$

ここで波動関数$\Psi(\boldsymbol{r};\boldsymbol{R})$は$\boldsymbol{r}_i$と$\boldsymbol{R}_\tau$間の相対座標に依存している．したがって，$\boldsymbol{R}_\tau$に関する波動関数の導関数は，$\boldsymbol{r}_i$に関する波動関数の導関数とは符号が異なる．

$$
\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R}) = -\nabla_i\Psi(\boldsymbol{r};\boldsymbol{R}). \tag{13}
$$

したがって，式(12)は以下のように書き直すことができる．

$$-\sum_{\tau}\frac{m_i}{M_\tau}\int d\boldsymbol{R}\Xi^*(\boldsymbol{R})\left\{\int d\boldsymbol{r}\Psi^*(\boldsymbol{r};\boldsymbol{R})\left(\frac{\hbar^2\nabla_i^2}{2m_i}\Psi(\boldsymbol{r};\boldsymbol{R})\right)\right\}\Xi(\boldsymbol{R}). \tag{14}$$

電子は原子核に対して非常に軽い(3 桁ほど質量が小さい)ため，m_i のM_τに対する比は非常に小さいと考えることができる．そのため，式(11)の第 1 項は無視することができる．また，式(11)の第 2 項は以下のように書かれる．

$$\begin{aligned}&-\sum_{\tau}\int d\boldsymbol{r}d\boldsymbol{R}\frac{\hbar^2}{2M_\tau}\Psi^*(\boldsymbol{r};\boldsymbol{R})\Xi^*(\boldsymbol{R})2\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)\big(\nabla_\tau\Xi(\boldsymbol{R})\big)\\&=-\sum_{\tau}\frac{\hbar^2}{2M_\tau}\int d\boldsymbol{R}\Xi^*(\boldsymbol{R})\,2\left\{\int d\boldsymbol{r}\Psi^*(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)\right\}\big(\nabla_\tau\Xi(\boldsymbol{R})\big).\end{aligned} \tag{15}$$

ここでは，$\boldsymbol{r}$に関する積分の実部は 0 になる．

$$\begin{aligned}&\mathrm{Re}\left[\int dr\,\Psi^*(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)\right]\\&=\frac{1}{2}\int d\boldsymbol{r}\left[\Psi^*(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)+\left\{\Psi^*(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)\right\}^*\right]\\&=\frac{1}{2}\int d\boldsymbol{r}\left\{\Psi^*(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)+\Psi(\boldsymbol{r};\boldsymbol{R})\big(\nabla_\tau\Psi(\boldsymbol{r};\boldsymbol{R})\big)^*\right\}\\&=\frac{1}{2}\nabla_\tau\int d\boldsymbol{r}\Psi(\boldsymbol{r};\boldsymbol{R})\Psi^*(\boldsymbol{r};\boldsymbol{R})\\&=\frac{1}{2}\nabla_\tau N=0.\end{aligned} \tag{16}$$

ここで，Nは系が有する電子数である．

2.2. Density Functional Theory

1 電子密度$n(\boldsymbol{r})$は多電子波動関数$\Psi(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})$を用いて下のように表現できる．

$$n(\boldsymbol{r})=\int\Psi^*(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})N(\boldsymbol{r})\Psi(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})d\boldsymbol{r}_1d\boldsymbol{r}_2\cdots d\boldsymbol{r}_{N_{el}}, \tag{17}$$

$$N(\boldsymbol{r})=\sum_{i=1}^{N_{el}}\delta(\boldsymbol{r}-\boldsymbol{r}_i). \tag{18}$$

$N(\boldsymbol{r})$は密度演算子である．電子密度$n(\boldsymbol{r})$を用いて，外場のエネルギーU_{ext}の期待値は次のようになる．

$$
\begin{aligned}
&\langle\Psi|U_{ext}|\Psi\rangle \\
&= \int \Psi^*(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})\left[-\sum_{i=1}^{N_{atom}}\sum_{j=1}^{N_{el}}\frac{Z_i}{|\boldsymbol{R}_i-\boldsymbol{r}_j|}\right]\Psi(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{\mathrm{N}_{el}})d\boldsymbol{r}_1 d\boldsymbol{r}_2\cdots d\boldsymbol{r}_{N_{el}} \\
&= \int \Psi^*(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})\left[-\int\sum_{i=1}^{N_{atom}}\sum_{j=1}^{N_{el}}\frac{Z_i}{|\boldsymbol{R}_i-\boldsymbol{r}_j|}\delta(\boldsymbol{r}-\boldsymbol{R}_i)d\boldsymbol{r}\right] \\
&\qquad \Psi(\boldsymbol{r}_1,\boldsymbol{r}_2,\cdots,\boldsymbol{r}_{N_{el}})d\boldsymbol{r}_1 d\boldsymbol{r}_2\cdots d\boldsymbol{r}_{N_{el}} \\
&= -\int\sum_{i=1}^{N_{atom}}\frac{Z_i}{|\boldsymbol{R}_i-\boldsymbol{r}_j|}n(\boldsymbol{r})d\boldsymbol{r} \\
&= \int v(\boldsymbol{r})n(\boldsymbol{r})d\boldsymbol{r},
\end{aligned}
\tag{19}
$$

ここで$v(\boldsymbol{r}) = -\sum_{i=1}^{N_{atom}}\frac{Z_i}{|\boldsymbol{R}_i-\boldsymbol{r}_j|}n(\boldsymbol{r})d\boldsymbol{r}$ である．P. Hohenberg と W. Kohn は下記のような定理を証明している［65, 66］（Hohenberg-Kohn 定理）.

①縮退のない基底状態においては，外場$v(\boldsymbol{R})$と基底状態の波動関数$\Psi(\boldsymbol{r})$は電子密度$n(\boldsymbol{r})$から一意的に求まる．

同一の電子密度$n(\boldsymbol{r})$を与える外場が 2 状態($v(\boldsymbol{R})$，$v'(\boldsymbol{R})$)存在する場合，$v(\boldsymbol{R})$と$v'(\boldsymbol{R})$の場合のハミルトニアンをそれぞれ，H_{el}, H'_{el} とすると，Schrödinger 方程式は以下のように書ける．

$$H_{el}|\Psi\rangle = (T_{el}+U_{ee}+V_{ext})|\Psi\rangle = E|\Psi\rangle, \tag{20}$$

$$H'_{el}|\Psi\rangle = (T_{el}+U_{ee}+V'_{ext})|\Psi\rangle = E'|\Psi\rangle. \tag{21}$$

また，エネルギーEと E'は

$$
\begin{aligned}
E &= \langle\Psi|H_{el}|\Psi\rangle < \langle\Psi'|H_{el}|\Psi'\rangle \\
&= \langle\Psi'|H'_{el}-V'_{ext}+V_{ext}|\Psi'\rangle \\
&= E' + \int[v(\boldsymbol{r})-v'(\boldsymbol{r})]n(\boldsymbol{r})dr,
\end{aligned}
\tag{22}
$$

$$E' < E + \int [v'^{(r)} - v(\boldsymbol{r})] n(\boldsymbol{r}) dr \tag{23}$$

である．上記 2 式がともに成り立つ場合には，$E + E' < E + E'$となり矛盾が発生する．

よって，ある$n(\boldsymbol{r})$を与える外場 v(r)は一意に決まる．これは$v(\boldsymbol{r})$とΨが一対一で対応することを示している．基底状態に関する量は$n(\boldsymbol{r})$の汎関数である．例えば，基底状態のエネルギーE_{GS}は，以下のように書かれる．

$$E_{GS}[n(\boldsymbol{r})] = \boldsymbol{F}[n(\boldsymbol{r})] + \int v(\boldsymbol{r}) n(\boldsymbol{r}) dr, \tag{24}$$

$$F[n(\boldsymbol{r})] = \langle \Psi | T + U_{ee} | \Psi \rangle. \tag{25}$$

よって，基底状態に縮退がない場合，外場$v(\mathbf{R})$での基底状態の波動関数$\Psi(\boldsymbol{r})$は電子密度$n(\boldsymbol{r})$から一意的に求めることができる．

② 基底状態のエネルギー $E_{\mathrm{GS}}[n(\boldsymbol{r})]$ は，正しい$n(\boldsymbol{r})$に対し，最小値を取る．

$n(\boldsymbol{r})$と$n'(\boldsymbol{r})$がそれぞれ異なる$v(\boldsymbol{r})$と$v'(\boldsymbol{r})$のもとでの電子密度であり，その波動関数がそれぞれΨとΨ'である場合には，基底状態のエネルギーに対して以下の関係が成り立つ．

$$\begin{aligned} E_{GS}[\Psi'] &= \langle \Psi' | T + U_{ee} | \Psi' \rangle + \langle \Psi' | V_{ext} | \Psi' \rangle \\ &= \int v(\boldsymbol{r}) n'(\boldsymbol{r}) dr + F[n'(\boldsymbol{r})] \\ &> E_{GS}[\Psi] = \int v(\boldsymbol{r}) n(\boldsymbol{r}) dr + F[n(\boldsymbol{r})]. \end{aligned} \tag{26}$$

以上のことから，電子密度$n(\boldsymbol{r})$の汎関数$F[n(\boldsymbol{r})]$が存在し，これを用いて基底状態のエネルギーが記述できることが分かった．

DFT はこれらの関係を用いて，1 電子密度$n(\boldsymbol{r})$により N電子系の最小エネルギーを計算できる理論であり，上記 Hohenberg-Kohn 定理 [65, 66]の下，基底エネルギーE_{GS}は次のように記述できた．

$$E_{GS}[n(\boldsymbol{r})] = F[n(\boldsymbol{r})] + \int v(\boldsymbol{r}) n(\boldsymbol{r}) dr, \tag{27}$$

$$F[n(\boldsymbol{r})] = \langle \Psi | \hat{T}_e + \hat{U}_{ee} | \Psi \rangle. \tag{28}$$

ここで，$F[n(\boldsymbol{r})]$は$n(\boldsymbol{r})$に依存せず，Kohn-Sham は以下のような仮定を置いている［67］.

$$n(\boldsymbol{r}) = \sum_{i=1}^{N} |\psi_i(\boldsymbol{r})|^2. \tag{29}$$

ここで，ψ_iは一電子波動関数であり，Kohn-Sham 軌道と呼ばれる．この仮定から，$F[n(\boldsymbol{r})]$は以下のように書かれる.

$$F[n(\boldsymbol{r})] = T_s[n(\boldsymbol{r})] + U[n(\boldsymbol{r})] + E_{xc}[n(\boldsymbol{r})]\,, \tag{30}$$

$$T_s[n(\boldsymbol{r})] = \sum_{i=1}^{N} \left\langle \psi_i \middle| -\frac{1}{2}\nabla_i^2 \middle| \psi_i \right\rangle, \tag{31}$$

$$\begin{aligned} U[n(\boldsymbol{r})] &= \left\langle \Psi \middle| \frac{1}{2}\textstyle\sum_{k=1}^{N}\sum_{l=1,k\neq l}^{N} \frac{1}{|\boldsymbol{r}_k - \boldsymbol{r}_l|} \middle| \Psi \right\rangle \\ &= \frac{1}{2}\int\int \frac{n(\boldsymbol{r})n(\boldsymbol{r}')}{|\boldsymbol{r}-\boldsymbol{r}'|} d\boldsymbol{r}d\boldsymbol{r}', \end{aligned} \tag{32}$$

ここで，$T_s[n(\boldsymbol{r})]$と$U[n(\boldsymbol{r})]$はそれぞれ，N電子系での相互作用を除いた電子の運動エネルギーとクーロン相互作用によるエネルギーである．$E_{xc}[n(\boldsymbol{r})]$は交換相関エネルギーであり，電子運動エネルギーとクーロン相互作用エネルギー以外の多体効果を含んでいる．上記から，E_{GS}は以下のように書ける：

$$E_{GS}[n(\boldsymbol{r})] = T_s[n(\boldsymbol{r})] + \int v(\boldsymbol{r})n(\boldsymbol{r})d\boldsymbol{r} + U[n(\boldsymbol{r})] + E_{xc}[n(\boldsymbol{r})]\,. \tag{33}$$

Kohn-Sham 軌道(KS 軌道)が直交しているという条件

$$\langle \Psi_i | \Psi_j \rangle = \delta_{ij} \tag{34}$$

の下，E_{GS}は変動法により計算される.

$$\frac{\delta}{\delta \Psi_k^*(\boldsymbol{r})}\left[E_{GS}[n(\boldsymbol{r})]\right] - \sum_{i}^{N}\sum_{j}^{N} \varepsilon_{ij}\left(\langle \Psi_i | \Psi_j \rangle - \delta_{ij}\right) = 0\,, \tag{35}$$

ここでΨ_k とε_{ij}は基底状態で求められる Kohn-Sham 軌道とラグランジュの未定乗数である．また, δ_{ij}はクロネッカーのデルタである. 式(20)を式(28)に代入すると, 次の式が得られる.

$$\left[-\frac{1}{2}\nabla^2 + v_{eff}(\boldsymbol{r})\right]\psi_k(\boldsymbol{r}) = \sum_j^N \varepsilon_{kj}\psi_j(\boldsymbol{r}), \tag{36}$$

$$v_{eff}(\boldsymbol{r}) = v(\boldsymbol{r}) + \int d\boldsymbol{r}' \frac{n(\boldsymbol{r}')}{|\boldsymbol{r}-\boldsymbol{r}'|} + \frac{\delta E_{xc}[n(\boldsymbol{r})]}{\delta n(\boldsymbol{r})}. \tag{37}$$

$v_{eff}(\boldsymbol{r})$は有効ポテンシャルと呼ばれる．式(29)に$\psi_i(\boldsymbol{r})^*$を左からかけて積分することで，以下の式が得られる．

$$\hat{h} \equiv -\frac{1}{2}\nabla^2 + v_{eff}(\boldsymbol{r}), \tag{38}$$

$$\langle\psi_i|\hat{h}|\psi_k\rangle \equiv \sum_j^N \varepsilon_{kj}\langle\psi_i|\psi_k\rangle = \varepsilon_{ki}. \tag{39}$$

$\hat{h}$の対称性は，ε_{kj}がユニタリ行列であることを示す．$\{\psi_i\}$はε_{kj}を対角行列すると、以下のようにに以下のように変換される：

$$\psi_i'(\boldsymbol{r}) = \sum_j^N u_{ij}\psi_j(\boldsymbol{r}), \tag{40}$$

$$(u_{ij})^+ = (u_{ij})^{-1}. \tag{41}$$

この変換で，$n(\boldsymbol{r})$は不変である．

$$
\begin{aligned}
n'(\boldsymbol{r}) &= \sum_{i}^{N} \left|\psi_j'(\boldsymbol{r})\right|^2 \\
&= \sum_{i}^{N} \left\{\psi_j'(\boldsymbol{r})\right\}^* \psi_j'(\boldsymbol{r}) \\
&= \sum_{i}^{N} \left\{\psi_j'(\boldsymbol{r})\right\}^* \psi_j'(\boldsymbol{r}) \\
&= \sum_{i}^{N} \left(\sum_{j}^{N} u_{ij}\psi_j^*(\boldsymbol{r})\right)\left(\sum_{k}^{N} u_{ik}\psi_k(\boldsymbol{r})\right) \\
&= \sum_{j}^{N}\sum_{k}^{N} \psi_j^*(\boldsymbol{r})\psi_k(\boldsymbol{r})\delta_{jk} \\
&= \sum_{i}^{N} |\psi_i(\boldsymbol{r})|^2 = n(\boldsymbol{r}).
\end{aligned}
\tag{42}
$$

式(33)と式(29)以下の式が成り立つ.

$$
\left[-\frac{1}{2}\nabla^2 + v_{eff}(\boldsymbol{r})\right]\psi_i'^{(r)} = \varepsilon_i \psi_i'^{(r)} \ . \tag{43}
$$

Kohn-Sham 方程式と呼ばれる式(22), (30)および(36)は, セルフコンシステント計算で解くことができる.

2.3. Local Density Approximation

電子密度の空間的な変化が十分にゆるやかな場合, 微視的領域は均一な電子ガスとみなすことができる. この近似を Local Density Approximatio (LDA)と呼ぶ. この近似において, 全電子密度は局部的な均一電子ガスの集合体とみなされ, E_{xc} は全空間での積分によって与えられる：

$$
E_{xc}[n(\boldsymbol{r})] = \int \varepsilon_{xc}\big(n(\boldsymbol{r})\big) n(\boldsymbol{r}) d\boldsymbol{r}. \tag{44}
$$

ここで$\varepsilon_{xc}\big(n(\boldsymbol{r})\big)$は微視的領域$d\boldsymbol{r}$での交換相関エネルギーである [68]. さらに, 交換相関ポテンシャルは以下のように表すことができる.

$$\frac{\delta E_{xc}[n(\boldsymbol{r})]}{\delta n(\boldsymbol{r})} = \varepsilon_{xc}\big(n(\boldsymbol{r})\big) + n(\boldsymbol{r})\frac{d\varepsilon_{xc}\big(n(\boldsymbol{r})\big)}{dn(\boldsymbol{r})}. \tag{45}$$

$\varepsilon_{xc}\big(n(\boldsymbol{r})\big)$は量子モンテカルロ法などの手法で求めることができる．

2.4. Generalized Gradient Approximation

電子密度の空間的な変動を考慮するため，Generalized Gradient Approximation (GGA)では交換相関エネルギーに電子密度の勾配に関する情報を持たせる．この時，交換相関エネルギーは以下のように表される［69, 70］.

$$E_{xc}[n\uparrow(\boldsymbol{r}), n\downarrow(\boldsymbol{r})] = \int f\big(n\uparrow(\boldsymbol{r}), n\downarrow(\boldsymbol{r}), \nabla n\uparrow(\boldsymbol{r}), \nabla n\downarrow(\boldsymbol{r})\big)d\boldsymbol{r}. \tag{46}$$

本研究では，$f\big(n\uparrow(\boldsymbol{r}), n\downarrow(\boldsymbol{r}), \nabla n\uparrow(\boldsymbol{r}), \nabla n\downarrow(\boldsymbol{r})\big)$に Perdew–Burke–Enzerhof により提案された手法を主に採用している［69］.

2.5. ブロッホの定理

周期的なポテンシャル内での電子の波動関数は以下のように書かれる．

$$\psi_{nk} = u_{nk}(\boldsymbol{r})e^{i\boldsymbol{k}\cdot\boldsymbol{r}}, \tag{47}$$

$$u_{nk}(\boldsymbol{r}) = u_{nk}(\boldsymbol{r}+\boldsymbol{R}). \tag{48}$$

ここで，$\boldsymbol{R}$は格子ベクトルである．平面波で展開すると$u_{nk}(\boldsymbol{r})$は式(42)のように書くことができる．

$$u_{nk}(\boldsymbol{r}) = \textstyle\sum_G C_G^k e^{i\boldsymbol{G}'\cdot\boldsymbol{r}}. \tag{49}$$

式(42)と式(40)から，以下が成り立つ．

$$\psi_{nk} = \textstyle\sum_G C_G^k e^{i(\boldsymbol{G}'+\boldsymbol{k})\cdot\boldsymbol{r}}, \tag{50}$$

$$\begin{aligned}\psi_{nk+G} &= \sum_{G'} C_{G'}^{k+G} e^{i(\boldsymbol{G}'+\boldsymbol{k}+\boldsymbol{G})\cdot\boldsymbol{r}} \\ &= \sum_{G''} C_{G''-G}^{k+G} e^{i(\boldsymbol{G}''+\boldsymbol{k})\cdot\boldsymbol{r}}.\end{aligned} \tag{51}$$

ここで，$\boldsymbol{G}''$は$\boldsymbol{G}'+\boldsymbol{G}$である．係数が$C_{G''-G}^{k+G}=C_{G''}^{k}$の場合，式(43)は式(44)と同じであり，波動関数は以下の関係を満たす．

$$\psi_{nk+G}=\psi_{nk}. \tag{52}$$

2.6. 擬ポテンシャル

内殻電子は原子核と強く結合し，原子の化学結合に重要な役割を果たさない．そのため，原子や分子，固体の物理・化学的性質の多くが，価電子の配列に強く依存することがよく知られている．一方，平面波基底による全電子 DFT 計算では，電子の軌道を平面波で展開する必要があるため，内殻電子の波動関数の急速な振動に追従するためには，非常に多数の平面波を用意する必要がある．これにより，計算時間が爆発的に大きくなってしまう．

擬ポテンシャル法 [71-74]では，内殻電子の真の波動関数ではなく擬似波動関数の集合に作用する弱い擬ポテンシャルで内殻電子と強いイオンポテンシャルを置き換えることにより，重要な役割を果たす価電子を少ない平面波で展開することができ，DFT 計算の計算量を抑制することができる．

2.6.1. 擬ポテンシャルのコンセプト

$|\psi_C\rangle$と$|\psi_v\rangle$であらわされる原子核と電子の Schrödinger 方程式の正確な解を原子核と電子の波動関数とする．

$$\hat{H}|\psi_n\rangle=E_n|\psi_n\rangle \qquad (n=c,v). \tag{53}$$

価電子軌道は，平衡関数$|\phi_v\rangle$と原子核の荷電子軌道への直交化から生じる振動関数の和として書くことができる．

$$|\psi_v\rangle=|\phi_v\rangle+\sum_c \alpha_{cv}|\psi_c\rangle\,, \tag{54}$$

$$\alpha_{cv}=-\langle\psi_c|\phi_v\rangle\,. \tag{55}$$

擬波動関数$|\phi_v\rangle$は擬ポテンシャル$\hat{V}^{PP}$を含む以下の Schrödinger 方程式を満たす.

$$\hat{H}|\phi_v\rangle = E|\phi_v\rangle + \sum_c (E_c - E_v)\,|\psi_c\rangle\langle\psi_c|\phi_v\rangle\,, \tag{56}$$

この時，以下が成り立つ.

$$\left(\hat{T} + \hat{V}^{PP}\right)|\phi_v\rangle = E_v|\phi_v\rangle. \tag{57}$$

$\widehat{V^{PP}}$は以下のように定義される.

$$\hat{V}^{PP} = \hat{V} - \sum_c (E_c - E_v)\,|\psi_c\rangle\langle\psi_c|\,, \tag{58}$$

ここで，$\hat{V}$は真のポテンシャルである.

式(51)では, 原子核に近い内殻電子帯が感じる大きな負のポテンシャルエネルギー$V(\boldsymbol{r})$とその波動関数$|\psi_v\rangle$の固有振動による大きな正の運動エネルギーとの間にほぼ完全な相殺が成り立つ．すなわち，式(51)の第 2 項は非局所的な電位を表し，擬ポテンシャル$\widehat{V^{PP}}$をコア付近の真のポテンシャル$\hat{V}$よりもはるかに弱くする．これは，擬波動関数$|\phi_v\rangle$が滑らかであり，コア領域で振動しないことを意味する.

式(51)は以下の非一様な波動関数$|\phi_v\rangle$を持つ [73].

$$\left(\hat{T} + \hat{V}^{PP}\right)|\phi''_v\rangle = E_v|\phi''_v\rangle\,. \tag{59}$$

ここで，$|\phi'_v\rangle = |\phi_v\rangle + \sum_c \beta_c|\psi_c\rangle$であり，$\beta_c$は任意の数である．ここから，擬ポテンシャル$\hat{V}^{PP}$は以下のようになる.

$$\hat{V}_{Fc}^{PP} = \hat{V} + \sum_c |\psi_c\rangle\langle F_c|\,. \tag{60}$$

ここで，$\hat{V}_{Fc}^{PP}$は以下を満たす任意の関数 [72]である.

$$\left(\hat{H} + \hat{V}_{Fc}^{PP}\right)|\phi''_v\rangle = E_v|\phi''_v\rangle\,. \tag{61}$$

β_cは以下の関係を満たす.

$$\sum_{c'} [(E_c - E_v)\delta_{cc'} + \langle F_c|\psi_{c'}\rangle]\beta_{c'} = -\langle F_c|\psi_v\rangle\,. \tag{62}$$

固有値を計算したい場合にのみ任意の擬ポテンシャルを選択できることは注意に値する．ここで，擬波動関数の形は，採用される擬ポテンシャルに依存する．

2.6.2. ノルム保存型擬ポテンシャル

ノルム保存型の擬ポテンシャルは, 擬波動関数を原子核から一定距離を越えた領域において真の価電子波動関数と一致させ, 真の価電子波動関数と同じノルムを有するように設定することで得られる．そのような擬ポテンシャルを生成するための DFT 計算は，一般的に，所与の電子構成に対して自由原子を用いて行われる. 本節では, N. Troullier と J. L. Martins によって提案された擬ポテンシャル生成法 [75]について簡単に説明する．

ノルム保存型の擬ポテンシャルは，以下の 4 つの条件を満たすように構成される．

第 1 の条件は，「角運動量 lを有する規格化擬波動関数(PP)は，選択されたカットオフ半径r_{cl}を越える主量子数 n および角運動量 l を有する規格化全電子波動関数(AE)と等しいこと」である．

$$R_l^{PP}(r) = R_{nl}^{AE}(r) \quad (r \geq r_{cl}). \tag{63}$$

第 2 に，「2 つの波動関数において，半径r_{cl}の球内におけるノルムは等しく」なければならず，

$$\int_0^{r_{cl}} dr |R_l^{PP}(r)|^2 r^2 = \int_0^{r_{cl}} dr \left|R_{nl}^{AE}(r)\right|^2 r^2 . \tag{64}$$

第 3 に，「内殻の全電子と擬ポテンシャルの固有値は一致している」必要がある．

$$\varepsilon_l^{PP} = \varepsilon_{nl}^{AE}. \tag{65}$$

最後の条件は，「擬ポテンシャルから生成される価電子の擬波動関数は$r < r_{cl}$で節をもたない」である．

ノルム保存型擬ポテンシャルを得るための手順は，以下の通りである [74, 75]：

計算・シミュレーション手法

1．自由原子の Kohn-Sham 放射方程式は，基準となる与えられた構成において球面近似を仮定することによって，セルフコンシステントに解かれる．

$$\left[-\frac{1}{2}\frac{d^2}{dr^2}+\frac{l(l+1)}{2r^2}+v_{ks}^{AE}[n^{AE};r]\right]rR_{nl}^{AE}(r)=\varepsilon_{nl}^{AE}rR_{nl}^{AE}(r). \tag{66}$$

ここで，$n^{AE}(r)$は全占有電子の波動関数に対する密度の合計である．また$v_{ks}^{AE}[n^{AE};r]$は全電子セルフセルフコンシステント計算における一電子ポテンシャルである．

$$v_{ks}^{AE}[n^{AE};r]=\frac{Z}{r}+v_H[n^{AE};r]+v_{xc}[n^{AE};r], \tag{67}$$

ここで，$v_H[n^{AE};r]$は Hartree ポテンシャル，$v_{xc}[n^{AE};r]$は交換相関ポテンシャルであり，しばしば LDA や GGA の近似が適用され.

2. 上記の結果に基づいて擬波動関数を構築する．擬波動関数は，以下のように定義される．

$$R_l^{PP}(r)=\begin{cases} R_{nl}^{AE}(r) & \text{if } r \geq r_{cl} \\ r^l \exp[p(r)] & \text{if } r < r_{cl} \end{cases}, \tag{68}$$

$$p(r)=c_0+c_2r^2+c_4r^4+c_6r^6+c_8r^8+c_{10}r^{10}+c_{12}r^{12}. \tag{69}$$

$p(r)$の係数は，擬似波動関数の連続性と，$r=r_{cl}$における 1 次導関数のノルム保存を課すことによって決定される．また，スクリーニングされた擬ポテンシャルの連続性には，原点における曲率がゼロであることが求められる．

3. 半径方向の KS 方程式の反転によってスクリーニングされた(scr)擬ポテンシャルを計算する．

$$v_{scr,l}^{PP}(r)=\varepsilon_l^{PP}-\frac{l(l+1)}{2r^2}+\frac{1}{2rR_l^{PP}(r)}\frac{d^2}{dr^2}[rR_l^{PP}(r)]. \tag{70}$$

得られる偽ポテンシャル$v_{\mathrm{scr},l}^{PP}$には依然として内殻電子によるスクリーニング効果が含まれる．擬波動関数から計算されたハートリーv_H^{PP}および交換相関ポテンシャルv_{xc}^{PP}を除くことで，スクリーニングされたイオン擬ポテンシャル$v_{ion,l}^{PP}$が得られる．

$$v_{ion,l}^{PP}(r) = v_{\mathrm{scr},l}^{PP} - v_H^{PP} - v_{xc}^{PP}. \tag{71}$$

4. 以下のように定義されたイオン擬ポテンシャル演算子を形成する．

$$v_{ion}^{PP}(r) = \sum_l v_{ion,l}^{PP}(r)\hat{P}_l\,, \tag{72}$$

ここで，$\hat{P}_l$は波動関数からのl番目の角運動量成分を射影する．しかし，この総和は実際にはlをある値$l_{\max}$で切り捨てる必要がある．したがって，$l_{\max}$よりも高い角運動量を有するすべての電子に作用すると仮定される局所ポテンシャル$v_{\mathrm{ion,local}}^{PP}$が導入される．すなわち

$$\begin{aligned}
v_{ion}^{PP}(r) &= \sum_{l=0}^{\infty} v_{ion,l}^{PP}(r)\hat{P}_l \\
&= \sum_{l=0}^{l_{max}} v_{ion,l}^{PP}(r)\hat{P}_l + \sum_{l=l_{max}+1}^{\infty} v_{ion,l}^{PP}(r)\hat{P}_l \\
&\approx \sum_{l=0}^{l_{max}} v_{ion,l}^{PP}(r)\hat{P}_l + v_{ion,local}^{PP}(r) \sum_{l=l_{max}+1}^{\infty} \hat{P}_l \\
&= \sum_{l=0}^{l_{max}} v_{ion,l}^{PP}(r)\hat{P}_l + v_{ion,local}^{PP}(r)\left[1 - \sum_{l=0}^{l_{max}} \hat{P}_l\right] \\
&= v_{ion,local}^{PP}(r) + \sum_{l=0}^{l_{max}} [v_{ion,l}^{PP}(r) - v_{ion,local}^{PP}(r)]\hat{P}_l\,.
\end{aligned} \tag{73}$$

角運動量 lに対する非局在ポテンシャルは以下のように定義される．

$$v_{nonlocal,l}^{PP}(r) = v_{ion,l}^{PP}(r) - v_{ion,local}^{PP}(r), \tag{74}$$

したがって，イオン擬ポテンシャル演算子は以下のようになる．

$$v_{ion}^{PP}(r) = v_{ion,local}^{PP}(r) + \sum_{l=0}^{l_{max}} v_{nonlocal,l}^{PP}(r)\hat{P}_l\,. \tag{75}$$

局所ポテンシャルは，すべてのより高い角運動量チャネルについて，原子散乱を再現するように選択される．通常，高い角運動量を有する擬ポテンシャルから局所ポテンシャルを構成する．

2.6.3. ウルトラソフト擬ポテンシャル

ノルム保存型擬ポテンシャルと比較し，Vanderbilt によって提案された擬波動関数［76, 77]は，コア領域内でそれらを記述するのに必要なカットオフエネルギーを劇的に減少させることができる．このスキームでは，ノルム保存条件が緩和されており，C，O，N などの原子では，全電子よりもはるかに滑らかな擬似波動関数が構築できる．以下では，ウルトラソフト擬ポテンシャルの生成アルゴリズムを簡単に説明する．

1. 従来のノルム保存擬ポテンシャル生成の場合と同様に，全電子計算をいくつかの基準となる構成において自由原子上で最初に実行する．これによりスクリーニングされたポテンシャル$v^{AE}(r)$および全電子波動関数$|\Psi_i^{AE}\rangle$を求める．ここで，iは複合インデックス$i = \{n, m, l\}$である：

$$\left(-\frac{1}{2}\nabla^2 + v^{AE} - \varepsilon_i\right)|\Psi_i^{AE}\rangle = 0\,. \tag{76}$$

これにより，角運動量 lについて，1 組の基準エネルギーε_iを決めることができる．1 つの基準エネルギーのみが使用される場合，通常は全電子に対する固有値が採用される．

2. 擬波動関数$|\phi_i^{PP}\rangle$と局所ポテンシャル$v^{AE}(r)$を構築する擬波動関数は，r_{cl}でΨ_iと滑らかに結合するという制約のみを受ける．

$$\phi_i^{PP}(r) = \Psi_i^{AE}(r) \quad (r \geq r_{cl})\,. \tag{77}$$

ノルム保存の制約は明示的には課されない．例えば，擬波動関数は，ノルム保存条件なしで上述した Troullier と Martins によるスキーム［75]を使用することによって生成することができる．滑らかな局所ポテンシャル$v_{local}^{PP}(r)$は，カットオフ半径r_{cl}^{loc}で$v^{AE}(r)$と一致するように生成される．

$$v_{local}^{PP}(r) = v^{AE}(r) \quad \left(r \geq r_{cl}^{loc}\right). \tag{78}$$

局所ポテンシャルは，ノルム保存状態での擬波動関数の反転による Troullier と Martins によるスキーム [75]を用いて生成することができる．

3. 上記の擬波動関数$|\phi_i^{PP}\rangle$および局所ポテンシャル$v_{local}^{PP}(r)$を用いて，ウルトラソフト擬ポテンシャルを決定するのに必要な物理量を計算する．

(a) 軌道 $|\chi_i\rangle$ の算出

$$|\chi_i\rangle = \left(\varepsilon_i + \frac{1}{2}\nabla^2 - v_{local}^{PP}\right)|\phi_i^{PP}\rangle \ , \tag{79}$$

ここで，内積は以下のように定義される．

$$B_{ij} = \langle\phi_i^{PP}|\chi_i\rangle , \tag{80}$$

ここで，jはインデックス iと同じ複合インデックスである．

(b) $\{|\phi_i^{PP}\rangle\}$と軌道$\{|\beta_i\rangle\}$について，

$$\langle\beta_i|\phi_j^{PP}\rangle = \delta_{ij} \tag{81}$$

となるような$\{|\beta_i\rangle\}$を以下のように定義する．

$$|\beta_i\rangle = \sum_j (B^{-1})_{ji}\,|\chi_j\rangle. \tag{82}$$

非ローカルなオペレータのプロジェクタを形成することに注意する必要がある．

(c) 欠損電荷密度$Q_{ij}(r)$を次のように定義する

$$Q_{ij}(r) = \Psi_i^{*AE}(r)\Psi_j^{AE}(r) - \phi_i^{*PP}(r)\phi_j^{PP}(r), \tag{83}$$

$$\bar{Q}_{ij} = \int dr Q_{ij}(r) . \tag{84}$$

(d)以下のような行列D_{ij}を定義する．

$$D_{ij} = B_{ij} + \varepsilon_j \bar{Q}_{ij} , \tag{85}$$

$|\phi_k^{PP}\rangle$は固有方程式(永年方程式)に従う．

$$\left(-\frac{1}{2}\nabla^2 + v_{loc}^{PP} + \sum_{ij} D_{ij}|\beta_i\rangle\langle\beta_j|\right)|\phi_k^{PP}\rangle = \varepsilon_k\left(1 + \sum_{ij} Q_{ij}|\beta_i\rangle\langle\beta_j|\right)|\phi_k^{PP}\rangle. \tag{86}$$

ここでkはインデックスiとjのような複合インデックスである．

4.ウルトラソフト擬ポテンシャルを以下のように構築する．

$$\hat{v}_{ion}^{PP} = v_{ion,local}^{PP}(r) + \sum_{ij} |\beta_i\rangle D_{ij}^{(0)} \langle\beta_j|. \tag{87}$$

ここで，$v_{ion,local}^{PP}(r)$および$D_{ij}^{(0)}$は，ノルム保存型擬ポテンシャル生成の場合のように，非スクリーニング手順から得られる．

$$v_{ion,local}^{PP}(r) = v_{local}^{PP}(r) - v_H^{PP}(r) - v_{xc}^{PP}(r), \tag{88}$$

$$D_{ij}^{(0)} = D_{ij} - \int \mathrm{d}r\, v_{local}^{PP}(r) Q_{ij}(r)\,, \tag{89}$$

ここで, $v_H^{PP}(r)$と$v_{xc}^{PP}(r)$はそれぞれ, Hartree ポテンシャルと交換相関ポテンシャルであり, 価電子擬ポテンシャルから計算される．

2.6.4. Projector Augmented Wave 法

ウルトラソフト擬ポテンシャル法を越える方法として，P. E. Blöchl により Projector Augmented Wave(PAW) 法が提案されている [78]．これは擬ポテンシャル法と Linear Augmented Plane Wave(LAPW) 法を組み合わせた手法であり，内殻の電子の記述をウルトラソフト擬ポテンシャル法と同等の計算コストで実現している．

最初に，擬波動関数$|\psi_i^{PS}\rangle$から全電子波動関数$|\psi_i^{A}\rangle$への変換を演算子Tにより記述する．

$$|\psi_i^{PS}\rangle = T|\psi_i^{A}\rangle\,, \tag{90}$$

$$T = 1 + \sum_A \hat{T}_A\,, \tag{91}$$

ここで, $\hat{T}_A$は原子 A の補強したい内殻部分のみ有限の値を持ち，それ以外は 0 である．$|\psi_i^{PS}\rangle$は以下のように各原子の擬部分波動関数で展開される．

$$|\psi_i^{PS}\rangle = \sum_A |\tilde{\phi}_i\rangle c_i\,. \tag{92}$$

ここで，$|\widetilde{\phi_i}\rangle$は擬部分波動関数であり，$c_i$は係数である．演算子$T$は線形であり，$c_i$は射影演算子$\langle p_i|$と$|\psi_i^{PS}\rangle$の内積である．

$$c_i = \langle p_i|\psi_i^{PS}\rangle, \tag{93}$$

$$\langle p_i|\widetilde{\phi_j}\rangle = \delta_{ij}\,. \tag{94}$$

全電子部分波動関数$|\phi_i\rangle = T|\widetilde{\phi_i}\rangle$には孤立原子の Kohn-Sham 方程式の解を用いられることが多い．全電子波動関数は補強したい内殻領域の外では擬部分波動関数と等しくなる．よって PAW 法では，擬波動関数の内殻部分を，内殻電子の状態は孤立原子でも結晶中でも不変であるという近似の下，擬波動関数を全電子波動関数に置き換えている．本手法は，内殻部の波動関数として孤立原子の波動関数が内挿されるため，全電子計算法である．

2.7. 制約付き最適化と Force inversion 法

この節では，2 つの構造間でバリアの一番低い経路を探索する手法について説明する．制約付き最適化の方法について 2.7.1 節で説明し， 2.7.2 節では Force inversion 法について述べる．

2.7.1. 制約付き最適化法

最小エネルギー経路(MEP)に沿った任意の点において，原子またはイオンに作用する力は，経路に平行である．また，エネルギーは任意の垂直方向の自由度に対して勾配のない定常状態である．制約付き最適化法ではこれらの条件を用いて，N次元空間内の経路探索問題を，(N-1)次元空間における制約付き構造最適化問題に変換する．Nは計算で用いるユニットセルの自由度である [79, 80]．図 10 に本計算手法の概略を図示する．

この手法では超平面，すなわち(N-1)次元の空間が，2 つの準安定構造を接続する線に対して垂直に定義される．幾何学的な構造最適化は，線に垂直な力$\boldsymbol{F}_{||}$を用いて(N-1)次元超平面内で実行される．

$$\boldsymbol{F}_{||} = \boldsymbol{F} - (\boldsymbol{F} \cdot \boldsymbol{h})\boldsymbol{h}\,, \tag{95}$$

ここで，$\boldsymbol{F}$はイオンにかかる力である．M は総イオン数，$\boldsymbol{h}$は前述の線に平行なベクトルであり規格化されている．

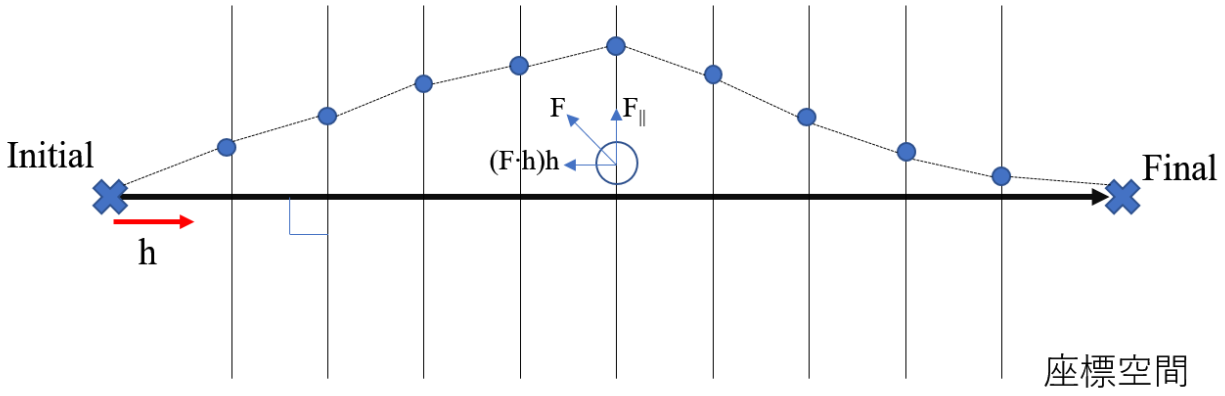


図 10: 制約付き最適化法の計算手法.

2.7.2. Force inversion 法

MEP 上の最大値は，潜在的なエネルギー表面上の鞍点であり，これは遷移状態に対応する．鞍点では，反応座標の方向は，負の曲率に対応する通常モードの固有ベクトルによって与えられる．Force inversion 法は，N次元構成空間内の架空のポテンシャル面U_{fic}上の構造最適化を使用することによって，上記のような鞍点を見つける方法である．このU_{fic}は実際のポテンシャル面Uから作られ，Uの鞍点は架空のU_{fic}では極小点となる．

架空のポテンシャル面U_{fic}は，実際の力を基準単位ベクトルに反転させることによって，実際のポテンシャル面から構成される．すなわち，実際にかかる力$\boldsymbol{F}$の平行成分を基準ベクトル$\boldsymbol{u}$に対して反転させることにより，架空の力$\boldsymbol{F}_{fic} = -\nabla U_{fic}$を構築する．

$$\boldsymbol{F}_{fic} = \boldsymbol{F} - \boldsymbol{2}(\boldsymbol{F} \cdot \boldsymbol{u})\boldsymbol{u}\,. \tag{96}$$

図 11 に，実際のポテンシャル面Uおよびその架空のポテンシャル面U_{fic}と，そこで発生する力の概略図を示す．基準ベクトル$\boldsymbol{u}$が適切に選択され，この Force inversion 法を用いたシミュレーションが収束する場合，収束点は厳密に実際のポテンシャル面の鞍点である

[81]．本論文では，これら 2 つの方法を使用し，MONOS 型メモリ上の SiN 層の準安定状態の熱活性化による MEP の構造を算出した．

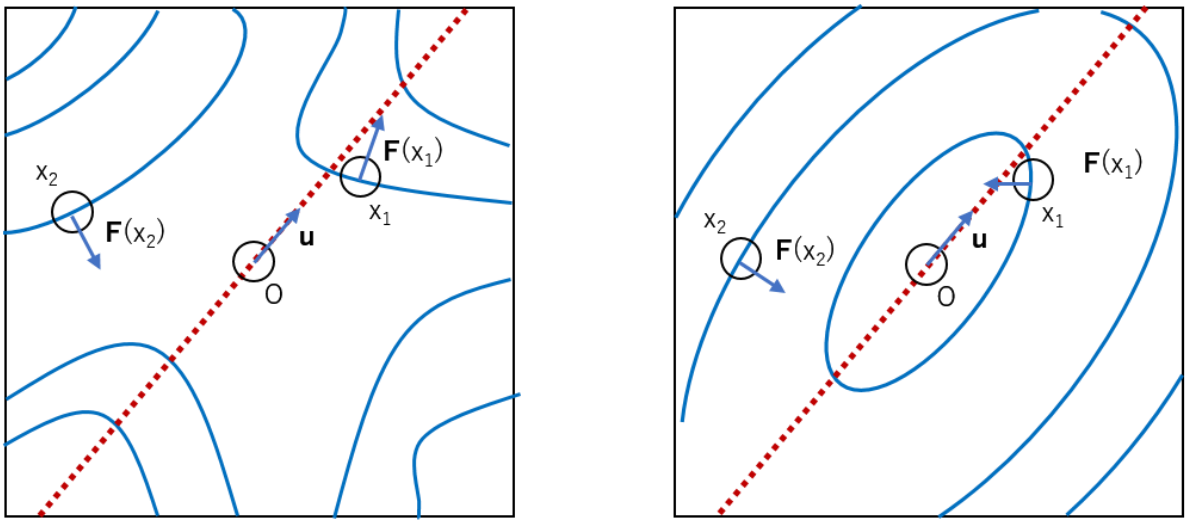


図 11: Force inversion 法の模式図．

2.8. 荷電状態の計算手法

本論文では，メモリの P/E 時の構造変化などを議論するために非中性の荷電状態についての全エネルギー計算や原子構造最適化を行っている．本節では，本論文での荷電状態に対する計算手法について述べる．

2.8.1. 背景電荷補正

荷電状態の計算において，本計算で用いるような周期的な系では，クーロンエネルギーが発散する．この問題を解決するため，総電荷量を元の電荷量と同一になるような均一バックグラウンド電荷を導入することで，計算するセルの電荷中性を維持した．したがって，バックグラウンドの電荷相互作用の影響による総エネルギーを補正する必要がある．この補正で，考慮する効果を以下に示す．

・(バックグラウンド電荷) - (オリジナル電荷)の相互作用

・(バックグラウンド電荷) - (バックグラウンド電荷)の相互作用

2.8.2. 荷電状態依存の形成エネルギー

本系での安定した荷電状態を調べるため，荷電状態依存の形成エネルギー(E_{form})を計算した．これは，系 A と系 B との間の全エネルギーの差として定義される．システム A は，中性の荷電状態の欠陥を有する結晶と荷電状態 q のバルク結晶を含み，系 B は，荷電状態 q の欠陥を有する結晶と中性の荷電状態のバルク結晶とを含んでいる．

E_{form}は以下のように記述される．

E_{form}= (Total Energy of B) – (Total Energy of A)

$$= \left[E_{defect}(q) + E_{bulk}(0)\right] - \left[E_{defect}(0) + E_{bulk}(q)\right] + \frac{9q^2}{10\varepsilon r_0} + \begin{cases} qE_F & q \geq 0 \\ qE_F - E_{gap} & q < 0 \end{cases}, \tag{97}$$

$E_{defect}(q)$は荷電状態 q における欠陥を有する結晶の全エネルギーであり，$E_{bulk}(q)$は，電荷状態 q におけるバルク結晶の全エネルギーである．E_F およびE_{gap}は，バルク結晶におけるフェルミエネルギーおよびバンドギャップをそれぞれ示す．$\frac{9q^2}{10\varepsilon r_0}$は P. E. Blochel [82]によって提案された背景電荷補正であり，εは比誘電率，r_0は単位セルと同じ体積の球の半径である．

β -Si_3N_4 バルク結晶のバンドギャップの範囲でE_{form}をプロットした時，各フェルミエネルギーにおける最低値が，欠陥を有する系の安定した荷電状態を示している．図 12 に示すように，このプロットは MONOS 型メモリのようなチャージトラップメモリにおける欠陥の P/E 特性を概略的に説明するものである．例えばある欠陥において，フェルミエネルギ

ーが SiN のバンドギャップの範囲にある中で，正の荷電状態や負の荷電状態が安定に存在する場合，強力な電界が発生する P/E 動作時にはホールや電子が注入され，それらをトラップすることができると言える．そのため，安定に存在する各荷電状態をその欠陥の書き込み/消去状態と考えることができる．

また，本研究では MONOS 型メモリの P/E 動作中における構造変化を，これら安定に存在する荷電状態間の構造変化でモデル化している．図 13 にその概念図を示す．中性荷電状態の最安定構造から，電子/ホールを注入して原子構造最適化をかけることで P/E 動作による構造変化をモデル化した．また，電子/ホール注入後の原子構造から，中性荷電状態に戻して原子構造最適化を再度かけることでその構造がもとの最安定構造に戻るか否かにより，P/E サイクルに対する挙動が可逆的であるか不可逆的であるかを議論している．

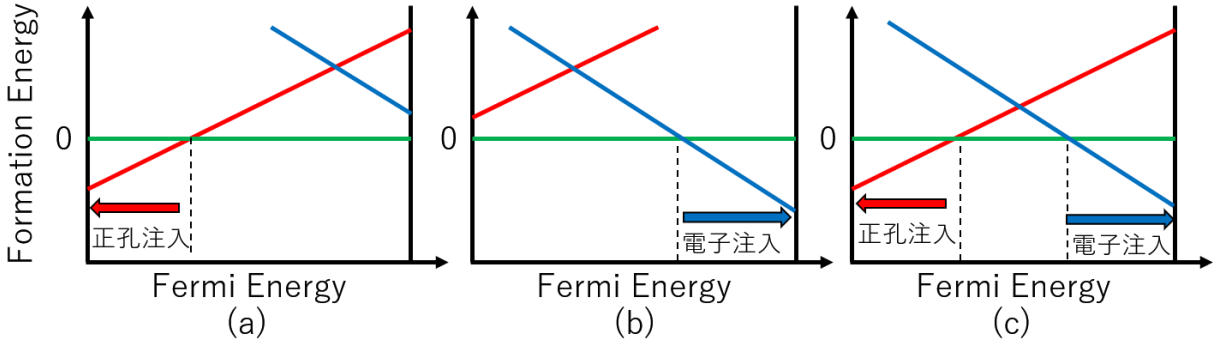


図 12: 形成エネルギー(E_{form})と P/E 動作に対する挙動の関係．各 Fermi Energy において最も低いエネルギーを持つ荷電状態が安定である．そのため，(a),(b)はそれぞれ，中性荷電状態のほかにホール注入状態，電子注入状態が安定に存在する領域をもち，(c)は中性荷電状態，ホール注入状態，電子注入状態が全て安定に存在する．

3. MONOS 型メモリにおける SiN への O 原子混入の影響

本章では，MONOS 型メモリの電荷蓄積層である SiN 層への O 原子の混入が同メモリの特性に与える影響について調べた結果を報告する [83-88].

3.1. 計算モデルと計算条件

本研究で使用する MONOS 型メモリの SiN 層の計算モデル図 14 に示す．バルク相として，三辺の長さがそれぞれ 7.608 Å，13.177 Å および 8.733 Å である直方体の β-Si_3N_4 の 84 原子スーパーセルを用いた．P/E 動作のシミュレーションは，2 章で述べた通り，電荷トラップとなる欠陥に電子もしくはホールを注入することによって行った(図 13).

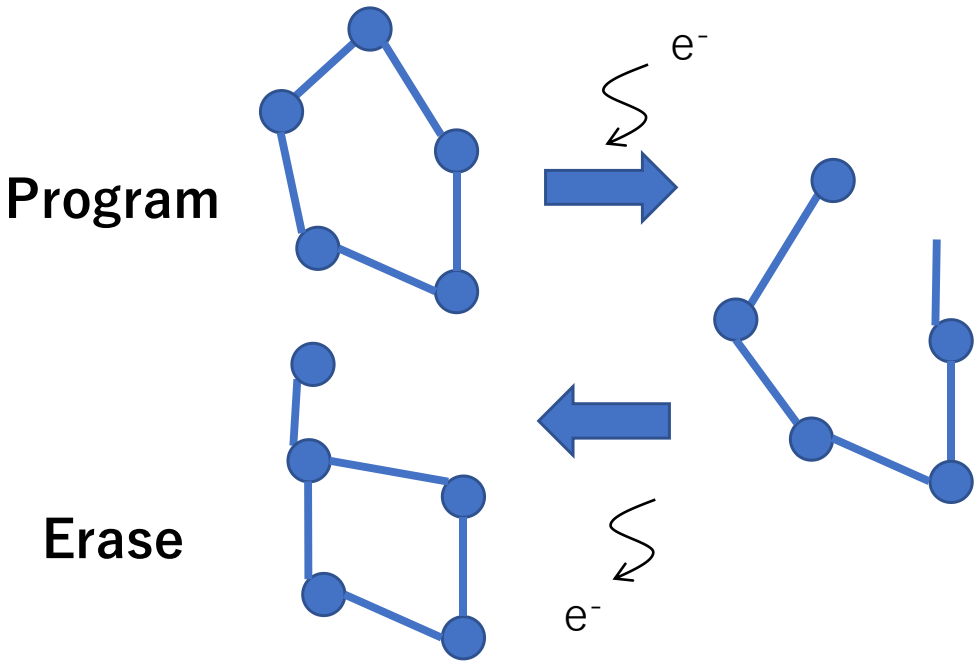


図 13: P/E 動作に対する構造変化の概念図．欠陥に電子/ホールを注入/除去して原子構造最適化を行うことで，P/E 時の構造変化を模擬している．

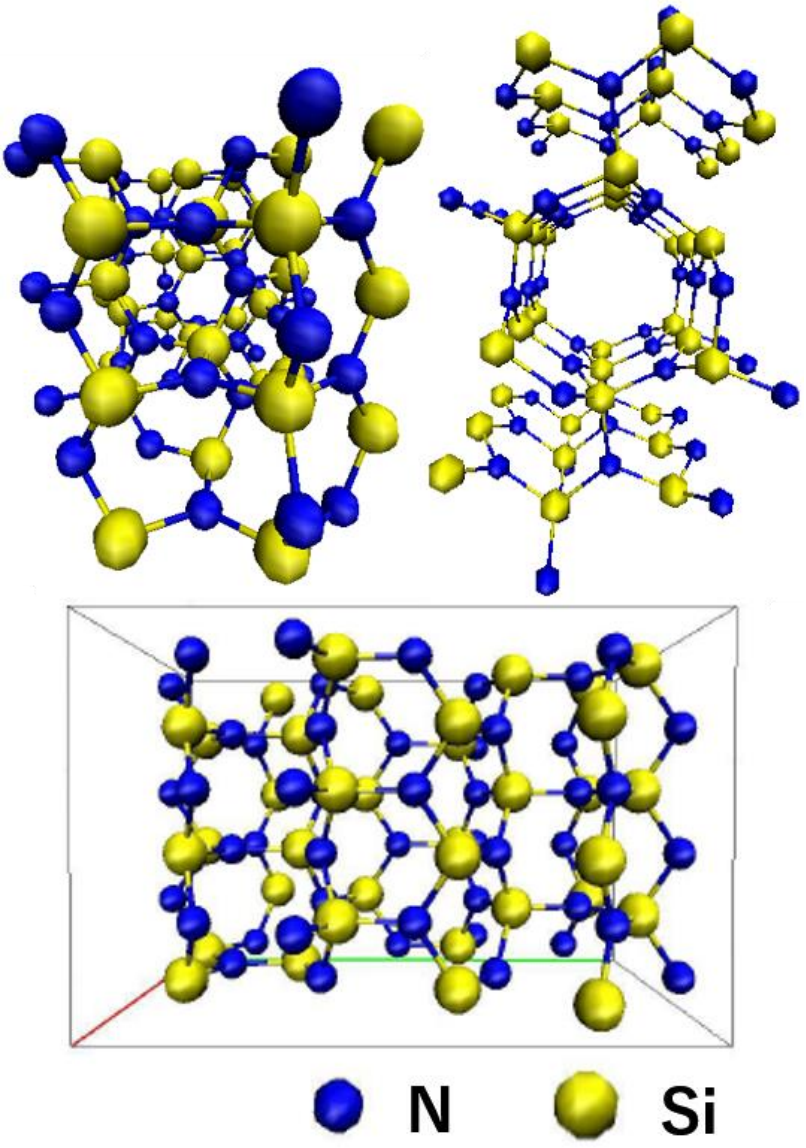


図 14: β-Si_3N_4 84-原子スーパーセル.

MONOS 型メモリに対する検討では， DFT に基づいた Tokyo Ab initio Program Package(TAPP) [57]にて全エネルギー電子構造計算を行った．価電子の波動関数は，平面波で展開し，カットオフエネルギーは 36 Ry とした．構造最適化では，全ての原子にかかる力が 5mRy /Å 以下になるまで構造緩和を行った．ブリルアンゾーン内での k-点サンプリン

グ数は 2 点とした．また，計算誤差は，典型的な緩和エネルギーについて 0.02 eV 未満であることを確認している. 擬ポテンシャルとして, ウルトラソフト擬ポテンシャルを採用した.

3.2. SiN 層中 O 原子混入欠陥のメモリ特性

一般的な MONOS 型メモリの製造プロセスにおいて，SiN/SiO_2 界面付近では，多くの O 原子が SiN 層に混入し，O 原子混入欠陥を形成し，その分布は電子トラップの分布と一致するという実験結果が報告されている [47]．そのため本研究では，MONOS 型メモリの高性能化を現実のものとするため， SiN 電荷蓄積層における P/E 動作中の O 原子混入欠陥の構造変化とその変化がメモリ特性への影響を検討した [84, 89, 90].

まず，O 原子混入欠陥の微視的な状況について述べる．今回，ユニットセルあたり 1 つないし 2 つの N 原子を O 原子に置換した 2 種類の格子欠陥について検討を行った．図 15 は各欠陥における，エネルギー的に安定な原子構造を示している．これら 2 つの欠陥モデル間におけるエネルギー差(ΔE_O)を以下のように定義し，比較した.

$$\Delta E_O = (E_{bulk} + E_{O\times 2}) - (2 \times E_{O\times 1}), \tag{98}$$

ここで，$E_{bulk}, E_{O\times 2}$および $E_{O\times 1}$はそれぞれ，バルクの Si_3N_4 セル，O-2 原子置換欠陥および O-1 原子置換欠陥セルの全エネルギーである．計算結果から，ΔE_Oは－3.5 eV であり，O-2 原子置換欠陥の方が O-1 原子置換欠陥に対して安定であることが分かった．これは，Si_3N_4 層に混入した O 原子は，その層内においてクラスターを形成して凝集しやすいことを示している.

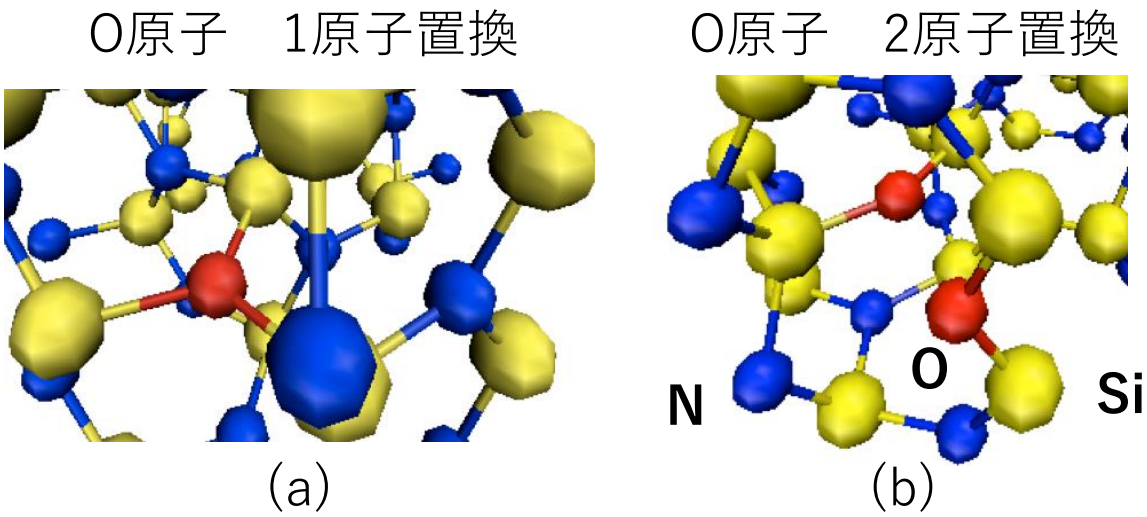


図 15:O 原子のクラスター．(a) O-1 原子置換欠陥の中性荷電状態における最安定構造. (b) O-2 原子置換欠陥の中性荷電状態における最安定構造. O-2 原子置換欠陥の方が安定であり，混入した O 原子はクラスターを形成する傾向がある（ΔE_O=－3.5eV．）

ここから，O-2 原子置換欠陥に注目する．まず同欠陥の中性荷電状態での最安定構造を図 16 に示す．2 つの O 原子は 2 配位となり，新たに Si-Si 結合を形成することによって全ての Si 原子は 4 配位を取る．これによりダングリングボンドがなくなるだけでなく，各原子の配位数が通常の SiO_2 や Si_3N_4 中と同一となることで安定化されている．

次に，同欠陥の P/E 動作における構造変化について述べる．本研究では，P/E 動作を電子・ホールの計算セル内での増減とそれらの状態における原子構造最適化により模擬している．この欠陥の中性荷電状態の最安定構造は，書き込み動作としてのホール注入により，図 17 のように大きく変化することが分かった．

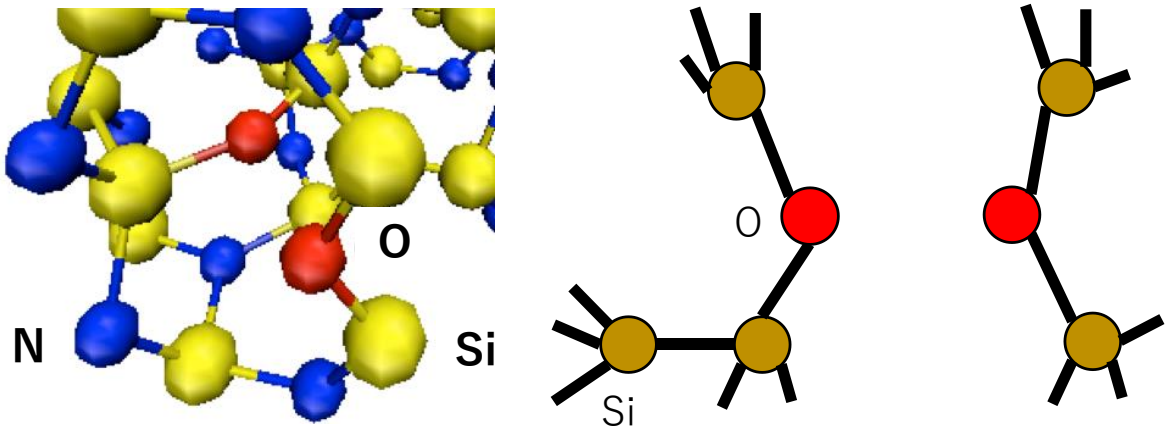


図 16: O-2 原子置換欠陥の中性荷電状態における最安定構造および，欠陥周辺原子構造の模式図.

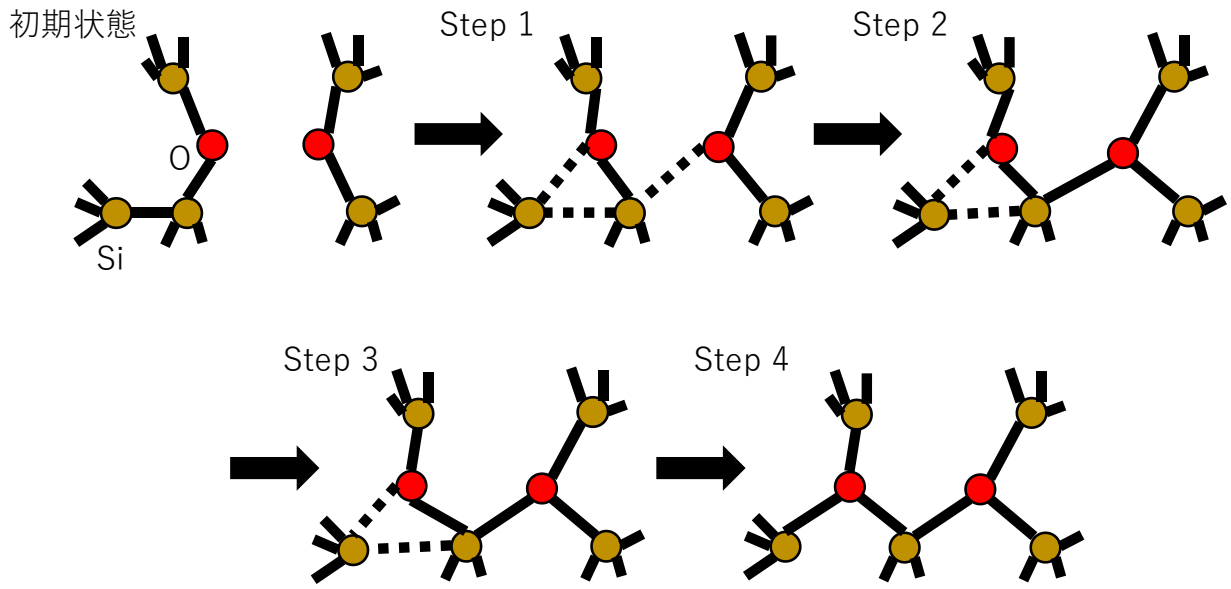


図 17:O-2 原子置換欠陥におけるホール注入での原子構造変化．Si-Si ボンドを切り，Si-O ボンドを再構成することで，O 原子が N 原子同様の 3 配位をとる.

図示するようにホールトラップ状態(q = +2)では，ホール注入により比較的結合の弱い Si-Si 結合が切断され，代わりに強固な Si-O 結合を形成することで，2 つの O 原子が 3 配位となり Si_3N_4 の原子構造に類似した構造を取る(図 18(a))．この計算結果において，メモリ特性に大きな影響を与えるのは構造変化が不可逆的であることである．ホールトラップされた(セル内でホール 2 つ分正に帯電した)欠陥を中性荷電状態(q = +2 → q = 0)に戻し構造最適化を行ったところ，中性荷電状態の最安定構造(図 16)に戻ることはなく，2 つの 3 配位 O 原子を有する準安定構造が現れた．図 18(b)がその準安定構造であり，最安定構造と比較し，そのエネルギーは約 1 eV 高い値を有する．最安定の中性荷電状態の構造には，P/E サイクルを模したホールと電子の注入では戻ることがなく，不可逆的な構造変化となる．図 20 に P/E サイクル時の構造変化の計算結果を図示するが，SiN 層中の共有結合ネットワークの大きな再配列が発生するために構造変化が不可逆的になっていることが分かる．

このような不可逆的な変化が発生する場合には，最初の(P/E 前)構造と最終構造(P/E 後)との間での活性化障壁の高さが，その記憶特性を制御する際に非常に重要なパラメータとなる．具体的には，P/E 後に P/E 前と異なる準安定状態に移ったとしても障壁が低ければすぐに最安定構造に戻ることが期待できる．しかしながら，障壁が十分に高い場合には電荷トラップは P/E 動作中に元の構造を回復することができず，初期状態とは異なる特性をもつ準安定構造に落ち着いてしまうため，メモリ読み込み時の V_T シフトを誘発する．そのため Force inversion 法により，中性荷電状態の安定構造とこれら準安定構造間の活性化障壁高さ，および遷移状態を求めた．図 20 にその結果を示す．本欠陥の最安定構造では 2 つの O 原子は共に 2 配位をとるが，準安定構造では 3 配位となる．そのため，両者間で構造を変化させるには強固な Si-O 結合を切断する必要があり，遷移状態も O 原子が 2 配位から 3 配位に変化する中間領域であることが分かった．この時，活性化障壁は約 1.7 eV と高く，O-

2 原子置換欠陥の P/E サイクルに対する構造変化は真に不可逆的であり，P/E 後の準安定構造から最安定構造へは戻れないと言える．

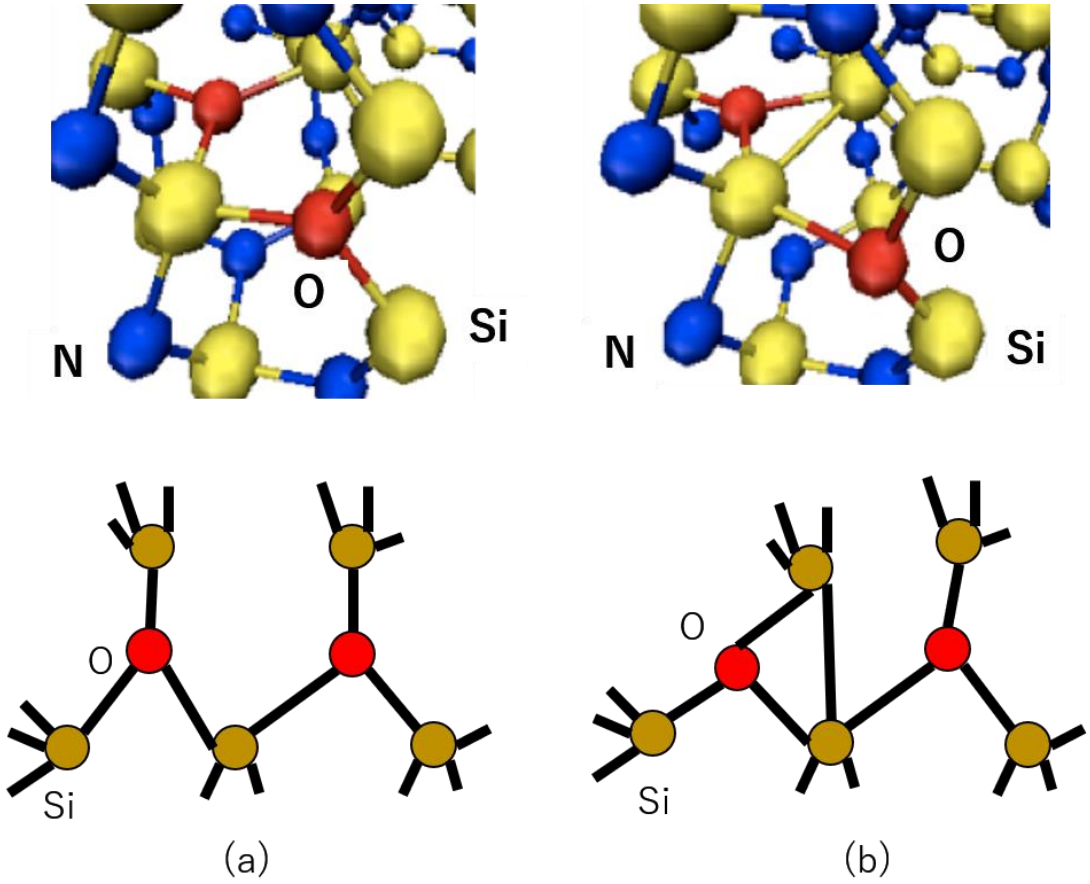


図 18：(a)ホール注入後の原子構造(b) P/E 後の中性荷電状態の原子構造.

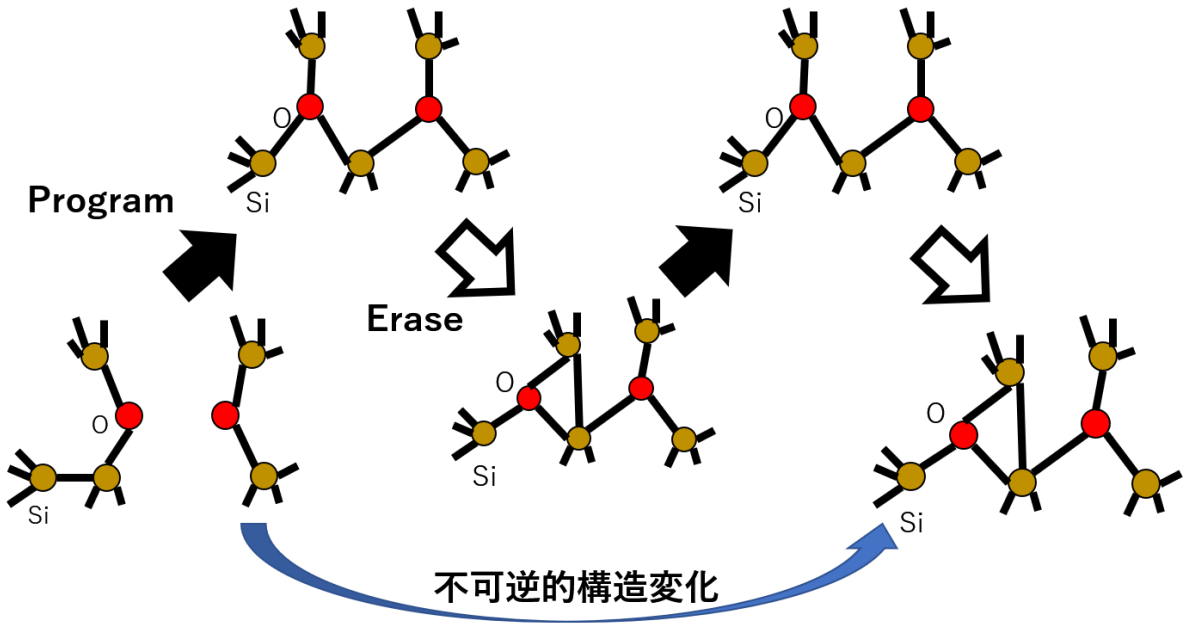


図 19：P/E サイクルによる原子構造変化．一度 P/E 動作により準安定構造に遷移すると最安定構造に戻ることができない．

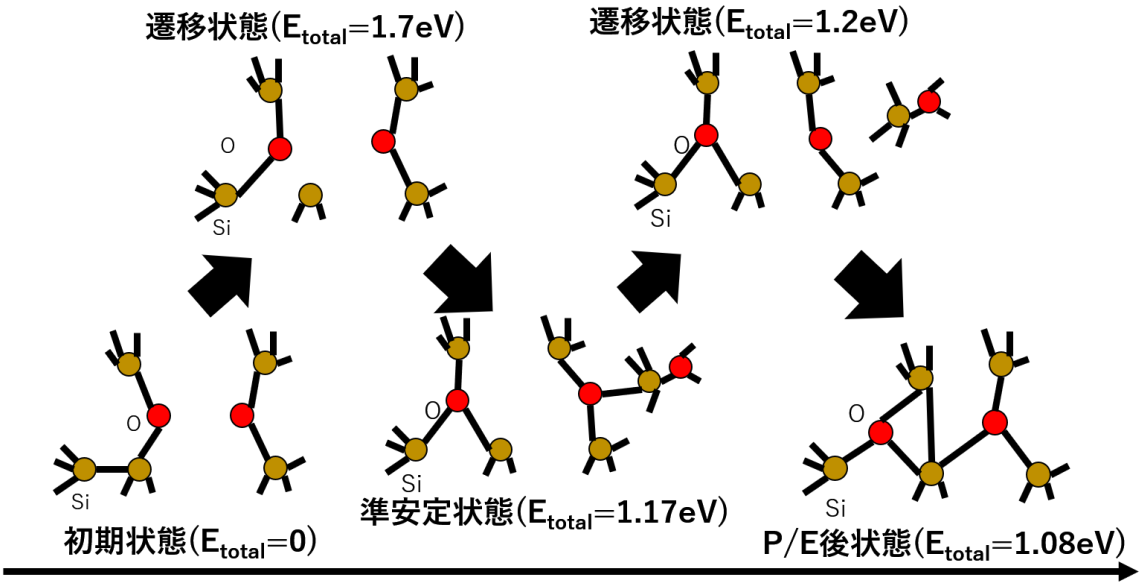


図 20：P/E サイクル前後の中性荷電状態原子構造間の活性化障壁高さ．準安定構造から約 0.6 eV 程度の高い活性化障壁が存在しており，準安定構造から安定構造へと戻ることは困難である．

O-2 原子置換欠陥の構造変化は，不可逆的なだけでなく SiN 層中で局所的な原子構造の崩壊を引き起こす．本欠陥における最安定状態から他の準安定構造への変化の様子を図 19 にまとめる．最安定構造(図 16)から出発し，P/E 操作および熱活性化により種々の準安定構造に移っていくことが分かる．この構造変化では，システム内の原子の結合再構築をもたらし，前述のように不可逆的なものとなる．ここで注目すべきは，SiN 層中で O 原子が大きく動くことで原子構造の局所的な崩壊をもたらすパスが存在することにある(図 22(a))．最も深刻なものは，低い活性化障壁(約 0.1 eV)を有する準安定状態からの P/E 操作によって引き起こされる(図 21 の上部)．

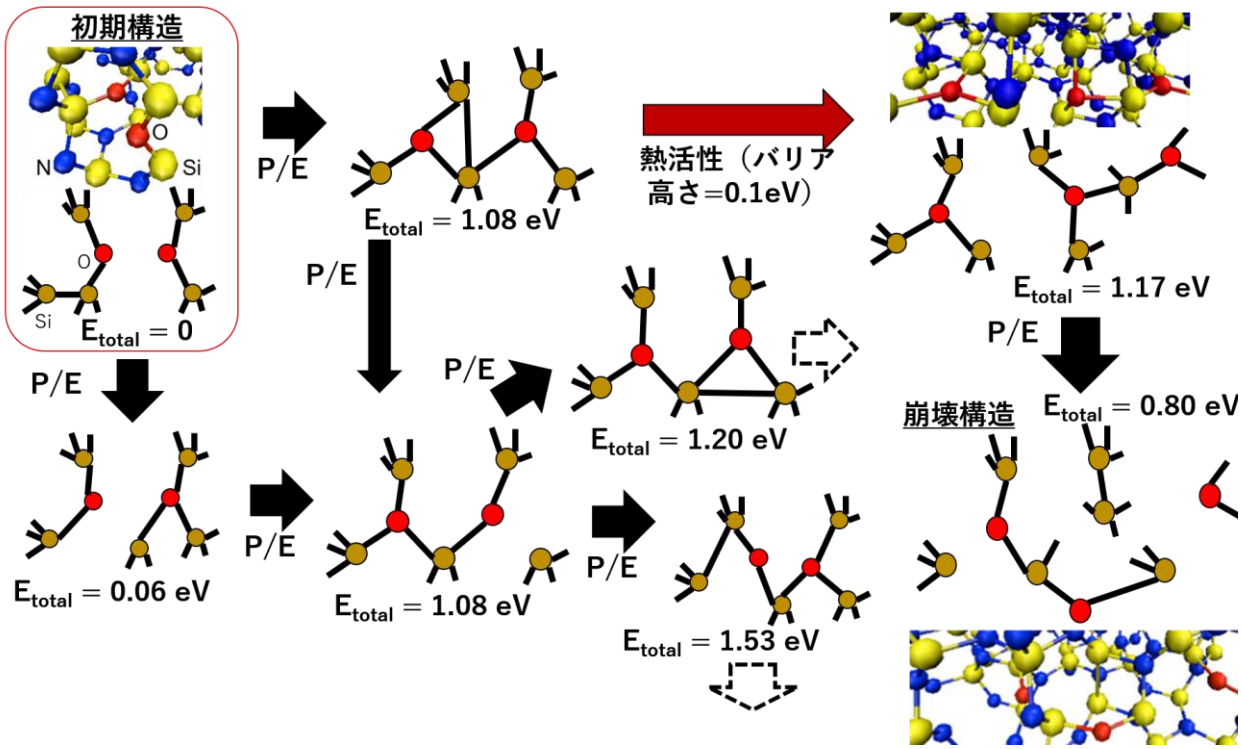


図 21：最安定構造と P/E サイクルおよび熱活性により出現する準安定構造．約 0.1eV という低いレベルの熱活性により非常に大きな原子構造の崩壊が発生する．

さらに，崩壊を起こした構造は，元の構造とは異なるメモリ特性を示すことが計算より示された．図 22(b)では，形成エネルギーをフェルミエネルギーの関数としてプロットしている．初期構造では，中性荷電状態および正の電荷状態 $q = +2$ が安定であり，ホールトラップのみが可能であった．これに対し，崩壊した構造では $q = -2$ も安定になり，ホールと電子の両方をトラップすることが可能になっている．これらの結果は，SiN 層中への O 原子の混入が原子構造の崩壊をもたらし, P/E 動作の繰り返しでメモリ特性が変化することを示唆している．これは，V_T がシフトしていくことで，メモリの書き込み状態と消去状態を判別不可能にする可能性がありメモリの特性としては劣化していく．したがって，P/E サイクル耐性の高い MONOS 型メモリを実現するためには，このような O 原子混入の抑制が不可欠である．

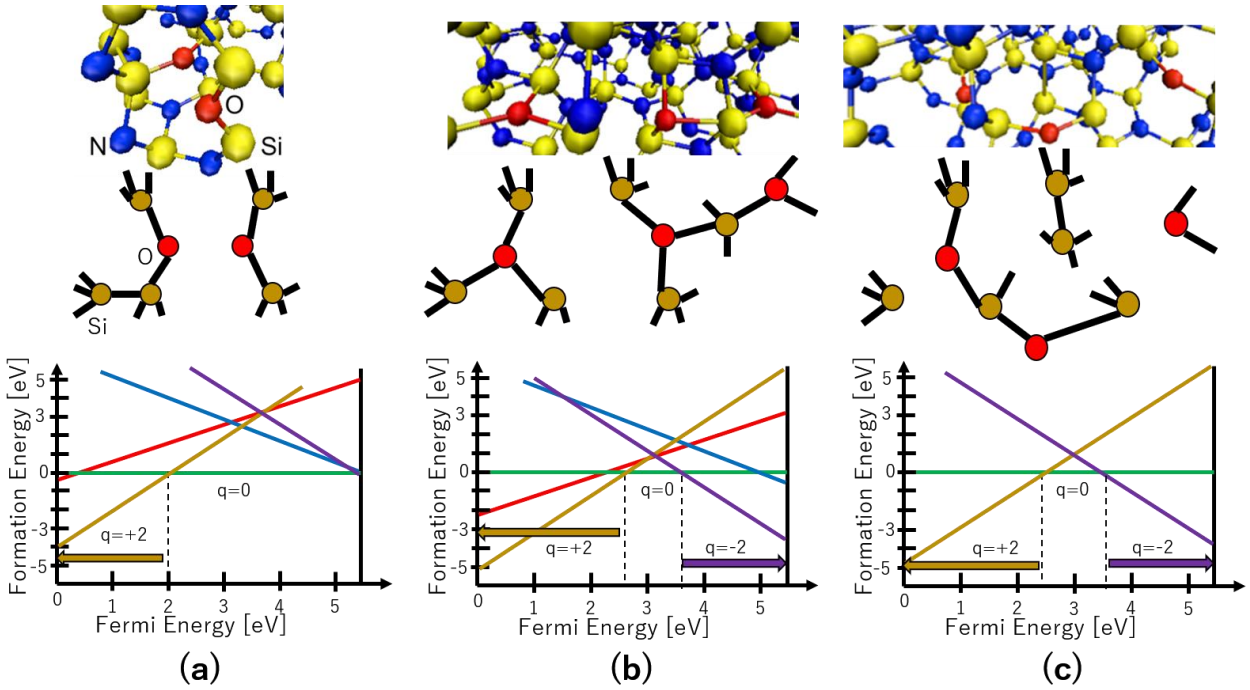


図 22：局所崩壊経路における原子構造と各構造の形成エネルギー図 (a)初期(最安定)構造およびその形成エネルギー (b)低バリア(約 0.1 eV)熱活性と P/E 動作後の構造およびその形成エネルギー図 (c)崩壊後構造とその形成エネルギー．O 原子は非常に長い距離を移動し，SiN の局所構造の崩壊を引き起こす．さらに，構造変化(崩壊)によって記憶特性が減価する．最初の構造では，ホールトラップのみが可能である(q = +2 および 0 状態が安定)．しかし，崩壊後の構造では，ホールトラップと電子トラップの両方が可能である(q = +2, 0, −2 の状態が安定)．

一方 O-1 原子置換欠陥については，上記のような不可逆性を示さないことが計算結果より分かった．O-1 原子置換欠陥の形成エネルギーを図 23 に示す．このグラフは前述のように，同欠陥がトラップ可能な電荷を示している．ここでは SiN バンドギャップ中で正の荷電状態と中性荷電状態のみが安定であるため，この欠陥はホールトラップのみが可能である．安定であった正の荷電状態(q=+1)の安定構造を図 24 に示す．ここでは，O 原子は N 原子

と同じく 3 配位を取ることで，原子構造全体で Si_3N_4 と同様の形を見せる．また，中性荷電状態と正の荷電状態との間で大きな構造変化は発生せず, P/E サイクルに可逆的な特性を示し，初期の最安定構造に戻ることができる．これは，O-2 原子混入欠陥とは異なり，P/E サイクルを繰り返しても同様のメモリ特性を示し続ける電荷トラップとして働くことを示している．

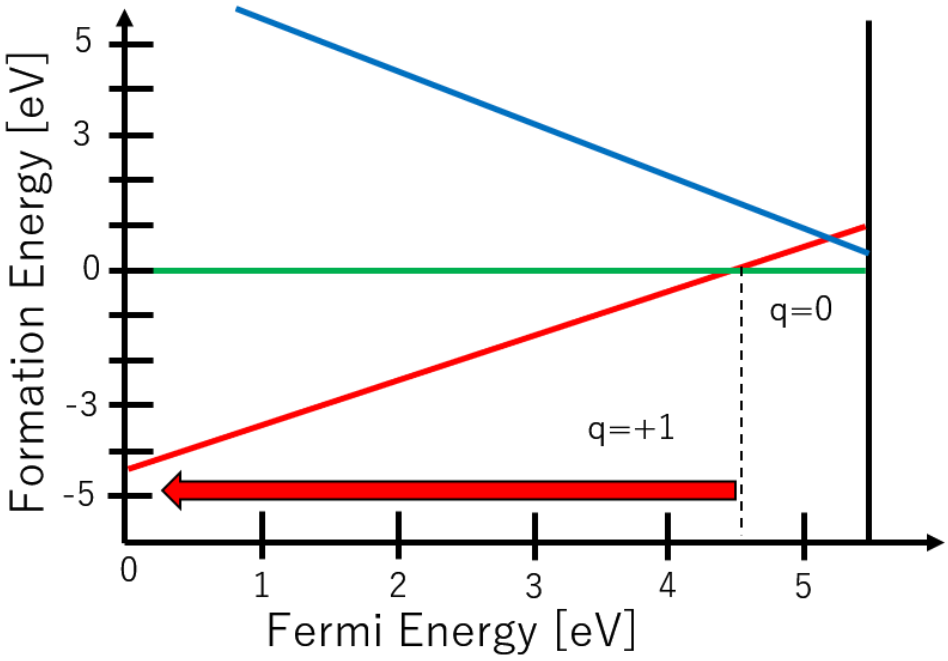


図 23：O-1 原子置換欠陥の形成エネルギー．この欠陥では，ホールのみがトラップ可能である．

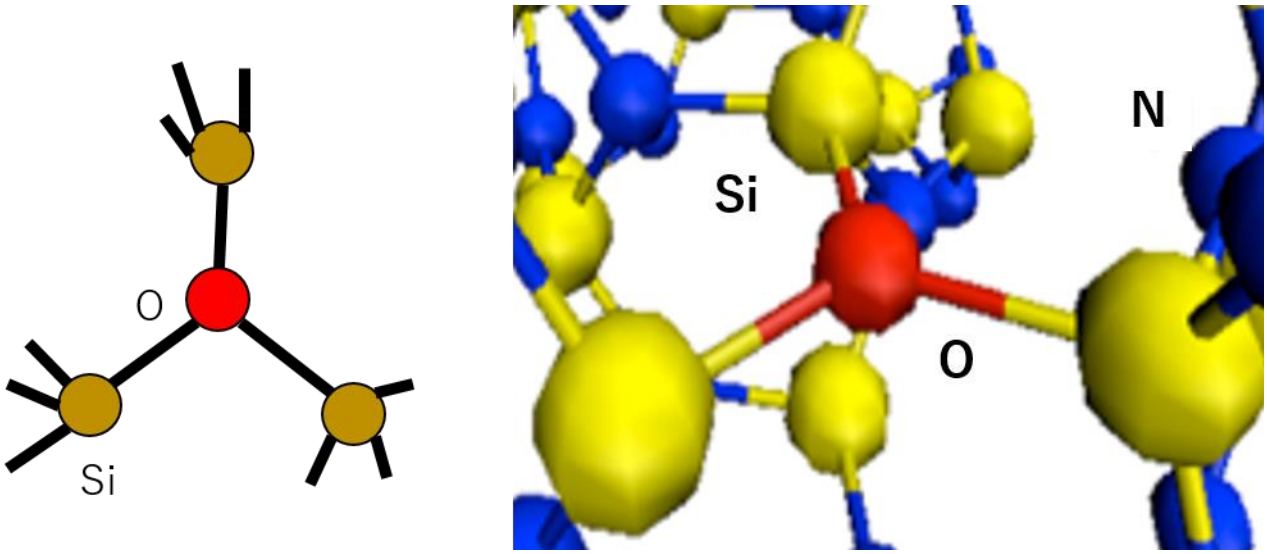


図 24：O-1 原子置換欠陥の中性荷電状態における最安定構造．O 原子は N 原子同様の 3 配位を取る．また，ホール注入後もほぼ同様の構造を保つ．

4. MONOS 型メモリにおける SiN 層中 N 原子空孔のメモリ特性

この章では，MONOS 型メモリにおける優良な電荷トラップとして，SiN 中の N 原子空孔を提案する．N 原子空孔の計算モデルを説明したのち，P/E サイクルに対して同欠陥が可逆的な挙動を示すことおよびその際の構造変化が小さいことを説明する．その後，N 空孔周辺への O 原子および H 原子混入の影響について述べる［84, 87, 91］.

4.1. 計算モデルと計算条件

本章の計算では，スーパーセルおよび計算条件は第 3 章と同一のものを使用した．擬ポテンシャルも同じくウルトラソフト擬ポテンシャルを採用している．

4.2. N 原子空孔

本節では，SiN 層中の N 原子空孔欠陥として，前述の 84 原子スーパーセルにおいて 1 つの N 原子を取り除いた単純な N 原子空孔モデルの特性について検討した結果を述べる．

図 25 に，この N 原子空孔における中性荷電状態の最安定構造を示す．この状態では，N 空孔に近接する Si 3 原子が二等辺三角形を形成する．この非対称構造は，Jahn-Teller 効果に起因している［84］．Jahn-Teller 効果では，対称性の高い構造では縮退していたエネルギー準位をあえてその対称性を破るで分割し，占有する準位の電子エネルギーを安定化させる(図 26(a))．図 26(b)および図 26(c)に，中性荷電状態における最高半占有および最低非占有 KS 軌道を示す．この欠陥では，Si 3 原子が正三角形を形成する際には縮退していた 2 つの準位を，二等辺三角形に変形して原子欠陥構造の対称性を破ることにより分割し，電子が占有している準位を安定化している．

次に，荷電状態の安定性について述べる．図 27 に本欠陥の各荷電状態での形成エネルギーを示す．この系では正($q = +1$)，中性($q = 0$)，負($q = -1$)の荷電状態が全て安定に存在

し，そのため N 原子空孔はホールと電子の両方をトラップできる．Jahn-Teller 効果では対称性を崩す小さな構造変化のみで電子の占有準位を安定化させるため, 同効果の範囲で電子/ホールトラップが発生した際にも周囲の構造変化は小さなものに留まることが期待される．本欠陥でもその原子構造は，N 原子空孔周りの Si 3 原子が二等辺三角形を取る中性荷電状態の安定構造から, ホールと電子の注入によりそれぞれ正三角形構造と歪みの大きい二等辺三角形構造に変化する(図 28)．これらの構造変化では，共有結合によるネットワークの再配列が発生せず, P/E サイクルに対しても可逆的に変化することで, 元の最安定構造に戻ることができる．中性荷電状態では二等辺三角形であった N 原子空孔周辺の Si 原子は，正の荷電状態では正三角形となる．これは，Jahn-Teller 効果により安定化されていた占有準位が空になることで，対称性の高い状態に戻り，系全体を安定化している．一方，負の荷電状態では，Jahn-Teller 効果により安定化された占有準位にもう 1 つ電子が入ることで，より対称性を崩した構造に変化して占有準位を安定化したほうが系全体のエネルギーは下がる．

このように，本欠陥では P/E サイクルでの構造変化は小さくかつ可逆的であり，P/E サイクルを繰り返しても安定して動作することが示唆された．そのため，電荷トラップメモリおよび MONOS 型メモリにとって最も適切な欠陥の 1 つであるといえる．

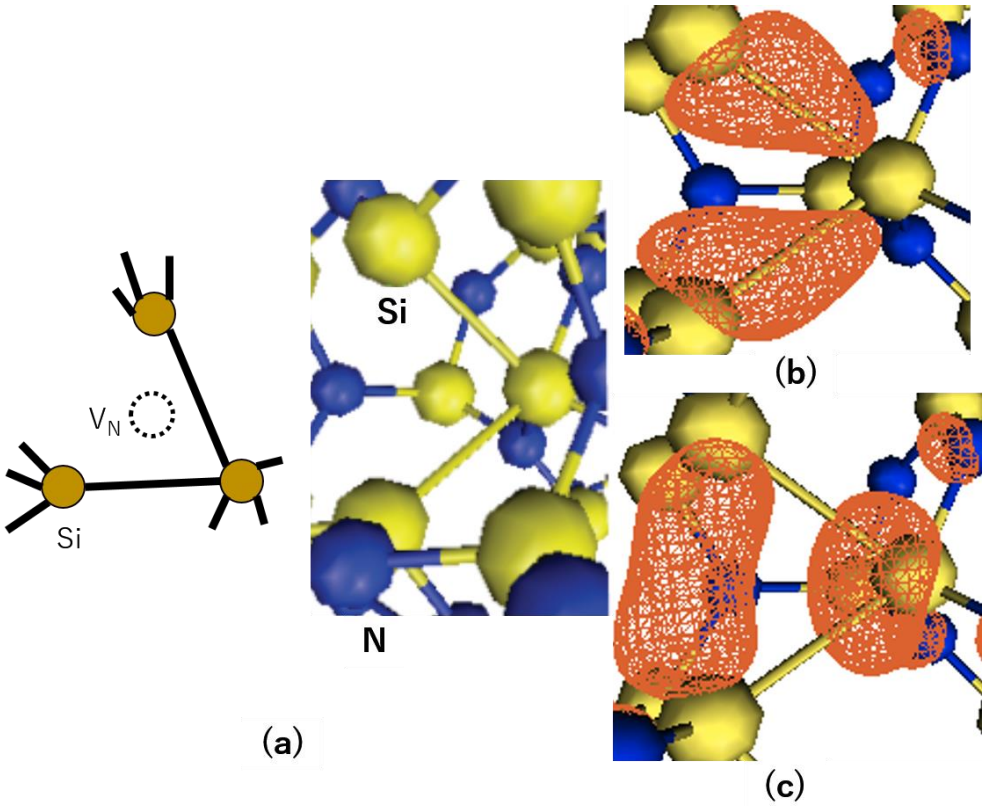


図 25：N 原子空孔欠陥の中性荷電状態での最安定状態(a) 原子構造およびその模式図 (b) 最高半占有 Kohn-Sham 準位(b)最低非占有 Kohn-Sham 準位．どちらの場合も，0.004(e/a.u.^{3})の面を示している．

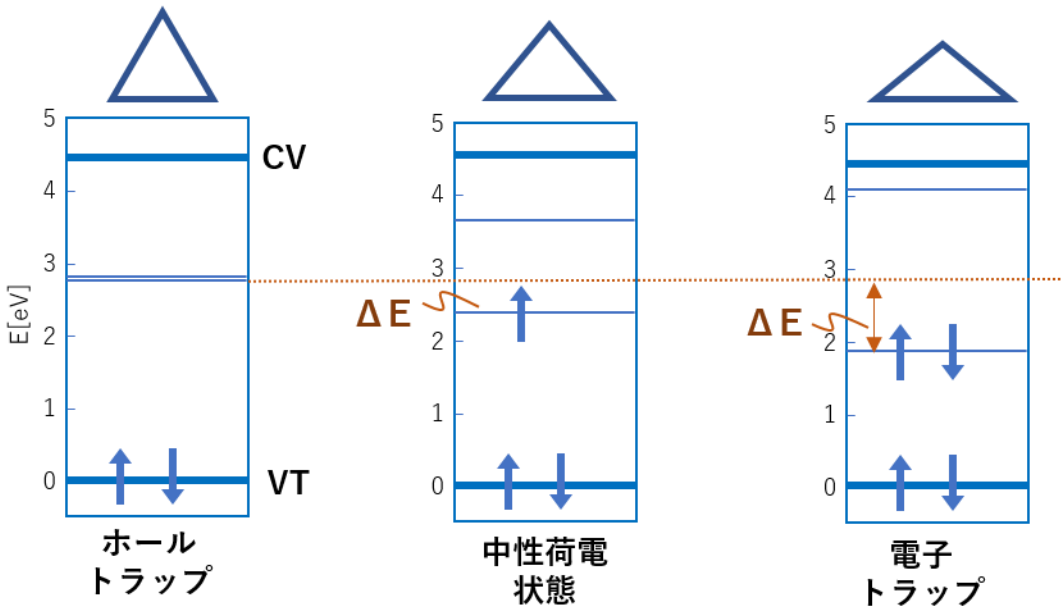


図 26：N 原子空孔欠陥での Jahn-Teller 効果．対称性を破ることでエネルギー準位が分裂し，電子が占有している準位がエネルギー利得 ΔE を得ることで安定化する．

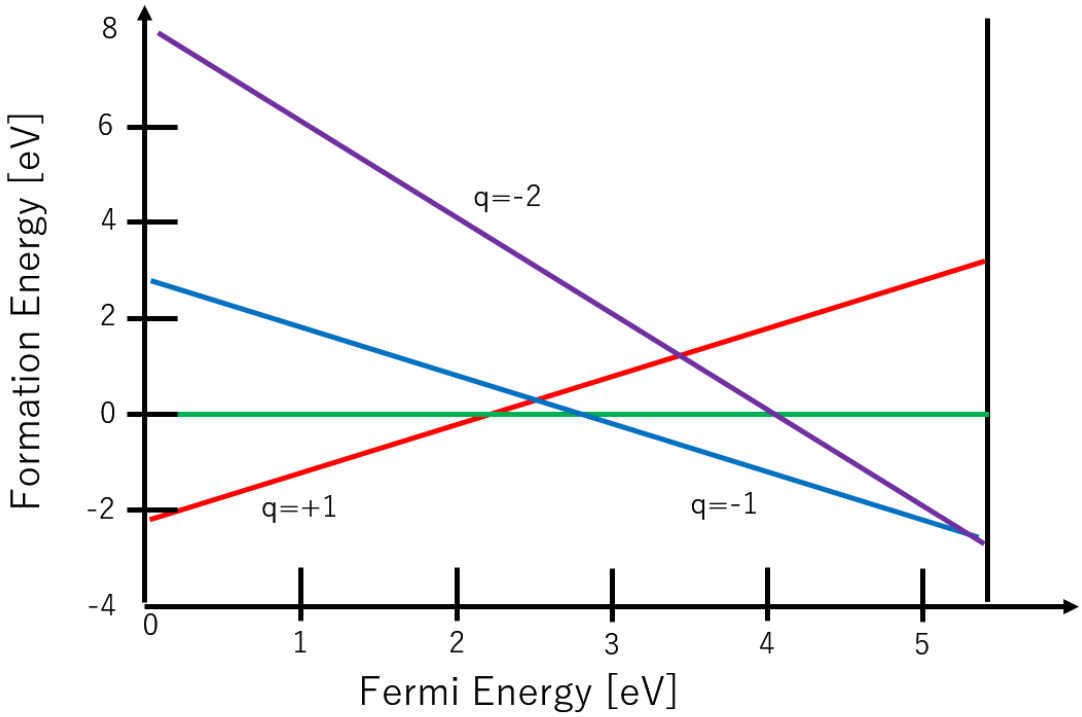


図 27：N 原子空孔欠陥における荷電状態依存の形成エネルギー．この欠陥では $q = +1$, 0, -1 が安定である．

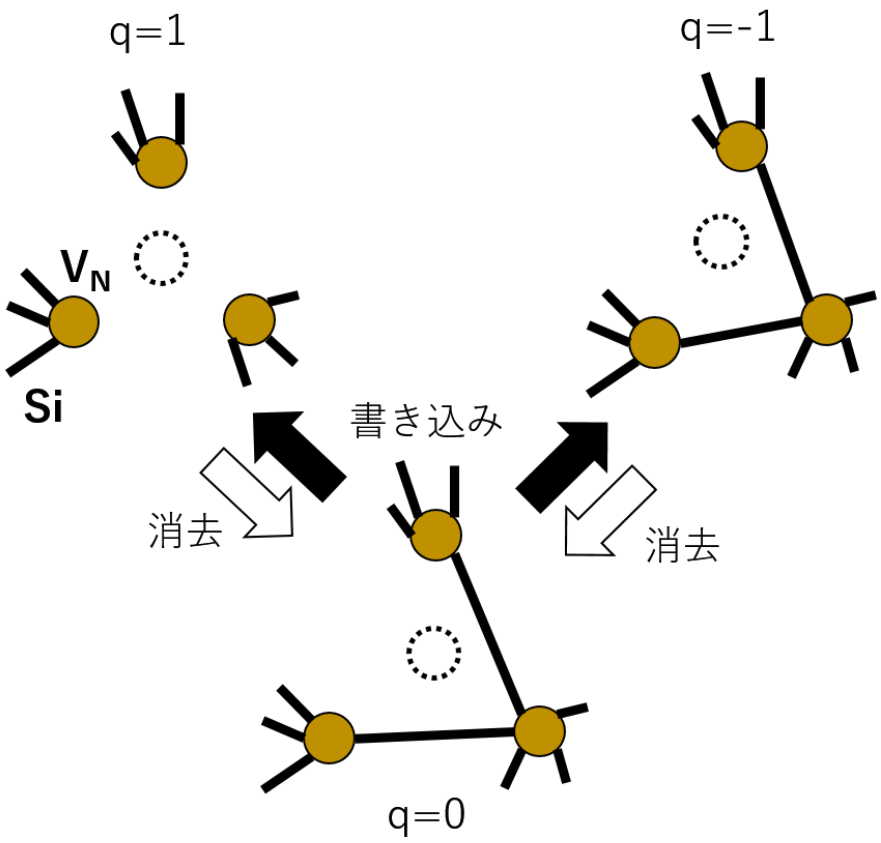


図 28：N 原子空孔欠陥の P/E 動作に対する原子構造変化．N 原子空孔周辺の Si 原子が作る三角形の対称性が変化するのみであり，その構造変化は可逆的である．

4.3. N 空孔周辺への他原子混入の影響

ここから，N 原子空孔欠陥への H 原子および O 原子混入の影響についての調査結果について述べていく．Si_3N_4 中での H 原子は，N-H 結合を作った状態が熱的に安定であることが知られているが，SiN 層中の Si 空孔に H 原子が混入した場合にはバンドギャップ中に欠陥準位が現れないことが分かっている [48]．一方，H 原子が取り込まれた N 原子空孔では，

MONOS 型メモリにおける SiN 層中 N 原子空孔のメモリ特性

過去の理論的な研究の報告によりバンドギャップ内に欠陥準位を形成することが示唆されている．SiN 層中で電荷をトラップできるのはバンドギャップ中の欠陥準位であるためであり，MONOS 型メモリの電荷トラップサイトとしてメモリ特性に影響を及ぼすのは H 原子が混入した Si 原子空孔ではなく，N 原子空孔であると予想される．

SiN 層の N 原子空孔への H および O 原子混入の影響を調べるにあたり，SiN 層を模擬したスーパーセル内で一つの N 原子が空孔になった欠陥モデルに加え N 原子空孔の最近接 N 原子のうち一つのを O 原子で置換した欠陥モデルを用意した(図 29)．また，H 原子取り込みの影響を検討するため，各 N 原子空孔モデルに 1 つないし 2 つの H 原子を追加し，安定性とメモリ特性への影響を調査した．

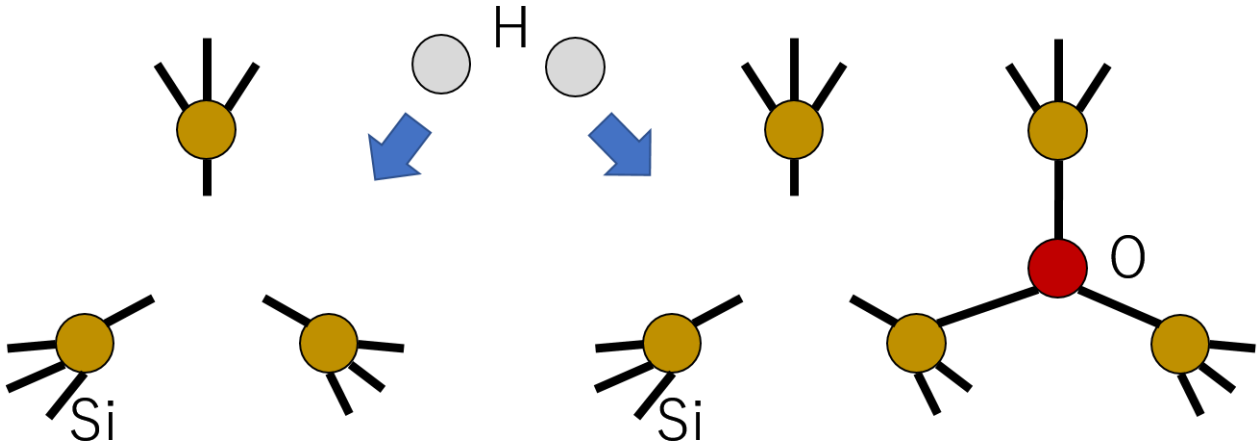


図 29：H 原子混入を考慮した N 原子空孔欠陥モデル．(左)単純 N 原子空孔欠陥　(右)O 原子混入欠陥.

4.3.1. H 原子混入

H 原子の安定性評価手法

H 原子混入 N 原子空孔欠陥の相対的な安定性を，組み込みエネルギーΔEを以下のように定義して計算することによって検討した．

$$\Delta E = E_{tot} - \left\{E_V + \frac{n}{2}E_{H2}\right\}. \tag{99}$$

ここで，E_{tot}は N 原子空孔と H 原子の両方を含むシステムの全エネルギー，E_Vは N 原子空孔のみを含むシステムの全エネルギー，E_{H2}は水素分子の全エネルギーを示す．nは系内の H 原子の数を示す．ΔEが低いほど，H 原子はその欠陥構造に組み込まれた状態が安定であると言える．

N 原子空孔内の H 原子

最初に単純 N 原子空孔への H 原子混入について考える．この欠陥での組み込みエネルギーΔEの計算結果は，H 原子 1 つの場合には－0.27 eV であり，H 原子 2 つの場合には+0.92 eV であった．この結果は，単純な N 原子空孔においては，混入する H 原子の数は 1 つの方が 2 つの場合よりもエネルギー的に安定であることを示している．H 原子の混入数が 2 つになると不安定となるのは，N 原子空孔に 2 つの H 原子を格納する十分な空間がないという幾何学的な制限による．図 30 に，2 つの H 原子が混入した N 空孔モデルの最適化後の原子構造を示す．この構造において，2 つの H 原子は H-H 結合ではなく，Si-H 結合を形成する．しかし H 原子間の距離は 1.38 Å と非常に近く，それらの間に立体障害が生じていることが分かる．このような理由から，本 N 原子空孔欠陥については，H 原子混入状態とは 1 つの H 原子が混入した状態であると仮定する．

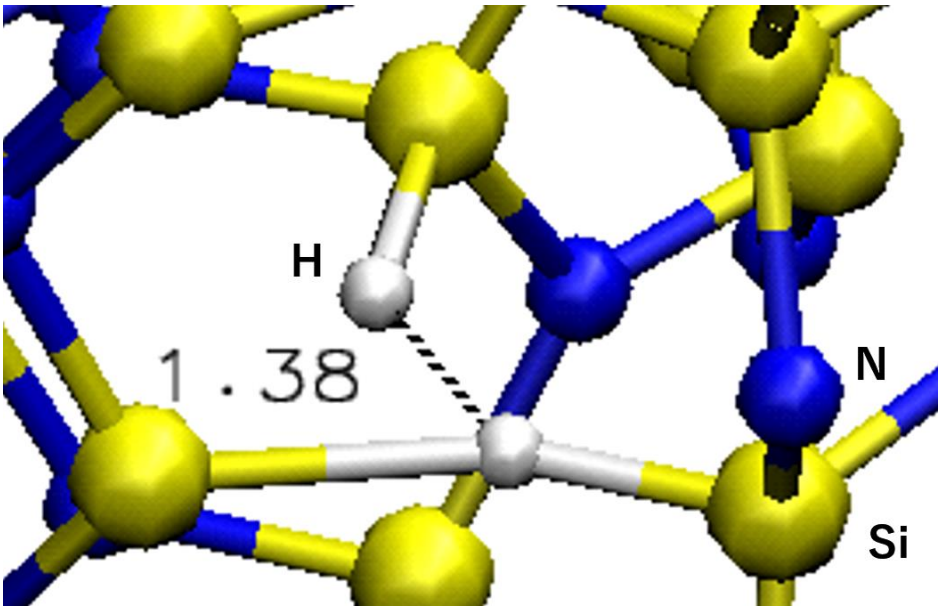


図 30：H-2 原子混入の N 原子空孔欠陥における中性荷電状態の最安定構造．Si-H ボンドを形成した二つの H 原子が非常に近く(1.38 Å)に存在し，立体障害が発生していることが分かる．

次に，P/E 動作中の H-1 原子混入 N 原子空孔欠陥の構造変化について説明する．図 31 は，安定に存在する各電荷状態の幾何学的な構造を概略的に示したものである．H 原子混入のない N 原子空孔欠陥における安定に存在する各荷電状態とそこでの原子構造は，上で既に述べているためここでの説明は割愛する．

スーパーセル中の N 原子空孔周辺には 3 つの Si 原子が位置しており，そのままでは各々がダングリングボンドを有する．前述の単純 N 原子空孔欠陥ではこれらのダングリングボンドに起因する準位が Jahn-Teller 効果により電子・ホールをトラップしていた．H 原子が 1 原子混入した本欠陥での中性荷電状態では，3 つの Si ダングリングボンドのうちの 1 つは，混入した H 原子による終端で安定化され，他のものは Si-Si 結合を再構成する．一方，正の荷電状態(q = +2)では，2 つの Si ダングリングボンドがホールを捕捉し，他方は H 原

子によって終端される．負の荷電状態($q = -2$)の場合，N 空孔周りの Si 原子は全て 5 配位をとり H 原子は 3 つの Si-Si 結合のうちの 1 つに挿入される．これらの構造変化では，H 原子の移動は N 空孔内に限定されており，周囲の Si 原子も大きな構造変化は起こさない．そのため，電子/ホールが注入された状態から中性荷電状態に戻して構造最適化をかけることで最安定構造に戻ることが分かった．本欠陥では，P/E サイクル中に可逆的に構造を変化させると考えられる．この結果は N 空孔欠陥への H 原子混入が P/E サイクル耐性を低下させないことを示唆している．

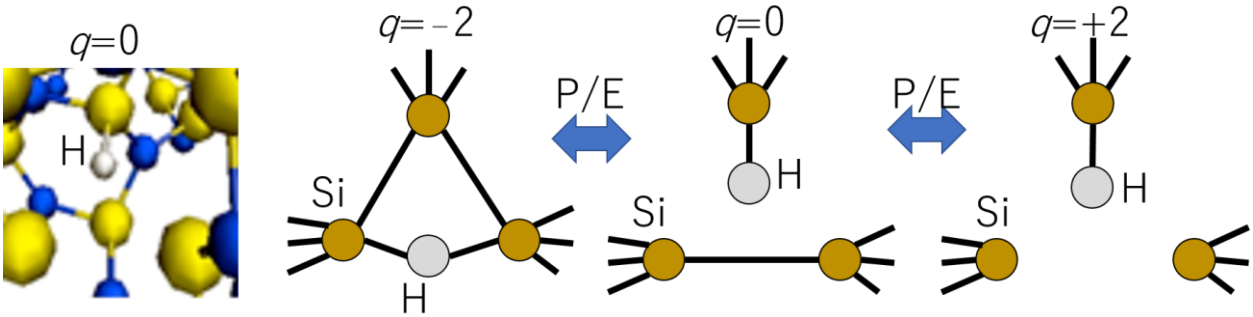


図 31：(左)H-1 原子混入 N 原子空孔欠陥における中性荷電状態の最安定構造　(右)P/E 繰り返しでの原子構造変化．その変化は可逆的であり，N 原子空孔の高い P/E 繰り返し耐性が維持されている．

4.3.2. O 原子混入

導入部で述べたように，従来の製造プロセスでは，SiN 層に O 原子および H 原子の混入が発生する．ここでは，N 原子空孔欠陥の周囲に O 原子および H 原子が同時に混入した際のメモリ特性への影響を調べる．

N 原子空孔付近への O 原子混入

最初に，N 原子空孔付近へ O 原子のみが混入した場合の影響を検討する．本研究では，この O 原子混入を，N 原子空孔の最近接の N 原子を O 原子で置換することでモデル化した．図 32 に，その欠陥における，中性荷電状態での最安定構造を示す．Si_3N_4 中では通常 3 配位をとる N 原子だが，置換された O 原子は SiO_2 同様 2 配位を取り，周囲の Si 原子にダングリングボンドが発生する．ここでは，N 原子空孔周辺の Si 原子のダングリングボンドと Si-Si ボンドを再構成することで安定化している．これにより，全ての Si 原子は 4 配位，N 原子は 3 配位と Si_3N_4 中と同様の配位数を取ることができる．

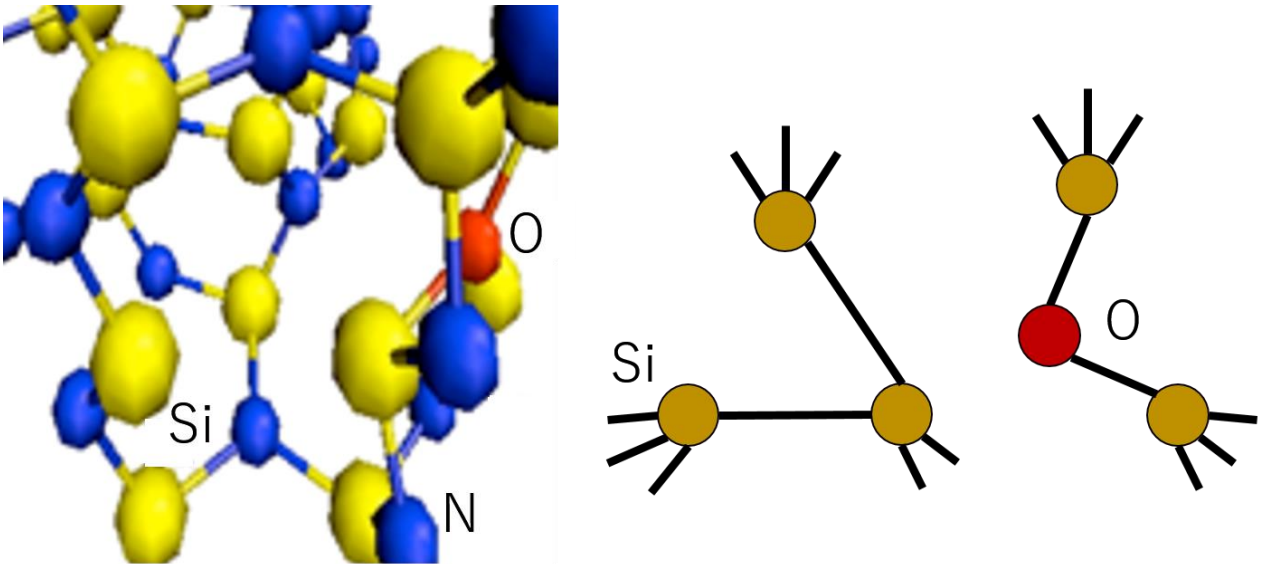


図 32：(左)O 原子混入 N 原子空孔欠陥 と(右)中性荷電状態での最安定構造．O 原子が SiO_2 中と同様の 2 配位を取り，N 原子空孔周辺の Si ダングリングボンドは Si-Si ボンドを作ることで安定化されている．

次に，この欠陥の P/E 動作に対する挙動を検討するため，図 33 に電荷状態ごとの形成エネルギーをプロットする．Si_3N_4 のバンドギャップ中にフェルミエネルギーがある場合，この欠陥で安定に存在する荷電状態は正($q = +2$)，中性($q = 0$)，および負($q = -2$)であり，ホールと電子をトラップできることが分かる．

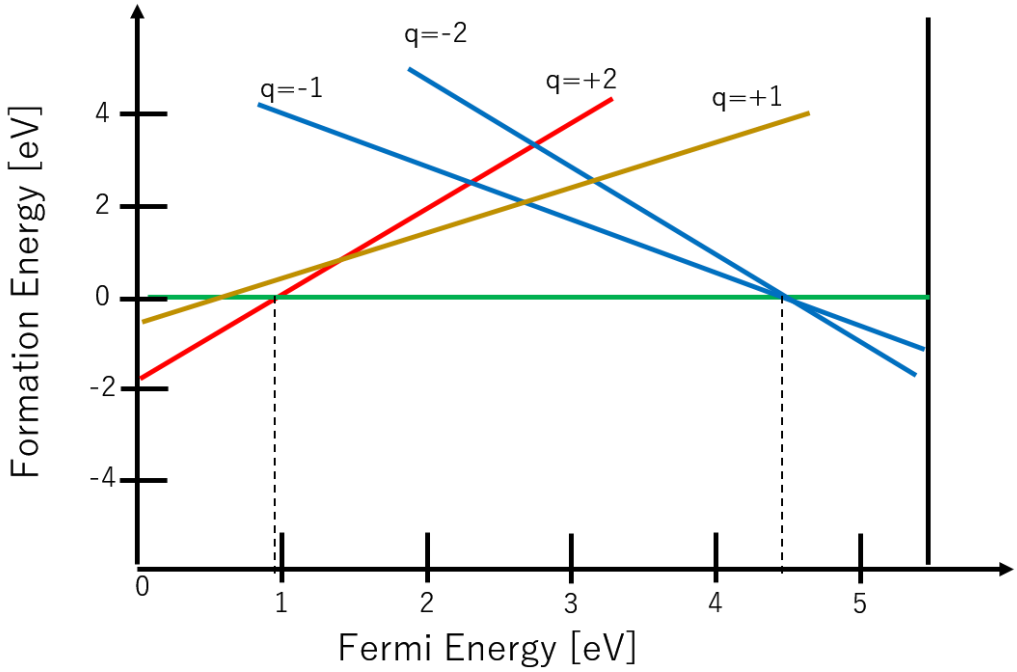


図 33：O 原子混入 N 原子空孔欠陥の形成エネルギー．この欠陥では，q=－2，0，+2 が安定に存在する．

図 34 に，安定に存在する電荷状態間での構造変化を概略的に示す．この欠陥でも P/E 動作に対する構造変化は N 原子空孔周辺に限定され，大きな共有結合の大きな再構成は発生しないことが分かった．正(q = +2)の荷電状態では，中性の構造から 2 つの Si-Si 結合が破壊されるが，O 原子が 3 配位になり Si-O 結合を形成する以上の共有結合ネットワークの再構成は見られない．また，負(q = －2)の荷電状態では中性荷電状態の構造に加えて Si-Si 結合が形成されるのみである．各荷電状態(例えば，q = 0)について最適化された形状を初期状態として，系を他の荷電状態(q = 0 → + 2)に変更して再度構造最適化し，得られた構造を元の構造(q = + 2)と比較した．その結果，再度最適化された構造はすべて元の安定構造と同じであり，O 原子混入 N 空孔欠陥が，P/E サイクル中に可逆的構造変化を引き起こすこ

とが示された．そのため，O 原子混入は N 原子空孔欠陥の有する高い P/E サイクル耐性に影響を与えないと思われる [84].

各荷電状態の構造的特徴は，電子構造からも説明ができる．図 35 に，中性荷電状態の KS 軌道の最高占有および最低非占有軌道を示す．これらの軌道は，空孔サイトの周りに大きな振幅を有している．前者の状態は Si-Si 結合上に振幅を有し，後者は Si 原子間に局在する．これらの KS 軌道の両方は，Si-Si 結合の再構成等による大きな構造変化を発生させるようなものではない．

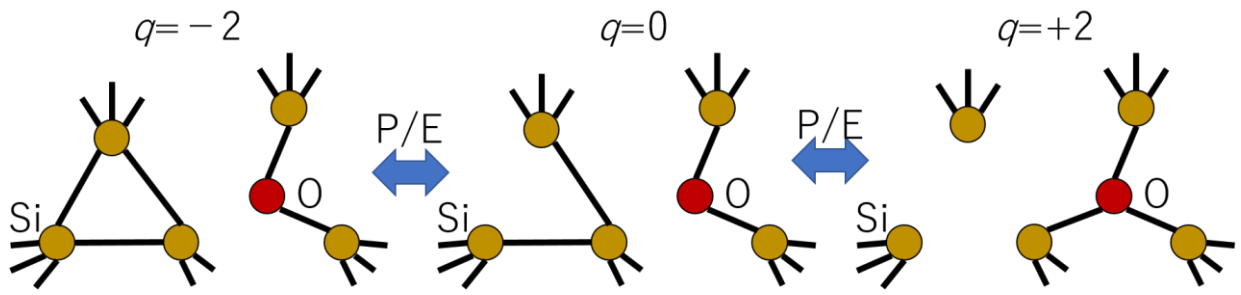
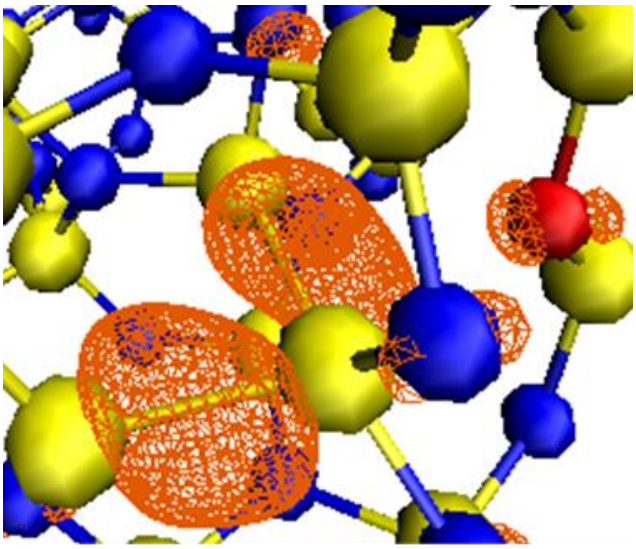
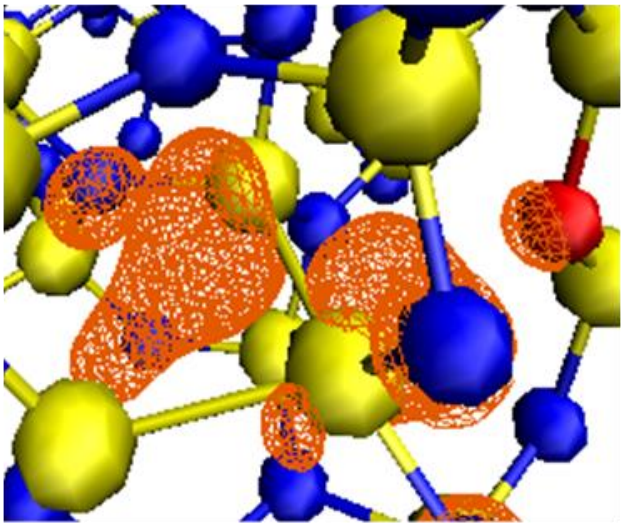


図 34：O 原子混入 N 原子空孔欠陥の P/E 動作に対する構造変化．この欠陥は可逆的な構造変化を示し，P/E の繰り返しに対し高い耐性を持つことが分かった．



(a)



(b)

図 35：O 原子混入 N 原子空孔欠陥における，中性荷電状態での(a)最高占有 KS 軌道および(b)最低非占有 KS 軌道の電荷密度等値面.

ここで，O 原子混入 N 空孔欠陥についても H 原子の混入エネルギーを考える．中性荷電状態における H- 1 原子および 2 原子の混入エネルギーは，それぞれ+1.27 eV と+0.54 eV であった．この結果は，この欠陥では H 原子の混入がその数によらずエネルギー的に不安定であることを示唆している．この不安定性の理由は，H 原子混入時の原子および電子構造からも理解することができる．図 36 および図 37 は，それぞれ，H-1 原子混入モデルでの最適化された原子構造および最高占有 KS 軌道を表す．これらの図から，H-1 原子混入モデルでの不安定性の主要因が 2 つの 5 配位 Si 原子と 2 配位の H 原子であることが分かる．また，H-2 原子混入の場合には，2 つの H 原子が互いに 1.80 Å と短い距離で近接しており，O 原子混入のない N 原子空孔の際と同様に H 原子同士での立体障害が発生している(図 38)．

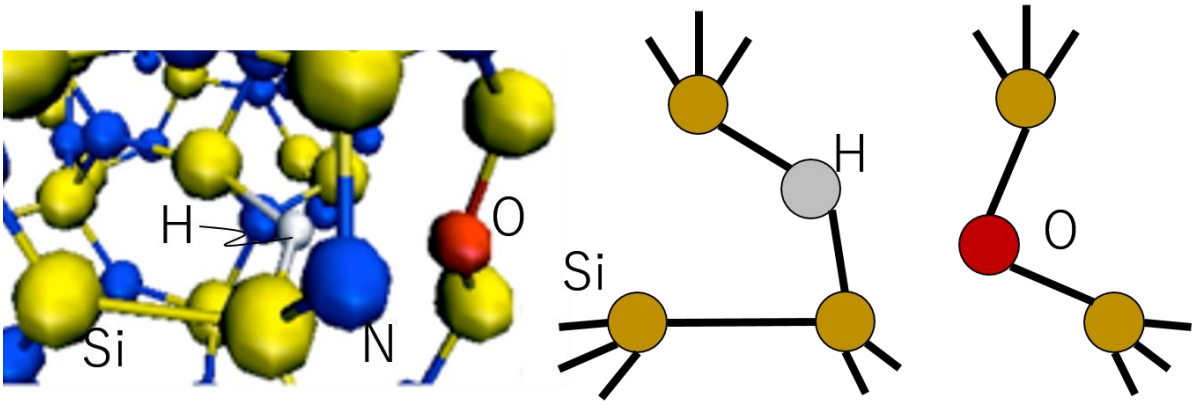


図 36：O 原子混入 N 原子空孔欠陥における，H-1 原子混入時中性荷電状態での最安定原子構造．右は，欠陥の原子構造を模式的に示したものである．

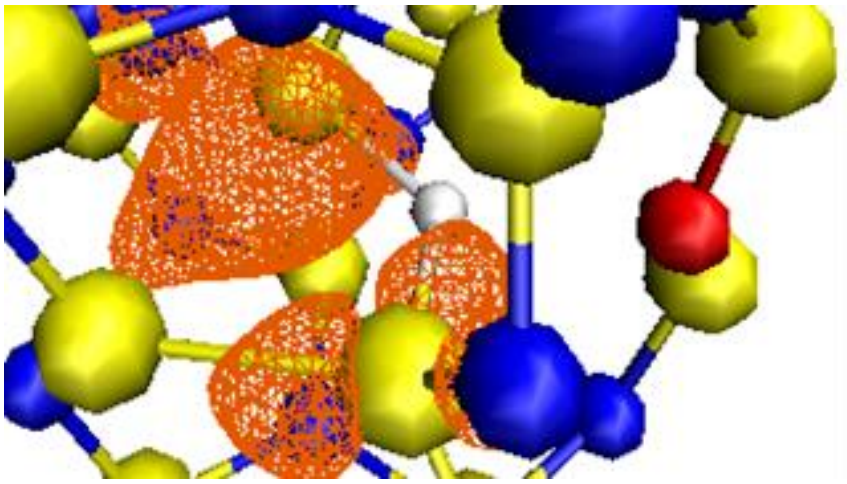


図 37：O 原子混入 N 原子空孔欠陥における，H-1 原子混入時中性荷電状態での最高占有 KS 準位電子密度の等値面(0.004 e/a.u.^{3}).

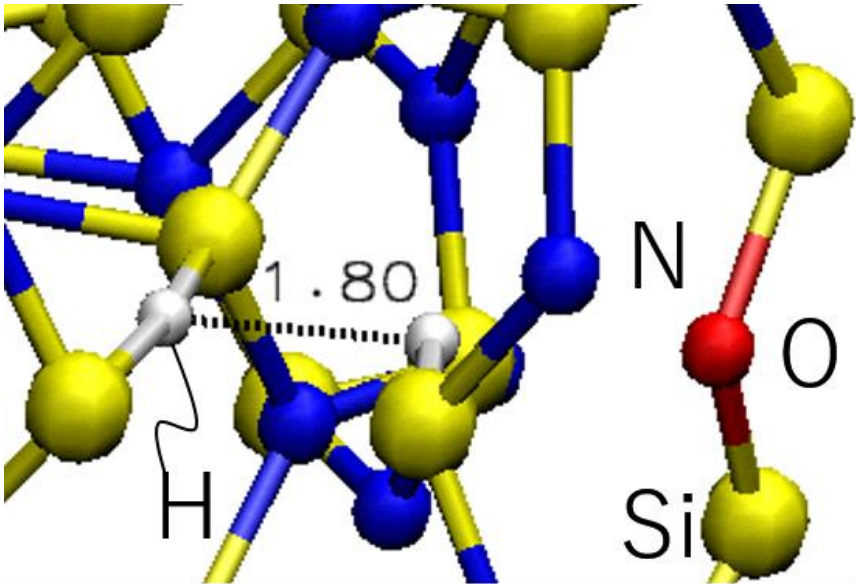


図 38：O 原子混入 N 原子空孔欠陥における，H-2 原子混入時中性荷電状態での最安定構造．二つの H 原子間距離が 1.8 Å と近接しており，立体障害が発生していることが分かる．

MONOS 型メモリにおける SiN 層中 N 原子空孔のメモリ特性

この節では，MONOS 型メモリの SiN 層中における N 原子空孔に対し，H および O 原子混入がメモリ特性に与える影響を検討してきた．その結果，単純な N 原子空孔に対しての H 原子混入は，複数原子よりも 1 原子混入がエネルギー的に有利である一方，O 原子が混入した N 原子空孔では，H 原子の混入は数に関係なくエネルギー的に好ましくないことも見出した．特筆すべきは，H 原子および O 原子混入の有無にかかわらず，N 原子空孔が高い P/E サイクル耐性を維持することである．この結果は，H 原子および O 原子の混入が避けられない現実的なプロセス条件においても，MONOS 型メモリの SiN 層中に存在する N 原子空孔欠陥の高い P/E サイクル耐性が維持されることを示している [87].

5. SiN ベース ReRAM 中の H 原子

この章では，SiN をメモリ層に使用した ReRAM について，そのメモリ状態を保存する抵抗値変化の要因(メモリセンタ)である Si ダングリングボンドの着脱のメカニズムを，DFT に基づいた第一原理計算により調査した結果を述べていく．特に，P/E サイクルに耐性の高いメモリセンタの解明に焦点を当てる．本研究での計算結果から，このメモリでは，SiN 層中の N 原子空孔中の Si-H 結合が P/E サイクルに対し，可逆的に着脱することが明らかになった．これは，上記格子欠陥が，高い P/E サイクル耐性を有する ReRAM に適したメモリセンタであることを示している．

最初に，本検討に使用した計算条件と計算モデルについて説明する．次に SiN 層中の N 原子空孔中の Si-H ボンドが P/E に対する振舞の詳細について述べ，最後に同格子欠陥のメモリセンタとしての挙動や特性について検討する [92].

5.1. 計算モデルと計算条件

ReRAM のメモリ層である SiN 中の Si-H を有する欠陥の挙動を調べるため，計算モデルを作成した．近年，ReRAM のメモリ層として Si リッチ SiN を用いたものよりも，Si_3N_4 に近い構成を持つ層を有する構造の方が不要なリーク電流が小さく，高い P/E サイクル耐性を有していることが報告されている [53]．そこで，SiN 層のモデルとして，β-Si_3N_4 の 168 原子スーパーセル(図 39)を用いた．さらにこのスーパーセルにおいて，Si ダングリングボンドまたは Si-H ボンドを有する欠陥として 1 つの N 原子を取り除き空孔とした欠陥モデルを用意した．このメモリでの P/E 動作は，MONOS 型メモリと同様，メモリ層(SiN 層)へ電圧を印可することにより行われる．そのため本研究では，欠陥モデルにホール/電子を注入/除去することにより P/E 動作を模擬した．

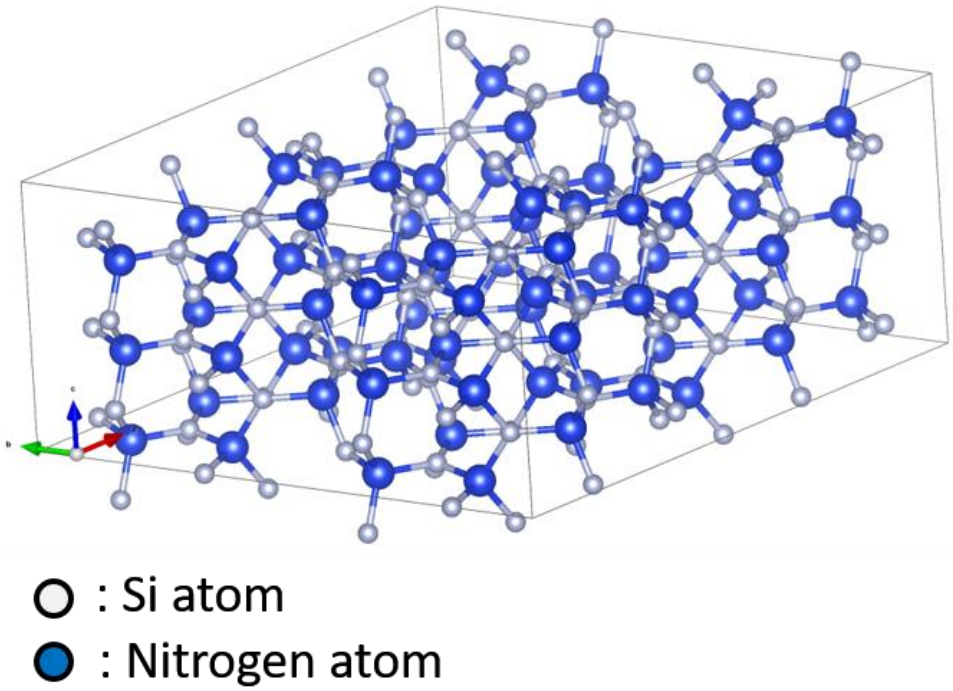


図 39: β -Si_3N_4 168-原子スーパーセル　　([92]より)

©2018 IEICE 許諾番号：19RB0004.

Si ダングリングボンドを H 原子で終端した Si-H ボンドの安定性について議論するため，式(93)のような終端エネルギー(E_{Term})を導入した．

$$E_{Term}(q) = \frac{\left[E_{\mathrm{w_H}}(q) - E_{\mathrm{wo_H}}(q) - \frac{nE_{\mathrm{H_2}}}{2}\right]}{n}, \tag{100}$$

ここで，$E_{\mathrm{w_H}}(q)$および$E_{\mathrm{wo_H}}(q)$はそれぞれ，H 原子を含む欠陥モデルと H 原子を含まない欠陥の電荷状態 q での全エネルギーである． nは欠陥モデルにおける H 原子の数である．SiN ベース ReRAM では，P/E 動作により着脱される H 原子は SiN 層内を移動すると考えられる．$E_{\mathrm{H_2}}$は，式(94)で定義される SiN 層中の H_2 分子の全エネルギーである．

$$E_{H2} = E(\mathrm{bulk} + \mathrm{H2}) - E(\mathrm{bulk}), \tag{101}$$

ここで，$E(\mathrm{bulk})$および$E(\mathrm{bulk}+\mathrm{H2})$は，$Si_3N_4$ スーパーセルおよび同スーパーセル内に H_2 分子を有した状態での全エネルギーである．図 40 は，スーパーセル内 H_2 分子モデルの安定な原子構造を示す．H_2 分子は Si 原子と N 原子からなる 6 員環内に存在している．

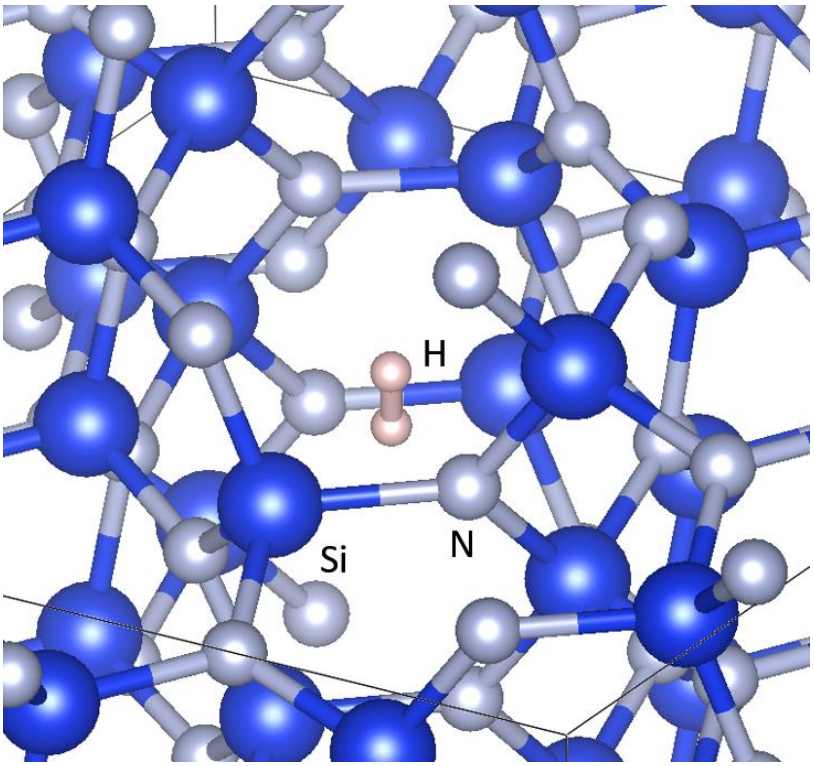


図 40:スーパーセル内 H_2 分子の安定構造 （[92]より）

©2018 IEICE 許諾番号：19RB0004.

本検討での第一原理計算では，VASP [59]に実装されている Perdew-Burke-Enzerhof により提案された Generalized Gradient Approximation (GGA) [69]と projected-augmented-wave potential [78]を用いた DFT シミュレーションを行った．平面波基底のカットオフエネルギーは 500.0 eV とし，k 点はブリルアンゾーン内で Monkhorst-Pack グリッドにおいて 2×2×3 点でのサンプリングを行った．構造最適化において，全ての原子にかかる力が 10 meV/Å より小さくなるまで構造緩和を行った．また本研究の計算で用いる系では，スピン

の効果が無視できるほど小さいことを確認し，この後の計算ではスピンの効果を考慮していない．

計算の妥当性を担保するものとして，バルク-β-Si_3N_4 の特性が計算結果と実験結果と非常によく一致していることを確認している．計算で得られた格子定数 a および c は，それぞれ 7.66 Å および 2.93 Å であり，実験値の格子定数 [93]は a = 7.61 Å および c = 2.91 Å である．計算結果の構造の可視化には，VESTA(visualization for electronic and structural analysis) [63]を使用した．

5.2. N 原子空孔欠陥と Si ダングリングボンド

この節では，SiN 層中の Si ダングリングボンドを有する欠陥として，N 原子空孔に注目する．本研究で用いた N 原子空孔欠陥モデルについて，図 41(a)に中性荷電状態での安定構造を示す．この構造では，N 原子空孔周囲の 3 つの Si 原子は二等辺三角形を作り，Jahn-Teller 効果によって安定化されていることは前の章で述べた通りである．他方で，同欠陥内に H 原子が 1 つ取り込まれた状態での中性荷電状態の最安定構造を図 41(b)に示す．N 原子空孔周りの 3 つの Si ダングリングボンドのうち一つは H 原子で終端され Si-H ボンドを形成し，残りの 2 つは Si-Si ボンドを形成することで安定化される．この原子構造ではすべての Si 原子と N 原子はそれぞれ 4 配位と 3 配位を取っており，これは Si_3N_4 バルク結晶内の配位数と同じであり安定な構造であると言える．また，この N 原子空孔欠陥内においては，立体障害により 2 つ以上の H 原子の混入がエネルギー的に不安定であることは前の章で述べた通りである．

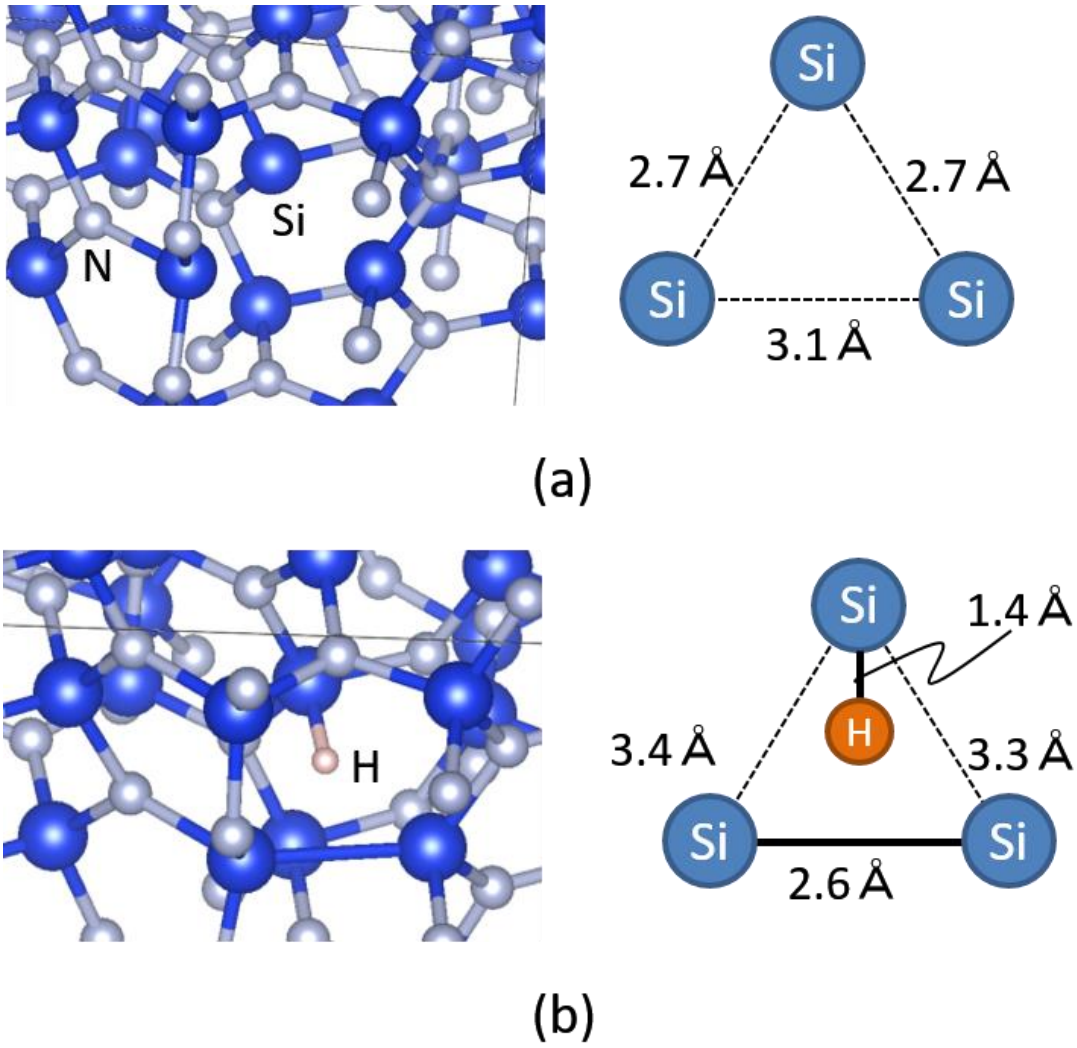


図 41:スーパーセル内(a)単純 N 原子空孔および(b) H 原子が 1 つ取り込まれた状態での中性電荷状態の安定構造　　([92]より)

©2018 IEICE 許諾番号：19RB0004.

次に，この欠陥での P/E 動作に対する挙動を調べる．P/E での正および負の電圧印可状態を想定し，正の荷電状態($q=+1$)と負の荷電状態($q=-1$)，および中性荷電状態それぞれでの終端エネルギー(E_{Term})を算出した．その結果，中性荷電状態では，$E_{Term}=-0.76$ eV であり，正と負の荷電状態ではE_{Term}はそれぞれ+0.43 eV と+0.70 eV であった．これらの結

果は，N 原子空孔中の H 原子の安定性が電子/ホールの注入によって変化することを示唆している．中性荷電状態においては，N 原子空孔中の H 原子は安定に存在している．しかしながら，この H 原子は正や負の荷電状態では不安定になる．したがって，この欠陥では，P/E 動作による電子/ホールの注入によって，可逆的に H 原子を捕獲/排除することが可能である．

図 42(a)および(b)に正の荷電状態($q=+1$)と負の荷電状態($q=-1$)の H 原子を含まない N 原子空孔欠陥の原子構造をそれぞれ示す．正の荷電状態においては，N 原子空孔周りの 3 つの Si 原子は正三角形を形成する．一方，負の荷電状態ではこれら 3 つの Si 原子は中性荷電状態よりも歪みの大きい二等辺三角形を形成する．このような構造は，前の章で述べた通り，Jahn-Teller 効果により占有準位が安定化されることで出現する．

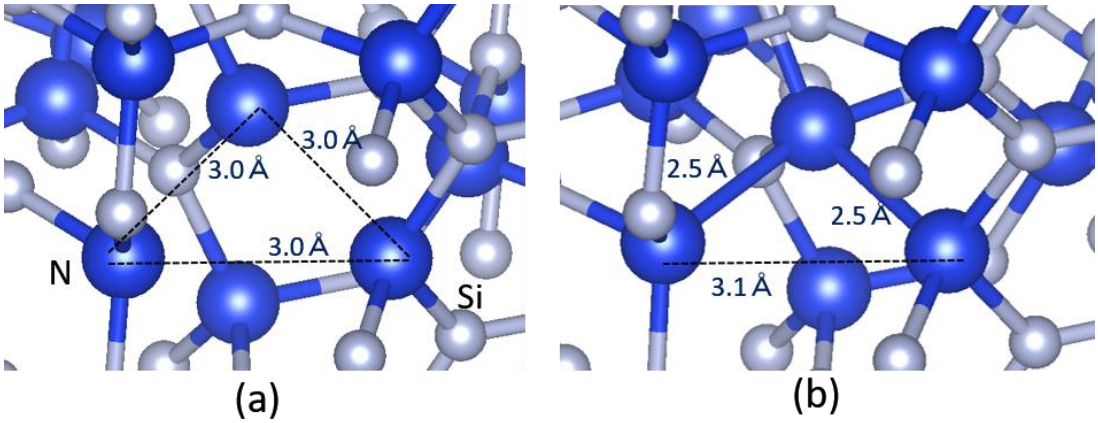


図 42: (a)正($q=+1$)および(b)負($q=-1$)の荷電状態における，H 原子を含まない N 原子空孔欠陥の最安定原子構造　([92]より)

©2018 IEICE 許諾番号：19RB0004.

これら安定な荷電状態の電気的な特性を検証するため，各状態および原子構造での状態密度(DOS)を計算した．DOS の計算結果と原子構造の簡易図を図 43 にまとめる．各 DOS プ

ロット内には，バルク Si のバンドギャップを示している [94]．これらを見ると，H 原子を含まない構造を取る正と負の荷電状態では，欠陥準位がバルク Si のバンドギャップ付近に存在していることが分かる．SiN ベース ReRAM の基板材料や電極として Si を使用する際には，このようなエネルギーの欠陥準位は，コンダクションパスとなることが知られており [95]，これは SiN 層の抵抗値の低下につながる．そのため，この状態は LRS に相当すると言える．一方，H 原子と Si-H ボンドを有する中性荷電状態では，欠陥準位はバルク Si のバンドギャップ周辺から Si_3N_4 のコンダクションバンドボトムおよびバレンスバンドトップ付近へシフトしており，コンダクションパスとしては働かなくなる．この状態は HRS に相当している．

これらの結果は，SiN 中の N 原子空孔欠陥では，P/E 動作による電子/ホール注入により LRS に対応する Si-H の無い(H 原子を有さない)状態と HRS に対応する Si-H の有る(H 原子を有する)状態の間を可逆的に変化できることを示している．このような欠陥は P/E サイクルに対して安定して機能し，P/E サイクル耐性の高いメモリセンタである [92]．

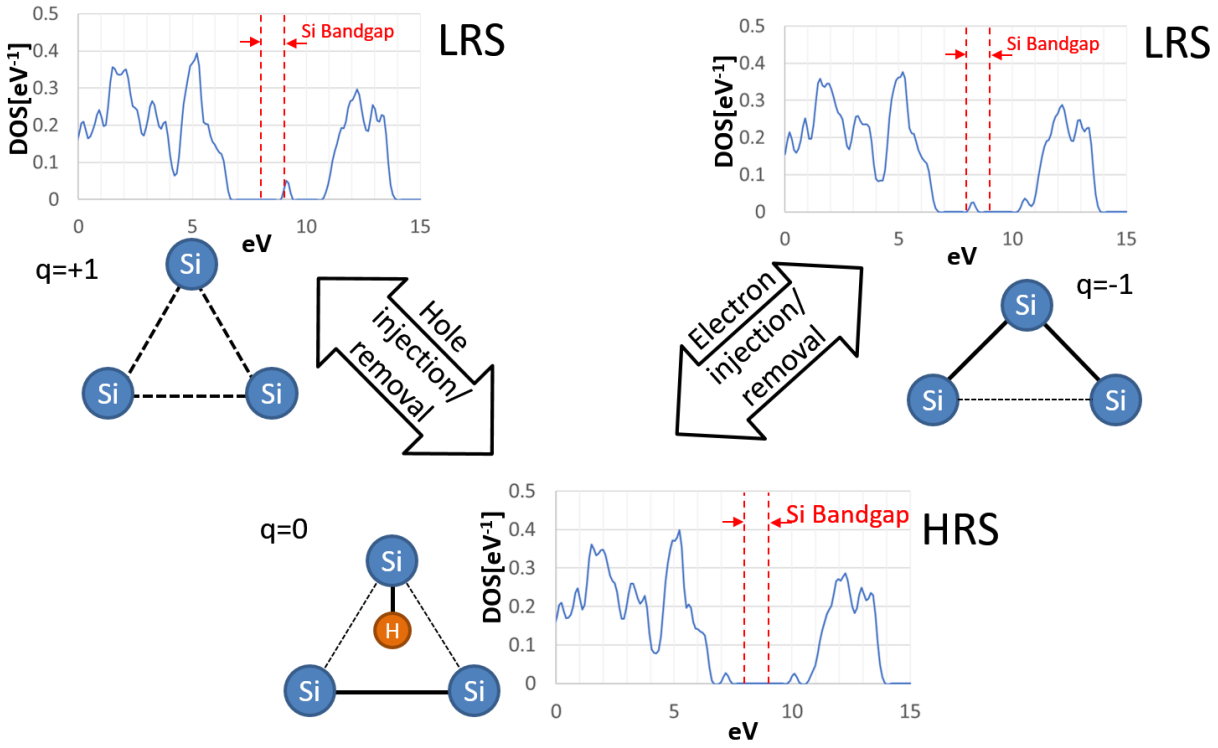


図 43: 安定な荷電状態での状態密度(DOS)および原子構造の簡易図　　([92]より)

©2018 IEICE 許諾番号：19RB0004.

6. 不揮発性メモリ高性能化に向けた提案

ここでは，MONOS 型メモリおよび SiN ベース ReRAM を高性能化するための指針を提案する．最初に MONOS 型メモリでの SiN 層への O 原子混入欠陥の形成を抑制する方法を説明し，加えて高品質な MONOS 型メモリのための構成を提案する．最後に SiN ベース ReRAM において，SiN 層中の最適なメモリセンタおよびデバイス構造を提案する［84, 86, 89, 96, 97］.

6.1. MONOS 型メモリ

6.1.1. O 原子混入欠陥の形成の抑制

Si_3N_4 中における O 原子混入欠陥の安定性は，以下の式により O 原子の化学ポテンシャルμ_Oを変化させて計算した：

$$E_{\mathrm{O}-form} = E_{tot} - \left(E_{bulk} - \frac{n}{2}E_{\mathrm{N2}} + n\mu_{\mathrm{O}}\right). \tag{95}$$

ここで，$E_{\mathrm{O}-form}, E_{bulk}, E_{\mathrm{N2}}$および n は，それぞれ，O 原子混入欠陥の形成エネルギー，バルク Si_3N_4 の全エネルギー，N_2 分子の全エネルギー，および置換 O 原子の数である．ここでは$E_{\mathrm{O-form}}$がゼロより小さい場合，その O 原子混入欠陥は安定していると言える．

式(88)を見ると，μ_{O}が低下すると，O 原子混入欠陥は不安定化することが分かる．よって，これを用いて O 原子の混入を排除することも可能である．図 44 に，存在しうる準安定状態における O 原子混入欠陥の形成エネルギーをμ_{O}の関数としてプロットする．μ_{O}が$\mu_{\mathrm{O2}}/2$に近い従来のプロセス条件，例えば O^2 雰囲気下では O 原子混入欠陥のいくつかは安定に存在する．これに対し，$\mu_{\mathrm{O}} = \mu_{\mathrm{Si-SiO2interface}}$ の環境下では，全ての O 原子混入欠陥が不安定になることが分かった．これらの結果は，SiN 電荷トラップ層を形成する際にμ_{O}を低下させる環境を作ることが，O 原子混入を防止するために重要であることを示唆している．

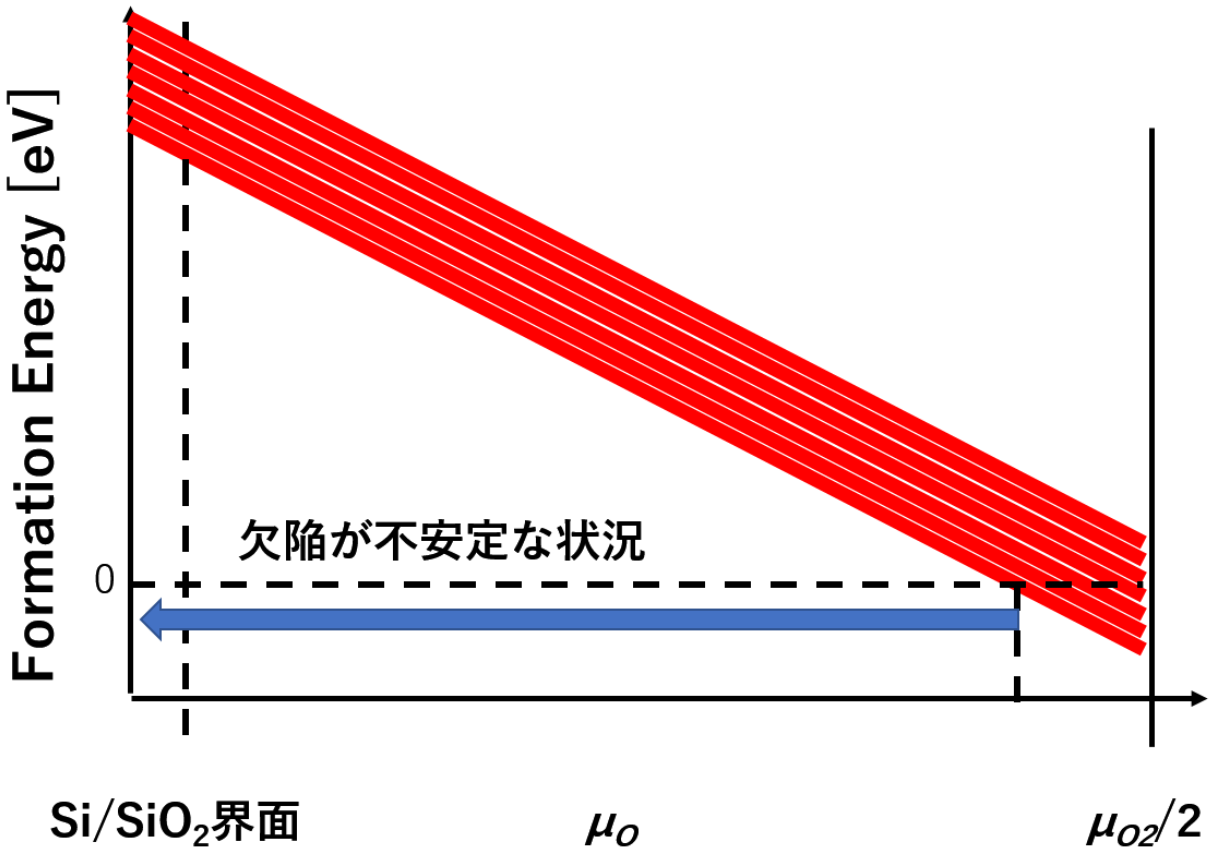


図 44：O 原子混入欠陥のμ_Oに対する形成エネルギーの変化．赤の実線が形成エネルギーを示しており，線の領域幅は準安定状態を示している．これらの欠陥はμ_Oが十分に低い領域では，不安定になることが分かる．

6.1.2. 高性能 MONOS 型メモリに向けた原子レベルからの指針

上記のように，SiN/SiO_2 界面でのμ_Oを低下させることは，メモリ性能の劣化を引き起こす O 原子混入欠陥の除去につながり，メモリ特性を改善する効果を持つ．μ_Oを下げる方法のひとつとして，SiN/SiO_2 界面と SiO_2/Si 界面との距離を短くすることが有効である．しかしながら，SiO_2 層の薄膜化するだけではメモリ層とチャネルとの間隔が狭くなり，MONOS 型メモリの電荷保持特性の低下につながってしまう．このジレンマを解決する手法として，SiN/SiO_2 界面付近の SiO_2 層に薄い Si 層を挿入した構造を提案する(図 45)．この積層構造

を実現するためには，Si ナノドットや Si ナノワイヤの自己酸化制限(self-limiting oxidation)による SiO_2 の作製プロセスが有効であり，かつ現実的である(図 46) [98].

O 原子混入欠陥の除去を目的としたこの提案は，SiO_2 層中に Si ドットを有する MONOS 型メモリが P/E サイクル耐性が高く，V_T シフトが非常に小さいという実験結果の報告にも整合している [99]．さらに，そのような構成および製造方法は，高品質の酸化物界面の製造が不可欠である将来のナノスケールデバイスにも適用することができる．

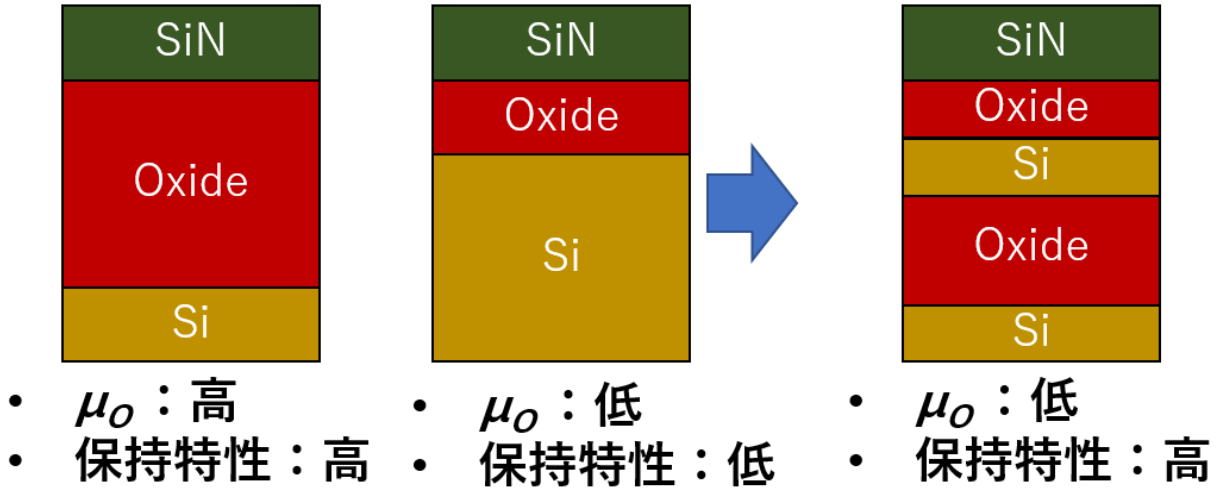


図 45：SiO 膜への Si 薄膜の挿入による O 原子の化学ポテンシャルの低下．右図のような構成により，SiN/Si 間距離を短縮し，SiN 層中の O 原子の化学ポテンシャルを抑制.

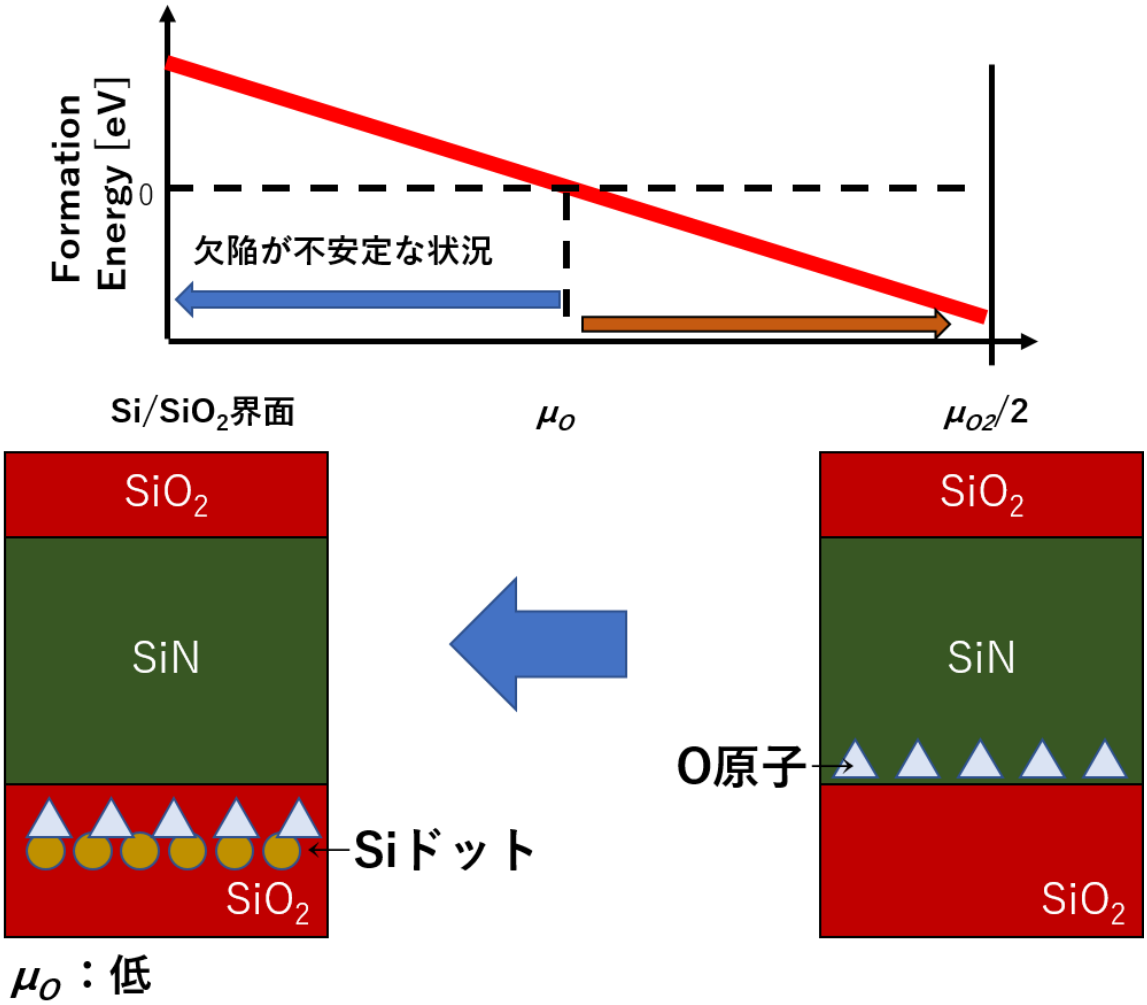


図 46：提案する高性能 MONOS 型メモリのスタック構造の模式図．SiO_2/SiN 界面領域での O 原子の化学ポテンシャルを SiO_2 層への Si ドットの挿入により低下させ，メモリ特性劣化につながる O 原子混入欠陥の形成を抑制する．Si ドットは自己抑止酸化により形成することが可能である．

上記の方法と組み合わせ，十分に大きな V_T ウインドウを確保するために SiN 層の電荷トラップサイトの数を増やすことも重要である．これは，O 原子混入欠陥の除去が，電荷トラップサイトの数の減少にもつながるためである．ここで，Si-rich SiN 層をその対策として提

案する．この層は，高い P/E サイクル耐性を実現するのに適した電荷トラップサイトである N 空孔を増加させる効果的な方法である(図 47).

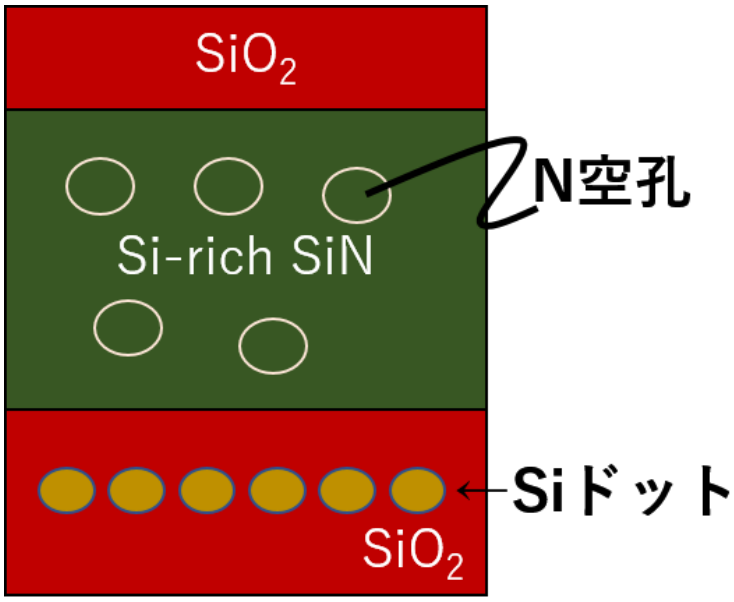


図 47：チャージトラップを増加させるための Si リッチ SiN 層導入．O 原子混入欠陥形成の抑制はチャージトラップ数の減少につながる．十分な V_T ウインドウを確保するため，Si リッチ SiN を導入することで良好なメモリ特性を示す N 原子空孔欠陥を増加させることができる．

ここまでに述べた MONOS 型メモリの高性能化への提言をまとめる．我々の第一原理計算に基づいた検討結果から，SiN 層中の O 原子混入欠陥が P/E 動作に対して不可逆的な構造変化を取ることで P/E サイクル耐性を劣化させることが分かった．微細化可能かつ高い P/E サイクル耐性を有する MONOS 型の実現には，このような欠陥の形成を抑制する必要があり，本論文では SiN/SiO_2 界面でのμ_0を制御し，向けた普遍的な指針を下のように提案した [89].

不揮発性メモリ高性能化に向けた提案

提案の一つは Si 薄膜を SiO_2 層に挿入することで SiN/SiO_2 界面における O 原子の化学ポテンシャルを低下させることで，O 原子混入欠陥をエネルギー的に不安定にすることである．これにより同欠陥の形成が抑制できる．これに加え，Si-rich SiN を電荷トラップ層に採用することを提案する．これにより，SiN 層への O 原子混入を抑制しつつ電荷トラップの総量を維持し，十分に大きな V_T ウインドウを確保することが期待できる．

6.2. SiN ベース ReRAM

ReRAM は，電圧印可によりメモリ層の状態を高抵抗値状態(HRS)と低抵抗値状態(LRS)の間で変化させることによりメモリ状態を保存するメモリである. メモリ層として使用する材料により抵抗値変化のメカニズムは異なるが, SiN をメモリ層に使用した ReRAM では H 原子による Si ダングリングボンドの終端およびその除去により同層の抵抗値を変化させる．この節では，どのようなメモリセンタを増加させることで ReRAM の P/E 動作の繰り返しに対して安定に動作するメモリが実現できるのかについて述べる [92].

ReRAM において，P/E サイクルに対して安定に動作するメモリセンタの条件は以下の 2 点である．

1. 電圧印可により複数の状態間を可逆的に遷移することができる
2. 上記複数の状態が HRS と LRS に相当する特性を有している

5 章では，Si_3N_4 中の N 原子空孔が抵抗値を変化させるメモリセンタとして安定に動作することを提案した．ここでは，安定に動作するメモリセンタに必要となる普遍的な特性を，Si_3N_4 中の N 原子空孔欠陥を例にして説明する．

まず，1．の複数状態間の遷移に関する条件について述べる．ReRAM では P/E をメモリ層への電圧印可で行うため，これにより安定な状態が変化させる必要がある．5 章で述べた SiN ベース ReRAM での H 原子の脱着に限らず，結晶構造の変化などによる状態の変化であっても複数状態間の遷移が可能であればよい．

次に，2．の抵抗値の変化だが，SiN ベース ReRAM では欠陥準位の遷移によって発生していることを前の章で示した．この時には，SiN 層にバルク Si が接しているデバイス構造を仮定 [53]すると，H 原子を持たない N 原子空孔はバルク Si のバンドギャップ付近に欠陥準位を作る．この準位はコンダクションパスとなるため，LRS に対応していた．加えて，H 原子をトラップすると，欠陥準位がバルク Si のバンドギャップからシフトすることで，コンダクションパスが切られ，HRS 状態となる．このように，この欠陥はコンダクションパスの形成/破壊により LRS/HRS を切り替えることができる．他のメモリ層を使用する際にはそのメカニズムも変化するため，抵抗値の変化が発生すればどのようなメカニズムであってもよい．例えば，層のバンドギャップが変化しても，抵抗値の変化につながる．

このように，条件 1．および 2．を共に満たすメモリセンタを選択的に増加させることで，メモリ全体の P/E サイクル耐性を向上させることが可能である．本研究で明らかとなったように，電荷数で HRS/LRS の自由エネルギーが可逆的に変化するようなメモリセンタの活用は P/E 繰り返し耐性等の ReRAM の高性能化に有効である(図 48)．このようなメモリセンタでは電圧印可による電荷注入により，LRS と HRS のどちらが安定であるかが変化することで，メモリ状態をスイッチングすることができる． SiN ベース ReRAM では SiN 中の N 原子空孔がこのような理想的なメモリセンタとなり，これを活用することが，P/E サイクル耐性向上につながる．

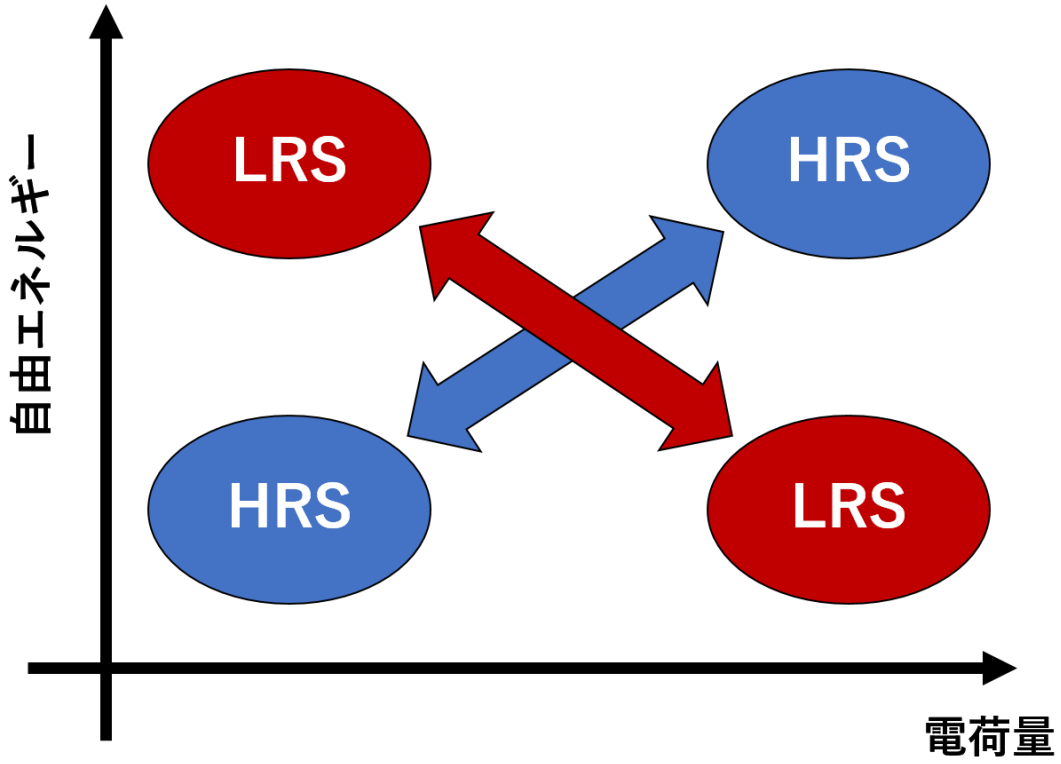


図 48：提案するメモリセンタの抵抗状態変化．電荷量により，状態を可逆的に変化させることができる．

7. 残された課題と今後の展望

MONOS 型メモリおよびチャージトラップメモリ全般について

MONOS 型メモリにおいて，SiN 層中への O 原子混入が P/E 繰り返しに対して不可逆的な変化を示すことでメモリ特性の劣化を引き起こすのに対し，N 原子空孔が最適なチャージトラップになることが本研究から明らかになり，N 原子空孔を有効的に活用するメモリ構造を提案した．特に N 原子空孔に対しては O 原子や H 原子が付近に混入しても P/E に対する可逆的な変化を維持することが分かっている．しかしながら，異原子の欠陥内での安定性や他の欠陥との移動の詳細などについては製造条件などによるところも大きく，本研究でも網羅的に調査できたわけではない．今後，このような異原子混入欠陥の安定性や SiN 層内での移動に対する障壁についてもより詳細に調査することが，メモリ構造へのより具体的な提案につながると考えている．

また近年，MONOS 型メモリの 3 次元形成等のさらなる技術革新による高密度集積の研究開発が進んでいる［36］．本研究では MONO 型メモリでの最適なチャージトラップとして SiN 層中 N 原子空孔を，SiN 層へ混入する異原子として H 原子と O 原子を調査したが，作製条件により他の原子の混入も考えられる．今後もチャージトラップメモリのメモリ構造や製造方法および実装形態に対し，実態にあった原子欠陥を選別して調査する必要がある．この時にも，P/E に対して可逆的な変化を示す欠陥を主要なチャージトラップとして用いることが，特に P/E 繰り返し耐性向上への普遍的な指針となる．

SiN ベース ReRAM について

SiN ベース ReRAM の SiN 層中 N 原子空孔と同層中 H_2 分子との間では，P/E 動作に伴う電圧印可により H 原子の安定性が逆転すること, またそれにより N 原子空孔が HRS と LRS 間で変化することが本研究で示された. これまでは定常状態同士の安定性により議論を進めてきたが, 書き込み状態と消去状態間の障壁高さや遷移状態を調査していくことが今後の課題である.

また今回は，SiN 層中の H_2 分子を仮定したが，SiN 層中での他の状態や Si 基板等他の層に存在する H 原子の安定性と比較することにより，どのような状態の H 原子がメモリの P/E 特性に影響を与えるのかを分類することが高性能化への方針を示すことにつながると考えている.

8. 結論

本研究では, 大量のデータを電源なしで保存する不揮発性メモリ, 特に SiN を用いた半導体メモリについて高性能化への道筋を, 密度汎関数法による第一原理計算に基づいて示した. 特に SiN 層中の欠陥に電荷をトラップすることで情報を保存する MONOS 型メモリと SiN 層の抵抗値を変化させることで情報を保存する SiN ベース ReRAM のメモリ状態の保持機構について詳細に調査した.

第一に，SiN を用いた代表的な不揮発性メモリである MONOS 型メモリでは，半導体メモリの積極的な微細化に向けて注目を集めている. MONOS 型メモリのメリットの 1 つは, 電荷トラップ層である SiN の原子構造欠陥という非常に小さな原子領域内に電荷をトラッ

プできることにある．これにより，フラッシュメモリ等で広く一般的に使用されているフローティングゲート型メモリと比較して電荷の流出が起こりにくく，データ保持に対する信頼性が高い．従来の MONOS 型メモリの製造プロセスでは，SiN 層への H および O 原子の混入が報告されており，このような欠陥がこのメモリの電荷トラップサイトとなる．これは，微細化に有利に働く．しかしながら，微小領域での電荷トラップにより構造変化が誘発され，電気特性の変化およびメモリ特性の劣化を引き起こす傾向がある．MONOS 型メモリにおける電荷トラップの起源とそのメモリ特性との関係について，多くの実験的および理論的な報告がなされているが，電荷トラップの構造変化の原子的メカニズムは，いまだ明らかにされていない．

そこで本研究では，高品質な MONOS 型メモリの実現に向け，H および O 原子の混入を考慮した SiN 層内欠陥の構造変化を第一原理計算により調べた．その結果，SiN/SiO_2 界面近傍の O 原子含有欠陥が不可逆的な構造変化を起こすことが判明した．この不可逆な変化は P/E 動作に対する SiN 層中欠陥の構造変化が，共有結合ネットワークの再構成を伴う事で発生する．この構造変化経路には，初期構造から約 1.7 eV の活性化障壁を有する準安定構造が存在しており，この高い活性化障壁は強固な Si-O 結合の切断を伴うことに起因している．さらに，このような O 原子混入欠陥は，SiN 層の局所的に構造を大きく変化し，MONOS 型メモリのメモリ劣化につながることが計算結果から明らかになった．初期構造から出発し，P/E 動作および熱活性化により，様々な準安定構造に移りうることが分かった．ここで大きな問題となるのは，SiN 層の局所的な崩壊をもたらす変化が存在することである．この崩壊は，P/E 動作と低いエネルギー障壁(約 0.1eV)を超える熱活性化によって引き起こされ，この崩壊後の構造では，初期状態とは異なるメモリ特性を示す．これらの結果は，SiN 層への O 原子混入が同層の原子構造の崩壊をもたらし，V_Tシフトなどのメモリ特性の劣化

を引き起こすことを示唆している．したがって，P/E サイクル耐性の高い MONOS 型メモリを実現するためには，このような O 原子の混入を抑制することが不可欠である．

これに対し，SiN 層中の N 原子空孔は，P/E サイクルに対して可逆構造変化を起こすことが計算結果から示された．この欠陥の P/E 動作に対する構造変化では共有結合ネットワークの再構成を伴わず，Jahn-Teller 型の対称性の変化のみに留まる．また，この欠陥では H 原子および O 原子が周辺に混入しても，高い P/E サイクル耐性が維持されることが判明した．H 原子混入に注目すると，N 原子空孔への H 原子の混入数は 1 原子がエネルギー的に安定であるのに対し，周囲に O 原子の混入があると H 原子混入は不安定となるとの計算結果を得た．これらの結果は H 原子および O 原子の混入が避けられない現実的な製造プロセス条件が，SiN 層中の N 空孔を電荷トラップとする MONOS 型メモリのメモリ特性に影響しないことを示している．

計算結果に基づき，高スケーラビリティかつ P/E サイクル耐性の高い MONOS 型メモリを実現する指針として，P/E 動作に対して可逆的な構造変化を示す SiN 層中の N 原子空孔を電荷トラップとして活用すること，およびメモリ特性の劣化を引き起こす O 原子混入欠陥の形成を防ぐために界面μ_Oを制御することを提案した．第一の提案については SiN 層中での N 原子空孔増加が鍵となるが，Si-rich SiN 層の採用が有効な手段の一つと言える．第二の提案は，μ_Oを下げることによる O 原子混入の抑制である．本研究では，O 混入欠陥が，μ_Oが $1/2\mu_{O2}$に近い従来のプロセス条件(例えば，O_2雰囲気下)で安定であることを示した．これに対して，μ_Oが Si/SiO_2 界面でのそれに近い状態では，全ての O 原子混入欠陥が不安定になる．これらの結果は，SiN 層を形成する際にμ_Oを低下させることが O 原子混入を抑制するために有効であることを示している．このような環境をつくるため，SiN/SiO_2 界面における O 原子の化学ポテンシャルを下げる効果を持つ Si 薄膜層を SiO_2 層に挿入するこ

とを提案する．この手法は，高品質な境界を持つ酸化物界面の製造を不可欠とする多くのナノスケールデバイスに適用することが可能である．上記のような指針に則ることで，SiN 層の O 原子混入の抑制と N 原子空孔の増加により，P/E サイクル耐性が高く V_T シフトの少ない高性能な MONOS 型メモリを実現することができる．

上記 MONOS 型メモリのような電荷を保持することで動作するメモリに対し，ReRAM はメモリ層の抵抗値を電圧印可による P/E 動作で変化させることにより，情報を保存することができる．コンピュータの CPU 等で現在広く使用されているのが Si 材料の半導体デバイスであるため，製造プロセスの親和性などからこの種のメモリにおいても Si 系材料を使用することが好ましい．SiN をメモリ層に使用した ReRAM は，Si-CMOS プロセスと親和性も高く，また SiO をメモリ層に使用する場合に比べて低電圧で駆動することが可能であるという長所を持つ．

本メモリにおける SiN 層の抵抗変化は，同層中の Si ダングリングボンドを終端する H 原子の着脱に起因していることが報告されている．また，SiN 層が Si_3N_4 に近い組成を持つときに高い P/E サイクル耐性を有することが分かっている．しかしながら，ダングリングボンドの P/E 動作に対する挙動の詳細なメカニズムは解明されておらず，ダングリングボンドの種類によるメモリ特性への影響も不明であった．本研究では，ダングリングボンドを有する SiN 中の欠陥として N 原子空孔を挙げ，同欠陥内での H 原子の安定性を第一原理計算で調べることにより，P/E 動作のメカニズム解明を試みた．

計算の結果から，N 原子空孔は P/E サイクルに対して安定して動作することが示された．同欠陥中の H 原子は，中性荷電状態では Si-H ボンドを形成して安定に存在する．それに対し，正および負の荷電状態では H 原子は不安定になり，Si-H ボンドは切られることが分かった．これらの結果は，P/E 動作における電子/ホール注入により N 原子空孔中の H 原子

の安定性が変化し，H 原子および Si-H ボンド着脱が可逆的に発生することを示している．また, N 原子空孔では, H 原子の有無により電気特性に変化が発生する. 各安定構造で DOS を計算した結果，H 原子の無い構造では Si バンドギャップ付近に欠陥準位を形成することが分かった．このような欠陥準位は SiN ベース ReRAM では電極とメモリ層である SiN の間にバルク Si が存在する場合が多く，その際にはコンダクションパスとなるために同層の抵抗値を下げる働きをする．このような欠陥状態は LRS に相当すると言える．一方，H 原子が終端した欠陥構造では，前述の欠陥準位は SiN のコンダクションバンドおよびバレンスバンド付近までシフトすることでコンダクションパスとして機能しなくなる．そのため，この欠陥状態は HRS に対応している．これらの計算結果は SiN 層中の N 原子空孔では，P/E 動作に伴う電子/ホール注入により H 原子を捕獲/排除することで HRS と LRS 間を可逆的に遷移することを示している. このような欠陥をメモリサイトとして活用することにより，SiN ベース ReRAM における P/E サイクル耐性の向上が実現できる．

引用文献

[1] S. Okhonin, *et al.*, "A SOI capacitor-less 1T-DRAM concept," in *Proc. IEEE International SOI Conference*, Durango, CO, 2001.

[2] S. Beamer, "Re-architecting DRAM memory systems with monolithically integrated silicon photonics," in *Proc. 37th Annual International Symposium on Computer Architecture*, Saint-Malo, France, 2010.

[3] M. Yoshimoto, *et al.*, "A divided word-line structure in the static RAM and its application to a 64K full CMOS RAM," *IEEE Journal of Solid-State Circuits,* vol. 18, no. 5, pp. 479-485, 1983.

[4] S. Pitris, *et al.*, "Optical static RAM cell using a monolithically integrated InP Flip-Flop and wavelength-encoded signals," in *Optical Fiber Communications Conference and Exhibition*, Anaheim, CA, 2016.

[5] G. E. Moore, "Cramming More Components Onto Integrated Circuits," *Electronics Magazine,* vol. 28, no. 8, pp. 114-117, 1965.

[6] G. Baccarani, M. R. Wordeman and R. H. Dennard, "Generalized scaling theory and its application to a ¼ micrometer MOSFET design," *IEEE Transactions on Electron Devices,* vol. 31, no. 4, pp. 452-462, 1984.

[7] J. Yang and Feng-Bin Sun, "A comprehensive review of hard-disk drive reliability," in *Proc. Annual Reliability and Maintainability Symposium*, Washington, DC, USA, 1999.

[8] S. A. Keneman, "Hologram Storage in Arsenic Trisulfide Thin Films," *Appl. Phys. Lett.,* vol. 19, no. 6, p. 205, 1971.

[9] T. Calin, M. Nicolaidis and R. Velazco, "Upset hardened memory design for submicron CMOS technology," *IEEE Transactions on Nuclear Science,* vol. 43, no. 6, pp. 2874-2878, 1996.

[10] J-H. Liao, *et al.*, "Improvement of cell reliability by floating gate implantation on 1Xnm NAND flash memory," *Solid-State Electronics,* vol. 146, pp. 39-43, 2018.

[11] S. Kim, *et al.*, "Integrated Floating-Gate Programming Environment for System-Level ICs," *IEEE Transactions on Very Large Scale Integration (VLSI) Systems,* vol. 24, no. 6, pp. 2244-2252, 2016.

[12] D.Matsushita, *et al.*, "Novel fabrication process to realize ultra-thin (EOT = 0.7 nm) and ultra-low-leakage SiON gate dielectrics," *Microelectronic Engineering,* vol. 80, no. 17, pp. 424-431, 2005.

[13] K. Yamaguchi, *et al.*, "Atomistic origin of high-quality ‘‘novel SiON gate dielectrics”," *Microelectronic Engineering,* vol. 86, no. 7-9, pp. 1680-1682, 2009.

[14] H. Mäckel and R. Lüdemann, "Detailed study of the composition of hydrogenated SiNx layers for high-quality silicon surface passivation," *Journal of Applied Physics,* vol. 92, no. 5, pp. 2602-2609, 2002.

[15] D. C. Glimer, *et al.*, "Engineering the complete MANOS-type NVM stack for best in class retention performance," in *IEDM*, Baltimore, MD, 2009.

[16] T. Nozaki, *et al.*, "A 1 Mb EEPROM with MONOS memory cell for semiconductor disk application," *IEEE Journal of Solid-State Circuits,* vol. 26, no. 4, pp. 497-501, 1991.

[17] H. Akinaga and H. Shima, "Resistive Random Access Memory (ReRAM) Based on Metal Oxides," *Proceedings of the IEEE,* vol. 98, no. 12, pp. 2237-2251, 2010.

[18] Cisco, “予測と方法論、2016 ～ 2021 年 ホワイト ペーパー,” Cisco Visual Networking Index(VNI), 06 06 2017. [Online]. Available: https://www.cisco.com/c/ja_jp/solutions/collateral/service-provider/visual-networking-index-vni/complete-white-paper-c11-481360.html. [Accessed 13 11 2018].

[19] V. Turner, *et al.*, “The digital universe of opportunities: Rich data and the increasing value of the internet of things.,” IDC Analyze the Future, 2014.

[20] K. Minoguchi, *et al.*, "Experiments on Stimulated Raman Scattering in S- and L-bands 16-QAM Signals for Ultra-Wideband Coherent WDM Systems," in *Optical Fiber Communication Conference*, San Diego, California, 2018.

[21] T. Sakamoto, *et al.*, "Few-Mode Multi-Core Fiber Technologies for Repeated Dense SDM Transmission," in *Proc. IEEE Photonics Society Summer Topical Meeting Series*, Waikoloa, HI, 2018.

[22] K. Yamaguchi, *et al.*, "Route-and-Select Type Wavelength Cross Connect for Core-Shuffling of 7-Core MCFs with Spatial and Planar Optical Circuit," in *Proc. European Conference on Optical Communication*, Dusseldorf, Germany, 2016.

[23] K. Honda, *et al.*, "Wavelength Adjustment of Upstream Signal using AMCC with Power Monitoring for WDM-PON in 5G Mobile Era," in *Optical Fiber Communication Conference*, San Diego, California, 2018.

[24] “日経エレクトロニクス、2015 年 8 月号,” pp. 30-35.

[25] Y. Zhou, *et al.*, "A TiAl2O5 nanocrystal charge trap memory device," *Appl. Phys. Lett.,* vol. 97, no. 14, 143504, 2010.

[26] J. Bardeen, and W. H. Brattain, "The Transistor, A Semi-Conductor Triode," *Physical Review,* vol. 74, pp. 230-231, 1948.

[27] L. Forest, U.S. Patent US824637A, 18 1 1906.

[28] W. Shockley, U.S. Patent US2569347A, 26 06 1948.

[29] M. M. Atalla, U.S. Patent US3056888A, 17 8 1960.

[30] D. Kahng, U.S. Patent US3102230A, 8 3 1960.

[31] T. Kamigaichi, *et al.*, "Floating Gate super multi level NAND Flash Memory Technology for 30nm and beyond," in *IEEE International Electron Devices Meeting Tech. Dig.*, San Francisco, CA, 2008.

[32] A. Fazio, "Future directions of non-volatile memory in compute applications," in *IEEE International Electron Devices Meeting Tech. Dig.*, Baltimore, MD, 2009.

[33] S. Aritome, *et al.*, "Reliability issues of flash memory cells," *Proceedings of the IEEE,* vol. 81, no. 5, pp. 776-788, 1993.

[34] Y. Park, *et al.*, "Highly Manufacturable 32Gb Multi -- Level NAND Flash Memory with 0.0098 μm^2 Cell Size using TANOS(Si - Oxide - Al_2O_3 - TaN) Cell Technology," in *IEEE International Electron Devices Meeting Tch. Dig.*, San Francisco, CA, 2006.

[35] S. Minami and Y. Kamigaki, "A novel MONOS nonvolatile memory device ensuring 10-year data retention after 10/sup 7/ erase/write cycles," *IEEE Transactions on Electron Devices,,* vol. 40, no. 11, pp. 2011-2017, 1993.

[36] M. Ishiduki, *et al.*, "Optimal device structure for Pipe-shaped BiCS Flash memory for ultra high density storage device with excellent performance and reliability," in *IEEE International Electron Devices Meeting Tech. Dig.*, Baltimore, MD, 2009.

[37] A. Shappir, *et al.*, "The two-bit NROM reliability," *IEEE T. Device Mat. Rev.,* vol. 4, no. 3, pp. 397-403, 2004.

[38] H. Shirakawa, *et al.*, "Possibility of Metal-Oxide-Nitride-Oxide-Semiconductor Memories for Long Lifespan Archive Memories," *IEICE Transactions on Electronics,* Vols. E100-C, no. 10, pp. 928-933, 2017.

[39] H. Mitani *et al.*, "7.6 A 90nm embedded 1T-MONOS flash macro for automotive applications with 0.07mJ/8kB rewrite energy and endurance over 100M cycles under Tj of 175° C," in *Proc. IEEE International Solid-State Circuits Conference*, San Francisco, CA, 2016.

[40] ルネサス エレクトロニクス株式会社, “Renesas Electronics プレスセンター,” ルネサス エレクトロニクス株式会社, 3 2 2016. [Online]. Available:

https://www.renesas.com/jp/ja/about/press-center/news/2016/news20160203.html. [Accessed 06 11 2018].

[41] K. Imaoka, *et al.*, "Mobile-Ion-Induced Charge Loss Failure in Silicon–Oxide–Nitride–Oxide–Silicon Two-Bit Storage Flash Memory," *Jpn. J. Appl. Phys,* vol. 48, 66510, 2009.

[42] J. Robertson, "The electronic properties of silicon nitride," *Phil. Mag. B,* vol. 44, no. 2, pp. 215-237, 1980.

[43] A. Nakamura, *et al.*, "Narrow distribution of threshold Voltage in 4-Mbit MONOS memory-cell array with F-N channel write and direct/F-N tunneling erase operation as a single transistor structure," *IEEE T. Electron Dev.,* vol. 51, no. 6, pp. 895-900, 2004.

[44] T. Ishida, *et al.*, "Anomalous Electron Storage Decrease in MONOS' Nitride Layers Thinner Than 4 nm," *IEEE Electr. Dev. Lett.,* vol. 29, pp. 920 - 922, 2008.

[45] T. Ishida, *et al.*, "Characterization of Charge Traps in Metal-Oxide-Nitride-Oxide-Semiconductor (MONOS) Structures for Embedded Flash Memories," in *44th IEEE Annu. Int. Rel. Phys. Symp.*, San Jose, CA, 2006.

[46] Y. Kamigaki, *et al.*, "A new portrayal of electron and hole traps in amorphous silicon nitride," *J. Appl. Phys.,* vol. 68, pp. 2211-2215, 1990.

[47] 三浦　正嗣, 大田　晃生, 村上　秀樹, 東　誠一, 宮崎　誠一, "プラズマ CVD SiNx 薄膜の深さ方向化学組成及び欠陥密度測定," *電子情報通信学会技術研究報告,* pp. 17-22, 2007.

[48] E. Vianello, *et al.*, "New insight on the charge trapping mechanisms of SiN-based memory by atomistic simulations and electrical modeling," in *IEEE International Electron Devices Meeting Tech. Dig.*, Baltimore, MD, 2009.

[49] H. Y. LEE, *et al.*, "Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO_2 based RRAM," in *IEEE International Electron Devices Meeting Tech. Dig.*, San Francisco, CA, 2008.

[50] "Panasonic Newsroom," 30 7 2013. [Online]. Available: https://news.panasonic.com/jp/topics/2013/38072.html. [Accessed 04 11 2018].

[51] L. Zhao, *et al.*, "Multi-level control of conductive nano-filament evolution in HfO2 ReRAM by pulse-train operations," *Nanoscale,* vol. 6, pp. 5698-5702, 2014.

[52] T. Ninomiya, *et al.*, "Conductive Filament Scaling of TaOx Bipolar ReRAM for Improving Data Retention Under Low Operation Current," *IEEE Transactions on Electron Devices,* vol. 60, no. 4, pp. 1384-1389, 2013.

[53] X. Jiang, *et al.*, "a-SiNx:H-based ultra-low power resistive random access memory with tunable Si dangling bond conduction paths," *Scientific Reports,* vol. 5, 15762, 2015.

[54] A. Mehonic, *et al.*, "Electrically tailored resistance switching in silicon oxide," *Nanotechnology,* vol. 23, no. 45, 455201, 2012.

[55] S. Kim, *et al.*, "Fully Si compatible SiN resistive switching memory with large self-rectification ratio," *AIP Advances,* vol. 6, no. 1, 015021, 2016.

[56] K. Shiraishi, *et al.*, "Computational study toward micro electronics engineering," in *Proc. 28th International Conference on Microelectronics (MIEL)*, Nis, Serbia, 2012.

[57] J. Yamauchi, *et al.*, "First-principles study on energetics of c-BN(001) reconstructed surfaces," *Phys. Rev. B,* vol. 54, pp. 5586-5603, 1996.

[58] W. Humphrey, *et al.*, "VMD: Visual molecular dynamics," *Journal of Molecular Graphics,* vol. 14, no. 1, pp. 33-38, 1996.

[59] G. Kresse and J. Hafner, "Ab initio molecular dynamics for liquid metals," *Phys. Rev. B,* vol. 47, pp. 558-561, 1993.

[60] G. Kresse and J. Hafner, "Ab initio molecular-dynamics simulation of the liquid-metal–amorphous-semiconductor transition in germanium," *Phys. Rev. B,* vol. 49, pp. 14251-14269, 1994.

[61] G. Kresse and C. J. Furthmüller, "Efficiency of ab-initio total energy calculations for metals and semiconductors using a plane-wave basis set," *Computational Materials Science,* vol. 6, no. 1, pp. 15-50, 1996.

[62] G. Kresse and C. J. Furthmüller, "Efficient iterative schemes for ab initio total-energy calculations using a plane-wave basis set," *Phys. Rev. B,* vol. 54, pp. 11169-1186, 1996.

[63] K. Momma and F. Izumi., "VESTA 3 for three - dimensional visualization of crystal, volumetric and morphology data," *J. Appl. Cryst ,* vol. 44, pp. 1272-1276, 2011.

[64] M. Born and J. R. Oppenheimer, "Zur quantentheorie der molekeln," *Ann. Phys.,* vol. 84, pp. 457-484, 1927.

[65] P. Hohenberg and W. Kohn, "Inhomogeneous Electron Gas," *Phys. Rev.,* vol. 136, pp. B864-B871, 1964.

[66] U. V. Barth and L. Hedin, "A local exchange-correlation potential for the spin polarized case: I," *J. Phys. C: Solid State Phys.,* vol. C5, pp. 1629-1642, 1972.

[67] W. Kohn and L. J. Sham, "Self-Consistent Equations Including Exchange and Correlation Effects," *Phys. Rev.,* vol. 140, pp. A1133-A1138, 1965.

[68] J. P. Perdew and Y. Wang, "Accurate and simple analytic representation of the electron-gas correlation energy," *Phys. Rev. B,* vol. 45, pp. 13244-13249, 1992.

[69] J. P. Perdew, K. Burke and M. Ernzerhof, "Generalized Gradient Approximation Made Simple," *Phys. Rev. Lett.,* vol. 77, pp. 3865-3868, 1996.

[70] J. P. Perdew, *et al.*, "Atoms, molecules, solids, and surfaces: Applications of the generalized gradient approximation for exchange and correlation," *Phys. Rev. B,* vol. 46, pp. 6671-6687, 1992.

[71] M. C. Payne, *et al.*, "Iterative minimization techniques for ab initio total-energy calculations: molecular dynamics and conjugate gradients," *Rev. Mod. Phys.,* vol. 64, pp. 1045-1097, 1992.

[72] B. J. Austin, *et al.*, "General Theory of Pseudopotentials," *Phys. Rev.,* vol. 127, pp. 276-282, 1962.

[73] L. Kleinman and D. M. Bylander, "Efficacious Form for Model Pseudopotentials," *Phys. Rev. Lett.,* vol. 48, pp. 1425-1428, 1982.

[74] F. Nogueira, *et al.*, "A tutrial on density functional theory," in *A Primer in Density Functional Theory*, Springer, 2003.

[75] N. Troullier and J. L. Martins, "Efficient pseudopotentials for plane-wave calculations," *Phys. Rev. B,* vol. 43, pp. 1993-2006, 1991.

[76] D. Vanderbilt, "Soft self-consistent pseudopotentials in a generalized eigenvalue formalism," *Phys. Rev. B,* vol. 41, pp. 7892-7895, 1990.

[77] K. Laasonen, *et al.*, "Car-Parrinello molecular dynamics with Vanderbilt ultrasoft pseudopotentials," *Phys. Rev. B,* vol. 47, pp. 10142-10153, 1993.

[78] P. E. Blöchl, "Projector augmented-wave method," *Phys. Rev. B,* vol. 50, no. 24, pp. 17953-17979, 1994.

[79] S. Jeong and A. Oshiyama, "Structural Stability and Adatom Diffusion at Steps on Hydrogenated Si(100) Surfaces," *Phys. Rev. Lett.,* vol. 81, pp. 5366-5369, 1998.

[80] M. Otani, *et al.*, "First-principles calculations of boron-related defects in SiO_2," *Phys. Rev. B,* vol. 68, 184112, 2003.

[81] Y. Tateyama, *et al.*, "Constant-pressure first-principles studies on the transition states of the graphite-diamond transformation," *Phys. Rev. B,* vol. 54, pp. 14994-15001, 1996.

[82] P. E. Blöchl, "First-principles calculations of defects in oxygen-deficient silica exposed to hydrogen," *Phys. Rev. B,* vol. 62, issue 10, pp. 6158-6179, 2000.

[83] A. Otake, *et al.*, "Theoretical studies on the charge trap mechanism of MONOS type memories – Relationship between atomistic information and program/erase actions," *Microelectronic Engineering,* vol. 86, pp. 1849-1851, 2009.

[84] K. Yamaguchi, *et al.*, "Atomistic guiding principles for MONOS-type memories with high program/erase cycle endurance," in *IEEE International Electron Devices Meeting Tech. Dig.*, Baltimore, MD, 2009.

[85] K. Shiraishi, *et al.*, "Guiding principles for charge trap memories -A theoretical approach-," in *2010 10th IEEE International Conference on Solid-State and Integrated Circuit Technology*, Shanghai, Chaina, 2010.

[86] K. Shiraishi, *et al.*, "Atomistic Guideline for MONOS-Type Memories with High Program/Erase Cycle Endurance," in *217th ECS Meeting*, Vancouver, Canada, 2010.

[87] K. Yamaguchi, *et al.*, "Atomistic Design of Guiding Principles for High Quality Metal–Oxide–Nitride–Oxide–Semiconductor Memories: First Principles Study of H and O Incorporation Effects for N Vacancies in SiN Charge Trap Layers," *Japanese Journal of Applied Physics,* vol. 50, 04DD05, 2011.

[88] 白石賢二,　山口慶太,“第一原理計算に基づいた MONOS 型メモリー動作機構の理解,”*応用物理,* 第 79, pp. 1098-1102, 2010.

[89] K. Yamaguchi, *et al.*, "Universal guiding principle for the fabrication of highly scalable MONOS-type memory -atomistic recipes based on designing interface oxygen chemical potential-," in *IEEE International Electron Devices Meeting Tech. Dig.*, San Francisco, CA, 2010.

[90] K. Yamaguchi, *et al.*, "Atomistic Guideline for MONOS-Type Memories with High Program/Erase Cycle Endurance," *ECS Trans.,* vol. 28, no. 2, pp. 403-410, 2010.

[91] K. Yamaguchi, *et al.*, "Effect of Heteroatoms to a Nitrogen Vacancy in a SiN/SiO2 Interface Region in MONOS-Type Memories," *ECS Trans.,* vol. 33, no. 6, pp. 243-251, 2010.

[92] K. Yamaguchi, *et al.*, "Atomistic Study of SiN based ReRAM with High Program/Erase Cycle Endurance," *IEICE Electronics Express,* vol. 15, no. 23, 20180868, 2018.

[93] J. Schneider, F. Frey, N. Johnson, and K. Laschke, "Structure Refinements of β -Si3N4 at Temperatures up to 1360° C by X-Ray Powder Investigation," *Z. Kristallogr,* vol. 209, pp. 328-333, 1994.

[94] J. Robertson, "Band offsets of wide-band-gap oxides and implications for future electronic devices," *J. Vac. Sci. Technol. B ,* vol. 18, pp. 1785-1791, 2000.

[95] M. Houssa, *et al.*, "Trap-assisted tunneling in high permittivity gate dielectric stacks," *Journal of Applied Physics,* vol. 87, pp. 8615-8620, 2000.

[96] K. Yamaguchi, *et al.*, "First principle study of the stability of H atoms in SiN layers on MONOS-type memories during program/erase operations," in *Proc. International Conference on Simulation of Semiconductor Processes and Devices*, Osaka, Japan, 2011.

[97] K. Kamiya, *et al.*, "Efficient Guiding Principle of Highly Scalable MONOS-Type Memories," *ECS Trans.,* vol. 41, no. 7, pp. 71-79, 2011.

[98] K. Shiraishi, *et al.*, "Designing of silicon effective quantum dots by using the oxidation-induced strain: a theoretical approach," *Physica E: Low-dimensional Systems and Nanostructures,* vol. 7, no. 3-4, pp. 337-341, 2000.

[99] R. Ohba, *et al.*, "10 nm bulk-planar SONOS-type memory with double tunnel junction and sub-10 nm scaling utilizing source to drain direct tunnel sub-threshold," in *IEEE International Electron Devices Meeting Tech. Dig.*, San Francisco, CA, 2008.

謝辞

はじめに，多大なるご支援とご教授を賜りました名古屋大学未来材料・システム研究所白石賢二教授に，心より厚く御礼申し上げます．曲がりなりにも研究開発の道に進み，今日まで来た最初の一歩は学部 4 年の白石研究室配属でした．技術的なご指導を頂戴するだけでなく，研究者としての生き方を学ばせていただく日々でした．「どうせなら，世界を変えてやろうじゃないか」，いつだったかの議論の一言を今でもよく覚えております．

次に神奈川工科大学基礎・教養教育センター神谷克政准教授，筑波大学大学院数理物質科学研究科重田育照教授に心より感謝申し上げます．先生方には第一原理計算をする際の技術面から，計算結果の評価・解釈の議論，論文のまとめる際のアドバイス等多岐に渡り大変お世話になりました．誠にありがとうございます．また，名古屋大学未来材料・システム研究所芳松克則准教授ならびに名古屋大学未来材料・システム研究所洗平昌晃助教には，セミナー等で貴重なご指摘やご指導を賜りました．御礼申し上げます．

そして，本論文の審査をしていただきました，名古屋大学工学研究科物質科学専攻中塚理教授，名古屋大学工学研究科電子工学専攻宮崎誠一教授に心より感謝申し上げます．先生方のご指導ご鞭撻を頂戴し，本論文の質を高めることができました．秘書の細野香代子様には，社会人大学院生として大学にいることの少ない私のため，多くのサポートを頂戴いたしました．心より感謝申し上げます．

最後になりましたが，私を学部時代から現在まで支え続けてくれている妻　彩香に，そして博士後期課程在学中に生まれてきてくれた娘　佳乃に，心からの感謝を伝えたく思います．

業績リスト

- 査読付き論文

1 K. Yamaguchi, A. Otake, and K. Shiraishi, "Effect of Heteroatoms to a Nitrogen Vacancy in a SiN/SiO2 Interface Region in MONOS-Type Memories", ECS Trans. 2010 volume 33, issue 6, 243-251

2 K. Kamiya, K. Yamaguchi, A. Otake, Y. Shiget and K. Shiraishi, "(Invited) Efficient Guiding Principle of Highly Scalable MONOS-Type Memories", ECS Trans. 2011 volume 41, issue 7, 71-79

3 K. Yamaguchi, K. Shiraishi, A. Otake and K. Kobayashi, "(Invited) Atomistic Guideline for MONOS-Type Memories with High Program/Erase Cycle Endurance", ECS Trans. 2010 volume 28, issue 2, 403-410

4 K. Yamaguchi, A. Otake, K. Kamiya, Y. Shigeta and K. Shiraishi, "Atomistic Design of Guiding Principles for High Quality Metal–Oxide–Nitride–Oxide–Semiconductor Memories: First Principles Study of H and O Incorporation Effects for N Vacancies in SiN Charge Trap Layers", Japanese Journal of Applied Physics 50 (2011)

5 A. Otake, K. Yamaguchi, K. Kamiya, Y, Shigeta, K. Shiraishi, "An Atomistic Study on Hydrogenation Effects toward Quality Improvement of Program/Erase Cycle of MONOS-Type Memory", IEICE TRANSACTIONS on Electronics Vol.E94-C No.5 pp.693-698

6 T. Sakata, K. Yamaguchi, N. Nemoto, M. Usui, F. Sassa, Kazuyoshi Ono, Kazuhiko Takagahara, Kei Kuwabara, J. Kodate and Y. Jin, "Elimination of Curvature in Microelectromechanical-System Membrane," ECS Trans. 2013 volume 53, issue 5, 29-35

7 T. Sakata, K. Yamaguchi, N. Nemoto, M. Usui, Kazuyoshi Ono, Kazuhiko Takagahara, Kei Kuwabara and Y. Jin, "Deformation and Restoration of Shape in Microelectromechanical System Membrane," ECS J. Solid State Sci. Technol. 2013 volume 2, issue 11, Q211-Q213.

8 K. Yamaguchi, A. Otake, K. Kobayashi, K. Shiraishi, "Atomistic origin of high-

quality “novel SiON gate dielectrics””, Microelectronic Engineering, Volume 86, Issues 7–9, July–September 2009, Pages 1680–1682 (INFOS 2009)

9 A. Otake, K. Yamaguchi, K. Kobayashi, K. Shiraishi, “Theoretical studies on the charge trap mechanism of MONOS type memories – Relationship between atomistic information and program/erase actions”, Microelectronic Engineering, Volume 86, Issues 7–9, July–September 2009, Pages 1849–1851 (INFOS 2009)

10 K. Yamaguchi, Y. Ikuma, M. Nakajima, K. Suzuki, M. Itoh and T. Hashimoto, "M×N Wavelength Selective Switches Using Beam Splitting By Space Light Modulators," in IEEE Photonics Journal, vol. 8, no. 2, pp. 1-9, April 2016, Art no. 0600809.

11 K. Yamaguchi, H. Shirakawa, K. Shiraishi, “Atomistic Study of SiN based ReRAM with High Program/Erase Cycle Endurance,” IEICE Electronics Express, vol. 15, no. 23, 20180868, (2018).

12 H. Shirakawa, K. Yamaguchi, M. Araidai, K. Kamiya, and K. Shiraishi , “Possibility of Metal-Oxide-Nitride-Oxide-Semiconductor Memories for Long Lifespan Archive Memories”, IEICE Transaction on Electronics E100-C, 10 (2017).

- 査読付き国際会議

1 K. Yamaguchi, A. Otake, K. Kobayashi and K. Shiraishi, “Atomistic guiding principles for MONOS-type memories with high program/erase cycle endurance”, 2009 IEEE International Electron Devices Meeting (IEDM), 7-9 Dec. 2009, Baltimore, MD

2 K. Yamaguchi, A. Otake, K. Kamiya, Y. Shigeta and K. Shiraishi, “Universal guiding principle for the fabrication of highly scalable MONOS-type memory -atomistic recipes based on designing interface oxygen chemical potential-”, 2010 IEEE International Electron Devices Meeting (IEDM), 5.7.1 - 5.7.4, 6-8 Dec. 2010, San Francisco, CA

3 K. Shiraishi, K. Yamaguchi, A. Otake and K. Kamiya, “Guiding principles for charge trap memories -A theoretical approach-”, 2010 10th IEEE

International Conference on Solid-State and Integrated Circuit Technology (ICSICT), 1096 – 1099, Shanghai

4 K. Yamaguchi, A. Otake, K. Kamiya, Y. Shigeta and K. Siraishi, "First principle study of the stability of H atoms in SiN layers on MONOS-type memories during program/erase operations", 2011 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD), 215 – 218, 8-10 Sept. 2011, Osaka

5 A. Otake, K. Yamaguchi, K. Kobayashi, K. Shiraishi, "Theoretical studies on the charge trap mechanism of MONOS type memories – Relationship between atomistic information and program/erase actions", Microelectronic Engineering, Volume 86, Issues 7–9, July–September 2009, Pages 1849–1851 (INFOS 2009)

6 K. Yamaguchi, A. Otake, K. Shiraishi, "Atomistic Design of Guiding Principles for High Quality MONOS Memories-First Principles Study of H and O Incorporation Effects for N Vacancies in SiN Charge Trap Layers-," International Conference on Solid State Devices and Materials, E-3-4, September 2010, Tokyo, Japan

7 K. Yamaguchi, A. Otake, K. Kobayashi, K. Shiraishi, "Atomistic origin of high-quality "novel SiON gate dielectrics"", Microelectronic Engineering, Volume 86, Issues 7–9, July–September 2009, Pages 1680–1682 (INFOS 2009)

8 K. Shiraishi, K. Yamaguchi, S. G. M. Yang, K. Kamiya, Y. SHigeta, B. Magyari-Kope, M. Niwa and Y. Nishi, "Computational study toward micro electronics engineering", 2012 28th International Conference on Microelectronics (MIEL), 65 – 70, 13-16 May 2012, Nis

9 T. Sakata, K. Yamaguchi, N. Nemoto, M. Usui, F. Sassa, K. Ono, K. Takagaharam K. Kuwabara, J. Kodate and Y. Jin, "Elimination of Curvature in Microelectromechanical-System Membrane", 223rd ECS Meeting, Abstract #879

10 K. Shiraishi, K. Yamaguchi, A. Otake and K. Kobayashi, "Atomistic Guideline for MONOS-Type Memories with High Program/Erase Cycle Endurance", 217th ECS Meeting, Abstract #1017

11 K. Yamaguchi, A. Otake, and K. Shiraishi, "Effect of Heteroatoms to a Nitrogen Vacancy in a SiN/SiO2 Interface Region in MONOS-Type Memories", 218th ECS Meeting, Abstract #1880

12 K. Yamaguchi, A. Otake, K. Kamiya, Y. Shigeta, K. Shiraishi, “Atomistic Design of Interface Layer for MONOS-Type Memories with High Program/Erase Cycle Endurance,” 41st IEEE Semiconductor Interface Specialists Conference, December 2010, San Diego, CA

13 K. Kamiya, K. Yamaguchi, A. Otake, Y. Shiget and K. Shiraishi, "Efficient Guiding Principle of Highly Scalable MONOS-Type Memories", 220th ECS Meeting, Abstract #2115

14 K. Suzuki, Y. Ikuma, E. Hashimoto, K. Yamaguchi, M. Itoh, and T. Takahashi, "Ultra-High Port Count Wavelength Selective Switch Employing Waveguide-Based I/O Frontend," in Optical Fiber Communication Conference, OSA Technical Digest (online) (Optical Society of America, 2015), paper Tu3A.7.

15 K. Yamaguchi, M. Nakajima, Y. Ikuma, S. Kenya, J. Yamaguchi and T. Hashimoto, “MxN Wavelength Selective Switches Using Beam Splitting by Space Light Modulators,” Proc. OECC, PWe.08 (2015).

16 K. Yamaguchi, M. Nakajima, Y. Ikuma, S. Kenya, J. Yamaguchi, M. Itoh and T. Hashimoto, “Optical Multi-cast Multi-pole Multi-throw Switch Using Holography and Its Application to 2-degree ROADM Node,” Proc. the Photonics in Switching, WeII3.3 (2015).

17 K. Yamaguchi, M. Nakajima, Y. Ikuma, K. Seno, O. Moriwaki, K. Suzuki, "Route-and-Select Type Wavelength Cross Connect for Core-Shuffling of 7-Core MCFs with Spatial and Planar Optical Circuit," ECOC 2016; 42nd European Conference on Optical Communication, Dusseldorf, Germany, 2016, pp. 1-3.

18 K. Yamaguchi, K. Seno, K. Suzuki, H. Kawahara, M. Fukutoku, T. Hashimoto, and Y. Miyamoto, "Integrated Wavelength Selective Switch Array for Space Division Multiplexed Network with Ultra-Low Inter-Spatial Channel Crosstalk," in Optical Fiber Communication Conference, OSA Technical Digest (online) (Optical Society of America, 2018), paper Th1J.3.

➢ 国内会議等

1. 山口 慶太, 大竹 朗, 神谷 克政, 重田 育照, 白石 賢二, “酸素の化学ポテンシャルデザインに基づく MONOS 型メモリーの原子レベルの設計指針,” 電子情報通信学会技術研究報告, 110, 21-24 (2011).
2. 白川裕規, 山口慶太, 神谷克政, 白石賢二, “MONOS 型メモリを用いた長期保存メモリの設計指針,” 電子情報通信学会技術研究報告 = IEICE technical report : 信学技報 113(87), 43-46, 2013-06-18
3. 山口慶太, 中島光雅, 根本成, 橋本悦, 山口城治, 神好人, “通信用光スイッチへの計算機合成ホログラム応用,” 電子情報通信学会ソサイエティ大会講演論文集 2014 年_通信(2), 279, 2014-09-09
4. 山口慶太, 中島光雅, 伊熊雄一郎, 鈴木賢哉, 山口城治, 橋本俊和, “ホログラムを用いた MxN 空間光スイッチ,” 電子情報通信学会ソサイエティ大会講演論文集 2014 年_通信(2), 279, 2014-09-09

➢ 招待講演（国際会議）

1 K. Yamaguchi, S. Kenya and J. Yamaguchi, “Beam steering by computer generated hologram for optical switches,” SPIE Photonics West 2016, 13-18 Feb. 2016

➢ 招待講演（国内会議等）

1. 山口慶太, 中島光雅, 根本成, 橋本悦, 山口城治, 神好人, “光スイッチへのホログラム技術応用,” 電子情報通信学会技術研究報告 = IEICE technical report : 信学技報 114(518), 57-61, 2015-03-18

➢ 受賞歴

1. IEEE EDS Japan Chapter Student Award 2010
2. IEEE EDS Japan Chapter Student Award 2009
3. 平成 28 年度電子情報通信学会学術奨励賞