バッテリを備えた多段 FET 双方向コンバータによるエネルギーマネジメント蓄電システムに関する研究

A Study on Energy Management Storage System using Multi-stage FET Bidirectional Converter with Battery

石倉 祐樹
Yuki Ishikura

バッテリを備えた多段 FET 双方向コンバータによるエネルギーマネジメント蓄電システムに関する研究

A Study on Energy Management Storage System using Multi-stage FET Bidirectional Converter with Battery

2020 年 9 月
September 2020

石倉 祐樹
Yuki Ishikura

名古屋大学大学院工学研究科電気工学専攻
Department of Electrical Engineering,
Graduate School of Engineering,
Nagoya University

目次

第 1 章　序言

1.1　研究背景……1

1.2　研究の目的と研究の対象範囲……2

1.3　論文の全体構成……3

第 2 章　エネルギーマネジメント蓄電システム

2.1　先行研究と研究アプローチ……5

2.1.1　先行研究と有機的結合に基づく研究アプローチ……5

2.1.2　パワー半導体応用技術……6

2.1.3　パワーインダクタ技術……7

2.1.4　バッテリ応用技術……8

2.2　エネルギーマネジメント蓄電システムの構成と動作……9

2.2.1　システムの構成と動作……9

2.2.2　双方向コンバータの回路構成と電力変換動作……10

2.3　まとめ……12

第 3 章　パワー半導体応用技術

3.1　パワー半導体開発……14

3.1.1　パワー半導体の性能向上……14

3.1.2　高耐圧 FET……15

3.1.3　低耐圧 FET……16

3.1.4　WBG パワー半導体……17

3.2　複数のパワー半導体を活用する多段 FET 双方向コンバータ……18

3.2.1　複数の低耐圧 FET を活用するコンバータ……18

3.2.2　回路構成と動作原理……18

3.2.3　コンバータ性能指標 FOM を用いた電力損失計算……20

3.2.4　バランスキャパシタが有する電圧平均化機能……23

3.2.5　多段 FET 駆動技術を用いた駆動回路……25

3.2.6　電圧バランス制御機能 …… 28
3.2.7　多段 FET 双方向コンバータの実験検証 …… 34
3.3　まとめ …… 39
第 4 章　パワーインダクタ技術
4.1　パワーインダクタ用の磁性材料と電力損失算出法 …… 41
4.1.1　パワーインダクタの高性能化 …… 41
4.1.2　パワーインダクタ用の磁性材料 …… 41
4.1.3　鉄損失算出法 …… 42
4.1.4　銅損失算出法 …… 43
4.2　複合磁性材料パワーインダクタ …… 44
4.2.1　鉄損と直流重畳特性におけるトレードオフの関係 …… 44
4.2.2　複合磁性材料パワーインダクタの磁気設計法 …… 45
4.2.3　複合磁性材料パワーインダクタの実験検証 …… 50
4.3　パワーインダクタの電力損失算出法 …… 52
4.3.1　電気測定を用いた鉄損算出精度の評価 …… 52
4.3.2　分割鉄損算出法 …… 58
4.3.3　方形波鉄損算出法 …… 65
4.4　まとめ …… 73
第 5 章　バッテリ応用技術
5.1　バッテリの高性能化 …… 76
5.1.1　リチウムイオンバッテリ …… 76
5.1.2　リチウムイオンバッテリの原理 …… 77
5.2　システムの高性能化 …… 78
5.2.1　バッテリ性能を最大に引き出す電力制御法 …… 78
5.2.2　提案する電力制御法と一般的な電力制御法 …… 78
5.2.3　コンバータ性能指標 FOM を用いた電力損失計算 …… 80
5.2.4　バッテリの化学特性 …… 81

5.2.5　バッテリとコンバータにより構成されるシステムの伝達特性 86
5.2.6　エネルギーマネジメント蓄電システムの実験検証……91
5.2.7　総合エネルギー効率と CO_2 排出量 ……92
5.3　まとめ……94
第 6 章　結言……96
参考文献……102
研究業績……109
謝辞……112

第 1 章　序言

1.1 研究背景

パリ協定[1]が 2015 年に採択されて以来，環境への取組は，世界的に加速している。我が国では，低炭素社会の実現に向けて，第 5 次エネルギー基本計画[2]において, 再生可能エネルギーに対して主力電源化を目指すといった基本的な方向が示されている。目標は，「2030 年度までに 2013 年度比で温室効果ガスの排出を 26%削減し，2050 年までには 80%削減する」である。再生可能エネルギーの導入量を増やすことにより，エネルギーミックスは推進される。2030 年の再生可能エネルギーは，電源構成比率で 22～24%としている[3]。今後，再生可能エネルギーの導入量は，拡大すると推察できる。

太陽光発電や風力発電などの再生可能エネルギーの発電量は，気象条件により変化する。負荷における消費電力が少ない場合，余剰電力が生じ，商用電力系統の電圧は上昇する。太陽光発電では，負荷機器の誤動作や故障を防止するため, 商用電力系統の電圧を規定範囲内に維持する必要がある。商用電力系統における電圧上昇の防止は規定[4]により義務付けられ，発電を抑制して余剰電力が生じないようにしている。この場合，余剰電力は無駄となる。

太陽光発電の発電量を無駄なく活用する技術として，電力貯蔵技術がある。電力貯蔵技術には，水素やバッテリを用いる技術がある。水素を用いる代表的な電力貯蔵技術では，PtG（Power to Gas）技術[5]がある。PtG 技術は，再生可能エネルギーを用いて，水の電気分解により，水素を製造する。水素は，CO_2 を発生しないクリーンエネルギーであり，電力分野やモビリティへ応用展開が期待されている。製造した水素は，燃料電池自動車（FCV : Fuel Cell Vehicle）や定置型燃料電池に利用されるなど，国内外で多くの取組が検討されている。特に，ドイツでは，早期の実用化に向けて，技術開発は加速している[6][7]。

バッテリを用いる代表的な電力貯蔵技術では, 産業用や家庭用の電力貯蔵システムがある。電力貯蔵システムは, パワーエレクトロニクス回路システムで構成され,

バッテリ，コンバータやインバータといった複数の電力変換回路などで構成される。産業用電力貯蔵システムでは，IoT（Internet of Things）技術を活用し，様々な分散型エネルギー源，電力変換回路，負荷機器を統合制御し，電力需給バランスを調整するバーチャルパワープラント（VPP : Virtual Power Plant）が検討されている[8]。家庭用電力貯蔵システムでは，太陽光発電，定置用蓄電池，電気自動車（EV : Electric Vehicle），定置用燃料電池，FCV を用いたシステムを構築し，再生可能エネルギーを有効に活用する取組が進められている[9]。家庭用電力貯蔵システムでは，次世代通信規格 5G（5th Generation）を基礎に，IoT 技術や人工知能（AI : Artificial intelligence）技術を活用する HEMS（Home Energy Management System）により，最適に電力変換回路を制御してバッテリを有効に活用し，再生可能エネルギーを自家消費する。家庭用電力貯蔵システムの性能向上においては，電力変換回路技術やバッテリ技術が重要となっている。

1.2 研究の目的と研究の対象範囲

本論文では，家庭用電力貯蔵システムであるエネルギーマネジメント蓄電システムに関して，システムの高性能化および実用性の向上を目的として，総合エネルギー効率を高める技術開発に関する研究について論じる。本システムは，パワーエレクトロニクス回路システムであり，パワー半導体，パワーインダクタ，バッテリ，キャパシタなどで構成される。パワーエレクトロニクスは，電気工学，電子工学，制御工学を扱う総合技術である。応用においては，磁気，化学，材料，通信といった様々な技術を融合させ，発展を続けている。パワーエレクトロニクスは，エネルギーマネジメント蓄電システムのコア技術として位置付けられる。エネルギーマネジメント蓄電システムにおける先行研究では，電力変換回路，パワー半導体，パワーインダクタ，バッテリといった個別要素技術の高性能化について広く研究が進められている。

本研究における対象範囲を図 1.1 に示す。本研究では，電力変換回路，パワー半導体，パワーインダクタ，バッテリといった個別要素技術の性能向上だけでなく，

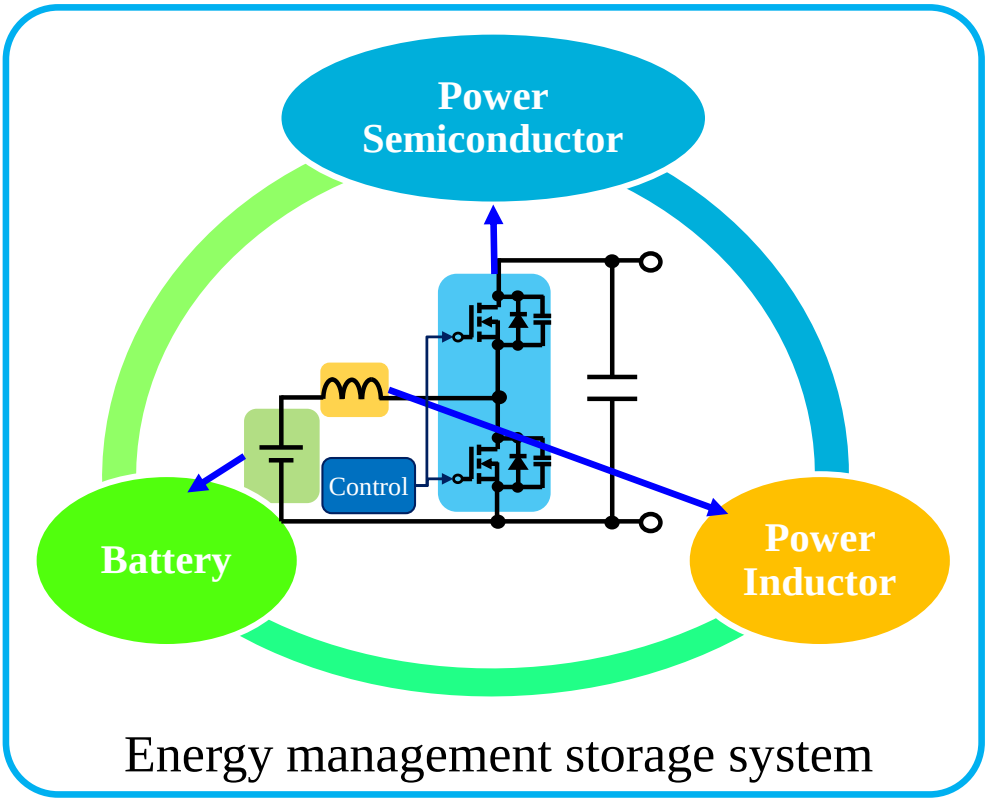


図 1.1　研究の対象範囲

個別要素技術を有機的に結合してシステム全体を統合し，個別最適から全体最適に発展させ，エネルギーマネジメント蓄電システムの高性能化を目指す。具体的に，(1)パワー半導体応用技術，(2)パワーインダクタ技術，(3)バッテリ応用技術について研究し，それぞれの個別要素技術を有機的に結び付けて技術革新を図り，エネルギーマネジメント蓄電システムにおける総合エネルギーの高効率化を目指す。

本研究により，エネルギーマネジメント蓄電システムの開発を推進し，その成果の普及を促進して，わが国における学術および科学技術の発展に寄与し，低炭素社会の実現に向けた社会実装を進める。

1.3. 論文の全体構成

本論文の全体構成を図 1.2 に示す。

第 1 章では，研究の背景，研究の目的，研究の対象範囲について述べ，研究方針を示す。

第 2 章では, エネルギーマネジメント蓄電システムに関する先行研究と研究アプローチを述べ，本論文における有機的結合の概念を示す。また，パワー半導体応用技術，パワーインダクタ技術，バッテリ応用技術について，課題と課題解決への取り組みを述べ, 研究対象とするエネルギーマネジメント蓄電システムの構成と動作を示し，双方向コンバータの回路構成と電力変換動作を解説する。

第 3 章では，パワー半導体応用技術に関して，電力変換回路の高性能化に向けて，パワー半導体における電力損失の低減を目指して，パワー半導体開発と電力変換回路開発について述べる。

第 4 章では，パワーインダクタ技術に関して，パワーインダクタにおける電力損失の低減に向けて, 複合磁性材料パワーインダクタ開発とパワーインダクタの電力損失算出法開発について述べる。

第 5 章では，バッテリ応用技術に関して，リチウムイオンバッテリ応用技術の発展に向けて，エネルギーマネジメント蓄電システムの高性能化を目指して，バッテリ性能を最大に引き出す電力制御法について述べる。

第 6 章では, 本研究の成果と開発したエネルギーマネジメント蓄電システムの展望について，総括する。

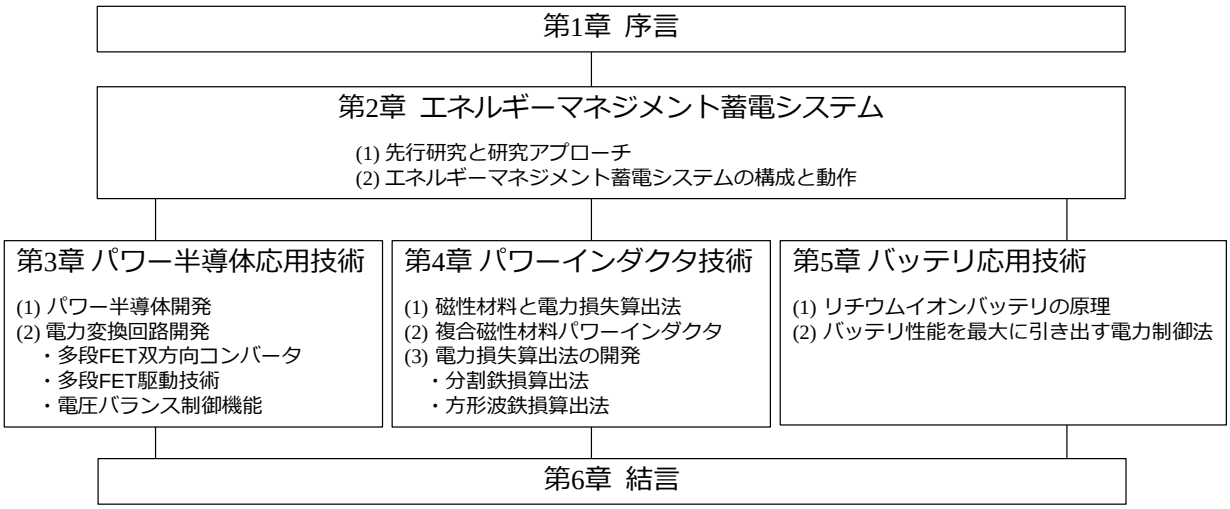


図 1.2　論文の全体構成

第 2 章　エネルギーマネジメント蓄電システム

2.1 先行研究と研究アプローチ

2.1.1 先行研究と有機的結合に基づく研究アプローチ

エネルギーマネジメント蓄電システムの高性能化に関する先行研究では，(1)電力変換回路技術，(2)制御技術，(3)パワーインダクタ技術，(4)バッテリ技術などが挙げられる。(1)電力変換回路技術では，SiC（Silicon carbide）や GaN（Gallium nitride）などの WBG（Wide band gap）パワー半導体を適用して電力変換回路の高性能化を図る研究[10][11]やマルチフェーズコンバータ[12]やマルチレベルコンバータ[13]などの回路開発により高性能化を図る研究などが進められている。(2)制御技術では，コンバータの高性能化やシステムの利便性向上などが研究されている[14][15]。(3)パワーインダクタ技術では，結合インダクタ，巻線技術，構造技術などにより，コンバータの高性能化を目指したパワーインダクタの高性能化が研究されている[16][17]。(4)バッテリ技術では，材料開発をベースにバッテリの高性能化が研究されている[18]-[20]。エネルギーマネジメント蓄電システムの高性能化に関する研究では，これら個別要素技術に工夫を凝らす研究開発が進められている。

本研究では，電力変換回路，パワー半導体，パワーインダクタ，バッテリなど，エネルギーマネジメント蓄電システムを構成する個別要素技術の性能向上とともに，個別最適から全体最適に発展させ，個別要素技術の有機的結合により，エネルギーマネジメント蓄電システム全体の高性能化を目指して研究を進める。

一般に，「有機的」の意味は，「多くの部分が集まって一つの全体を構成し，その各部分が密接に結びついて互いに影響を及ぼし合っているさま」と表現できる。エネルギーマネジメント蓄電システムの研究開発に「有機的結合」の概念を取り込む。本論文における有機的結合の概念を図 2.1 に示す。本論文では，電力変換回路技術，パワー半導体応用技術，パワーインダクタ技術，バッテリ応用技術といった 2 つ以上の基盤技術に基づく個別要素技術を密接な関連を持たせて結び付け，エネルギーマネジメント蓄電システムとして統合することを「有機的結合」と定義する。有機

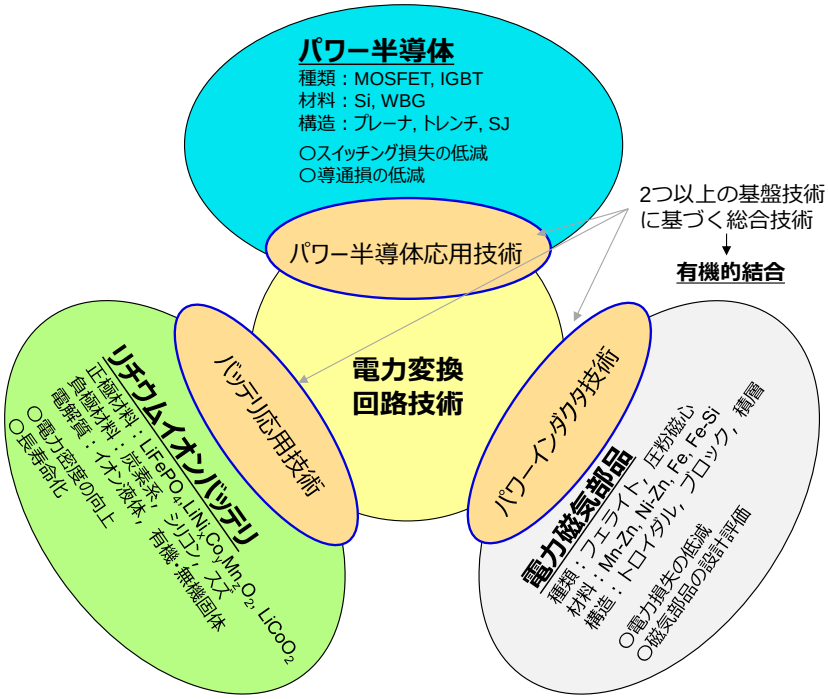


図 2.1　本論文における有機的結合の概念

的結合の概念に基づいて，複数の基盤技術を統合する総合技術に重点を置き，電力変換回路の高性能化やエネルギーマネジメント蓄電システム全体における総合エネルギーの高効率化について研究する。

2.1.2 パワー半導体応用技術

電力変換回路の高性能化に関して，課題と取り組みを図 2.2 に示す。電力変換回路の高性能化を実現する手段としては，小型軽量化，高効率化，低ノイズ化が挙げられる。高効率化を実現する手段では，パワーインダクタの電力損失低減とパワー半導体の電力損失低減が重要となる。本研究では，パワー半導体の電力損失低減に着目する。

第 3 章のパワー半導体応用技術では，電力変換回路の高性能化に向けて，パワー半導体における電力損失の低減を目指して研究する。3.1 では，パワー半導体開発における半導体構造や材料技術による性能向上の現状を述べる。3.2 では，パワー半導体を活用する新しい電力変換回路の開発，およびパワー半導体の電力損失低減に関する効果などを論じる。

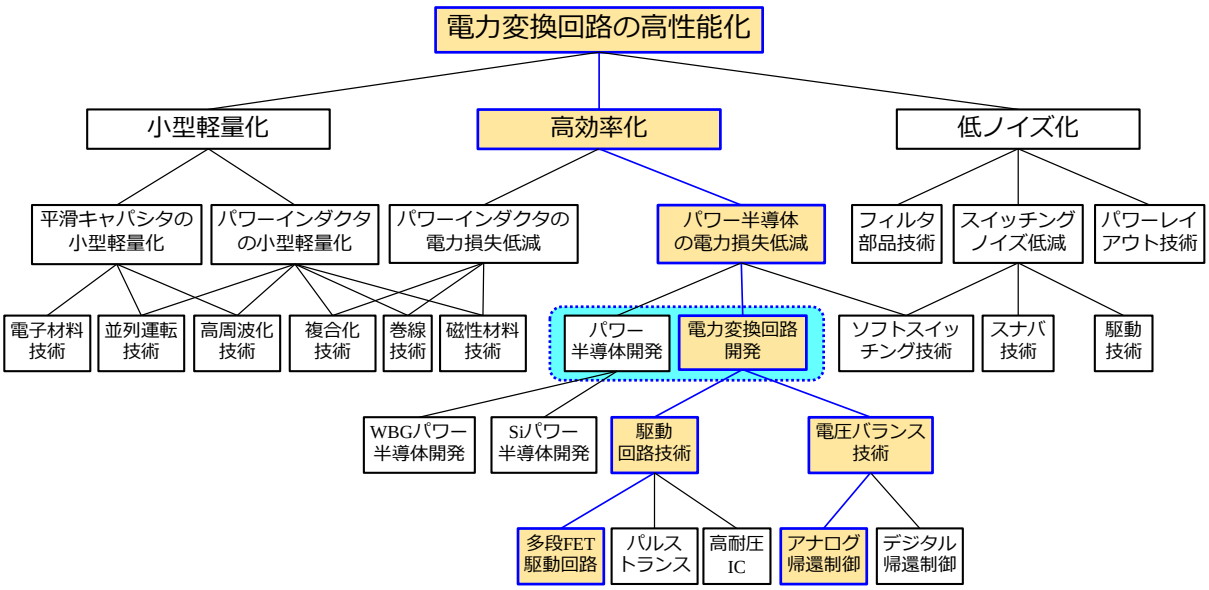


図 2.2　電力変換回路の高性能化に関する課題と取り組み

2.1.3 パワーインダクタ技術

パワーインダクタにおける電力損失の低減に関して，課題と取り組みを図 2.3 に示す。パワーインダクタにおける電力損失の低減を実現する手段としては，銅損の低減，鉄損の低減，電力損失の把握が挙げられる。銅損の低減や鉄損の低減を実現する手段では，巻線技術，複合磁性材料，磁性材料開発が重要であり，電力損失の把握に関する手段では，電力損失算出法が重要となる。

第 4 章のパワーインダクタ技術では，4.1 では主なパワーインダクタ用の磁性材料と電力損失算出法について述べ，4.2 では複合磁性材料パワーインダクタ開発，4.3 では電力損失算出法開発について述べる。複合磁性材料パワーインダクタ開発では，比透磁率の直流重畳特性を考慮した磁気設計法を提案する。パワーインダクタの電力損失算出法開発では，電気測定を用いた鉄損算出における算出精度の評価に基づいて，2 つの鉄損算出法，(1)分割鉄損算出法と(2)方形波鉄損算出法を提案する。実際の開発や設計の現場で有用なパワーインダクタの設計法と電力損失算出法の確立し，パワーインダクタにおける電力損失の低減を目指す。

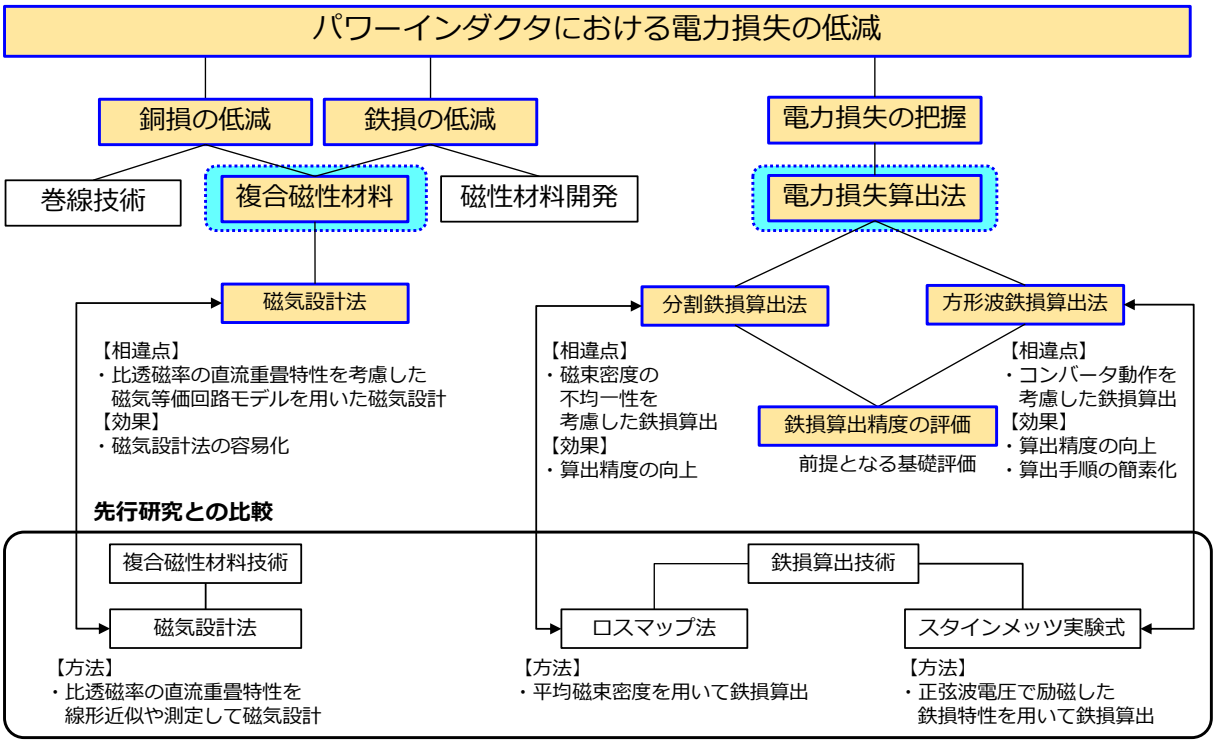


図 2.3　パワーインダクタにおける電力損失の低減に関する課題と取り組み

2.1.4 バッテリ応用技術

リチウムイオンバッテリ応用技術に関して，課題と取り組みを図 2.4 に示す。バッテリ応用技術の高性能化について，バッテリの高性能化とシステムの高性能化が挙げられる。バッテリの高性能化を実現する手段としては，正極，負極，電解質における材料開発が重要となる。システムの高性能化を実現する手段では，バッテリ電力の活用とバッテリの応用活用が重要となる。本研究では，バッテリ電力の最適な活用に着目する。

第 5 章では，リチウムイオンバッテリ応用技術によるエネルギーマネジメント蓄電システムの高性能化を目指して，5.1 ではバッテリの原理を解説し，5.2 ではシステムの高性能化について述べる。システムの高性能化では，バッテリ電力の最適な活用として，充放電の電力管理と充放電の回数管理について論じる。バッテリ性能を最大に引き出してバッテリ電力の活用を図り，エネルギーマネジメント蓄電システムにおける総合エネルギー効率の向上を目指す。

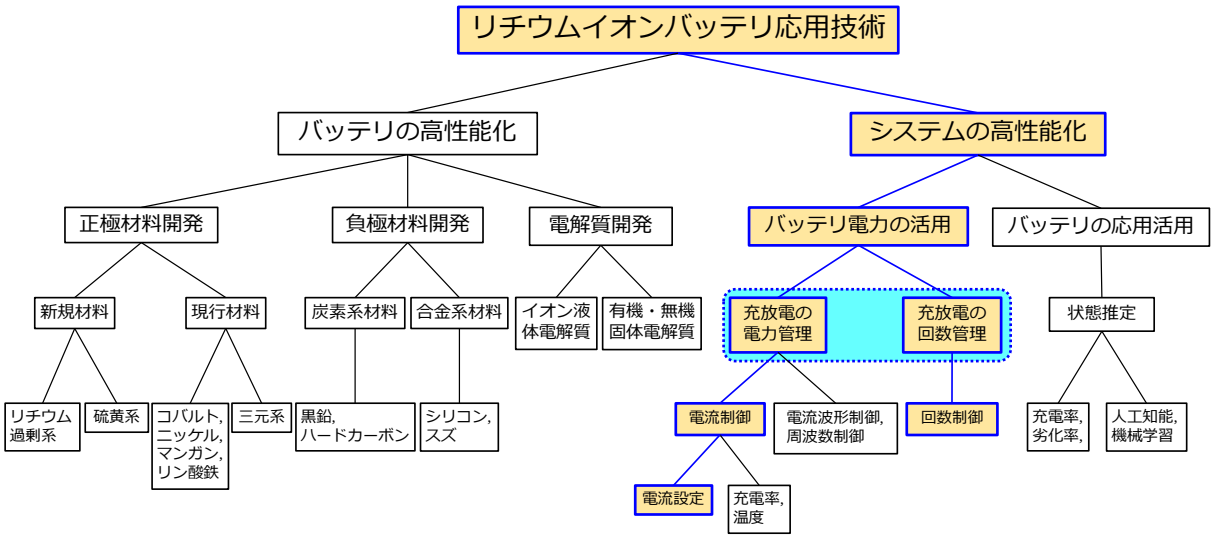


図 2.4　リチウムイオンバッテリ応用技術に関する課題と取り組み

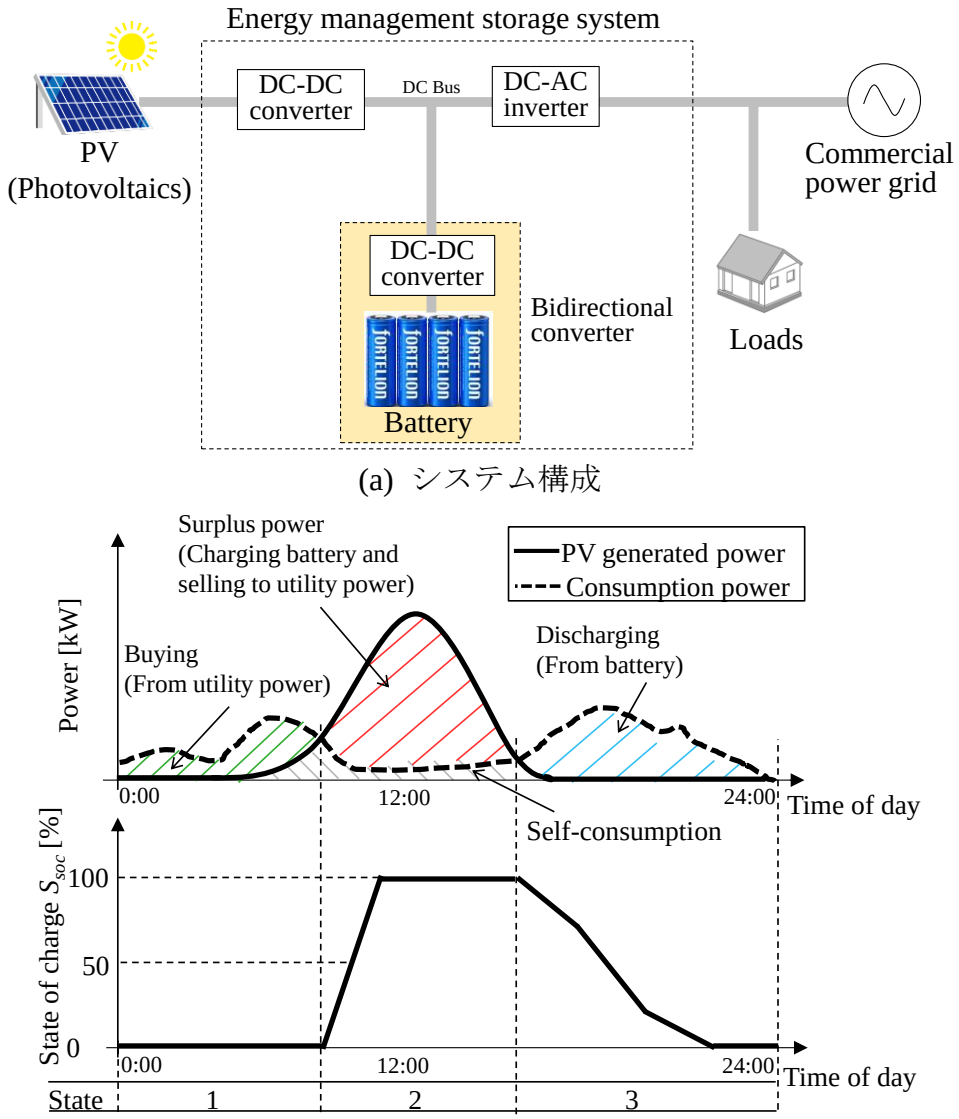
2.2 エネルギーマネジメント蓄電システムの構成と動作

2.2.1 システムの構成と動作

研究対象とするエネルギーマネジメント蓄電システムの構成を図 2.5(a)，1 日の動作例を図 2.5(b)に示す。本システムは，太陽電池，バッテリ，電力変換回路（コンバータ，インバータ）で構成される。太陽光による発電電力や深夜電力をバッテリに蓄積し，負荷の消費電力に応じてバッテリを放電し，商用電力系統からの電力を平準化する。一定電流での充電測定では，バッテリの完全放電状態から，バッテリの理論容量を 1 時間で完全充電する電流値を 1C と定義しており，バッテリ残存容量 E_{rc}，満充電容量 E_{fcc} を用いて，バッテリ充電率（SOC : State of charge）S_{soc} は，次式となる。

$$S_{soc} = \frac{E_{rc}}{E_{fcc}} \quad \cdots\cdots (2.1)$$

図 2.5(b)において，状態 1 は，夜中から朝の期間を示す。商用電力系統から負荷に電力を供給して買電する。状態 2 は，日中の期間を示す。太陽光による発電電力から負荷に電力を供給する。発電電力は自家消費され，余剰電力はバッテリに充電または商用電力系統へ逆潮流させて売電する。状態 3 は，夕方以降の期間を示す。



(a) システム構成

(b) 1 日の動作例

図 2.5　エネルギーマネジメント蓄電システム

バッテリから負荷に電力を供給する。このような動作機構により，商用電力系統からの電力を平準化する。

2.2.2 双方向コンバータの回路構成と電力変換動作

図 2.5(a)に示すシステム構成のうち，特に，双方向コンバータ[21]に焦点を当て，回路構成と電力変換動作を解説する。双方向コンバータの回路構成を図 2.6 に示す。本コンバータは，低圧側電圧 V_1 にバッテリ（160~240V）を高圧側電圧 V_2 に高圧直流バス（340~380V）を用い，バッテリに流れる高周波電流リップルを低減する

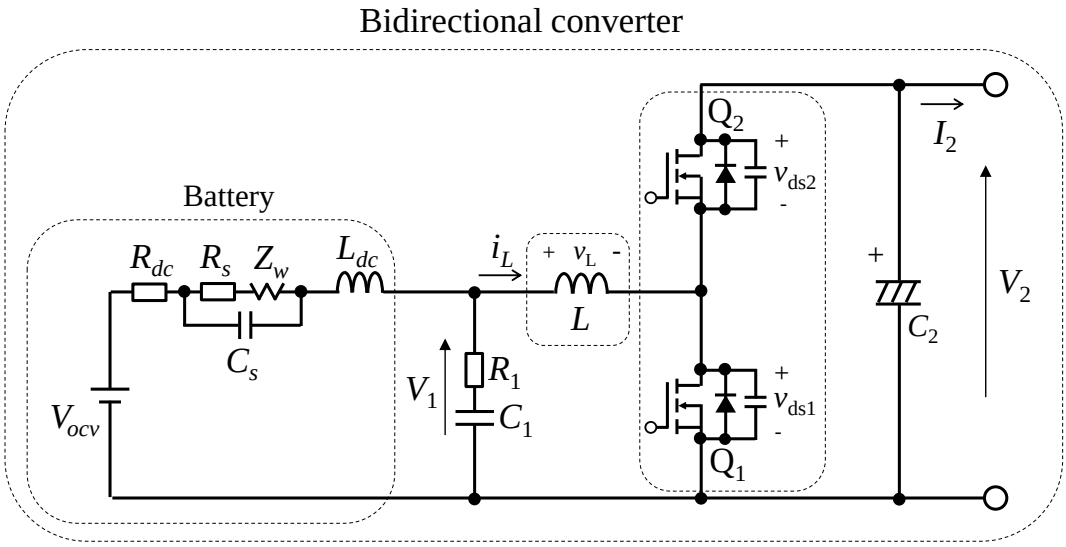


図 2.6　双方向コンバータの回路構成

ために，キャパシタ C_1 を並列接続する。バッテリの等価回路モデル[22]は，開回路電圧 V_{ocv}，端子間電圧 V_1，電子移動抵抗や電解質中のイオン移動などに起因するバッテリ内部の直流抵抗成分 R_{dc}，電荷移動に起因する電極反応を表す電荷移動抵抗 R_s と電気二重層容量 C_{Rs} の並列回路，電極内部での拡散過程を表すワールブルグインピーダンス Z_w，寄生インダクタンス L_{dc} で構成される。

昇圧放電モード（Boost/Discharge mode）と降圧充電モード（Buck/Charge mode）のそれぞれの定格動作波形を図 2.7 に示す。双方向コンバータは，デッドタイム t_d を挟んでパワー半導体 Q_1 と Q_2 を交互にオン，オフする。図 2.6 に示す回路構成において，バッテリ側から直流高圧バス側へ電力を変換する場合を昇圧放電モード，直流高圧バスからバッテリ側へ電力を変換する場合を降圧充電モードとする。パワー半導体のオン期間とオフ期間により決まる時比率 D を調整することで出力電圧と電流方向を制御し，双方向の電力変換動作を可能とする。パワー半導体には，高圧側電圧 V_2 以上の耐圧が必要であり，一般に，600V 耐圧以上の IGBT（Insulated Gate Bipolar Transistor）や MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor：以降では，FET と表記）を用いる。パワーインダクタには，飽和磁束密度が高く直流重畳特性に優れる圧粉磁心コア，バッテリには，電力密度が高く長寿命なリチウムイオンバッテリを用いる。

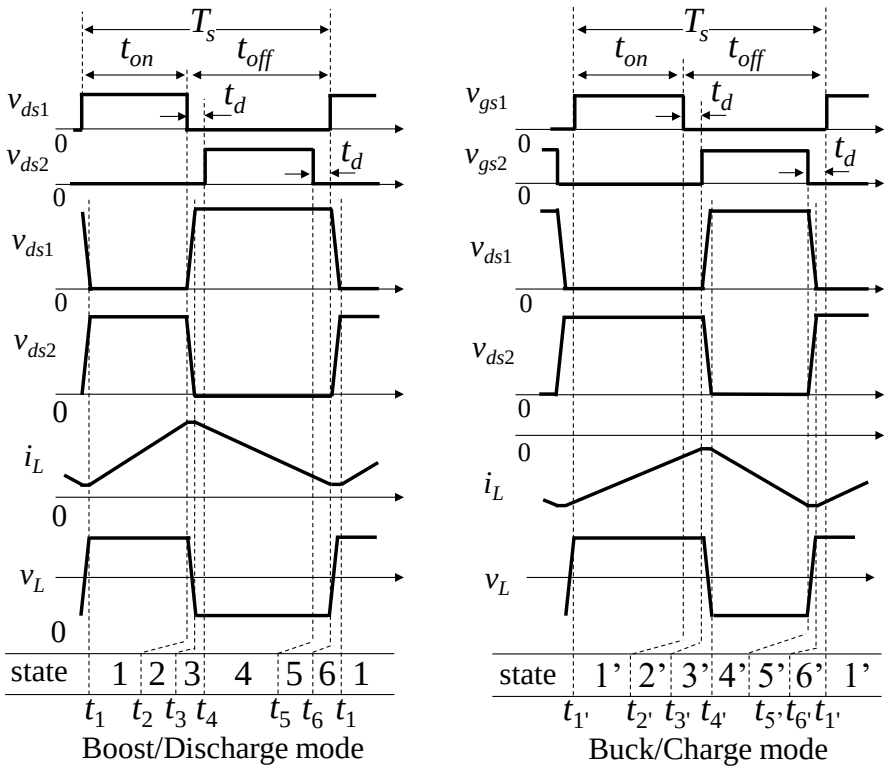


図 2.7　定格動作波形

2.3 まとめ

第 2 章では, エネルギーマネジメント蓄電システムの高性能化に関する先行研究と研究アプローチについて述べた。本研究では，エネルギーマネジメント蓄電システムを構成する個別要素技術の性能向上とともに, 個別最適から全体最適に発展させ，個別要素技術の有機的結合により，エネルギーマネジメント蓄電システム全体の高性能化を目指して研究を進める。本論文における有機的結合の概念を定義し，具体的には，パワー半導体応用技術，パワーインダクタ技術，バッテリ応用技術に重点を置き, 電力変換回路の高性能化やエネルギーマネジメント蓄電システム全体における総合エネルギーの高効率化について研究する。また，パワー半導体応用技術，パワーインダクタ技術，バッテリ応用技術のそれぞれについては，課題と課題解決への取り組みを示した。

更に, 研究対象とするエネルギーマネジメント蓄電システムの構成と動作例を示

し, エネルギーマネジメント蓄電システムを構成する双方向コンバータの回路構成と電力変換動作を解説した。

第 3 章で述べるパワー半導体応用技術と電力変換回路技術の有機的結合では, 多段 FET 駆動技術と電圧バランス制御機能を用いて，パワー半導体技術と電力変換回路技術を密接に関連付ける新しい電力変換回路を開発し, 電力変換回路の高効率化を図る。

第 4 章で述べるパワーインダクタ技術と電力変換回路技術の有機的結合では, パワーインダクタにおける磁性材料と構造を電力変換動作に密接に関連付けて磁気設計した複合磁性材料パワーインダクタの開発, および電力損失算出法の開発により電力変換回路の高効率化を図る。

第 5 章のバッテリ応用技術と電力変換回路技術の有機的結合では, バッテリにおける充放電の電力管理および充放電の回数管理により, バッテリと電力変換回路を密接に関連付けてバッテリ電力を最適に活用して, バッテリ性能を最大に引き出す電力制御法を開発し, エネルギーマネジメント蓄電システム全体における総合エネルギーの高効率化を図る。

第 3 章　パワー半導体応用技術

第 3 章では，電力変換回路の高性能化において，高効率化を実現する手段であるパワー半導体応用技術に関して，3.1 では，パワー半導体開発における半導体構造や材料技術による性能向上の現状を述べる。3.2 では，パワー半導体活用技術として，パワー半導体を活用する新しい電力変換回路の開発，およびパワー半導体の電力損失低減に関する効果などを論じる。

3.1 パワー半導体開発

3.1.1 パワー半導体の性能向上

パワーエレクトロニクスが 1973 年に提唱されて以来，パワー半導体技術は大きく進歩し，情報社会の進化を支えている。電力変換回路では，Si（Silicon）パワー半導体や，SiC や GaN といった WBG パワー半導体を用いて，高性能化を実現している。次世代パワー半導体のアプリケーションを図 3.1 に示す[23]。Si パワー半導体に対し，SiC パワー半導体は大電力アプリケーション，GaN パワー半導体は高周波

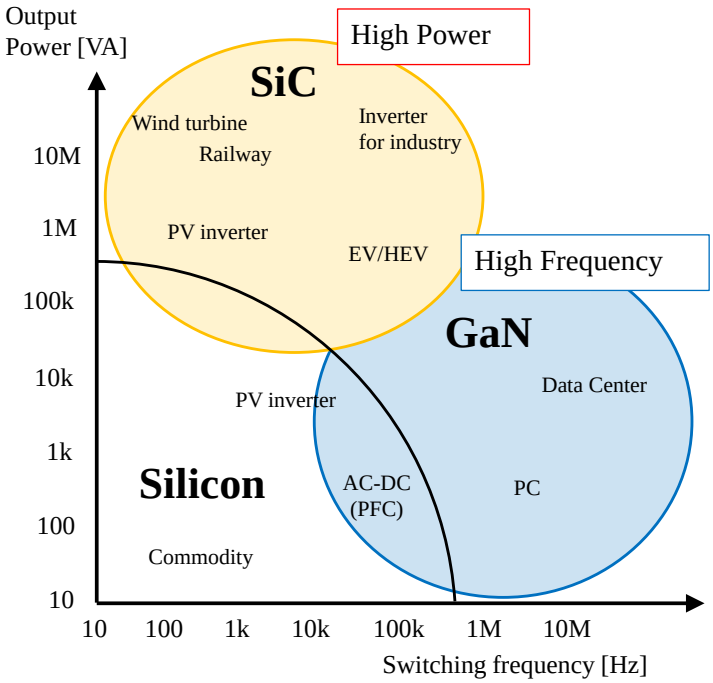


図 3.1　次世代パワー半導体のアプリケーション

アプリケーションに適用することが期待されている。電力変換回路の設計では，扱う出力電力や利用するスイッチング周波数を考慮して，Si パワー半導体や WBG パワー半導体が選定される。次節以降では，高耐圧 Si-FET（以降では，高耐圧 FET と表記），低耐圧 Si-FET（以降では，低耐圧 FET と表記），そして WBG パワー半導体に関して，半導体構造や材料技術の現状を述べる。

3.1.2 高耐圧 FET

高耐圧 FET で用いられるプレーナゲート構造を図 3.2 に示す。プレーナゲート構造は，n^+ドレイン層，n^-ドリフト層，p ベース層，n^+ソース層の積層構成となる。FET は，ゲート電極とソース電極間にゲート閾値電圧より高い電圧を加えて，p ベース層にチャネルを形成することにより，導通する。プレーナゲート構造では，半導体基板表面に対して水平にチャネルを形成する。FET のオン抵抗は，各層での抵抗の合計値となる。一般に，高耐圧 FET（500~600V）では，n^-ドリフト層の抵抗は，オン抵抗の大部分を占める[24]。プレーナゲート構造の FET では，ドリフト層において，不純物濃度を高くして層厚みを薄くするほど，オン抵抗は小さくなるが，耐圧は低下する。

SJ（Super-Junction）構造を図 3.3 に示す。SJ 構造は，プレーナゲート構造での均一なドリフト層の代わりに，横方向に繰り返した形状の p/n ピラー層構成となる。

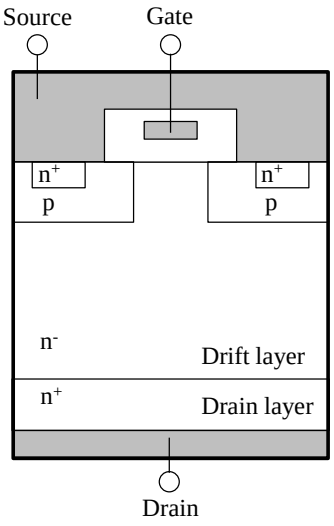


図 3.2　プレーナゲート構造

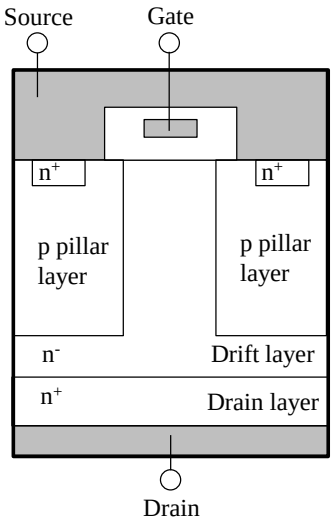


図 3.3　SJ 構造

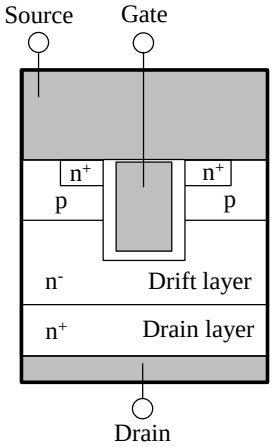


図 3.4　トレンチゲート構造

SJ 構造では，ドリフト層の不純物濃度を上げても，p/n ピラー層構成により空乏化が促進され，高耐圧化できる。ドリフト層の不純物濃度を上げることができ，オン抵抗が小さくなる。高耐圧 FET は，SJ 構造により，低オン抵抗を実現している。

3.1.3 低耐圧 FET

低耐圧 FET で用いられるトレンチゲート構造を図 3.4 に示す。トレンチゲート構造では, 半導体基板に垂直な溝に沿ってチャネルを形成する。一般に, 低耐圧 FET（200V 以下）では，チャネル抵抗は，オン抵抗の大部分を占める[24]。トレンチゲート構造では，プレーナゲート構造と比較して，半導体構造を微細化できる。半導体構造の微細化によりチャネル密度を向上し，オン抵抗を小さくできる。低耐圧 FET は，トレンチゲート構造により，低オン抵抗を実現している。

FET の耐圧とオン抵抗の関係を図 3.5 に示す[25]。FET のオン抵抗は, 耐圧の 2.4~2.6 乗に比例して大きくなる[25][26]。例えば，600V 耐圧 FET のオン抵抗は約 18Ωmm^2 となるのに対し，200V 耐圧 FET のオン抵抗は約 1.5Ωmm^2 となる。3 石の 200V 耐圧 FET を直列接続して 600V 耐圧とした場合，オン抵抗は 4.5Ωmm^2 となり，1 石の 600V 耐圧 FET のオン抵抗 18Ωmm^2 よりも小さくなる。コンバータ回路開発において，複数の低耐圧 FET を直列接続してスイッチ回路を構成することにより，スイッチ回路における導通損を低減できる可能性がある[27]。

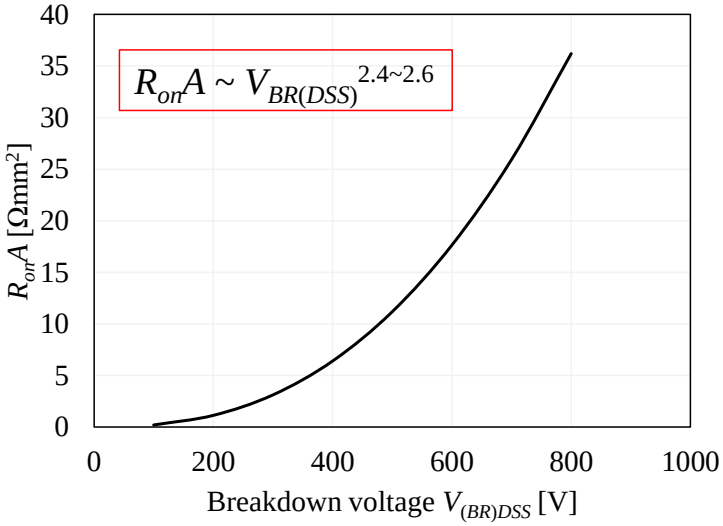


図 3.5　FET の耐圧とオン抵抗の関係

3.1.4 WBG パワー半導体

Si パワー半導体では，性能は材料物性に起因する限界に近づいている。飛躍的な性能向上は難しい。Si パワー半導体に比べ，WBG パワー半導体に関する研究開発や実用化は活発になっている。半導体材料物性値を表 3.1[28]に示す。絶縁破壊強度では，WBG 半導体は Si 半導体よりも約 10 倍大きい。ドリフト層不純物濃度を高くしながらもドリフト層の厚みを薄くできるため，同耐圧の FET よりもオン抵抗を大幅に小さく，スイッチング動作を速くできる。オン抵抗の材料限界は，絶縁破壊電界強度の約 3 乗に反比例する。WBG 半導体では，Si 半導体の約 1/1000 という低オン抵抗の実現が期待されている[29]。SiC-FET の構造は，FET と同様のプレーナゲート構造とトレンチゲート構造となる。GaN HEMT（High Electron Mobility Transistor）の基本構造を図 3.6 に示す。GaN HEMT では，窒化アルミニウム AlGaN と GaN を接合する AlGaN/GaN ヘテロ構造により，二次元電子ガス（2DEG：2 Dimensional Electron Gas）が発生する。2DEG の高いキャリア濃度，高い電子飽和速度，および高い絶縁破壊電界により，オン抵抗は大幅に小さく，スイッチング動

表 3.1　半導体材料の物性値

-	Si	4H-SiC	GaN
Bandgap [eV]	1.12	3.26	3.39
Electron mobility [cm^2/Vs]	1400	1000/850	900
Dielectric breakdown field strength [kV/cm]	300	2500	3300

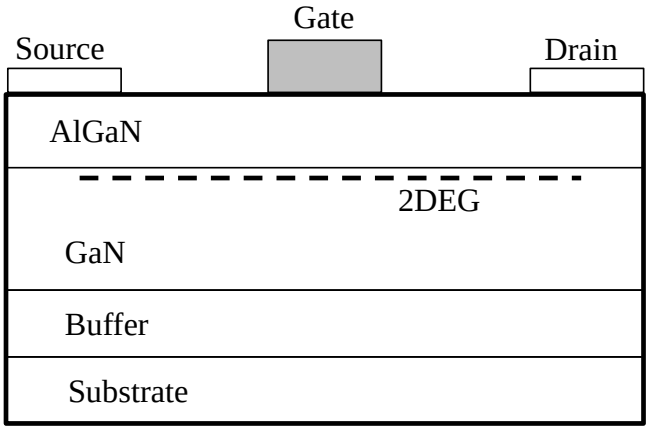


図 3.6　GaN HEMT の基本構造

作は速い。WBG パワー半導体の更なる性能向上が期待されている。

3.2 複数のパワー半導体を活用する多段 FET 双方向コンバータ

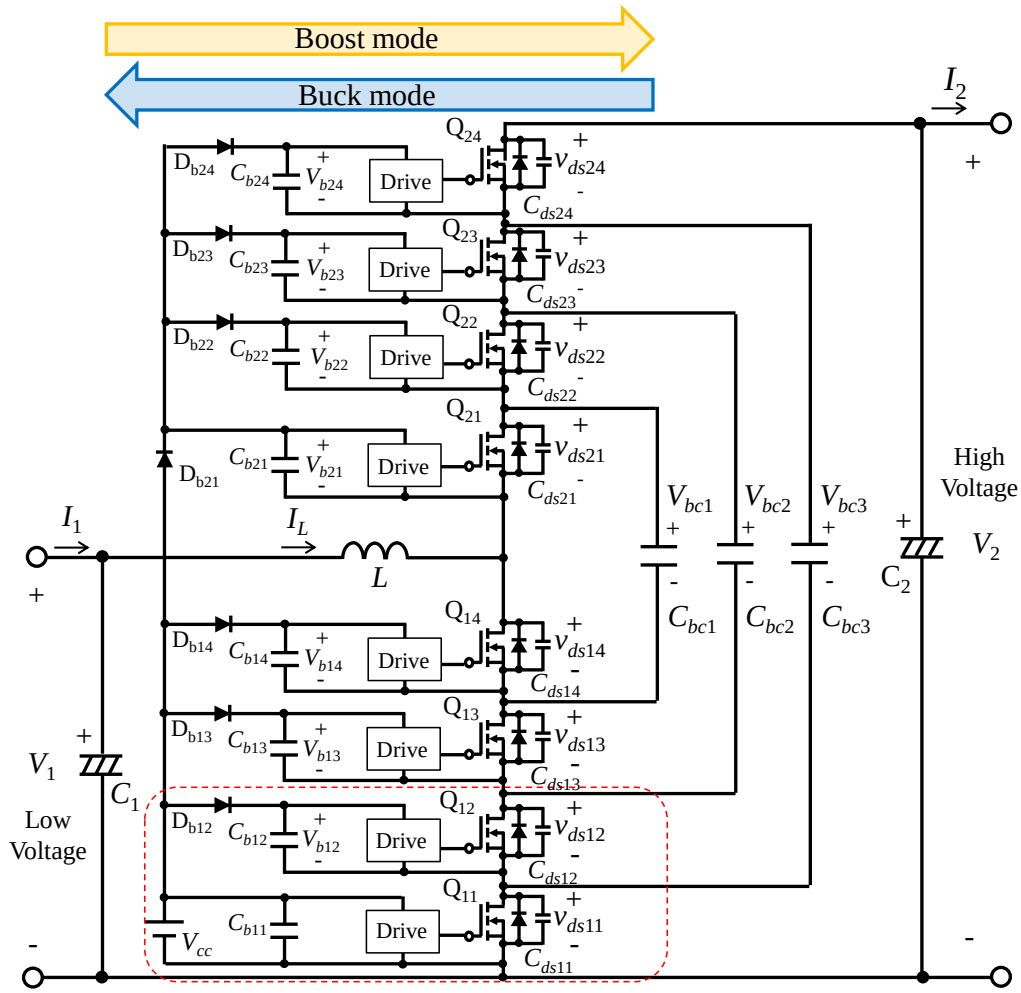
3.2.1 複数の低耐圧 FET を活用するコンバータ

複数の低耐圧 FET を活用する電力変換回路の高性能化に関する先行研究では，FC（Flying Capacitor）コンバータが研究されている[13]。FC コンバータでは，フライングキャパシタを用いて複数の電圧を生成し，3 値以上の電圧を出力することにより，インダクタの電流リップルを小さくし，パワーインダクタを小型化する。FC コンバータでは, 出力する電圧レベルの数に応じて複数のフライングキャパシタが必要になり，コンバータが大型化する場合がある。また，複数の FET を適切にオンオフ制御する必要があり，コンバータの制御回路が複雑となる。

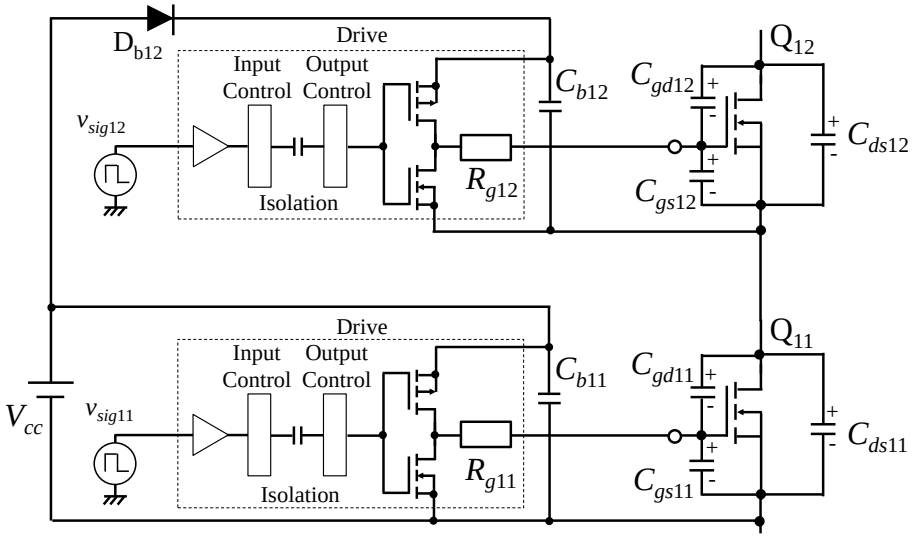
本研究では，前述とは異なり，複数の低耐圧 FET を活用する新しいコンバータとして，多段 FET 双方コンバータを提案している。本コンバータは，バランスキャパシタを用いて構成され，コンバータは小型化でき，複数の FET を一括してオンオフ制御することにより，コンバータの制御回路はシンプルになる。

3.2.2 回路構成と動作原理

提案する多段 FET 双方向コンバータを図 3.7(a)，多段 FET 駆動技術を用いた駆動回路を図 3.7(b)に示す。デッドタイム t_d を挟んでローサイド FET Q_{1x} (x = 1~4)とハイサイド FET Q_{2y} (y = 1~4)を交互に一括してオン，オフする。図 3.7(a)に示す低圧側から高圧側へ電力を変換する場合を昇圧動作モード（Boost mode），高圧側から低圧側へ電力を変換する場合を降圧動作モード（Buck mode）と定義する。FET のオン期間とオフ期間により決まる時比率を調整することで電流の方向と出力電圧を制御し，双方向の電力変換動作を可能とする。定格動作における昇圧動作モードと降圧動作モードのそれぞれの動作波形を図 3.8 に示す。バランスキャパシタ C_{bc1}，C_{bc2}，C_{bc3} の電圧は，理想的にそれぞれ $V_{bc1} = V_2/4$，$V_{bc2} = V_2/2$，$V_{bc3} = 3V_2/4$ の一定電圧となり，ローサイド FET Q_{1x} (x = 1~4)とハイサイド FET Q_{2y} (y = 1~4)のドレイン電圧は，それぞれ均一化されて $V_2/4$ となる。図 3.7(b)に示す多段 FET 駆動



(a) 多段 FET 双方向コンバータの回路構成



(b) 多段 FET 駆動回路の回路構成

図 3.7　多段 FET 双方向コンバータ

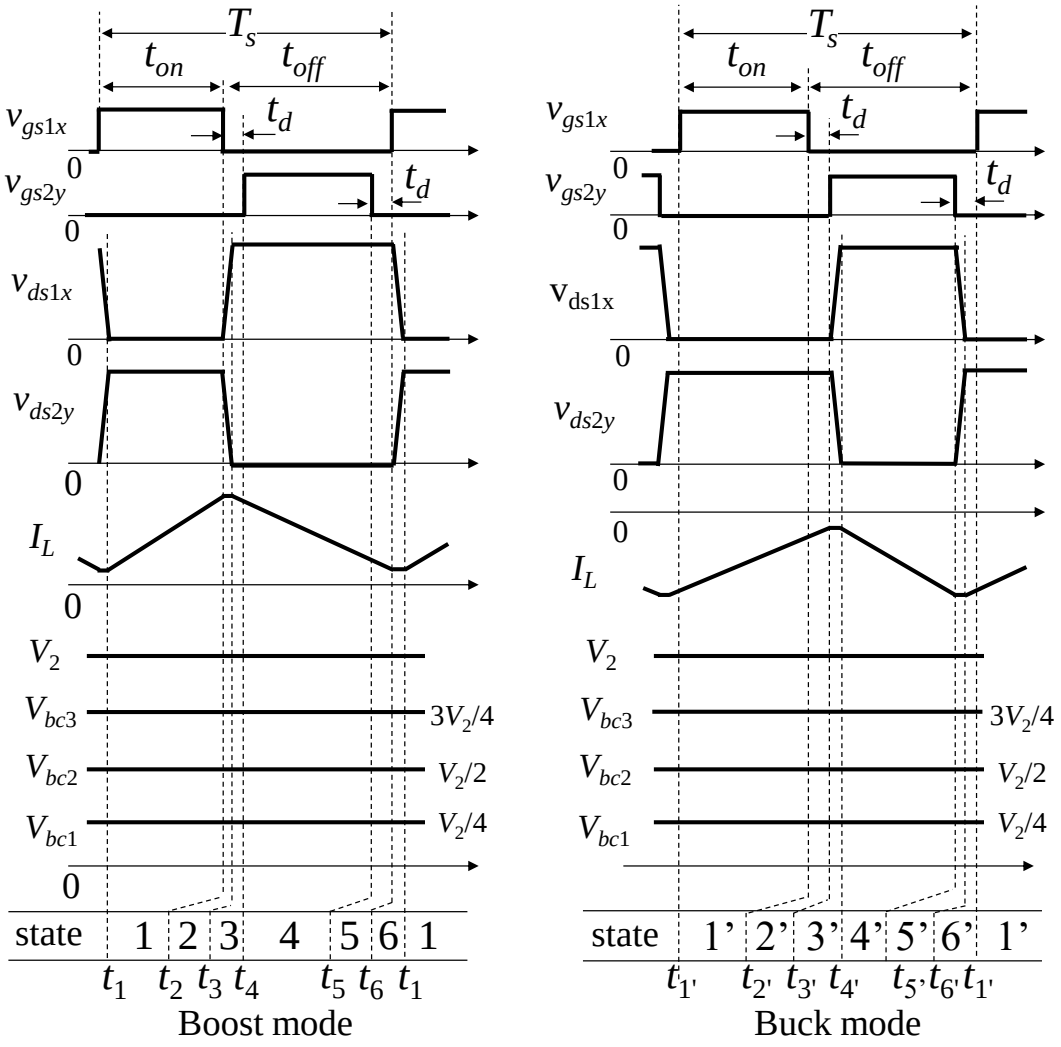


図 3.8　多段 FET 双方向コンバータの動作波形

回路は，FET のオン期間とオフ期間の動作に同期して，ブートキャパシタを充放電し，FET を駆動する。

3.2.3 コンバータ性能指標 FOM を用いた電力損失計算

一般に，FET のオン抵抗は，耐圧の 2.4~2.6 乗に比例して大きくなる[25][26]。複数の低耐圧 FET を直列接続してコンバータを構成すると，電力損失を低減できる可能性がある。コンバータ性能指標 FOM（Figure of merit）を用いて，電力損失を見積もる。コンバータ性能指標 FOM は，実際にコンバータを設計する前に，コンバータの回路構成などを限定せずに, 使用するパワー半導体の電気仕様を用いて電

力損失を簡易的に見積もることができる。実際の動作条件に近づけることと簡単に見積もることを考慮して，FET の電流は熱設計を前提に平均して $I_{d_max}/2$，FET の電圧は計算を簡略化して V_{ds_max} としている。立ち上がり時間 t_r, 立ち下がり時間 t_f, スイッチング周波数 f_s を用いて，スイッチング遷移期間におけるスイッチング損失 P_{sw1} は，次式となる。

$$P_{sw1} = \frac{1}{6}\frac{I_{d_max}}{2} V_{ds_max}(t_r + t_f) f_s \quad \cdots\cdots (3.1)$$

FETの出力容量C_{oss}がターンオンの際に短絡されて消費されるスイッチング損失 P_{sw2}は，次式となる。

$$P_{sw2} = \frac{1}{2} C_{oss} {V_{ds_max}}^2 f_s \quad \cdots\cdots (3.2)$$

逆回復電流i_{rr}，逆回復時間t_{rr}を用いて，寄生ダイオードの逆回復損失P_{sw3}は，次式となる。

$$P_{sw3} = \frac{1}{6} V_{ds_max} i_{rr} t_{rr} f_s \quad \cdots\cdots (3.3)$$

オン抵抗R_{on}を用いて，導通損P_{con}は，次式となる。

$$P_{con} = \left(\frac{I_{d_max}}{2}\right)^2 R_{on} \quad \cdots\cdots (3.4)$$

ゲート総電荷量Q_g，ゲート電圧V_{gs}を用いて，駆動損失P_{drv}は，次式となる。

$$P_{drv} = Q_g V_{gs} f_s \quad \cdots\cdots (3.5)$$

式(3.1)～(3.5)より，コンバータ性能指標FOMは，次式となる。

$$\mathrm{FOM} = P_{sw1} + P_{sw2} + P_{sw3} + P_{\mathrm{con}} + P_{drv} \quad \cdots\cdots (3.6)$$

コンバータの動作条件を高圧側電圧 V_2 = 340V，スイッチング周波数 f_s = 40kHz とし，耐圧 600V 以上の FET を用いてコンバータ性能指標 FOM を計算する。表 3.2 に示す 150V 耐圧 FET と 650V 耐圧 SiC-FET の電気仕様を用いて，コンバータ性能指標 FOM を計算する。本計算では，4 石の 150V 耐圧 FET を用いて耐圧条件を 600V とし，合計のオン抵抗を 650V 耐圧 SiC-FET と同程度としている。同程度のオン抵抗 R_{on} の 600V 耐圧 FET は，150V 耐圧 FET と比較して，逆回復電荷量 Q_{rr} が

表 3.2　150V 耐圧 FET と 650V 耐圧 SiC-FET の電気仕様

Product model	BSC093N15NS5 (Infineon Technology AG) FET	SCT3030AL (ROHM Co., Ltd.) SiC-FET
V_{ds_max} [V]	150	650
I_{d_max} [A]	55	49
R_{on} [mΩ]	9.3	39
C_{oss} [pF]	604	89
V_{gs} [V]	10	18
Q_g [nC]	33	104
t_r [ns]	4.3	41
t_f [ns]	3.8	27
Q_{rr} [nC]	58	130
t_{rr} [ns]	49	26
i_{rr} [A]	2.4	10

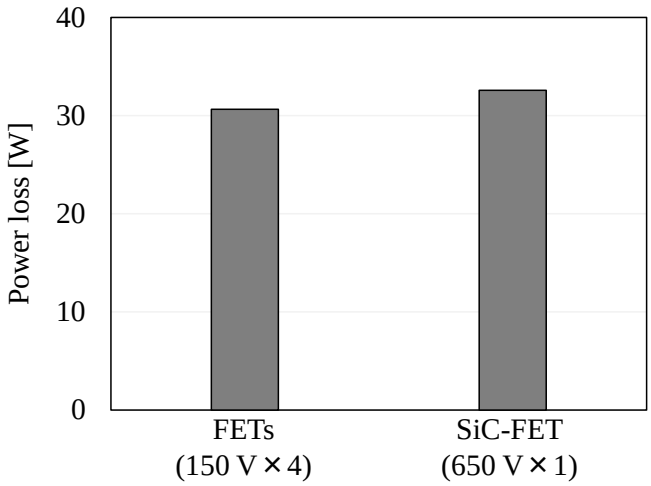


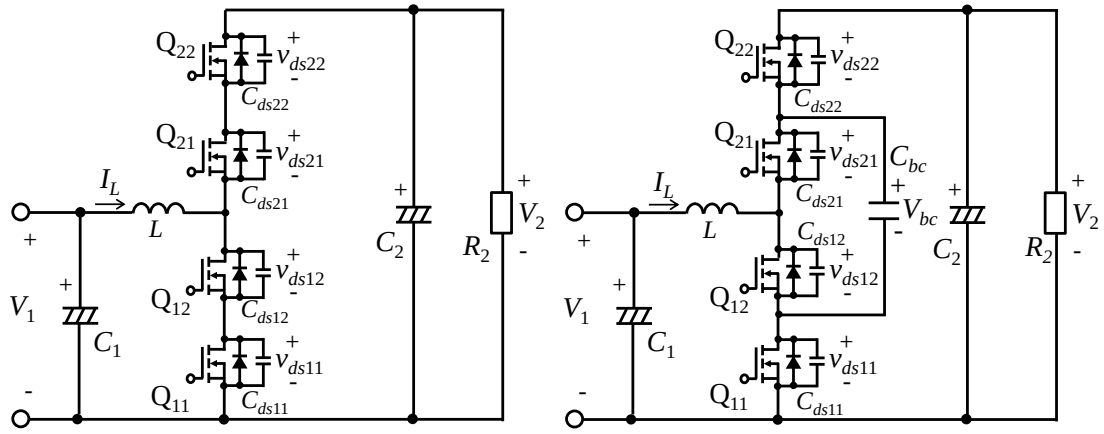
図 3.9　コンバータ性能指標 FOM の計算

10 倍以上大きいため，電力損失が著しく大きくなる。製品設計に適さないため，同程度のオン抵抗 R_{on} の 600V 耐圧 FET を比較対象外とする。コンバータ性能指標 FOM の計算結果を図 3.9 に示す。コンバータ性能指標 FOM は，4 石の 150V 耐圧 FET を用いた構成では 30W，1 石の 650V 耐圧 SiC-FET を用いた構成では 33W となる。4 石の FET を用いたコンバータ性能指標 FOM は，1 石の SiC-FET を用いた

構成と比較して 10%小さく，1 石当たりでは，77%（7.5W）小さくなる。駆動回路の電力損失が同じだと仮定すると，4 石の FET を用いた提案するコンバータは，1 石の SiC-FET を用いたコンバータと比較して，電力損失を低減できる可能性がある。また，電力損失および発熱を分散でき，FET の実装を工夫して，放熱性を高める効果も期待できる。

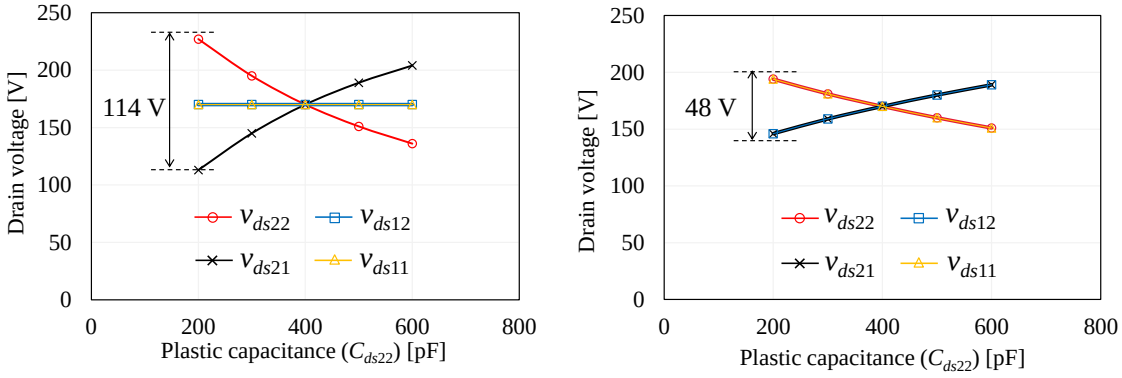
3.2.4 バランスキャパシタが有する電圧平均化機能

図 3.7(a)に示すコンバータを構成するバランスキャパシタは，バランスキャパシタで接続するハイサイド FET Q_{2y} (y = 1~4)とローサイド FET Q_{1x} (x = 1~4)のターンオフ期間を調整し，直列接続する FET のターンオフ期間を揃え，FET のオフ期間



(a) バランスキャパシタなし　　(b) バランスキャパシタあり

図 3.10　FET を 2 直列接続したコンバータ



(a) バランスキャパシタなし　　(b) バランスキャパシタあり

図 3.11　寄生容量 C_{ds22} の変化に対する各 FET のオフ電圧

に加わるドレイン電圧（以下では，オフ電圧と表記）を平均化する機能がある。回路シミュレータ PLECS®（Plexim GmbH）を用いて，バランスキャパシタの電圧平均化機能を解析する。

図 3.10(a)，(b)に示すバランスキャパシタ有無の条件おけるコンバータを用いて，FET のオフ電圧を比較する。低圧側電圧 V_1 = 170V，高圧側電圧 V_2 = 340V，高圧側負荷抵抗 R_2 = 100Ω，インダクタンス L = 500μH，スイッチング周波数 f_s = 40kHz，バランスキャパシタ C_{bc} = 0.1uF，FET の寄生容量 C_{ds11} = 400pF，C_{ds12} = 400pF，C_{ds21} = 400pF とし，寄生容量 C_{ds22} を 200～600pF で変化させた場合における FET のオフ電圧を図 3.11(a)，(b)に示す。バランスキャパシタがない場合，寄生容量 C_{ds22} が変化するとハイサイド FET のオフ電圧は大きく変化し，寄生容量 C_{ds21}，C_{ds22} の逆比率により，FET のオフ電圧が決まる。C_{ds22} = 200pF のとき，オフ電圧差 Δv_{ds2} (= v_{ds22} - v_{ds21})は 114V となる。オフ電圧は不均一となり，FET Q_{22} に高電圧が加わる。
一方，寄生容量 C_{ds22} が変化してもローサイド FET のオフ電圧は変化しない。寄生容量 C_{ds11}，C_{ds12} が等しいことにより，ローサイド FET のオフ電圧は変化せず均一となり，オフ電圧差 Δv_{ds1} (= v_{ds12} - v_{ds11})は 0V となる。

バランスキャパシタがある場合，バランスキャパシタがない場合と比較して，オフ電圧の変化は小さくなる。C_{ds22} = 200pF のとき，オフ電圧差 Δv_{ds2} (= v_{ds22} - v_{ds21})は 48V となる。バランスキャパシタがない場合と比較して，オフ電圧差 Δv_{ds2} (= v_{ds22} - v_{ds21})は 66V 低下し，オフ電圧は均一化する。一方，バランスキャパシタがない場合と異なり，寄生容量 C_{ds22} が変化すると，寄生容量 C_{ds11}，C_{ds12} の等しいローサイド FET におけるオフ電圧も変化する。バランスキャパシタを接続すると FET Q_{12}，Q_{21} のオフ電圧 v_{ds12}，v_{ds21} は，バランスキャパシタ電圧 V_{bc} とほぼ一致し，FET Q_{11}，Q_{22} のオフ電圧 v_{ds11}，v_{ds22} は，(V_2 - V_{bc})となり，オフ電圧差をハイサイド FET とローサイド FET で平均化する。バランスキャパシタの電圧平均化機能により，バランスキャパシタがある場合は，ない場合と比較して，より低耐圧の FET を用いることに対して優位となる。

3.2.5 多段 FET 駆動技術を用いた駆動回路

3.2.5.1 先行研究の調査

多段 FET 双方向コンバータでは，直列接続する FET のグランドレベルが異なるため，複数のフローティング電源を構成して FET の駆動電力を個別に供給する必要がある。フローティング電源を構成する先行研究では，パルストランスを用いる技術[30]，高耐圧プロセス IC を用いる技術[31]がある。パルストランスや高耐圧プロセス IC を用いる技術では，部品点数の増加により回路が大型化する。

前述とは異なる実用的な製品技術として，多段 FET 駆動技術を用いた駆動回路を提案する。本駆動回路は，部品点数の増加による回路の大型化や複雑化はなく，制御電源における電力損失の大幅な増加もない。

3.2.5.2 多段 FET 駆動回路の動作原理

図 3.7(b)に示す多段 FET 駆動回路と図 3.12 に示す動作波形を用いて，多段 FET 駆動回路の動作原理を明らかにする。駆動回路の動作モードは初期動作モード（期間 t_1～t_8）と定格動作モード（期間 t_9～t_{12}）がある。初期動作モード（期間 t_1～t_8）では，$V_1 = 0$V の条件で駆動回路を動作させる。

期間 t_1～t_4 では，ローサイド FET Q_{11} から FET Q_{1x} ($x = 2$～4)を順次オンし，制御電源 V_{cc} からブートキャパシタ C_{b1x} (x = 2～4)，C_{b21} を充電する。ブートキャパシタを充電後，ローサイド FET Q_{1x} ($x = 1$～4)をオフする。

期間t_5～t_8では，ハイサイドFET Q_{21}からFET Q_{2y} ($y = 2$～4)を順次オンし，ブートキャパシタC_{b21}からC_{b2y} (y = 2～4)を充電する。全てのブートキャパシタを充電後，定格動作モード（期間t_9～t_{12}）に移行する。

定格動作モード（期間t_9～t_{12}）では，双方向の電力変換動作に加えて，FETのオン期間とオフ期間に同期して，ブートキャパシタを充放電する。初期動作モード（期間t_1～t_8）でブートキャパシタを充電した後に定格動作モード（期間t_9～t_{12}）に移行すると，継続的にブートキャパシタを充放電し，FETを駆動する。

多段 FET 駆動回路では，ブートダイオードとブートキャパシタのみで構成するシンプルな回路により，グランドレベルが異なる複数の FET を 1 つの制御電源で

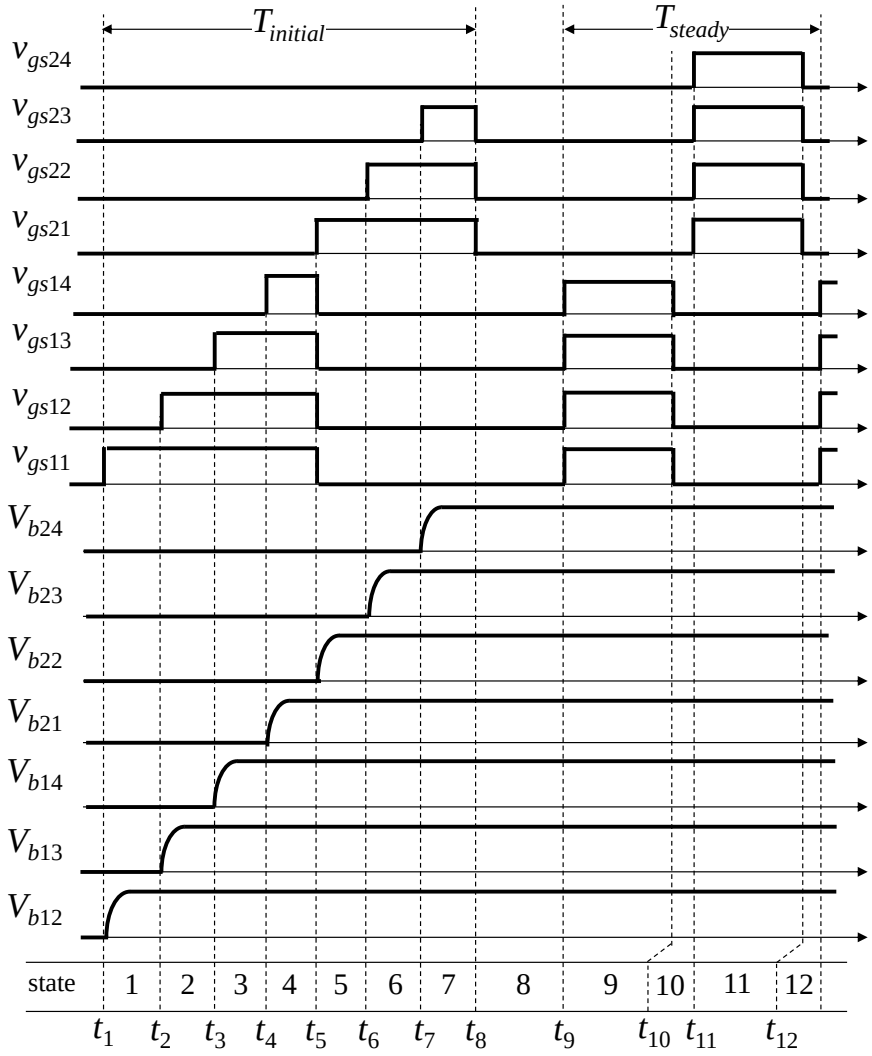


図 3.12　多段 FET 駆動技術を用いた駆動回路の動作波形

駆動できる。

3.2.5.3 ブート電圧の設定手順

FET を駆動するための電圧となるブート電圧は，FET に流れるドレイン電流と FET のオン抵抗で生じる電圧降下により変化する。図 3.7(b)に示すゲート駆動回路は，FET で構成されており電圧降下が小さく，ブート電圧とゲート最大電圧はほぼ一致する。FET をオンする際，ゲート駆動回路はブートキャパシタから駆動電力を供給する。ゲート電圧がスレッショルド電圧より低い場合，FET は非飽和領域となりオンできず，電力損失が増加する。ゲート電圧が適正値より過度に高い場合，駆動損失は増加し，絶対最大定格電圧を超えると，FET は故障する。コンバータの動

作条件におけるブート電圧の変化を把握し，ゲート電圧が適正値となるように制御電源 V_{cc} を設定し，ブート電圧を設定する。

双方向コンバータを昇圧で動作させる場合，FETのオン抵抗R_{on}，FETの寄生容量C_{ds}，ブートダイオードの順方向電圧V_{f1}，寄生ダイオードの順方向電圧V_{f2}とし，ブートキャパシタの充電経路における等価回路を図3.13(a)，(b)に示す。図3.13(a)に示すローサイドFET Q_{1x} (x = 1～4)のオン期間において，制御電源V_{cc}からブートキャパシタC_{b1x} (x = 2～4)，C_{b21}を充電する。オン抵抗R_{on}とドレイン電流i_{dL}で生じる電圧降下により，ブート電圧が低下する。最も低下するブート電圧V_{cb21}は，次式となる。

$$V_{cb21} = V_{cc} - V_{f1} - 4R_{on}i_{dL} \quad \cdots\cdots (3.7)$$

インダクタの平均電流をI_{Lavg}，インダクタ電流のリプルをΔiとすると，インダクタ電流I_Lは，次式となる。

$$I_L = I_{Lavg} + \frac{1}{2}\Delta i \quad \cdots\cdots (3.8)$$

低圧側電圧V_1，時比率D，スイッチング周期T_sを用いて，インダクタ電流リプルΔiは，次式となる。

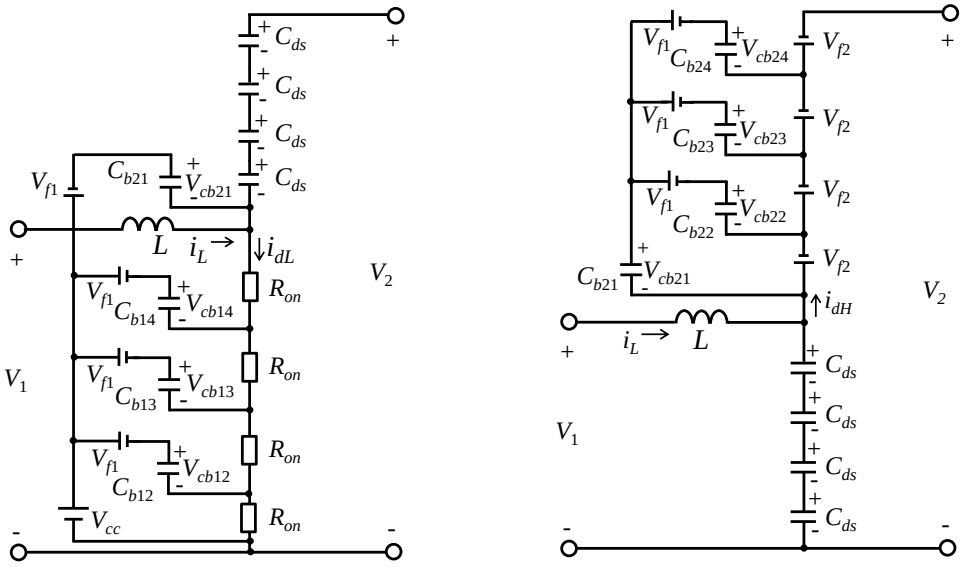
$$\Delta i = \frac{V_1}{L}DT_s \quad \cdots\cdots (3.9)$$

ローサイドFET Q_{1x}のオン期間において，ドレイン電流i_{dL}とインダクタ電流I_Lは等しい。式(3.7)～(3.9)を用いて，ブート電圧V_{cb21}は，次式となる。

$$V_{cb21} = V_{cc} - V_{f1} - 4R_{on}\left(I_{Lavg} + \frac{1}{2}\frac{V_1}{L}DT_s\right) \quad \cdots\cdots (3.10)$$

図3.13(b)に示すハイサイドFET Q_{2y} (y = 1～4)での寄生ダイオードのオン期間において，インダクタ電流I_Lは寄生ダイオードを通して転流する。ブートキャパシタC_{b21}からC_{b22}，C_{b23}，C_{b24}を充電し，ブートキャパシタC_{b21}は，同じグランドレベルに接続するハイサイドFET Q_{21}の駆動電力だけでなく，FET Q_{2y} (y = 2～4)の駆動電力も供給する。寄生ダイオードの順方向電圧V_{f2}により，ブートキャパシタC_{b22}，C_{b23}，C_{b24}のブート電圧は上昇する。最も上昇するブート電圧V_{cb24}は，次式となる。

$$V_{cb24} = V_{cb21} - V_{f1} + 3V_{f2} \quad \cdots\cdots (3.11)$$



(a) FET Q_{1x} のオン期間　　(b) 寄生ダイオードのオン期間

図 3.13　ブートキャパシタの充電経路に関する等価回路

式(3.10)，(3.11)より，ブート電圧V_{cb24}は，次式となる。

$$V_{cb24} = V_{cc} - 2V_{f1} - 4R_{on}\left(I_{Lavg} + \frac{1}{2}\frac{V_1}{L}DT_s\right) + 3V_{f2} \cdots\cdots (3.12)$$

式(3.10), (3.12)と双方向コンバータの動作条件を用いて, 制御電源 V_{cc} を設定し，ブート電圧を設定することができる。

3.2.5.4 ブートキャパシタにおける静電容量の設定

ブート電圧の低下が0.1V以下となるように，ブートキャパシタの静電容量を設定する。FET(BSC093N15NS5)のゲート総電荷量Q_gは33nCであり，一般の関係式$C = Q/\Delta V$から0.33μF以上となる。ゲート駆動ICの消費電力を考慮してブートキャパシタ C_{b1x} (x = 1～4) = 4.7μF，C_{b2y} (y = 2～4) = 4.7μFとする。ブートキャパシタC_{b21}は，4石のハイサイドFET Q_{2y}の駆動電力を蓄積し, 供給する必要があり, 4倍のC_{b21} = 18.8μFとする。

3.2.6 電圧バランス制御機能

3.2.6.1 先行研究の調査

多段 FET 双方向コンバータでは，FET の電気特性にばらつきがあると，オフ電圧は不均一となり想定を超える電圧が加わり，過電圧により FET が故障する場合

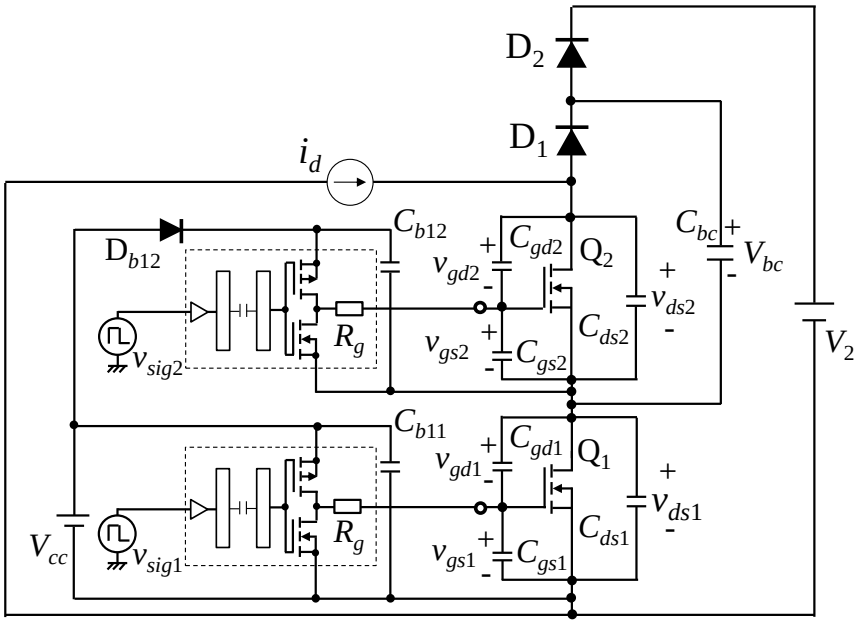


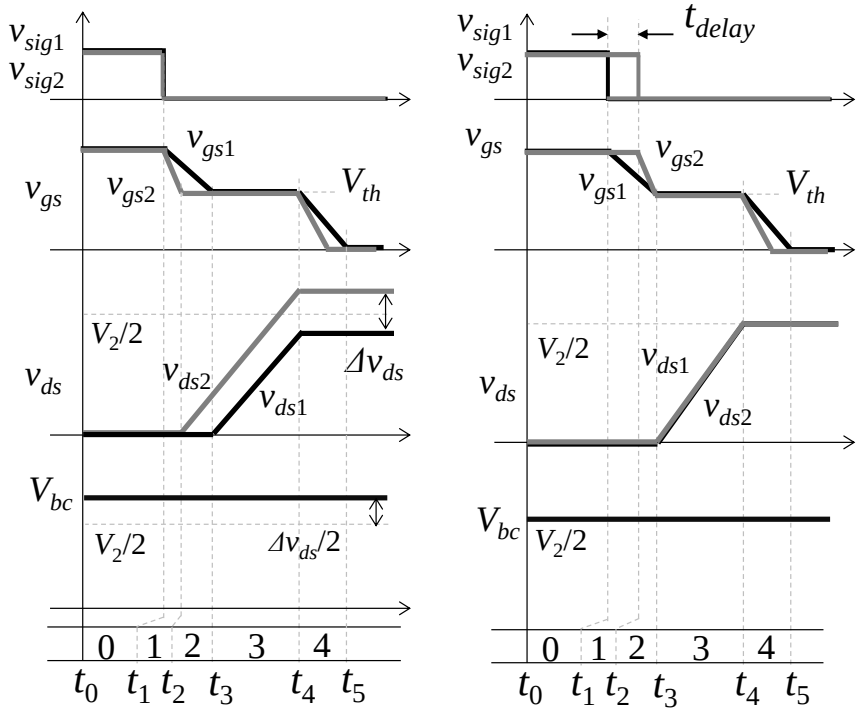
図 3.14　コンバータの簡易等価回路モデル

がある。FET のオフ電圧を均一化する先行研究では，デジタル制御を用いてゲート信号を制御する技術[32][33]が研究されている。デジタル制御を用いる技術では，デジタル制御における処理速度に起因する応答遅れがある。

前述とは異なる実用的な製品技術として，電圧バランス制御機能を提案する。本制御機能では，スイッチング損失の増加がなく，デジタル制御における処理速度に起因する応答遅れもない。

3.2.6.2 オフ電圧が不均一となる要因解析

コンバータの簡易等価回路モデル（図 3.14）を用いて，2 石の FET でのオフ電圧が不均一となる要因について解析する。FET の寄生容量 C_{gs1} が C_{gs2} より大きく，寄生容量 C_{ds1} と C_{ds2} が等しく，ドレイン電圧時間変化率 dv_{ds1}/dt と dv_{ds2}/dt が等しいとした場合における電圧バランス制御有無でのスイッチング動作波形を図 3.15 に示す。FET のゲート信号 v_{sig} がオフしてから，ゲート電圧 v_{gs} がスレッショルド電圧 V_{th} まで低下する期間をゲート遅延期間 t_s と定義する。図 3.15(a)では，FET Q_1 のゲート遅延期間 t_{s1}（期間 t_1~t_3）と FET Q_2 のゲート遅延期間 t_{s2}（期間 t_1~t_2）に時間差 Δt_s ($= t_{s1} - t_{s2}$)が生じ，寄生容量 C_{ds1}，C_{ds2} に等しいタイミングで電荷の充電が開始されず，電荷の充電量に差が生じ，ドレイン電圧差 Δv_{ds} ($= v_{ds2} - v_{ds1}$)が生じる。バラン



(a) 電圧バランス制御なし　(b) 電圧バランス制御あり

図 3.15　電圧バランス制御有無でのスイッチング動作波形

スキャパシタ電圧 V_{bc} は，ドレイン電圧 v_{ds2} とほぼ一致し，理想的な電圧値 $V_2/2$ より $\Delta v_{ds}/2$ 高くなる。

3.2.6.3 ゲート遅延の時間差 Δt_s

コンバータの簡易等価回路モデル（図 3.14）と FET の電気特性を用いて，ゲート遅延の時間差 Δt_s を解析する。ゲート抵抗 R_g，入力容量 C_{iss} ($C_{gs}+C_{gd}$)，伝導コンダクタンス g_{fs}，ゲート最大電圧 V_{gm}，スレッショルド電圧 V_{th}，ドレイン電流 i_d とする。FET を寄生容量 C_{gs}，C_{gd}，C_{ds} と電流源を用いた等価回路で解析するとゲート遅延期間 t_s は，次式となる。

$$t_s = R_g C_{iss} \ln \left| \frac{g_{fs} V_{gm}}{g_{fs} V_{th} + i_d} \right| \quad \cdots\cdots (3.13)$$

表 3.3 に示す FET の電気特性と解析条件において，式(3.13)を用いて，入力容量 C_{iss}，スレッショルド電圧 V_{th}，伝導コンダクタンス g_{fs} の特性ばらつきによるゲート遅延の時間差 Δt_s を図 3.16 に示す。伝導コンダクタンス g_{fs} の特性ばらつきがゲー

表 3.3　FET の電気特性と解析条件

Product model	BSC093N15NS5 (Infineon Technology AG)	
Input capacitance	C_{iss}	2430 pF
Gate drain capacitance	C_{gd}	15 pF
Transconductance	g_{fs}	67 S
Gate resistance	R_g	6 Ω
Gate threshold voltage	V_{th}	3.8 V
Gate maximum voltage	V_{gm}	10 V
Drain current	i_d	10 A
DC voltage	V_2	200 V

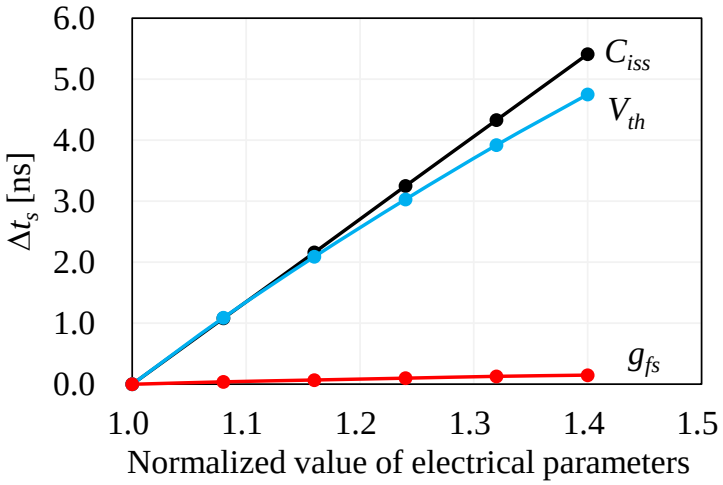


図 3.16　電気特性ばらつきによるゲート遅延の時間差 Δt_s

ト遅延の時間差 Δt_s に与える影響は小さい。一方，入力容量 C_{iss}，スレッショルド電圧 V_{th} の特性ばらつきがゲート遅延の時間差 Δt_s に与える影響は大きい。例えば，入力容量 C_{iss} に 40%の特性ばらつきがあると，ゲート遅延の時間差 Δt_s は 5.4ns となる。

3.2.6.4 ドレイン電圧差 Δv_{ds} への影響

FET を寄生容量 C_{gs}，C_{gd}，C_{ds} と電流源を用いた等価回路で解析するとドレイン電圧の立ち上がり期間 t_{rv1}, t_{rv2} は，次式となる。

$$t_{rv1} = \frac{R_g g_{fs} C_{gd} V_{ds1}}{g_{fs} V_{th} + i_d} \quad \cdots\cdots (3.14)$$

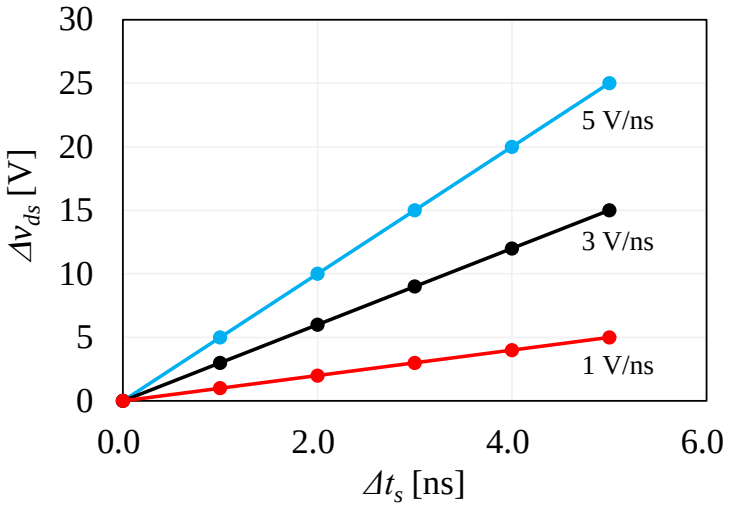


図 3.17　電気特性ばらつきによるドレイン電圧差 Δv_{ds}

$$t_{rv2} = \frac{R_g g_{fs} C_{gd}(V_2 - v_{ds1})}{g_{fs} V_{th} + i_d} \quad \cdots\cdots (3.15)$$

式(3.14)より，電圧変化率 dv_{ds}/dt は，次式となる。

$$\frac{dv_{ds}}{dt} = \frac{g_{fs} V_{th} + i_d}{R_g g_{fs} C_{gd}} \quad \cdots\cdots (3.16)$$

表 3.3 に示す FET の電気特性と解析条件において，式(3.14)~(3.16)を用いて，ゲート遅延の時間差 Δt_s によるドレイン電圧差 Δv_{ds} (= v_{ds2}–v_{ds1})を図 3.17 に示す。ゲート遅延の時間差 Δt_s が大きいほど，ドレイン電圧差 Δv_{ds} は大きくなる。例えば，電圧変化率 dv_{ds}/dt = 5V/ns において，ゲート遅延の時間差 Δt_s = 5ns とするとドレイン電圧差 Δv_{ds} =25V となる。FET のオフ電圧が不均一となり，特定の FET に高電圧が加わる。

3.2.6.5 電圧バランス制御機能の考え方

多段 FET 双方向コンバータでは，ゲート信号に遅延期間 t_{delay} を設定してゲート遅延期間 t_s の開始タイミングを調整し，FET の寄生容量 C_{ds1}，C_{ds2} に電荷の充電量を等しくすることでオフ電圧を均一化する。ゲート信号に遅延期間 t_{delay} を設定した場合におけるターンオフ動作波形を図 3.15(b)に示す。FET Q_1，Q_2 のゲート遅延の時間差 Δt_s が小さくなるように FET Q_2 のゲート遅延期間 t_s の開始タイミングを調整する。寄生容量 C_{ds1}，C_{ds2} に等しいタイミングで電荷の充電を開始することで，

電荷の充電量を等しくし，FET のオフ電圧を均一化する。その結果，バランスキャパシタ電圧 V_{bc} は，ほぼドレイン電圧 v_{ds2} と一致し，$V_2/2$ となる。

3.2.6.6 電圧バランス制御回路

ゲート信号に遅延期間 t_{delay} を設定する手段として，図 3.7(a)に示すバランスキャパシタ C_{bc1} を制御する電圧バランス制御回路を図 3.18 に示す。本制御回路は，遅延回路とアナログ帰還回路で構成される。遅延回路は，バリアブルキャパシタを用いて RC 時定数回路を構成する。アナログ帰還回路では，絶縁するためにフォトカプラを用いる。本制御回路は，バリアブルキャパシタの静電容量を変化させ，遅延回路の RC 時定数（C_{d11}~C_{d24}，R_{d11}~R_{d24}）で決まるゲート信号の遅延期間 t_{delay} を調整し，直列接続する FET のオフ電圧を所定の値に制御する。バリアブルキャパシタ（株式会社村田製作所製：LXRW19V201-058）の静電容量特性を図 3.19 に示す。制御電圧が 0~5V で変化すると，静電容量は 220~110pF で変化する。制御電圧が高くなると静電容量が小さくなる特性を示す。本制御回路を用いて，バランスキャパシタ電圧を所定の指定値に制御し，FET のオフ電圧を均一化する。双方向コンバータを昇圧で動作させる場合，バランスキャパシタ電圧 V_{bc1} が所定の電圧より高くなると，フォトカプラ PC_1 に電流が流れ，バリアブルキャパシタ C_{d14} の制御電圧が低下し静電容量は大きくなり，ゲート遅延期間 t_s の開始タイミングが遅延する。ゲート遅延期間 t_s の開始タイミングが遅延すると，FET Q_{14} のドレイン電圧が上昇する開始タイミングは遅延し，寄生容量 C_{ds14} に充電する電荷量が少なくなることでドレイン電圧は低下し，FET のオフ電圧は均一化される。同期整流動作となるハイサイド FET Q_{21} は，ゲート遅延期間 t_s を調整する電圧バランス制御に関与せず，ターンオン動作におけるスイッチング損失も増加しない。ローサイド FET Q_{14} のゲート遅延期間 t_s の開始タイミングを調整することで，電圧バランスを実現する。双方向コンバータを降圧で動作させる場合，同期整流動作となるローサイド FET Q_{14} は，ゲート遅延期間 t_s を調整する電圧バランス制御に関与せず，ターンオン動作におけるスイッチング損失も増加しない。ハイサイド FET Q_{21} のゲート遅延期間 t_s の開始タイミングを調整することで，電圧バランスを実現する。

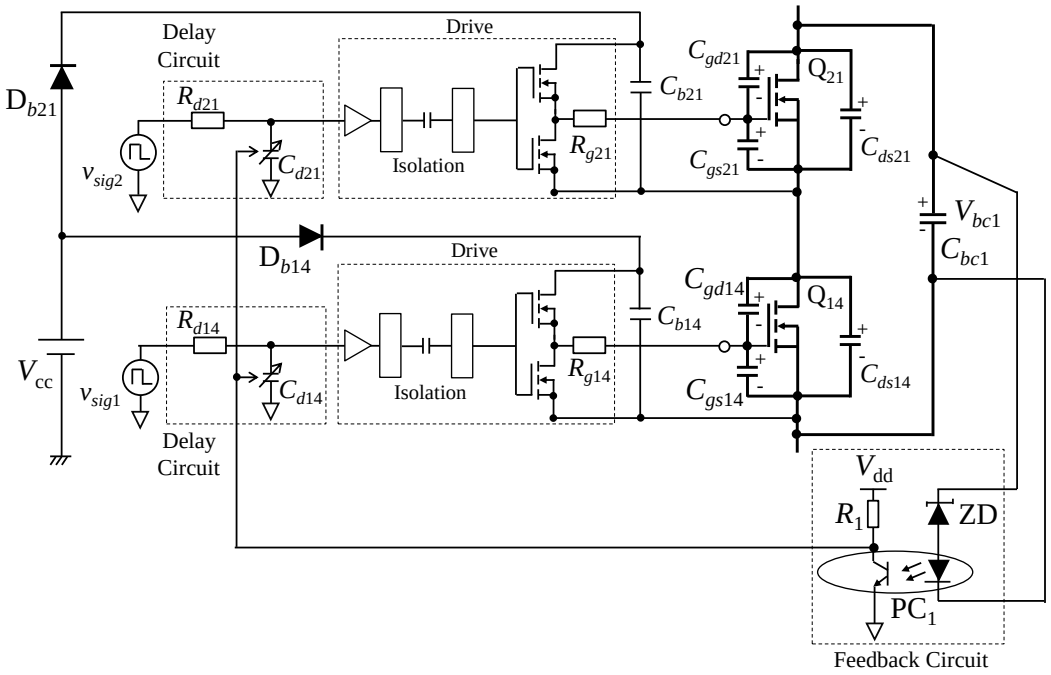


図 3.18　電圧バランス制御回路

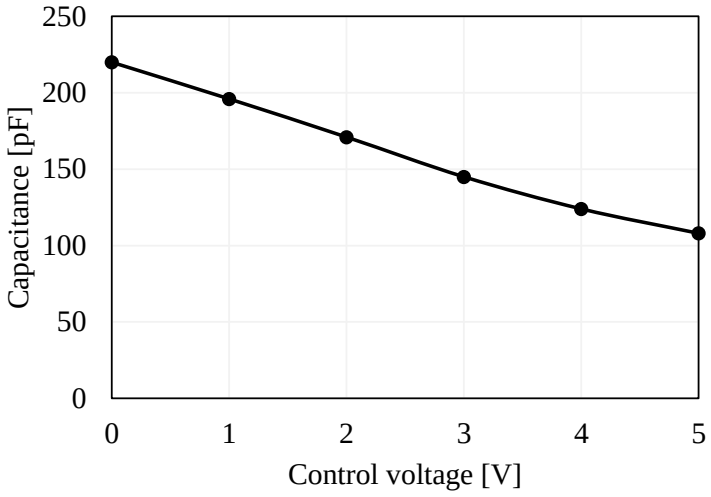


図 3.19　バリアブルキャパシタの静電容量特性

3.2.7 多段 FET 双方向コンバータの実験検証

3.2.7.1 電力変換動作機構

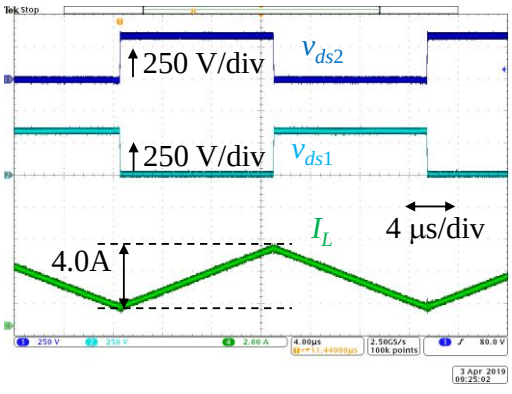
多段FET双方向コンバータを用いて，実験を行う。双方向コンバータの動作条件を表3.4に示す。式(3.10)，(3.12)を用いて，ゲート電圧が10～12Vの範囲となるように制御電源V_{cc}を設定し，双方向コンバータの昇圧動作モードにおいて，ドレイン電

圧波形とインダクタ電流波形を測定する。

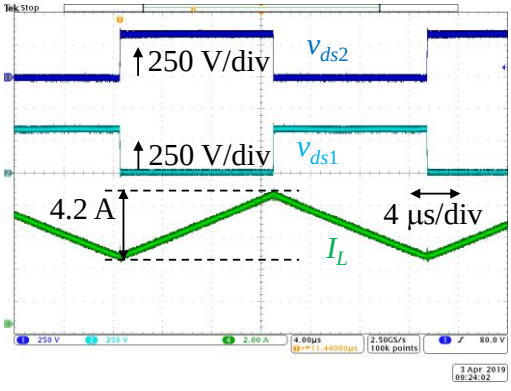
出力電流I_2 = 1.5A，3.0Aの場合において，4石のハイサイドFET Q_{2y} (y = 1~4)を合わせて測定したドレイン電圧v_{ds2}，4石のローサイドFET Q_{1x} (x = 1~4)を合わせて測定したドレイン電圧v_{ds1}，インダクタ電流I_L波形を図3.20(a)，(b)に示す。ドレイン電圧v_{ds1}，v_{ds2}は，交互にスイッチング動作し，想定するコンバータの電力変換動作機構を確認できる。インダクタ電流リプル値の設計値は，3.9A（I_2 = 1.5A）と4.1A（I_2 = 3.0A）であるのに対し，実験値は，4.0Aと4.2Aとなり，設計手順の妥当性が確認

表 3.4　双方向コンバータの動作条件

Input voltage (Low voltage side)	V_1	170, 240 V
Output voltage (High voltage side)	V_2	340 V
Switching frequency	f_s	40 kHz
Duty ratio	D	0.3, 0.5
Dead Time	t_d	500 ns
Output power	P_o	1000 W
Control power supply voltage	V_{cc}	11.5 V
Inductance	L	540 μH (3 A) 520 μH (6 A)
Boot diode forward voltage	V_{f1}	0.7 V
Balancing capacitance	V_{bc1} ~ V_{bc3}	0.1 μF
Parasitic diode forward voltage	V_{f2}	0.6 V

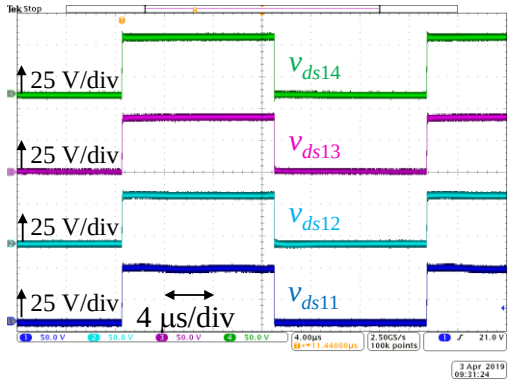


(a) I_2 = 1.5 A

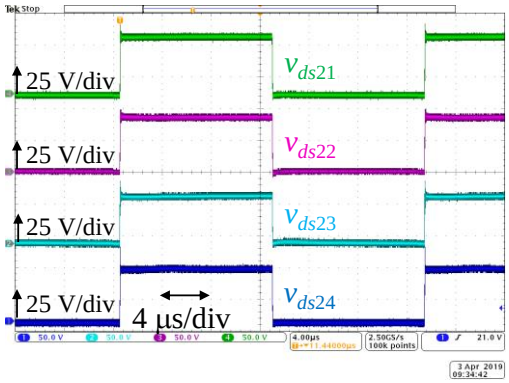


(b) I_2 = 3.0 A

図 3.20　スイッチング動作波形



(a) ローサイド FET



(b) ハイサイド FET

図 3.21　ドレイン電圧動作波形

できる。

ローサイド FET Q_{1x} (x = 1~4)とハイサイド FET Q_{2y} (y = 1~4)それぞれのドレイン電圧波形を図 3.21(a)，(b)に示す。直列接続したハイサイドとローサイド FET がそれぞれ一括してスイッチング動作する。FET のオフ電圧は，ほぼ均一となることが確認できる。

3.2.7.2 多段 FET 駆動回路

出力電流I_2を0.5Aから3.0Aまで変化させた場合において，ブート電圧V_{cb21}，V_{cb24}の設計値と実験値を比較した結果を図3.22に示す。ブート電圧V_{cb21}，V_{cb24}は，出力電流I_2に応じて10～12Vの範囲で変化し，設計値と実験値の差は4%以下となる。設計手順の妥当性が確認できる。

3.2.7.3 電圧バランス制御機能

図 3.7(a)に示す双方向コンバータと図 3.18 に示す電圧バランス制御回路を用いて，時比率 D = 0.5，出力電流 I_2 = 3A の条件において，遅延回路の RC 時定数で決まる遅延期間 t_{delay} = 11~22ns（C_{d11}~C_{d24} = 110~220pF，R_{d11}~R_{d24} = 100Ω）として，電圧バランス制御機能の有無で FET のドレイン電圧波形を比較する。

電圧バランス制御機能がない場合において，ローサイド FET Q_{1x} のドレイン電圧波形 v_{ds1x} (x = 1~4)波形を図 3.23(a)に示す。ドレイン電圧 v_{ds14} が最も早いタイミングで立ち上がり始め，他のドレイン電圧値と比較して最も高くなり，ドレイン電圧

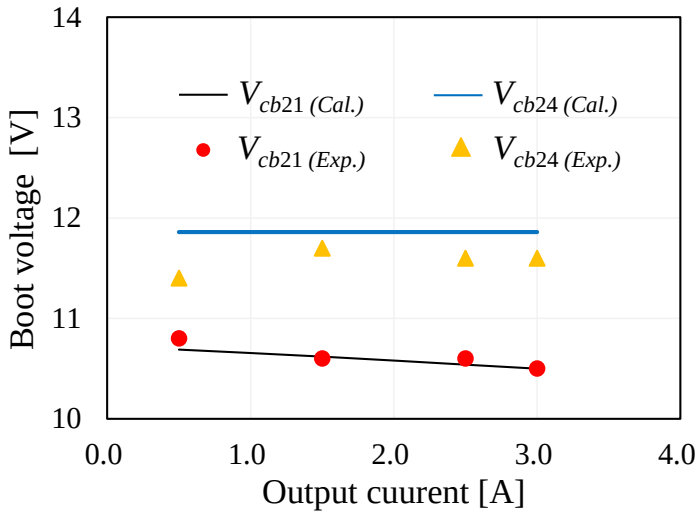
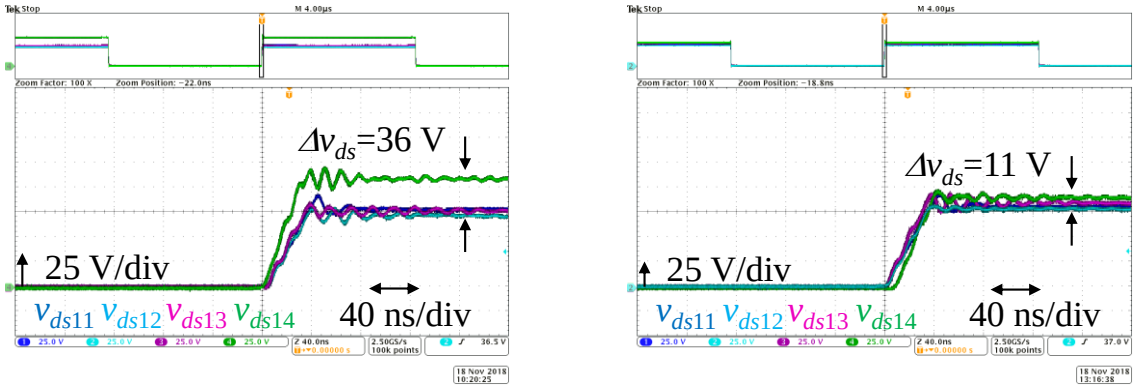


図 3.22　ブート電圧の設計値と実験値



(a) 電圧バランス制御なし　　(b) 電圧バランス制御あり

図 3.23　ドレイン電圧動作波形

差 Δv_{ds} は 36V となる。FET のオフ電圧は不均一となり，電圧バランスは大きく崩れることが確認できる。ドレイン電圧 v_{ds14} は，他の FET のドレイン電圧より高い。この要因は，FET の寄生容量，スレッショルド電圧などと考えられる。

電圧バランス制御機能がある場合において，ローサイド FET Q_{1x} のドレイン電圧波形 v_{ds1x} (x = 1~4)波形を図 3.23(b)に示す。v_{ds14} の立ち上がるタイミングは遅延し，ドレイン電圧値は低くなり，ドレイン電圧差 Δv_{ds} は 11V となる。FET のオフ電圧は均一となって電圧バランスは改善され，電圧バランス制御機能の有効性を確認できる。

3.2.7.4 電力変換効率特性

多段 FET 双方向コンバータの電力変換効率特性を評価する。スイッチング周波数 f_s = 40kHz，時比率 D = 0.3 の動作条件において，出力電力を 170W から 1000W まで変化させた場合における電力変換効率特性を図 3.24 に示す。出力 170W 以上で電力変換効率 98%以上，最高 99.2%を達成している。FET でのオン抵抗などの電気特性が同じ条件において，電圧バランス制御機能の有無では，電力変換効率はほとんど変わらない。一方，電圧バランス制御機能を用いた場合は，低耐圧 FET を用いることができ，高耐圧 FET を用いた場合と比較して，電力変換効率を高められる。SiC-FET より市場流通量が多く実用性が一般に高い FET を用いたコンバータを構成して，高効率な電力変換動作を実現し，コンバータの有効性と実用性を確認できる。

電力損失解析では，f_s = 40kHz，D = 0.3，P_o = 1000W の動作条件において，全電力損失は 8.0W, インダクタでの電力損失は 2.8W, FET での電力損失は 5.2W となる。8 石の FET を用いた双方向コンバータでは，1 石当たりの電力損失は，0.65W となる。FET の電力損失および発熱を分散でき，FET の実装を工夫して，放熱性を高める効果も期待できる。

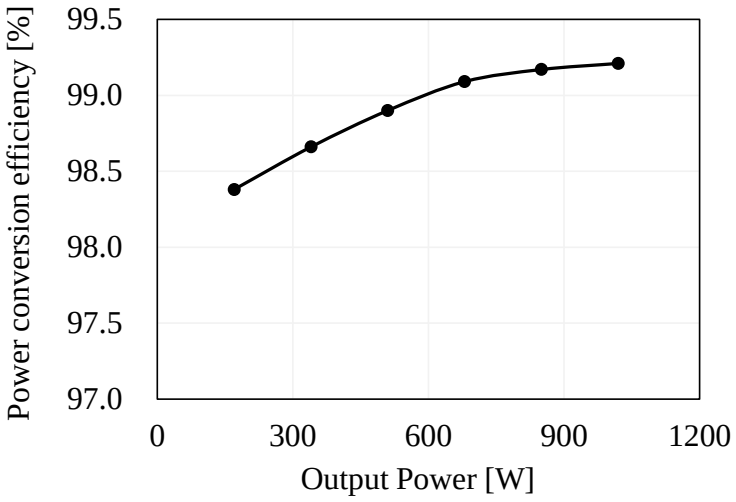


図 3.24　電力変換効率特性

3.3 まとめ

第3章では，電力変換回路の高性能化において，高効率化を実現する手段であるパワー半導体応用技術に関して，3.1では，パワー半導体開発における半導体構造や材料技術による性能向上の現状を述べた。3.2では，パワー半導体活用技術として，パワー半導体を活用する新しい電力変換回路の開発，およびパワー半導体の電力損失低減に関する効果などを論じた。低耐圧FETを活用する多段FET双方向コンバータの開発に関して，次項に要点をまとめる。

(1)コンバータの具体的な設計前に電力損失を見積もるコンバータ性能指標FOMを用いて電力損失を計算し，4石の150V耐圧FETを用いた提案するコンバータは，1石の650V耐圧SiC-FETを用いたコンバータよりも電力損失を低減できる可能性がある。

(2)バランスキャパシタの電圧平均化機能により，バランスキャパシタがある場合は，ない場合と比較して，より低耐圧のFETを用いることに対して優位となる。

(3)1つの制御電源でグランドレベルの異なる複数のFETを駆動できる多段FET駆動回路を提案し，動作原理を明らかにする。

(4)バリアブルキャパシタで構成する遅延回路とフォトカプラによるアナログ帰還回路を用いた電圧バランス制御機能を提案し，動作原理を明らかにする。

(5)多段FET駆動回路の実験では，ブート電圧の設計値と実験値の差は4%以下となることを示し，設計手順の妥当性を確認する。

(6)電圧バランス制御機能の実験では，電圧バランス機能の有無での動作を比較し，FETのオフ電圧が均一化することを確認する。

(7)電力変換特性では，出力170Wから1000Wまでにおいて，電力変換効率98%以上，最高99.2%を達成する。

開発した多段FET双方向コンバータは，SiCやGaNなどのWBGパワー半導体を用いず，市場流通量が多く，実用性や信頼性が高いFETを活用できる。多段FET駆動回路と電圧バランス制御機能を備え，複数の低耐圧FETを直列接続するコンバータ構成により，電力変換効率が高く，実用的なコンバータを実現できる。

第 4 章　パワーインダクタ技術

第 4 章では，パワーインダクタにおける電力損失の低減に関して，4.1 では主なパワーインダクタ用の磁性材料と電力損失算出法について述べ, 実際の開発や設計の現場で有用なパワーインダクタの設計法と電力損失算出法の確立を目指して, 電力損失の低減と電力損失の把握を実現する手段として，4.2 では複合磁性材料パワーインダクタ開発，4.3 ではパワーインダクタの電力損失算出法開発について論じる。

4.1 パワーインダクタ用の磁性材料と電力損失算出法

4.1.1 パワーインダクタの高性能化

電力変換回路の高性能化を実現するために，パワー半導体の性能向上とともに，電力磁気部品の性能向上が重要である。パワーインダクタは電力磁気部品であり，電力変換回路の性能を左右する重要な役割を担い，電力損失の低減が求められる[16][34]。

4.1.2 パワーインダクタ用の磁性材料

磁性材料における比透磁率と飽和磁束密度の関係を図 4.1[35]に示す。これまで知られている比透磁率と飽和磁束密度には，トレードオフの関係がある。例えば，比透磁率の大きいパーマロイは，比透磁率の小さい純鉄よりも飽和磁束密度は小さい。一方，比透磁率の大きい磁性材料は，比透磁率の小さい磁性材料よりも鉄損は小さい。パワーインダクタの設計では，比透磁率と飽和磁束密度におけるトレードオフの関係，及び比透磁率と鉄損の関係を考慮して，磁性材料を選定する。

パワーインダクタに用いられる磁性材料には，Mn-Zn フェライトや圧粉磁心がある。Mn-Zn フェライトは，圧粉磁心と比較して，鉄損が小さい。一方，Mn-Zn フェライトの飽和磁束密度（0.4~0.5T 程度）は，圧粉磁心の飽和磁束密度（0.8~1.6T 程度）よりも小さい。パワーインダクタに Mn-Zn フェライトを用いる場合，圧粉磁心よりも飽和磁束密度が小さく，磁気飽和が制約となる用途では，パワーインダ

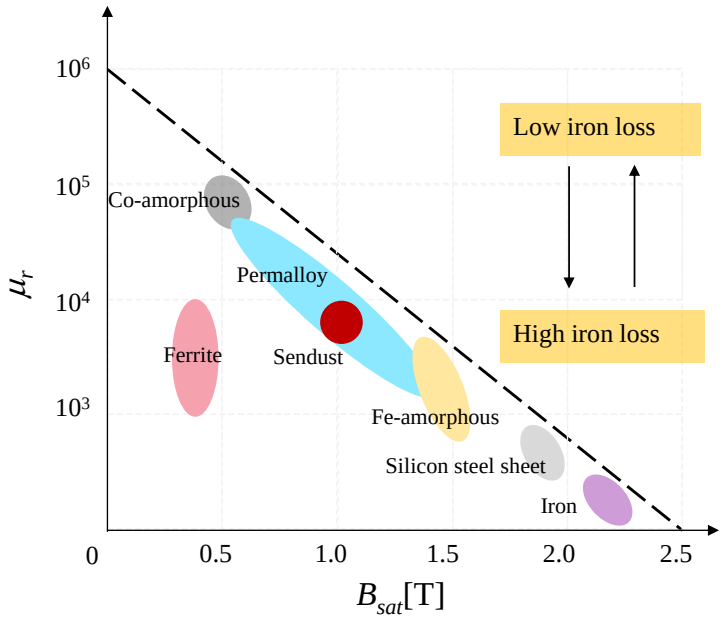


図 4.1　主な磁性材料における比透磁率と飽和磁束密度の関係

クタの小型化が難しい。

大電力のアプリケーションでは，圧粉磁心が注目されている[35)-(39)]。金属磁性粉末間の分散ギャップ構造により，圧粉磁心の比透磁率（20~150 程度）は，Mn-Zn フェライトの比透磁率（5000~10000 程度）よりも小さい。パワーインダクタ用の圧粉磁心に用いられる代表的な磁性材料は，Fe-Si 合金と Fe-Si-Al 合金がある。Fe-Si 合金は，Fe-Si-Al 合金よりも飽和磁束密度は大きく，低周波用途に用いられる。Fe-Si-Al 合金は，Fe-Si 合金よりも鉄損は小さく，主に，高周波用途に用いられる。また，更なる高性能な磁性材料として，ナノ結晶合金[35)]の研究や，異なる磁気特性を有する複数の磁性材料を活用する複合磁性材料[40)(41)]の研究が進められ，更なる性能向上が期待されている。

4.1.3 鉄損算出法

パワーインダクタの電力損失は，主に，鉄損と銅損である。パワーインダクタの鉄損を解析的に求める鉄損算出法では，スタインメッツ実験式（Steinmetz's equation）を用いた技術[42)]がある。スタインメッツ実験式では，パワーインダクタを正弦波電圧で励磁して測定した鉄損特性からスタインメッツ係数α, β, k を抽出し，近似式で鉄損を表現する。スタインメッツ実験式は，スタインメッツ係数α,

β, k，最大磁束密度 B_m，正弦波電圧の励磁周波数 f を用いて，鉄損 P_{cv} は，次式となる。

$$P_{cv} = kf^{\alpha}{B_m}^{\beta} \quad \cdots\cdots (4.1)$$

一方，スタインメッツ実験式は，正弦波電圧で励磁する場合にしか対応していない。また，スタインメッツ係数は，特定の磁束密度と周波数の範囲のみにおいて有効となり，周波数や磁束密度によって変化する。実際のコンバータ動作では，インダクタは方形波電圧で励磁される場合が多く，方形波電圧の高調波成分が影響し，スタインメッツ実験式を用いて鉄損を正確に算出することは難しい。これらの課題を改良した拡張スタインメッツ実験式（IGSE: improved generalized Steinmetz's equation）は，スタインメッツ実験式に対してパワーインダクタを方形波電圧で励磁する条件に換算している。この場合，スタインメッツ係数 α, β, k を用いて，鉄損 P_{cv} と係数 k_i は，次式となる[43][44]。

$$P_{cv} = \frac{1}{T}\int_0^T k_i \left|\frac{dB}{dt}\right|^{\alpha} \Delta B^{\beta-\alpha} dt \quad \cdots\cdots (4.2)$$

$$k_i = \frac{k}{(2\pi)^{\alpha-1}\int_0^{2\pi}|\cos\theta|^{\alpha} 2^{\beta-\alpha} d\theta} \quad \cdots\cdots (4.3)$$

拡張スタインメッツ実験式では，正弦波電圧励磁で取得した鉄損を用いて換算し，方形波電圧励磁に相当する鉄損が算出できる。

4.1.4 銅損算出法

パワーインダクタの銅損を解析的に求める銅損算出法について検討する。パワーインダクタの銅損には，直流抵抗と交流抵抗により生じる電力損失がある。直流抵抗 R_{dc}，表皮効果や近接効果[45]に起因する交流抵抗 R_{ac}，直流電流 I_{dc}，交流電流の実効値 I_{ac} を用いて，銅損は，次式で表される。

$$P_{cu} = R_{dc}{I_{dc}}^2 + R_{ac}{I_{ac}}^2 \quad \cdots\cdots (4.4)$$

表皮効果では，高周波電流は巻線の表面付近に偏り，周波数が高くなるほど抵抗は増加する。表皮深さ δは，巻線の電気抵抗率 ρ，角周波数 ω，導体の比透磁率 μ_r，真空の比透磁率 μ_0 を用いて，次式で表される。

$$\delta = \sqrt{2\rho / \omega \mu_r \mu_0} \quad \cdots\cdots (4.5)$$

近接効果では，巻線に流れる高周波電流により交流磁界が生じ，近接した導体に交流磁界が作用して，巻線内部の電流密度は不均一となり，交流抵抗は増加する。高精度な銅損算出技術として，有限要素法を用いた電磁界解析技術が研究されている[46]。電磁界解析技術を用いた銅損算出の更なる実用性向上が期待される。

4.2 複合磁性材料パワーインダクタ

4.2.1 鉄損と直流重畳特性におけるトレードオフの関係

パワーインダクタの電力損失低減に向けて，複合磁性材料パワーインダクタを開発する。表 4.1 に示す仕様の圧粉磁心コア A における鉄損特性と直流重畳特性を評

表 4.1　圧粉磁心コアの仕様

Item		Core A	Core B
Core material	-	Fe-Si	Fe-Si-Al
Saturation flux density [T]	B_s	1.5	1.1
Relative permeability	μ_r	60	60
Outer diameter [mm]	OD	26.92	26.92
Inner diameter [mm]	ID	14.73	14.73
Height [mm]	H	11.18	11.18
Path length [mm]	l	65.4	65.4
Sectional area [mm^2]	S	68.1	68.1

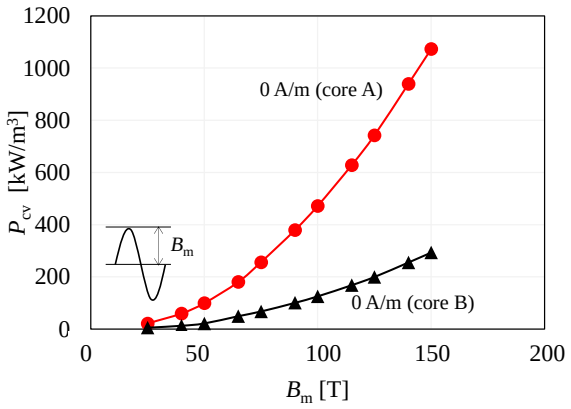


図 4.2　鉄損特性

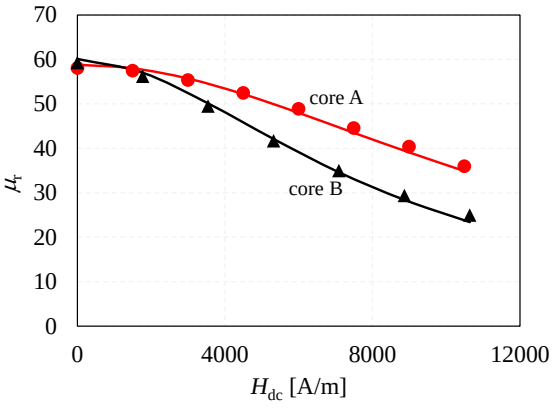


図 4.3　比透磁率の直流重畳特性

価する。正弦波電圧の励磁周波数 f = 40kHz，最大磁束密度 B_m = 25~150mT，直流磁界 H_{dc} = 0A/m の条件において，測定した鉄損特性を図 4.2 に示す。コア B の鉄損は，コア A の鉄損よりも小さい。例えば，直流磁界 H_{dc} = 0A/m，最大磁束密度 B_m = 100mT において，コア A の鉄損は約 500kW/m^3，コア B の鉄損は約 100kW/m^3 となり，コア B の鉄損は，コア A の鉄損に対して 20%となる。比透磁率の直流重畳特性を図 4.3 に示す。直流磁界が大きくなると，コア B の比透磁率は，コア A の比透磁率よりも小さくなる。例えば，直流磁界 H_{dc} = 8000A/m では，コア A の比透磁率は 42，コア B の比透磁率は 32 となり，コア B の比透磁率は，コア A の比透磁率に対して 24%小さい。コア A とコア B において，鉄損と比透磁率の直流重畳特性は，トレードオフの関係となっている。

4.2.2 複合磁性材料パワーインダクタの磁気設計法

4.2.2.1 磁気設計法の課題

複合磁性材料に関する先行研究では，複比透磁率パワーインダクタ[40][41]が研究されている。複比透磁率パワーインダクタの磁気設計では，比透磁率を複数の区間に分割して線形近似し，所定の特性を得るインダクタを設計する。磁気設計において，複雑な計算や測定が必要となる。

前述とは異なる技術として，比透磁率の直流重畳特性を考慮した磁気設計法を新たに提案する。本磁気設計法では，磁気等価回路モデルを用いて比透磁率の直流重畳特性をモデリングし，磁気設計の容易化を図る。

4.2.2.2 複合磁性材料パワーインダクタの構造

複合磁性材料パワーインダクタを図 4.4 に示す。本パワーインダクタは，表 4.1 に示すコア A とコア B を用いて構成される。コア A とコア B を用いて鉄損と比透磁率の直流重畳特性におけるバランスを工夫することにより，電力損失の低減を図る。

4.2.2.3 比透磁率のモデリング

複合磁性材料パワーインダクタにおける磁気設計法の確立に向けて，比透磁率の

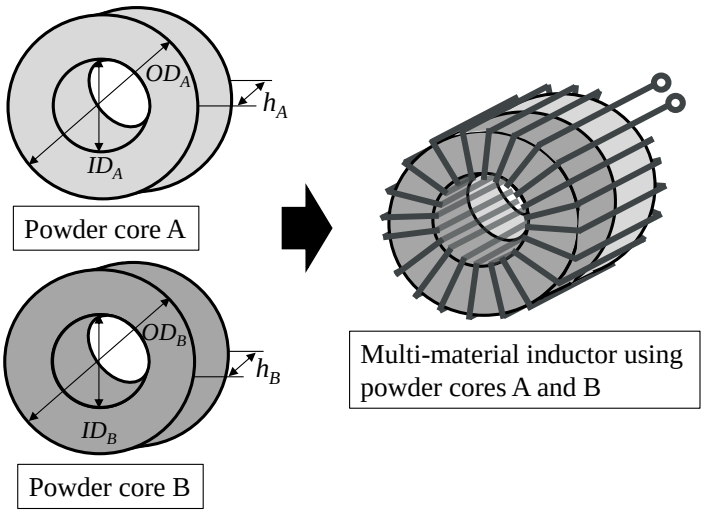


図 4.4　複合磁性材料パワーインダクタ

直流重畳特性をモデリングする。磁界 H と比透磁率$\mu_r(H)$の関係を表す係数 p，q，r を用いて，比透磁率$\mu_r(H)$は，次式となる[39]。

$$\mu_{\mathrm{r}}(H) = 1 + \left(\frac{p}{1 + (|H|/q)^{\mathrm{r}}}\right) \quad \cdots\cdots (4.6)$$

電流 I，コアの平均磁路長 l，巻数 n を用いて，磁界 H は，次式となる。

$$H = \frac{nI}{l} \quad \cdots\cdots (4.7)$$

係数 p，q，r の物理的な意味では，p+1 は初期透磁率，q は比透磁率が半分となる磁界を表す。比透磁率の傾きは，$-pr/4q$ となる。比透磁率μ_r の測定値からカーブフィッティングにより係数 p，q，r を算出し，式(4.6)を用いて，表 4.1 に示すコア A の比透磁率μ_A とコア B の比透磁率μ_B は，次式となる。

$$\mu_{rA}(H) = 1 + \frac{p_{\mathrm{A}}}{1 + (|H|/q_{\mathrm{A}})^{r_{\mathrm{A}}}} = 1 + \frac{57.8}{1 + (|H|/12500)^2} \quad \cdots\cdots (4.8)$$

$$\mu_{rB}(H) = 1 + \frac{p_{\mathrm{B}}}{1 + (|H|/q_{\mathrm{B}})^{r_{\mathrm{B}}}} = 1 + \frac{59.1}{1 + (|H|/8200)^{1.9}} \quad \cdots\cdots (4.9)$$

4.2.2.4 巻数の設計

磁気等価回路モデルを用いて, 比透磁率の直流重畳特性を考慮した磁気設計法を

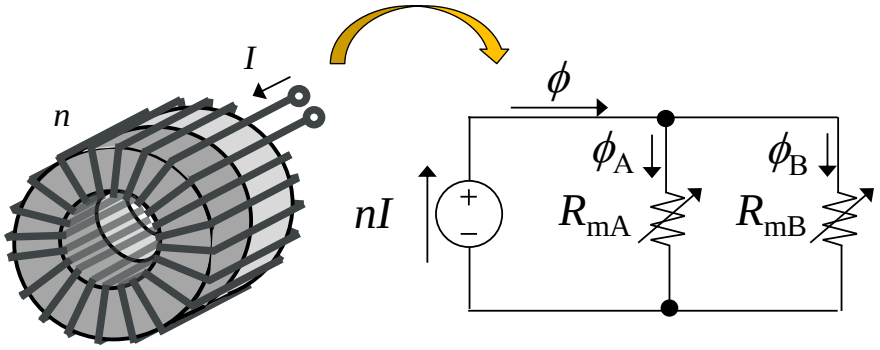


図 4.5　複合磁性材料パワーインダクタの磁気等価回路モデル

新たに提案する。起磁力nI，可変磁気抵抗R_{mA}，R_{mB}，磁束ϕ_A，ϕ_Bを用い，複合磁性材料パワーインダクタの磁気等価回路モデルを図4.5に示す。磁気等価回路モデルを用い, 複合磁性材料パワーインダクタのインダクタンスLは, 次式で求められる。

$$L = n^2 \frac{R_{mA} + R_{mB}}{R_{mA} R_{mB}} = n^2 \left(\frac{\mu_{rA}(H) S_{coreA}}{l_{coreA}} + \frac{\mu_{rB}(H) S_{coreB}}{l_{coreB}} \right) \quad \cdots\cdots (4.10)$$

有効断面積（$S = S_{coreA} = S_{coreB}$），平均磁路長（$l = l_{coreA} = l_{coreB}$），式(4.7)~(4.10)を用いて，インダクタンス L は次式に変形できる。

$$\begin{aligned} L &= \frac{n^2 \mu_0 S}{l} \left(\mu_{rA}(H) + \mu_{rB}(H) \right) \\ &= \frac{n^2 \mu_0 S}{l} \left(2 + \frac{p_A}{1 + \left| \frac{nI}{l_{coreA} q_A} \right|^{r_A}} + \frac{p_B}{1 + \left| \frac{nI}{l_{coreB} q_B} \right|^{r_B}} \right) \end{aligned} \quad \cdots\cdots (4.11)$$

式(4.11)を用いて，複合磁性材料パワーインダクタの巻数を設計することができる。

4.2.2.5 磁気設計法

提案する磁気設計法を用いて，図4.6に示す双方向コンバータに用いる3種類のパワーインダクタを設計する。設計するパワーインダクタのコアは，条件(1)コアAを2つ用いる単一磁性材料の構成, 条件(2)コアAとコアBを用いる複合磁性材料の構成, 条件(3)コアBを2つ用いる単一磁性材料の構成とする。

表4.1に示す圧粉磁心コアの仕様と式(4.11)を用いて，インダクタンスL= 300μHと

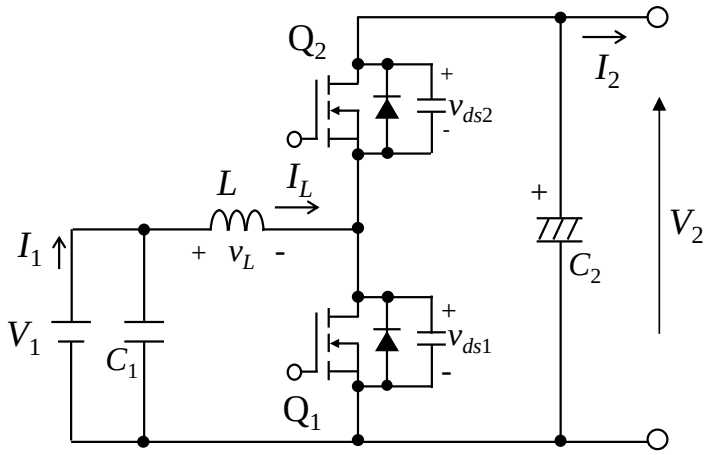


図 4.6　双方向コンバータ

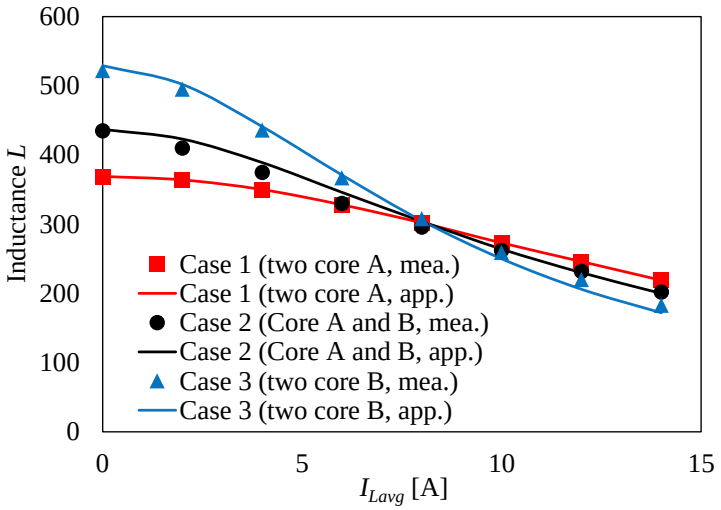


図 4.7　設計したパワーインダクタの直流重畳特性

した場合，巻数は，条件(1)では49ターン，条件(2)では53ターン，条件(3)では58ターンとなる。設計したパワーインダクタの直流重畳特性を図4.7に示す。点線は測定値，実線は設計値である。条件(1)，条件(2)，条件(3)において，測定値と設計値はほぼ一致している。提案する磁気設計法の妥当性を確認できる。

4.2.2.6 電力損失分析

電力損失分析を行い，電力損失低減に関する複合磁性材料パワーインダクタの効果を検証する。設計したパワーインダクタの巻線仕様を表 4.2 に示す。5 次高調波までの交流抵抗を用いて，銅損を算出する。鉄損算出では，鉄損特性，拡張スタインメッツの実験式を用いる。コア A の鉄損 P_{cvA}，コア B の鉄損 P_{cvB}，コア A の体

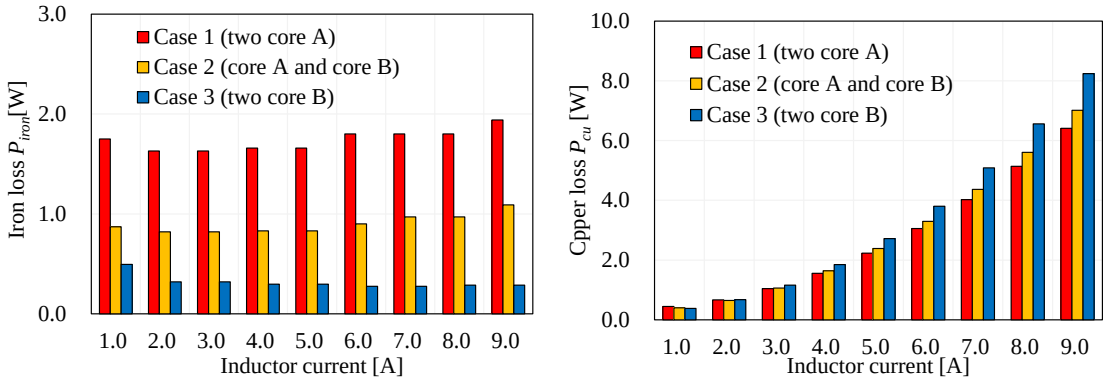
積 V_{coreA}，コア B の体積 V_{coreB} を用いて，鉄損 P_{iron} は，次式となる。

$$P_{iron} = P_{cvA}V_{coreA} + P_{cvB}V_{coreB} \quad \cdots\cdots (4.12)$$

式(4.4)，式(4.12)を用いて，入力電圧 V_1 = 75V，出力電圧 V_2 = 150V，時比率 D = 0.5，スイッチング周波数 f_s = 40kHz において，インダクタ平均電流 I_{Lavg} = 0~9.0A とした場合，電力損失分析結果を図 4.8(a)，(b)に示す。鉄損分析では，条件(1)の単一磁性材料パワーインダクタの鉄損が最も大きく，条件(3)の単一磁性材料パワーインダクタの鉄損が最も小さい。銅損分析では，条件(1)の銅損が最も小さく，条件(3)の銅損が最も大きい。一方，条件(2)の複合磁性材料パワーインダクタの鉄損は，条件(1)の鉄損よりも小さい。条件(2)の銅損は，条件(3)の銅損よりも小さい。条件(2)では，条件(1)，条件(3)よりも鉄損と銅損のバランスが図れている。

表 4.2　設計したパワーインダクタの巻線仕様

Item	-	Case (1)	Case (2)	Case (3)
Number of turns [Turn]	n	49	53	58
Wire diameter [mm]	ϕ	0.8	0.8	0.8
dc resistance [mΩ]	R_{dc}	72	78	90
First harmonic AC winding resistance [mΩ]	R_{ac1}	223	267	340
Third harmonic AC winding resistance [mΩ]	R_{ac3}	442	531	679
Fifth harmonic AC winding resistance [mΩ]	R_{ac5}	587	705	897



(a) 鉄損　　(b) 銅損

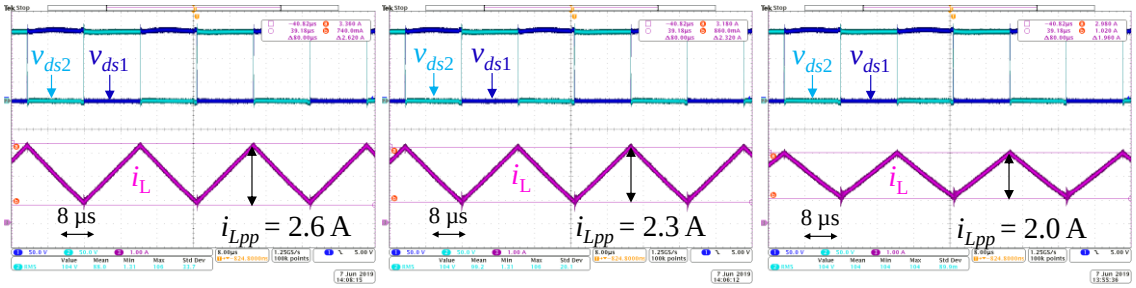
図 4.8　電力損失分析

コンバータの広い負荷範囲において，複合磁性材料パワーインダクタは，単一の磁性材料を用いたパワーインダクタと比較して，鉄損と銅損の大きさを近づけてバランスさせることにより，電力損失の低減が期待できる。

4.2.3 複合磁性材料パワーインダクタの実験検証

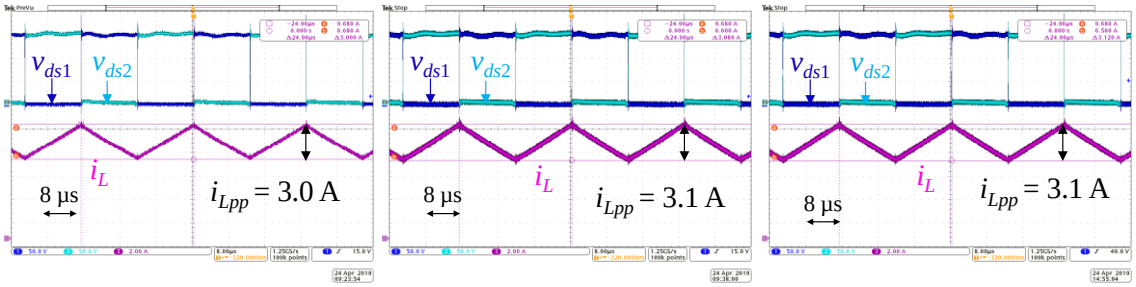
4.2.3.1 磁気設計法の実験検証

図 4.6 に示す双方向コンバータを用いて，提案する磁気設計法の妥当性を実験により検証する。入力電圧 V_1 = 75V，出力電圧 V_2 = 150V，スイッチング周波数 f_s =



条件(1)　　条件(2)　　条件(3)

図 4.9　インダクタ電流の測定波形（I_{Lavg} = 2.0A）



条件(1)　　条件(2)　　条件(3)

図 4.10　インダクタ電流の測定波形（I_{Lavg} = 8.0A）

表 4.3　電流リップルの設計値

I_{Lavg}	Item	Case (1)	Case (2)	Case (3)
2.0 [A]	Inductance [µH]	364	423	495
	Current ripple [A]	2.6	2.2	1.9
8.0 [A]	Inductance [µH]	302	304	305
	Current ripple [A]	3.0	3.0	3.0

40kHz において，インダクタ平均電流 I_{Lavg} = 2.0A とインダクタ平均電流 I_{Lavg} = 8.0A におけるインダクタでの電流リップルの設計値（表 4.3）と測定値を比較する。

インダクタの電流波形（I_{Lavg} = 2.0A）を図 4.9 に示す。電流リップルは，条件(1)では 2.6A，条件(2)では 2.3A，条件(3)では 2.0A となる。それぞれの電流リップルは，表 4.3 に示す設計値とほぼ一致する。インダクタの電流波形（I_{Lavg} = 8.0A）を図 4.10 に示す。電流リップルは，条件(1)では 3.0A，条件(2)では 3.1A，条件(3)では 3.1A となる。それぞれの電流リップルは，表 4.3 に示す設計値とほぼ一致する。提案する磁気設計法の有効性が確認できる。

4.2.3.2 電力変換効率特性

電力変換効率特性を評価し，複合磁性材料パワーインダクタにおける効果を検証する。入力電圧 V_1 = 75V，出力電圧 V_2 = 150V，時比率 D = 0.5，スイッチング周波数 f_s = 40kHz の動作条件において，出力電力を 75W から 675W まで変化させた場合，電力変換効率特性を図 4.11 に示す。出力電力 75W において，条件(1)に示す単一の磁性材料を用いたパワーインダクタでは，電力変換効率は 97.2%，条件(2)に示す複合の磁性材料を用いたパワーインダクタでは，電力変換効率は 97.9%となる。複合磁性材料を用いることで電力変換効率は，0.7 ポイント向上する。出力電力

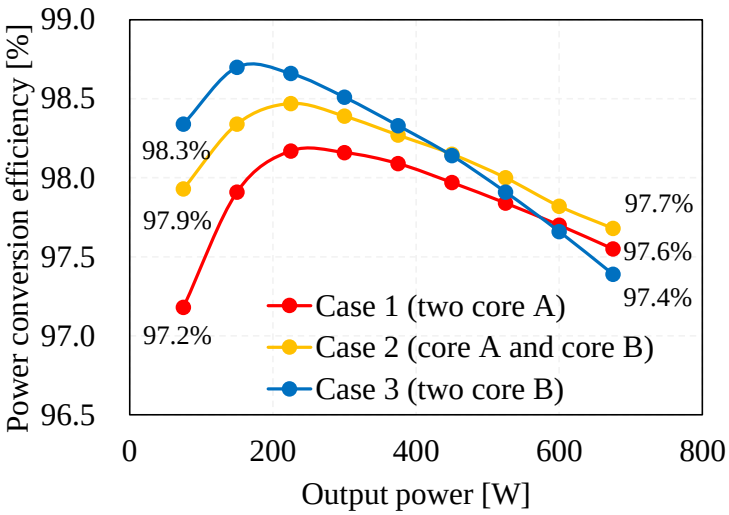


図 4.11　電力変換効率特性

675W において，条件(3)に示す単一の磁性材料を用いたパワーインダクタでは，電力変換効率は 97.4%，条件(2)に示す複合磁性材料を用いたパワーインダクタでは，電力変換効率は 97.7%となる。複合磁性材料を用いることで電力変換効率は，0.3 ポイント向上する。複合磁性材料を用いたパワーインダクタは，単一の磁性材料を用いた 2 種類のパワーインダクタと比較して，広い負荷範囲において，電力変換効率を向上している。

複合磁性材料パワーインダクタは，異なる磁気特性を有する複数の磁性材料を用いてインダクタを構成し，コンバータにおけるインダクタ利用では，広い負荷範囲において，平均的に高い電力変換効率特性を維持できる。

4.3 パワーインダクタの電力損失算出法

4.3.1 電気測定を用いた鉄損算出精度の評価

パワーインダクタの電力損失算出法開発の基礎評価として，電気測定を用いた鉄損算出[47]における測定法や算出精度を論じる。

4.3.1.1 電気測定を用いた鉄損算出

(1) 電気測定を用いた鉄損の測定原理

電気測定を用いた鉄損の算出に向けて，2 巻線法での鉄損の測定法について述べる。インダクタを正弦波電圧で励磁する場合における鉄損の測定原理を図 4.12 に示す。測定では，インダクタの一次巻線に正弦波電圧を加え，一次巻線の電流 $i_1(t)$ と二次巻線の電圧 $v_2(t)$を測定して鉄損を算出する。三次巻線を準備して直流電流を加えることにより，直流磁界重畳条件での鉄損を算出できる。2 巻線法を用いるこ

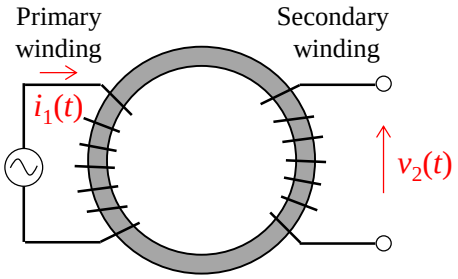


図 4.12　2 巻線法を用いた鉄損の測定原理

とにより，一次巻線のインピーダンスの影響を低減して鉄損を算出できる。鉄損 P_{cv} は，励磁する正弦波電圧の周期 T，磁界 $H(t)$，磁束密度 $B(t)$，コアの実効断面積 S，コアの平均磁路長 l を用いて，次式で表される。

$$P_{cv} = \frac{1}{T}\int_T H(t)dB(t) = \frac{1}{Sl}\frac{1}{T}\int_T v_2(t)i_1(t)dt \quad \cdots\cdots (4.13)$$

(2) 鉄損の測定誤差

鉄損に関して，測定等価回路とベクトル図を図4.13に示す。測定回路の等価回路は，巻線の寄生キャパシタンスC_w，鉄損を等価的に表す鉄損抵抗R_{fe}，励磁インダクタンスL_mを用いる。一次巻線の電流$i_1(t)$は，寄生キャパシタンス電流$i_{cw}(t)$，鉄損電流$i_{fe}(t)$，励磁電流$i_{Lm}(t)$の合計となる。インダクタの励磁インダクタンスL_mが小さいと励磁電流$i_{Lm}(t)$は大きくなり，二次巻線の電圧$v_2(t)$と一次巻線の電流$i_1(t)$の位相角 $\theta = \tan^{-1}(R_{fe}/\omega L_m)$は90°に近づく。位相角$\theta$が90°に近づくと$\theta$の測定誤差に基づいて，鉄損の測定誤差は大きくなる。測定誤差E_{error}は，位相角θ，位相遅れϕを用いて，次

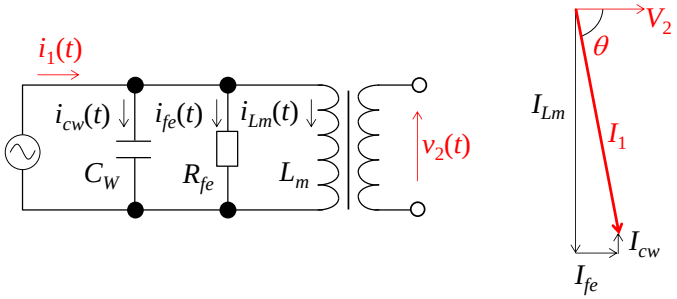


図 4.13　測定等価回路とベクトル図

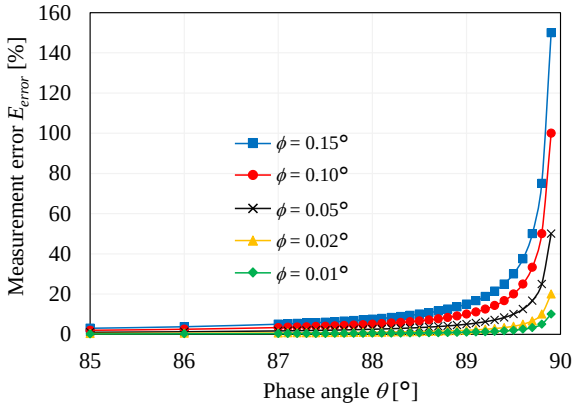


図 4.14　測定誤差の解析

式となる。

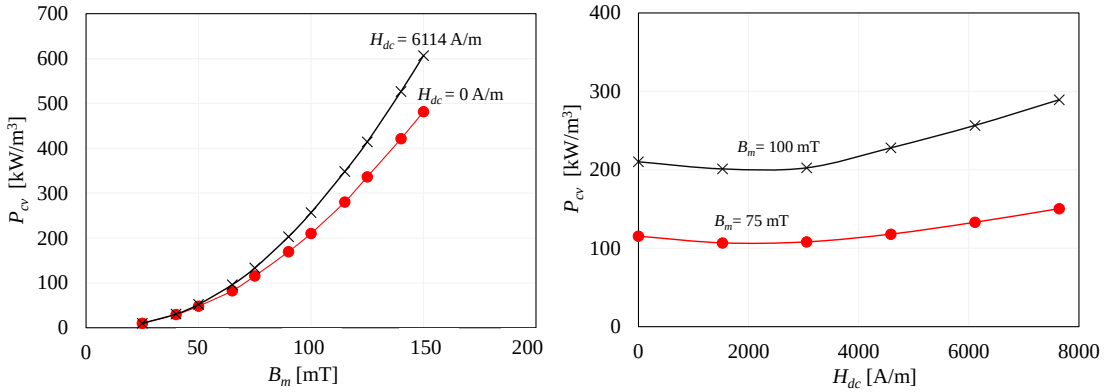
$$E_{error} = \frac{\cos(\theta + \phi) - \cos(\theta)}{\cos(\theta)} \quad \cdots\cdots (4.14)$$

式(4.14)を用いて，位相遅れϕが変化した場合における測定誤差E_{error}の解析結果を図4.14に示す。位相角θが90°に近づくにつれて測定誤差E_{error}は大きくなる。例えば，位相遅れϕ=0.15の場合，位相角=89.0°では測定誤差E_{error}=17%，位相角=89.9°では測定誤差E_{error}=150%となる。また，位相遅れが小さいほど，測定誤差E_{error}は小さくなる。例えば，位相角=89.9°の場合，位相遅れϕ=0.15では 測定誤差E_{error}=150%，位相遅れϕ=0.01では測定誤差E_{error}=10%となる。位相遅れによる測定誤差を小さくするために，B-Hアナラザの位相誤差補正機能を用いて，鉄損を測定する。

(3) 鉄損の測定

表4.1に示すコアAを用いて，鉄損P_{cv}を測定する。正弦波電圧の励磁周波数f = 20kHz，最大磁束密度B_m = 25~150mT，直流磁界H_{dc} = 0~8000A/mにおいて，測定した鉄損特性を図4.15(a)，(b)に示す。最大磁束密度B_mが大きくなると，鉄損P_{cv}は大きくなる。例えば，直流磁界H_{dc}= 0A/mの場合，最大磁束密度B_m = 100mTでは，鉄損P_{cv}は約200kW/m^3，最大磁束密度B_m = 150mTでは，鉄損P_{cv}は約480kW/m^{3}となる。最大磁束密度B_m = 150mTでは，最大磁束密度B_m = 100mTの場合と比較して，鉄損P_{cv}は2.4倍となる。また，直流磁界H_{dc}が大きくなると，鉄損P_{cv}は大きくなる。例えば，最大磁束密度B_m = 100mTの場合，直流磁界H_{dc} = 0A/mでは，鉄損P_{cv}は約200kW/m^3，直流磁界H_{dc} = 6114A/mでは，鉄損P_{cv}は約260kW/m^{3}となる。直流磁界H_{dc} = 6114A/mでは，直流磁界H_{dc} = 0A/mの場合と比較して，鉄損P_{cv}は1.3倍となる。

比透磁率の温度特性を図4.16に示す。縦軸は，20℃での比透磁率μ_rに対して温度Tを変化させて測定する比透磁率μ_rの比率，横軸は，温度Tとする。比透磁率が小さくなるほど，温度による比透磁率の変化は小さい。例えば，0℃から120℃において，比透磁率μ_r ＝ 90では，比透磁率の変化は2.5%以下，比透磁率μ_r ＝ 26では，比透磁率の変化は0.3%以下となる。鉄損P_{cv}の温度特性を図4.17に示す。縦軸は，周囲温度75℃で測定した鉄損に対して25℃で測定した鉄損特性の比率，横軸は，最大磁束



(a) P_{cv}-B_m 特性　　(b) P_{cv}-H_{dc} 特性

図 4.15　鉄損特性（コア A）

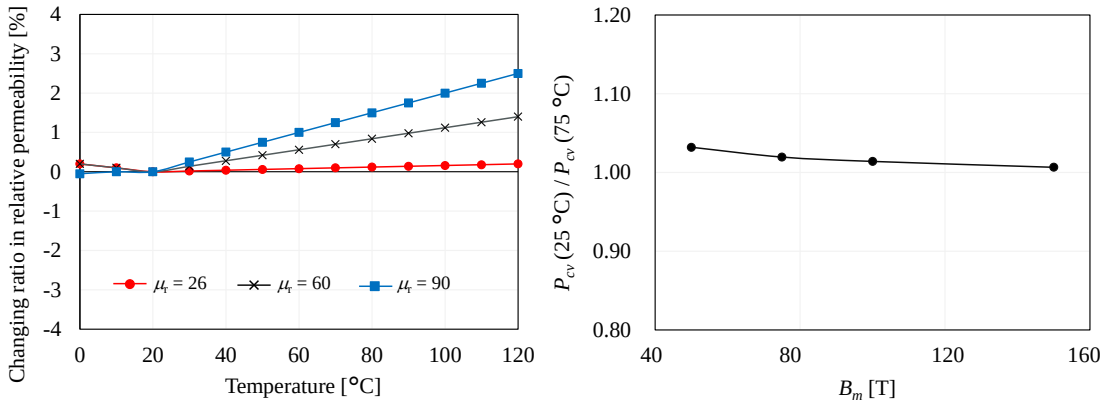


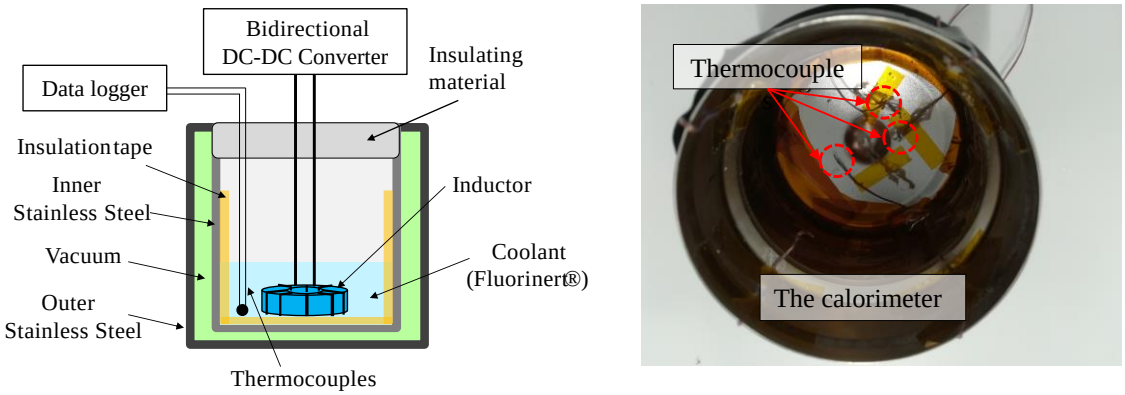
図 4.16　比透磁率の温度特性　　図 4.17　温度変化による鉄損特性

密度B_mとする。最大磁束密度B_m = 50mT~150mTにおいて，25℃で測定した鉄損と75℃で測定した鉄損の差は，±2%以下となり小さい。測定対象のコアでは，25~75℃の範囲において，鉄損の温度変化を考慮する必要性は少ないと言える。

4.3.1.2 熱量計測を用いた鉄損算出

(1) 熱量計測システム

電気測定を用いた鉄損算出における算出精度の評価に向けて，熱量計測を用いて鉄損を実測する。熱量計測システムの模式図を図4.18(a)，熱量計測システムの外観写真を図4.18(b)に示す。熱量計（JBI-273,THERMOS K.K.）では，内層金属と外層金属の間が真空構造となっており，周囲温度の影響は低減される。冷却液には，フロ



(a) 模式図　　(b) 外観写真

図 4.18　熱量計測システム

リナート®（FC-43, 3M Company）を用いる。熱量計測では，図4.6に示す双方向コンバータを動作させ，パワーインダクタの電力損失で生じる熱を冷却液に伝熱させ，冷却液の温度上昇を測定する。冷却液の温度上昇を用いて，パワーインダクタの電力損失を算出する。

(2) 熱量計測システムのキャリブレーション

電力損失と温度上昇の関係を把握するために，熱量計測システムのキャリブレーションを行う。キャリブレーションでは，パワーインダクタの巻線に直流電流I_{dc}を流して巻線の直流抵抗R_{dc}で生じる電力損失P_{loss}により，冷却液の温度を上昇させる。冷却液の温度が均一になるように熱量計を撹拌し，一定時間後における冷却液の温度上昇を測定する。温度上昇ΔT [℃]は，電力損失量Q_{cv} [J]，質量m [g]，熱容量c [J/(g K)]を用いて，次式となる。

$$\Delta T = \frac{mc}{Q_{cv}} \quad \cdots\cdots (4.15)$$

電力損失P_{loss}は，式(4.15)，直流抵抗R_{dc}による電力損失P_{loss}，測定期間tを用いて，次式となる。

$$P_{loss} = mc\Delta T/t \quad \cdots\cdots (4.16)$$

パワーインダクタでの電力損失を0.2~1.9Wとした場合におけるキャリブレーシ

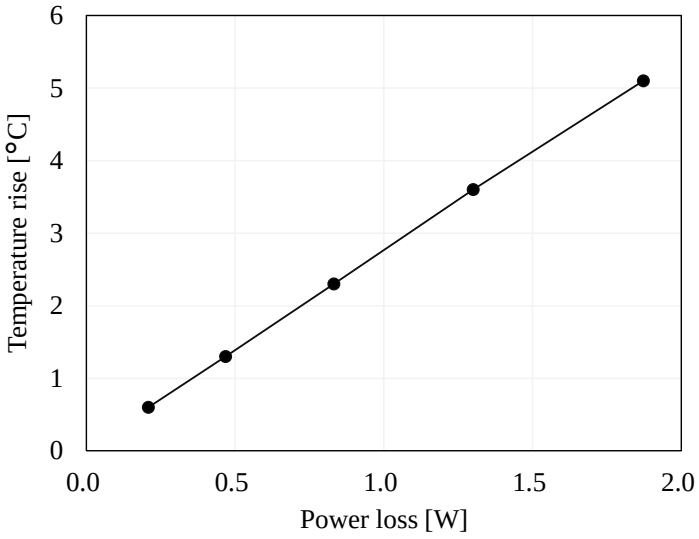


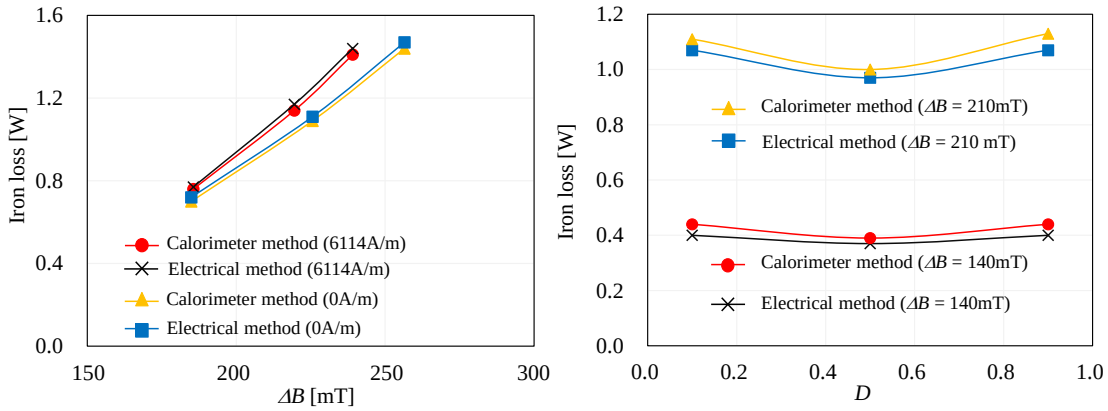
図 4.19　熱量計のキャリブレーション

ョン結果を図4.19に示す。電力損失P_{loss}と温度上昇ΔTの近似式を用いて，パワーインダクタの電力損失を算出する。

(3) 電気測定を用いた鉄損算出における算出精度の評価

図4.6に示す双方向コンバータ，図4.18(a)に示す熱量計測システムを用いて，電気測定を用いた鉄損算出における算出精度を評価する。評価では，電気測定を用いた鉄損算出値と熱量計測を用いた鉄損の実測値を比較する。電気測定では，正弦波電圧励磁で取得した鉄損特性と拡張スタインメッツの実験式を用いて，鉄損を算出する。熱量計測では，測定した電力損失P_{total}から，式(4.4)を用いて算出する銅損を減算し，減算した値を鉄損とする。スイッチング周波数f_s = 20kHzにおいて，磁束密度の変化ΔB = 180~260mT，平均磁界H_{dc} = 0，6114A/m，時比率D = 0.1~0.9として検証する。パワーインダクタの巻線は，線形ϕ=0.8の単線，巻数n = 50ターン，直流抵抗R_{dc} = 47mΩ，交流抵抗R_{ac} = 56mΩとする。

電気測定を用いた鉄損算出値と熱量計測を用いた鉄損測定値の比較結果を図4.20(a)，(b)に示す。時比率D = 0.5，磁束密度を変化させた場合において，電気測定を用いた鉄損算出値と熱量計測を用いた鉄損実測値の差は，2~5%となる。磁束密度の変化ΔB = 0.14T，0.21T，時比率D = 0.1~0.9まで変化させた場合において，電気



(a) 磁束密度の変化による鉄損　　(b) 時比率の変化による鉄損

図 4.20　電気測定を用いた鉄損算出値と熱量計測を用いた鉄損測定値の比較

測定を用いた鉄損算出値と熱量計測を用いた鉄損実測値の差は，10%以下となる。鉄損算出値と鉄損実測値の差が10%以下となり，電力変換回路の開発や設計において，電気測定を用いた鉄損算出における算出精度は，実用範囲内となる。以降の鉄損算出では，電気測定を用いた鉄損算出の評価結果を基本にして，算出精度の妥当性を検証する。

4.3.2 分割鉄損算出法

4.3.2.1 磁束密度の不均一性による課題

スタインメッツ実験式を用いた鉄損算出法は，コア内の磁束密度が均一になると仮定し，コア内の平均磁束密度を用いて鉄損を算出する。一方，圧粉磁心などの比透磁率が低い磁性材料を用いるパワーインダクタでは，コア形状に依存して，コア内の磁束密度が不均一となる。コア内の磁束密度が不均一となるパワーインダクタの鉄損算出では，鉄損の算出精度は低下する[48][49]。

鉄損の算出精度を向上させるために，分割鉄損算出法を新たに提案する。分割鉄損算出法では，磁束密度の不均一性による影響を考慮し，鉄損の算出精度向上を図る。

4.3.2.2 磁束密度の偏りが鉄損特性に与える影響

分割鉄損算出法の開発に向けて，コア内における磁束密度の偏りが鉄損に与える

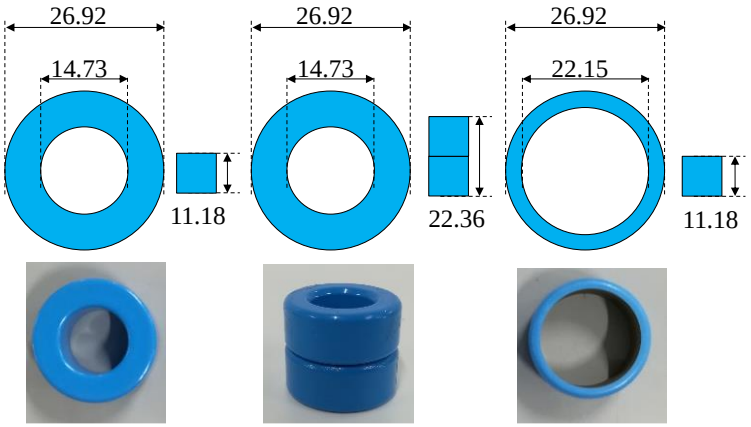


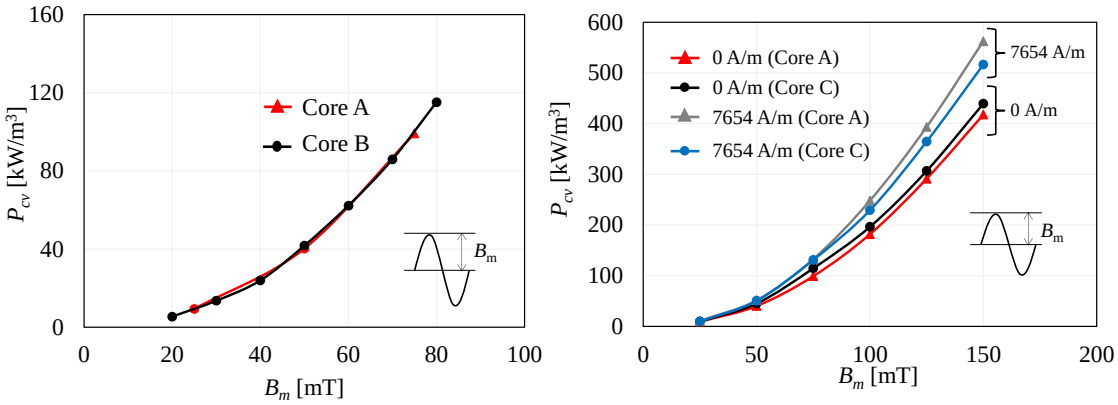
図 4.21　測定に使用するトロイダルコア

表 4.4　圧粉磁心コアの仕様

Item	-	Core A	Core B	Core C
Relative permeability	μ_r	60		
Saturation flux density [T]	B_s	1.5		
Outer diameter [mm]	*OD*	26.92	26.92	26.92
Inner diameter [mm]	*ID*	14.73	14.73	22.15
Height [mm]	*H*	11.18	22.36	11.18
Path length [mm]	*l*	65.4	65.4	77.1
Sectional area [mm^2]	*S*	68.1	136.3	26.7
Volume [mm^3]	*V*	4454	8916	2055

影響を評価する。評価する圧粉磁心コアを図 4.21，仕様を表 4.4 に示す。コア A とコア B を用いて，コアの高さが鉄損に与える影響を評価する。また，コア A とコア C を用いて，コア厚みが鉄損に与える影響を評価する。

正弦波電圧の励磁周波数 f = 20kHz，正弦波電圧励磁の条件において，最大磁束密度 B_m = 20~150mT における鉄損特性を図 4.22(a)，(b)に示す。最大磁束密度 B_m = 20~80mT において，コア B の鉄損は，コア A の鉄損とほぼ一致する。コアの高さが鉄損に与える影響は小さい。また，直流磁界 H_{dc} = 0A/m，B_m = 150mT の条件において，コア C の鉄損は約 440kW/m^3，コア A の鉄損は約 420kW/m^3 となる。コア C の鉄損は，コア A の鉄損よりも 5%大きい。直流磁界 H_{dc} = 7654A/m，最大磁束密度 B_m =150mT の条件において，コア C の鉄損は約 520kW/m^3，コア A の鉄損は約



(a) コア A とコア B の比較　　(b) コア A とコア C の比較

図 4.22　鉄損特性

560kW/m^3 となる。コア C の鉄損は，コア A の鉄損よりも 8%小さい。コア厚みの違いにより，鉄損の差は 5~8%となる。コアの厚みが薄いため，コア A よりも磁束密度の偏りが小さいコア C の鉄損特性を用いて，鉄損算出法の検討を進める。

4.3.2.3 形状に依存する磁束密度の不均一性による影響を考慮した解析

(1) トロイダルコアの磁気等価回路モデル

トロイダルコアの磁束密度を解析する。内径 r_i，外径 r_o，起磁力 ni，磁束ϕ_x，可変磁気抵抗 R_x を用いて，トロイダルコアの磁気等価化回路モデルを図 4.23 に示す。磁気等価回路モデルでは，コアを磁路に沿って複数に分割し，分割コアにおける磁気抵抗の並列接続とする。分割コアごとに磁束密度を算出し，磁束密度の不均一性による影響を表現する。分割コアの磁束変化$\Delta\phi_n$ は，巻数 n，電流リップルΔi_L，コアの実効断面積 S_{xn}，コアの平均磁路長 l_{xn}，磁気抵抗 R_{xn}，真空の透磁率μ_0，比透磁率μ_r を用いて，次式で表される。

$$\Delta\varphi_n = \frac{nI}{R_{xn}} = \frac{\mu_0\mu_r(H_{dc})S_{xn}n\Delta i_L}{l_{xn}} \quad \cdots\cdots (4.17)$$

式(4.17)を用いて，分割コアにおける磁束密度の変化ΔB_n は，次式で表される。

$$\Delta B_n = \frac{\mu_0\mu_r(H_{dc})n\Delta i_L}{l_{xn}} \quad \cdots\cdots (4.18)$$

図 4.6 に示す双方向コンバータにおいて，インダクタ電流リップルΔi_L は，入力電圧 V_1，インダクタンス L（$= n^2 / R_m$，R_m：コアの磁気抵抗），時比率 D，スイッチ

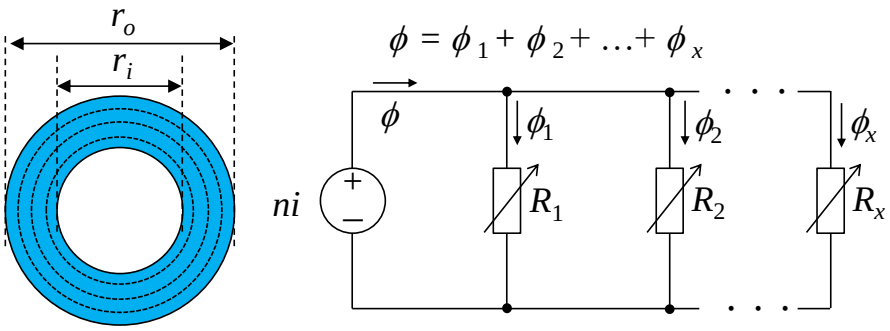


図 4.23　トロイダルコアの磁気等価回路モデル

ング周期 T_s を用いて，次式となる。

$$\Delta i_L = \frac{V_{\mathrm{i}}}{L} D T_{\mathrm{s}} \quad \cdots\cdots (4.19)$$

磁束密度の変化ΔB (= B_{ac})は，入力電圧 V_1，コアの実効断面積 S を用いて，次式となる。

$$\Delta B = \frac{V_1}{nS} D T_s \quad \cdots\cdots (4.20)$$

式(4.6)に示す比透磁率$\mu_{\mathrm{r}}(H)$を用いて，直流磁束 $B_{dc}(H)$は，次式で表される。

$$\begin{aligned} B_{dc}(H) &\cong \int_0^{H_{dc}} \mu_0 \mu_{\mathrm{r}}(H_{\mathrm{dc}})\, dH \\ &= \int_0^{H_{dc}} \left(1 + \frac{p}{1 + (H_{\mathrm{dc}}/q)^r} \right) dH \end{aligned} \quad \cdots\cdots (4.21)$$

最大磁束密度 B_m は，次式となる。

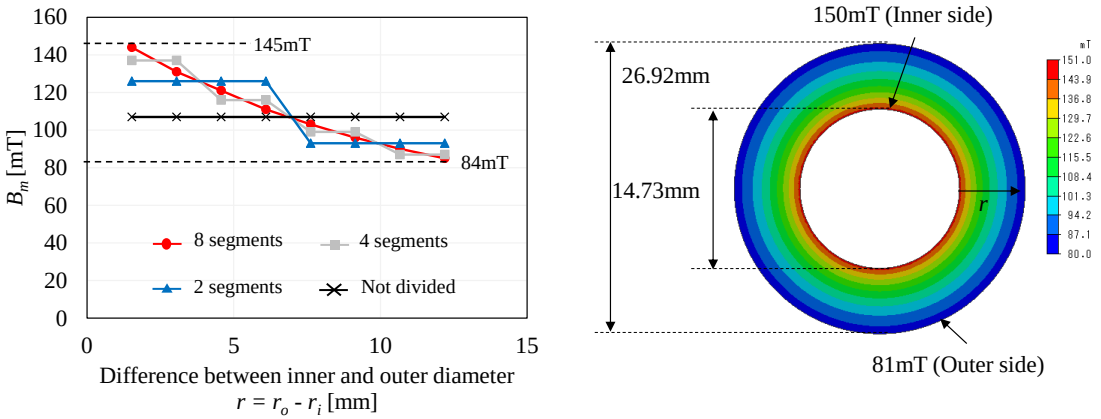
$$B_m = B_{dc} + \frac{1}{2}\Delta B \quad \cdots\cdots (4.22)$$

(2) 磁束密度の解析

磁気等価回路モデルを用いた磁束密度解析の妥当性を検証すために，有限要素法を用いた解析シミュレータ Femtet®（Murata Software Co., Ltd.）を用いて，解析結果を比較する。パワーインダクタの解析条件を表 4.5 に示す。比透磁率が線形に変化する場合において，インダクタ平均電流 i_{Lavg} = 0A，式(4.18)～式(4.22)，磁気等価回路モデルを用いて解析した結果を図 4.24(a)，有限要素法を用いて解析した結果を

表 4.5　解析に用いるパワーインダクタの仕様

Outer diameter [mm]	*OD* (r_o)	26.92
Inner diameter [mm]	*ID* (r_i)	14.73
Height [mm]	*H*	11.18
Sectional area [mm^2]	*S*	68.1
Volume [mm^3]	*V*	4454
Number of turns [Turn]	*n*	50
p, *q*, *r*	-	52.5, 16000, 1.95
Inductor current ripple [A]	i_L	4.2



(a) 磁気等価回路モデルを用いた解析　　(b) 有限要素法を用いた解析

図 4.24　磁束密度の解析

図 4.24(b)に示す。図 4.24(a)では，縦軸は最大磁束密度 B_m，横軸はコアの内径から外径までの距離 r (= r_o-r_i)としている。1 分割では，コアの内径から外径までの距離に依存せず，最大磁束密度 B_m は，一定値 108mT となる。8 分割では，コアの内径から外径までの距離によって磁束密度は変化し，最内径の最大磁束密度 B_m は 145mT，最外径の最大磁束密度 B_m は 84mT となる。コアの外径の最大磁束密度 B_m は，内径の最大磁束密度 B_m よりも小さい。図 4.24(b)に示す有限要素法を用いた解析では，最内径の最大磁束密度 B_m は 150mT，最外径の最大磁束密度 B_m は 81mT となる。図 4.24(a)に示す 8 分割での解析結果とほぼ一致する。磁気等価回路モデルを用いて分割コアごとに磁束密度を算出し，磁束密度の不均一性を表現できる。

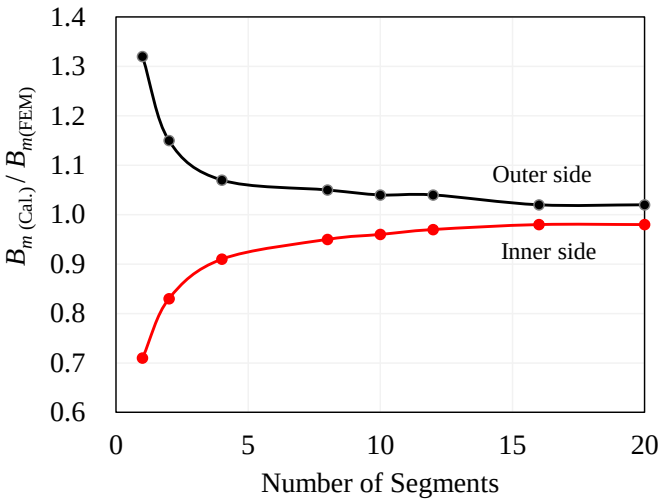


図 4.25　磁気等価回路モデルを用いた解析値と有限要素法を用いた解析値の比較

(3) **コアの分割数と磁束蜜都度の算出精度の関係**

コアの分割数を変化させた場合において，磁束密度の算出精度を解析する。磁気等価回路モデルを用いた解析値と有限要素法を用いた解析値の比較結果を図 4.25 に示す。有限要素法を用いて解析した最大磁束密度 $B_{m(FEM)}$に対して，磁気等価回路モデルを用いて解析した最大磁束密度 $B_{m(Cal.)}$の比率を縦軸とし，磁気等価回路モデルのコア分割数を横軸とする。コア分割数を多くするほど, 双方の差が小さくなる。双方の差は，4 分割では 10%以下，8 分割では 5%以下，16 分割では 2%以下となる。磁気等価回路モデルを用いた磁束密度解析では，コア分割数を多くするほど，磁束密度の算出精度は向上する。

4.3.2.4 分割鉄損算出法

新たに提案する分割鉄損算出法を図 4.26 に示す。分割鉄損算出法では，トロイダルコアを磁路に沿って複数に分割し，分割コアごとに鉄損を算出する。分割コアの鉄損を合計して，全体の鉄損を算出する。分割コアごとの磁束密度を用いて鉄損を算出することにより, 磁束密度の不均一性による鉄損算出における誤差を小さくする。分割コアの鉄損 P_{cvn}，分割コアの体積 V_n を用いて，全体の鉄損 P_{iron} は，次式となる。

$$P_{iron} = \sum_{i=1}^{n} P_{cvn} V_n \quad \cdots\cdots (4.23)$$

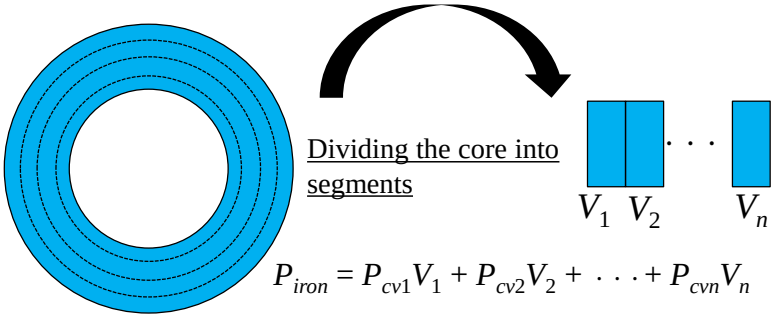


図 4.26　分割鉄損算出法

分割コアの内径 r_{in}，分割コアの外径 r_{on} を用いて，分割コアの実効磁路長 l_n は，次式となる。

$$l_n = (r_{in} + r_{on})\frac{\pi}{2} \quad (4.24)$$

分割コアの高さ h を用いて，分割コアの実効断面積 S_n は，次式となる。

$$S_{\mathrm{n}} = (r_{on} - r_{in})\frac{h}{2} \quad (4.25)$$

式(4.24)，(4.25)を用いて，分割コアの実効体積 V_n は，次式となる。

$$V_n = ({r_{on}}^2 - {r_{in}}^2)\frac{\pi h}{4} \quad (4.26)$$

4.3.2.5 分割鉄損算出法の実験検証

図 4.6 に示す双方向コンバータを用いて，分割鉄損算出法の算出精度を実験検証する。実験を用いて，分割鉄損算出法を用いた算出値，平均磁束密度を用いた算出値，熱量計測法を用いた実測値の 3 つを比較する。表 4.6 に示すパワーインダクタの設計仕様を用いて，スイッチング周波数 f_s = 20kHz，時比率 D = 0.5，無負荷においてコンバータを動作させて，磁束密度の変化ΔB = 70~140mT における鉄損について検証する。パワーインダクタの巻線には，線径 φ0.8mm の単線を用い，直流抵抗 105mΩ，交流抵抗 125mΩ，式(4.4)を用いて，銅損を算出する。

鉄損算出値と鉄損実測値の比較を図 4.27 に示す。熱量計測法を用いた実測値と比較して，分割鉄損算出法を用いた算出値との差は 5%以下，平均磁束密度を用いた算出値との差は 8~12%となる。分割鉄損算出法は，平均磁束密度を用いた鉄損算出法よりも実測値に近く，鉄損の算出精度は向上する。磁束密度の不均一性による

表 4.6　パワーインダクタの設計条件

Outer diameter [mm]	OD (r_{on})	46.74
Inner diameter [mm]	ID (r_{in})	14.73
Height [mm]	H	10.54
Magnetic path length [mm]	L	96.6
Sectional area [mm^2]	S	168.7
Volume [mm^3]	V	16296
Number of turns [Turn]	N	38
Inductance [μH]	L	172
p, q, r	-	52.5, 16000, 1.95

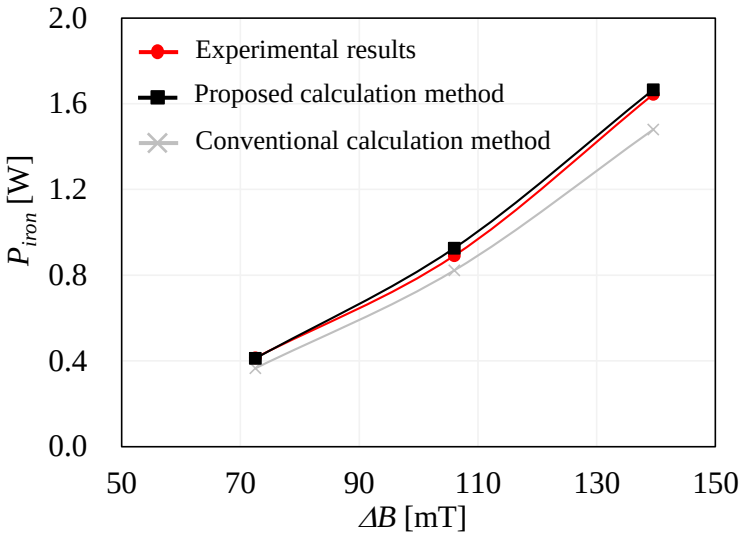


図 4.27　鉄損算出値と鉄損実測値の比較

影響を考慮した分割鉄損算出法を用いることにより，平鉄損算出精度の向上を達成し，分割鉄損算出法の有効性が確認できる。

4.3.3 方形波鉄損算出法

4.3.3.1 鉄損算出の課題

電力損失算出技術では，スタインメッツ実験式を用いた技術[42]-[44]，損失分離法を用いた技術[50][51]，ロスマップ法を用いた技術[52][53]，熱量計測法を用いた技術[54][55]などが研究されている。スタインメッツ実験式を用いた技術は，鉄損について多くのデータを取得する必要がある。損失分離法を用いた技術では，鉄損について

多くのデータを取得し，ヒステリシス損失，渦電流損失，異常渦電流損失それぞれを分離して算出する。ロスマップ法を用いる技術は，複雑な測定設備を準備し，鉄損について多くのデータを取得する。熱量計測法では，測定環境の構築やデータ測定に多くの時間が必要である。いずれの技術も鉄損について多くのデータ取得や複雑な測定設備が必要である。

前述とは異なる技術として，方形波鉄損算出法を新たに提案する。方形波鉄損算出法は，コンバータ動作を考慮して鉄損算出し，鉄損算出精度の向上と鉄損算出手順の簡素化を図る。

4.3.3.2 正弦波電圧励磁での B-H ループの解析

(1) 鉄損の等価回路を用いた考察

コンバータの動作を考慮した鉄損算出法の開発に向けて, 図 4.13 に示す鉄損の測定等価回路を用いて，鉄損について考察する。Mn-Zn フェライトと圧粉磁心については，位相角 $\theta = \tan^{-1}(R_{fe}/\omega L_m)$，励磁インダクタンス L_m = 110μH，正弦波電圧の励磁周波数 f = 40kHz の条件で算出した鉄損抵抗 R_{fe} を表 4.7 に示す[56]。鉄損抵抗 R_{fe} は，Mn-Zn フェライトでは 115~122Ω，圧粉磁心では 145~159Ω となる。Mn-Zn フェライトの比透磁率は，圧粉磁心の比透磁率と比較して 10 倍以上大きい。励磁インダクタンス $L_m = n^2/R_m$，真空の透磁率μ_0，比透磁率 μ_r，磁気抵抗 $R_m = l/\mu_0\mu_r S$ を用いて，巻数 n は，$n = (L_m l/\mu_0\mu_r S)^{0.5}$ と表され，磁心形状(l, S)と励磁インダクタンス L_m が同じ条件では，透磁率 $\mu(=\mu_0\mu_r)$が大きいと，巻数 n は小さくなる。磁界 H が同じ場合，巻数 n が小さくなると，励磁電流は増加し，磁束密度の変化 ΔB が大きくなる。磁束密度の変化 ΔB が大きくなると，B-H ループは大きくなり，鉄損は増加し，等価的な鉄損抵抗 R_{fe} は小さくなる。

表 4.7　位相角と鉄損抵抗

Item	Phase angle θ [°]	Iron loss resistance R_{fe} [Ω]
Mn-Zn Ferrite	85~86	115~122
Powder core	88~89	145~159

(2) 正弦波電圧励磁での B-H ループの解析

パワーインダクタを正弦波電圧で励磁する場合の B-H ループを解析する。励磁電圧 $v(t)$と巻線に流れる電流 $i(t)$は，振幅電圧 V_m，振幅電流 I_m，角周波数ωを用いて，次式で表される。

$$v(t) = V_m \sin\left(\omega t + \frac{\pi}{2}\right), \quad i(t) = I_m \sin(\omega t) \cdots\cdots (4.27)$$

インダクタの巻数 n，コアの実効断面積 S を用いて，磁束密度 $B(t)$は，次式となる。

$$B(t) = \frac{1}{nS}\int_0^T v(t)dt \cdots\cdots (4.28)$$

磁界 $H(t)$は，コアの平均磁路長 l を用いて，次式となる。

$$H(t) = \frac{n}{l} i(t) \cdots\cdots (4.29)$$

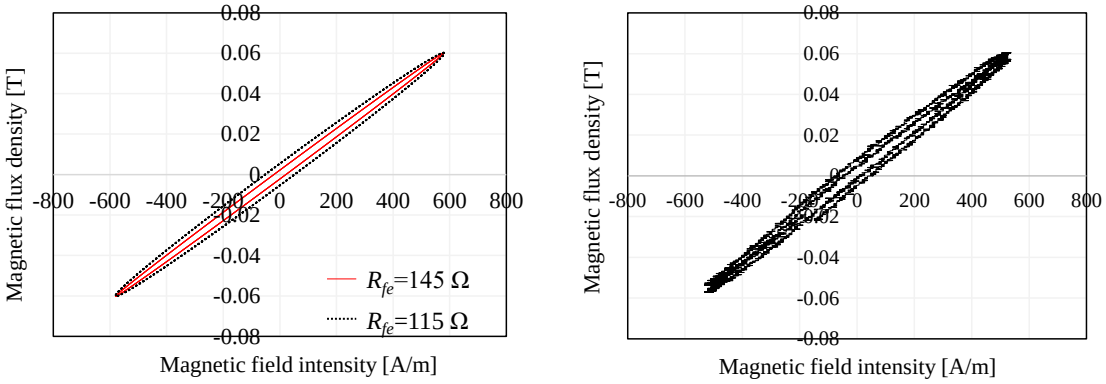
表 4.8 に示す解析条件と式(4.27)，(4.28)，(4.29)を用いて，インダクタを正弦波電圧で励磁する解析により求めた解析 B-H ループと，インダクタを正弦波電圧で励磁する測定により求めた測定 B-H ループを比較する。解析 B-H ループを図 4.28(a)，測定 B-H ループを図 4.28(b)に示す。解析 B-H ループは，楕円形となる。圧粉磁心に相当する鉄損抵抗 R_{fe} = 145Ω の場合は，Mn-Zn フェライトに相当する R_{fe} = 115Ω の場合よりも B-H ループは小さい。鉄損抵抗 R_{fe} が大きくなるほど，B-H ループは小さくなる。測定 B-H ループもおおよそ楕円形となり，解析 B-H ループの妥当性が確認できる。

表 4.8　正弦波電圧と方形波電圧励磁での解析条件

Maximum voltage (Sinusoidal wave)	V_m	33 V
Input voltage (Square wave)	V_1	23 V
Inductance	L	110 μH
Magnetizing frequency	f	40 kHz
Effective sectional area	S	68.1 mm^2
Average magnetic path length	l	65.4 mm
Maximum magnetic flux density	B_m	0.06 T
Number of turns	n	32 Turn

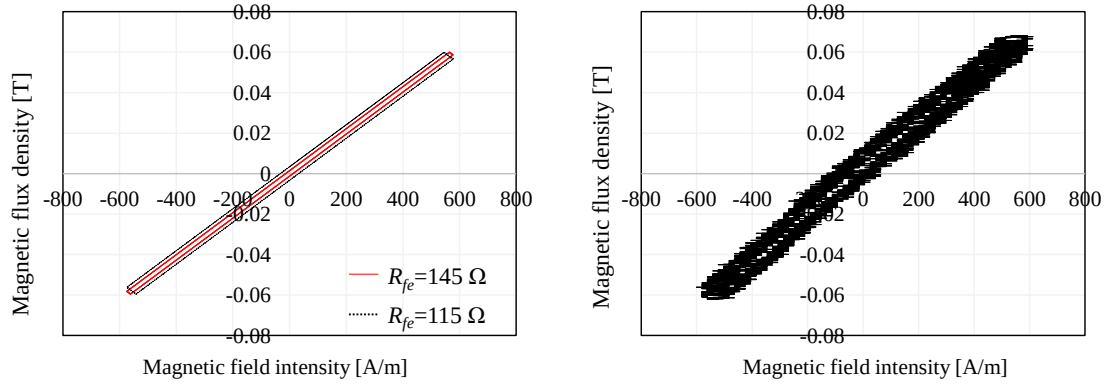
4.3.3.3 方形波電圧励磁での B-H ループの解析

パワーインダクタを方形波電圧で励磁する場合の B-H ループを解析する。表 4.8 に示す解析条件と式(4.19)，(4.20)，(4.29)を用いて，方形波電圧でパワーインダクタを励磁する解析により求めた解析 B-H ループと，方形波電圧でパワーインダクタを励磁する測定により求めた測定 B-H ループを比較する。解析 B-H ループを図 4.29(a)，測定 B-H ループを図 4.29(b)に示す。解析 B-H ループは，平行四辺形となる。鉄損抵抗 R_{fe} が圧粉磁心に相当する 145Ω の場合は，Mn-Zn フェライトに相当する 115Ω の場合よりも B-H ループは小さい。鉄損抵抗 R_{fe} が大きくなるほど，B-



(a) 解析 B-H ループ　　(b) 測定 B-H ループ

図 4.28　正弦波電圧励磁における B-H ループ



(a) 解析 B-H ループ　　(b) 測定 B-H ループ

図 4.29　方形波電圧励磁における B-H ループ

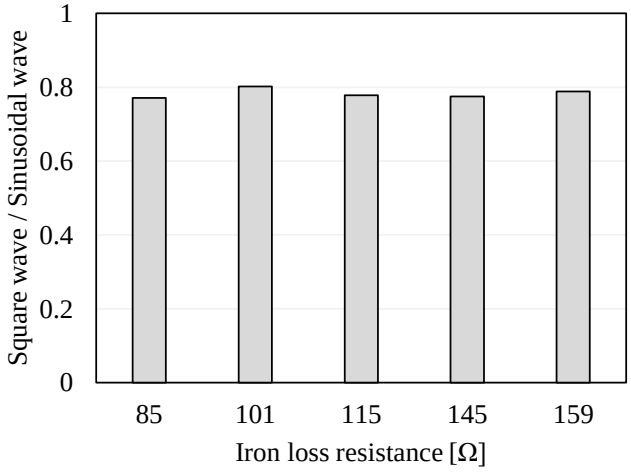


図 4.30　解析 B-H ループ面積の比較

H ループは小さくなる。測定 B-H ループもおおよそ平行四辺形となり，解析 B-H ループの妥当性が確認できる。

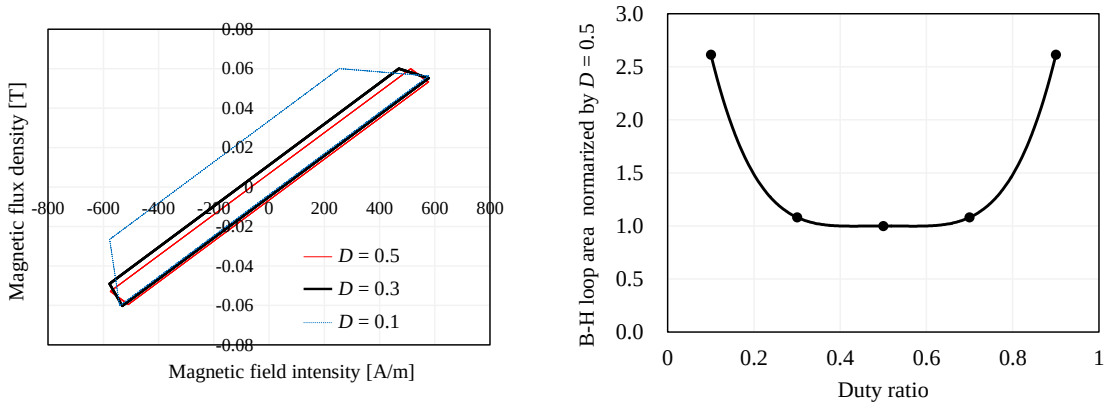
4.3.3.4 方形波鉄損算出法

(1) 正弦波電圧励磁と方形波電圧励磁の解析 B-H ループ

図 4.28(a)に示すパワーインダクタを正弦波電圧で励磁する解析 B-H ループと，図 4.29(a)に示すパワーインダクタを方形波電圧で励磁する解析 B-H ループ面積を比較した結果を図 4.30 に示す。比較では，パワーインダクタにおける電流振幅が同じ値となる励磁電圧として，ΔB が同じ値となる条件とする。縦軸は，正弦波電圧で励磁する解析 B-H ループ面積に対する方形波電圧で励磁する解析 B-H ループ面積の比率，横軸は，鉄損抵抗 R_{fe} とする。R_{fe} が 85~159Ω で変化しても，方形波電圧で励磁する B-H ループ面積は，正弦波電圧で励磁する B-H ループ面積よりも約 20%小さくなる。

(2) 時比率が変化した場合における解析 B-H ループ

方形波電圧励磁の条件において，表 4.8 の解析条件を用いて，鉄損抵抗 $R_{fe} = 145\Omega$ とし，時比率 D を変化させた場合における解析 B-H ループを図 4.31(a)，解析 B-H ループ面積を比較した結果を図 4.31(b)に示す。図 4.31(a)では，方形波電圧で励磁する解析 B-H ループは，$D = 0.5$ より小さくなると台形となる。$D = 0.5$ の場合の解



(a) 解析 B-H ループ　　(b) 解析 B-H ループ面積の比較

図 4.31　時比率が変化した場合における解析 B-H ループの比較結果

析 B-H ループと比較して，$D = 0.3$ や $D = 0.1$ の場合は，B-H ループ面積は大きくなる。図 4.31(b)では，縦軸は，$D = 0.5$ の方形波電圧励磁での解析 B-H ループ面積に対して時比率 D を変化させて励磁する解析 B-H ループ面積の比率，横軸は，時比率 D をとする。$D = 0.3$ での B-H ループ面積は，$D = 0.5$ での B-H ループ面積と比較して，約 1.1 倍大きい。$D = 0.1$ での B-H ループ面積は，$D = 0.5$ での面積と比較して，約 2.6 倍大きい。$D = 0.5$ を中心に時比率 D の変化が大きくなると，B-H ループ面積は大きくなる。

(3) 方形波鉄損算出法

提案する方形波鉄損算出法では，鉄損 P_{iron} は，励磁電圧での正弦波に対する方形波の波形係数 k_{sq}，時比率係数 k_{duty} を用いて，次式となる。

$$P_{iron} = P_{cv} k_{sq} k_{duty} \quad \cdots\cdots (4.30)$$

波形係数 k_{sq} は図 4.30，時比率係数 k_{duty} は図 4.31(b)を用いる。式(4.32)では，複雑な換算式を用いることなく，正弦波電圧で励磁する鉄損 P_{cv} を用いて，コンバータ動作における鉄損を算出できる。

4.3.3.5 方形波鉄損算出法の実験検証

(1) 鉄損算出精度

図 4.32 に示す多段 FET 双方向コンバータを用いて，方形波鉄損算出法の算出精

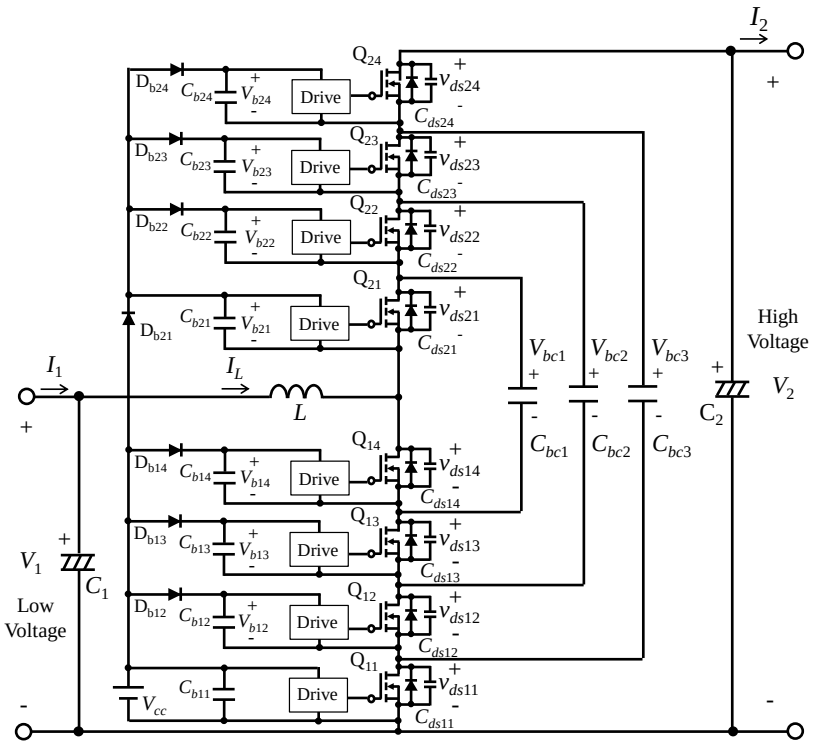


図 4.32　多段 FET 双方向コンバータ

表 4.9　パワーインダクタの仕様

Product model	NPH185060 (2 stacked)	
Relative permeability	μ_r	60
Outer diameter	OD	46.7 mm
Inner diameter	ID	28.7 mm
Height	H	15.2 mm
Volume	V	16290 mm^3
Effective sectional area	S	137 mm^2
Average magnetic path length	l	119 mm
Number of turns	n	54 Turn
Inductance	L	560 μH in 0 A
		520 μH in 6 A
DC winding resistance	R_{dc}	35 mΩ
First harmonic AC winding resistance	R_{ac1}	206 mΩ
Third harmonic AC winding resistance	R_{ac3}	620 mΩ
Fifth harmonic AC winding resistance	R_{ac5}	1028 mΩ

表 4.10　実験結果

Item	I_2 = 0 A		I_2 = 3 A	
	P_{iron} [W]	P_{cu} [W]	P_{iron} [W]	P_{cu} [W]
Proposed method	1.95	0.39	1.73	1.69
Steinmetz's equation	2.61	0.25	2.35	1.55
Calorimetry	2.12	0.39	1.90	1.69

度について実験検証する。方形波鉄損算出法による算出値とスタインメッツ実験式を用いた算出値と熱量計測法を用いた鉄損の実測値の 3 つを比較する。表 4.9 に示すパワーインダクタの仕様を用いて，入力電圧 V_1 = 170V，出力電圧 V_2 = 340V，スイッチング周波数 f_s = 40kHz において，無負荷動作となる出力電流 I_2 = 0A と出力電力 P_o = 1kW の定格動作となる I_2 = 3A において検証する。方形波鉄損算出法では，波形係数 k_{sq} = 0.8，時比率係数 k_{duty} = 1.0 とする。パワーインダクタ巻線は，線径 φ0.8mm の単線を用いる。交流抵抗は，巻線の電気抵抗率 ρ = 1.72×10^{-8}Ω/m，導体の比透磁率 μ_r = 1，真空の透磁率μ_0 = 4π×10^{-7} を用い，直流抵抗と式(4.5)により算出する。方形波鉄損算出法では，5 次高調波までの交流抵抗を用いて，銅損を算出する。スタインメッツ実験式を用いた算出法では, 基本波のみの交流抵抗を用いて，銅損を算出する。

無負荷動作と定格動作について，方形波鉄損算出法の実験結果を表 4.10 に示す。鉄損 P_{iron} について，無負荷動作では，熱量計測法による実測値と比較して，方形波鉄損算出法は 8%の差，スタインメッツ実験式を用いた算出法は 23%の差となる。定格動作では，熱量計測法による実測値と比較して，方形波鉄損算出法は 9%の差，スタインメッツ実験式を用いた算出法は 24%の差となる。方形波鉄損算出法は，スタインメッツ実験式を用いた算出法よりも実測値に近く，算出精度が向上する。

(2) 電力損失算出手順

提案するパワーインダクタの電力損失算出手順について，鉄損特性を測定する場合を図 4.33 に示す。提案する電力損失算出法の算出手順は，スタインメッツ実験式を用いた算出手順と比較して，銅損の算出手順はほぼ同じで，鉄損の算出手順は

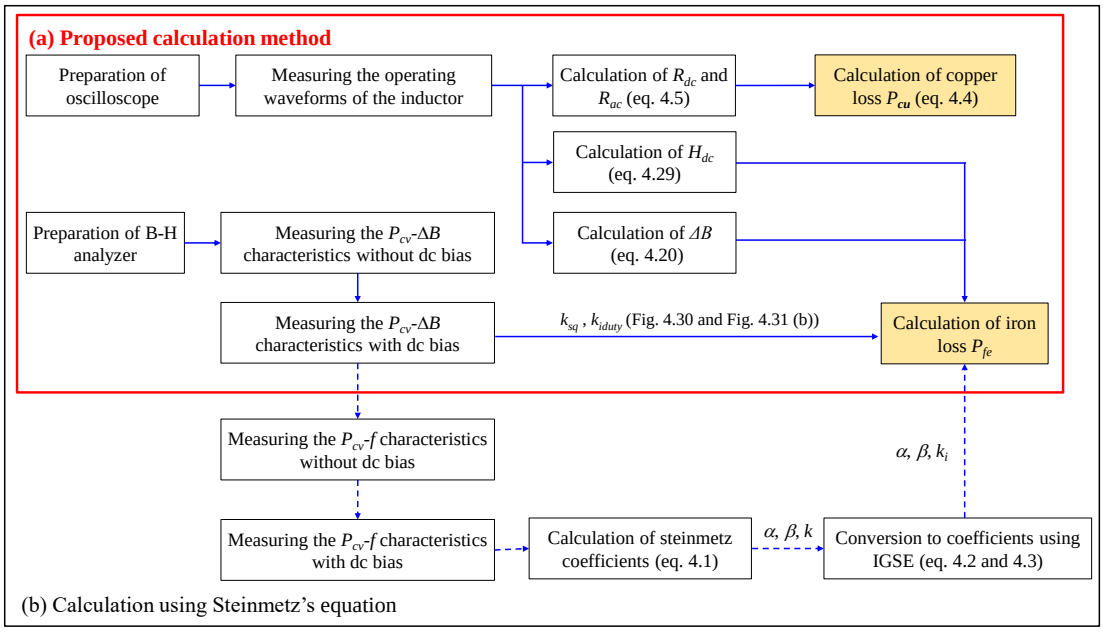


図 4.33　提案する電力損失算出手順

異なる。方形波鉄損算出法の算出手順は，スタインメッツ実験式を用いた鉄損算出法の算出手順と比較して，①鉄損料の周波数特性を取得する手順（P_{cv}-f 特性の取得），②スタインメッツ係数を算出する手順，③拡張スタインメッツ実験式 IGSE を用いてスタインメッツ係数を換算する手順の 3 つを削減できる。

方形波鉄損算出法は，スタインメッツ実験式を用いた算出法と比較して，算出手順が少なく，表 4.10 の実験結果より，算出精度は高い。パワーコンバータの開発や設計において，方形波鉄損算出法は有用であり，実用性に優れた電力損失算出法として位置付けられる。

4.4 まとめ

第 4 章では，パワーインダクタにおける電力損失の低減に関して，4.1 では主なパワーインダクタ用の磁性材料と電力損失算出法について述べ，実際の開発や設計の現場で有用なパワーインダクタの設計法と電力損失算出法の確立を目指して，電力損失の低減と電力損失の把握を実現する手段として，4.2 では複合磁性材料パワーインダクタ開発，4.3 ではパワーインダクタの電力損失算出法開発について論じ

た。次項に要点をまとめる。

(1)異なる磁気特性を有する複数の磁性材料を用いて構成する複合磁性材料パワーインダクタについて，比透磁率の直流重畳特性を考慮した磁気設計法を提案し，解析では，磁気等価回路モデルを考察し，実験では，インダクタの電流リップルの設計値と実測値がほぼ一致することを示した。設計値と実測値がほぼ一致することより，提案する磁気設計法は，パワーインダクタの設計前において有効であること，妥当であることを明らかにする。

(2)複合磁性材料パワーインダクタにより構成したコンバータは，単一磁性材料をそれぞれに用いたパワーインダクタで構成した2種類のコンバータと比較して，軽負荷または重負荷において電力変換効率を向上し，広い負荷範囲において，平均的に高い電力変換効率を維持できる。

(3)電気測定を用いた鉄損算出による算出値は，圧粉磁心コアにおける熱量計測を用いた鉄損の実測値と比較して，算出値と実測値の差は 10%以下となることを確認し，電力変換回路の開発や設計において，実用的に利用できる。

(4)磁束密度の不均一性による影響を考慮した分割鉄損算出法を新たに提案し，実験では, 平均磁束密度を用いた鉄損算出値よりも鉄損算出精度が向上すること示し，分割鉄損算出法の有効性を明らかにする。

(5)コンバータ動作を考慮した方形波鉄損算出法を新たに提案し，スタインメッツの実験式を用いた鉄損算出値よりも算出精度が高く, 算出手順が少なくなることを示し，方形波鉄損算出法の有効性と実用性を明らかにする。

提案した磁気設計法を用いることにより，トロイダル形状の複合磁性材料パワーインダクタの最適設計が可能となる。複合磁性材料パワーインダクタを用いたコンバータでは，広い負荷範囲において鉄損と銅損の大きさをバランスさせ，平均的に高い電力変換効率を維持する実用的なコンバータを実現できる。また，パワーインダクタの構造と実際のコンバータ動作に焦点を当て，鉄損算出精度が高く，算出手順が少ない，シンプルで実用性に優れた鉄損算出法を開発している。実際の開発や設計の現場では，電力変換回路の開発やパワーインダクタの設計において，シンプ

ルで実用性に優れた磁気設計法や電力損失算出法が求められており，今後，開発した鉄損算出法がパワーインダクタの最適設計に活用されることが大いに期待できる。今後も継続して，電気と磁気の融合を推進し，更なる電力変換回路の高性能化を目指す。

第 5 章　バッテリ応用技術

第 5 章では，エネルギーマネジメント蓄電システムの高性能化に関して，リチウムイオンバッテリ応用技術として，5.1 ではバッテリの原理を解説し，5.2 ではシステムの高性能化について述べる。システムの高性能化では，エネルギーマネジメント蓄電システムにおいて，バッテリ性能を最大に引き出す電力制御，すなわちバッテリにおける充放電の電力管理と充放電の回数管理によるバッテリ電力の有効活用，およびエネルギーマネジメント蓄電システムにおける総合エネルギーの高効率化として期待する効果などを論じる。

5.1 バッテリの高性能化

5.1.1 リチウムイオンバッテリ

二次電池であるリチウムイオンバッテリは，電気エネルギーを化学エネルギーとして貯蔵することができ，情報社会の進展を支えている。バッテリのエネルギー貯蔵能力を示す指標として，エネルギー密度がある。主なバッテリの重量および体積エネルギー密度の関係を図5.1に示す[20]。リチウムイオンバッテリは，ニカドバッテリ，鉛蓄バッテリ，ニッケル水素バッテリよりも，重量エネルギー密度と体積エ

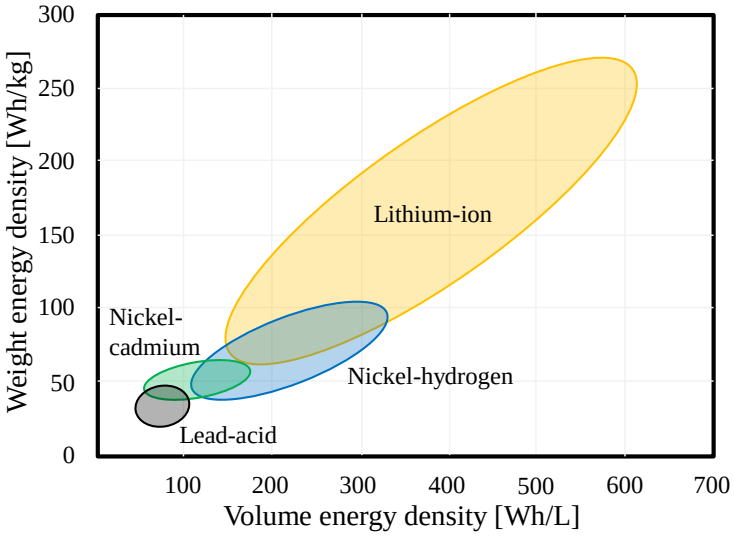


図 5.1　主なバッテリの重量および体積エネルギー密度の関係

ネルギー密度が大きい。リチウムイオンバッテリは，エネルギー密度が大きい特徴を活かして，コードレス分野，モビリティ分野，エネルギー分野など，様々な分野で利用されている。

5.1.2 リチウムイオンバッテリの原理

リチウムイオンバッテリは，正極活物質のリチウム含有遷移金属酸化物，負極活物質の炭素材料，電解液，セパレータなどで構成される。正極活物質のリチウム含有遷移金属酸化物には，コバルト酸リチウム（$LiCoO_2$），三元系材料（$LiNi_xCo_yMn_zO_2$），リン酸鉄リチウム（$LiFePO_4$）などがある。負極活物質の炭素材料には，グラファイト（黒鉛），ハードカーボンなどがある。リチウムイオンバッテリの高性能化に向けて，正極活物質ではリチウム過剰固溶体系正極材料，負極活物質ではシリコンやスズなどが研究されており，早い実用化が期待されている[57][58]。

リチウムイオンバッテリの原理を図 5.2 に示す[59]。リチウムイオンバッテリは，正極と負極におけるリチウムイオンの移動により，充放電が行われる。

充電動作では，正極側において，リチウム含有遷移金属酸化物の層間にリチウムイオンが存在し，バッテリに充電装置を接続すると，正極が酸化され，電子は外部回路を通じて負極へ移動し，負極が還元する。同時に，正極に含有されているリチウムイオンが脱離し，負極のグラファイトに吸蔵される。

放電動作では，負極側において，グラファイトの層間にリチウムイオンが存在し，バッテリに負荷を接続すると，負極が酸化され，電子は外部回路を通じて正極へ移

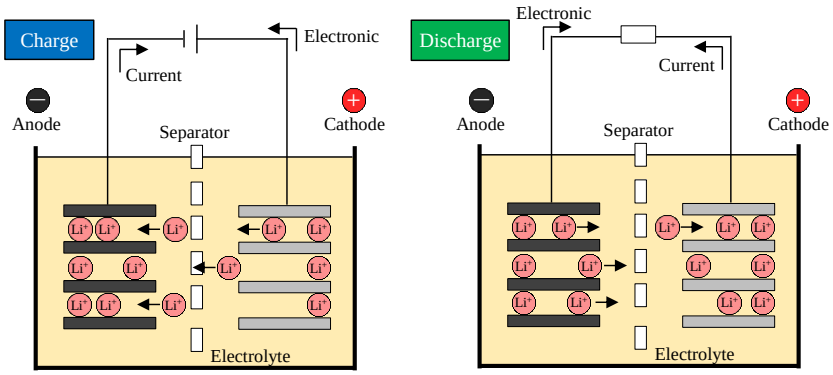


図 5.2　リチウムイオンバッテリの原理

動し，正極が還元する。同時に，負極に含有されているリチウムイオンが脱離し，正極のリチウム含有遷移金属酸化物に吸蔵される。

5.2 システムの高性能化

5.2.1 バッテリ性能を最大に引き出す電力制御法

バッテリ応用技術におけるシステムの高性能化に関する先行研究では，バッテリを充放電する電流に関して，正弦波電流での充放電制御や高周波電流での充放電制御などのバッテリ電力を有効に活用する技術[60][61]，また，充電率や劣化率など，バッテリの状態を推定する技術[62][63]などが研究されている。バッテリ電力の活用技術やバッテリの応用活用技術により，エネルギーマネジメント蓄電システムの更なる高性能化が求められている。

前述とは異なるバッテリ電力の活用技術として，バッテリ性能を最大に引き出す電力制御法を提案する。本電力制御法は，バッテリの充電特性に応じて充電電流を調整し，バッテリ充電効率の向上を図ることができる。更に，バッテリの長寿命特性を活かして充放電回数を制御し，エネルギーマネジメント蓄電システムの更なる高性能化を実現する。

5.2.2 提案する電力制御法と一般的な電力制御法

エネルギーマネジメント蓄電システムにおいて，提案する電力制御法の一例と一般的な電力制御法の一例を図 5.3 に示す。図 5.3 において，状態 1 は夜中から明け方の期間，状態 2 は朝の期間，状態 3 は日中の期間，状態 4 は夕方以降の期間を示す。提案する電力制御法は，状態 1～3 にて，一般的な電力制御法と異なる。状態 1 にて，一般的な電力制御法では，商用電力系統から負荷に電力を供給し，バッテリは待機状態となる。一方，提案する電力制御法では，放電するタイミングを予め設定し，バッテリの充電電流を調整し，深夜電力料金が適用される商用電力系統からバッテリを充電する。状態 2 にて，一般的な電力制御法では，状態 1 の期間と同様となる。一方，提案する電力制御法では，バッテリから負荷に電力を供給する。

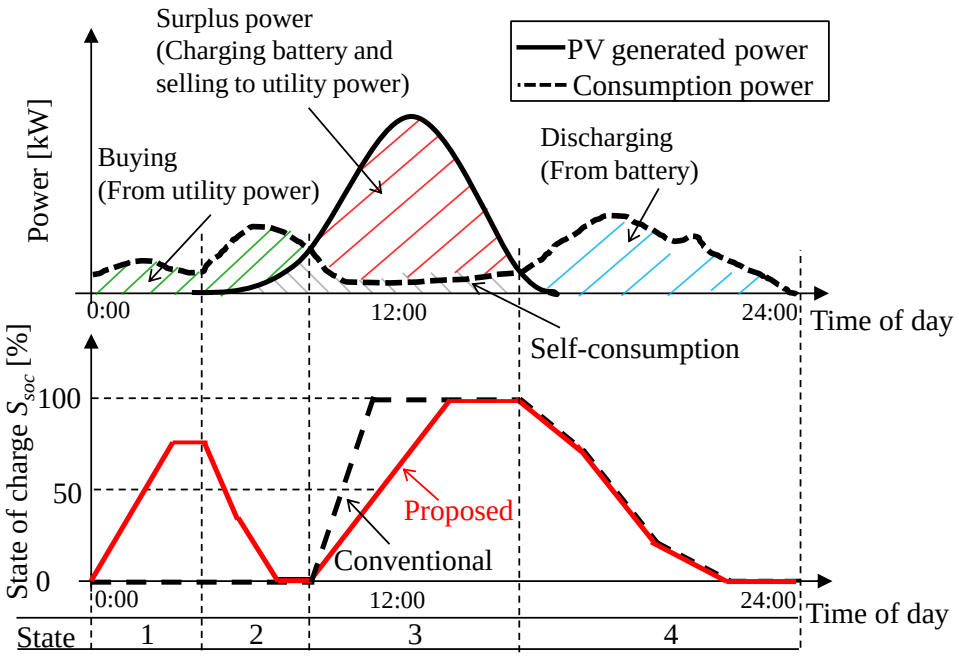


図 5.3　エネルギーマネジメント蓄電システムにおける提案する電力制御法と一般的な電力制御法の一例

状態 3 にて, 一般的な電力制御法では, 余剰電力をエネルギーとしてバッテリに 1C 充電で蓄積する。バッテリが満充電, すなわちバッテリ充電率 S_{soc}=100%になると, 待機状態となって余剰電力を商用電力系統へ逆潮流させて売電する。一方, 提案する電力制御法では, 状態 1 での動作と同様に放電するタイミングを予め設定してバッテリの充電電流を調整し, バッテリへの充電と商用電力系統への逆潮流を同時に行う。状態 4 にて, 一般的な電力制御法と提案する電力制御法は, 同様にバッテリから負荷に電力を供給する。このような動作機構により, 商用電力系統からの電力を平準化する。

一般的な電力制御法は, 1日1サイクルの充放電であるのに対し, 提案する電力制御法は, 充放電サイクルの劣化率が小さいバッテリを活かして1日2サイクルで充放電を行い, 充放電回数を増やしたバッテリ活用を実行する。バッテリの充放電サイクル特性については, 5.2.4で述べる。更に, バッテリ性能を最大に引き出すために, 充電電流を調整してバッテリにおける電力損失量を低減する。

多段FET双方向コンバータを図5.4に示す。多段FET双方向コンバータでは, 低圧

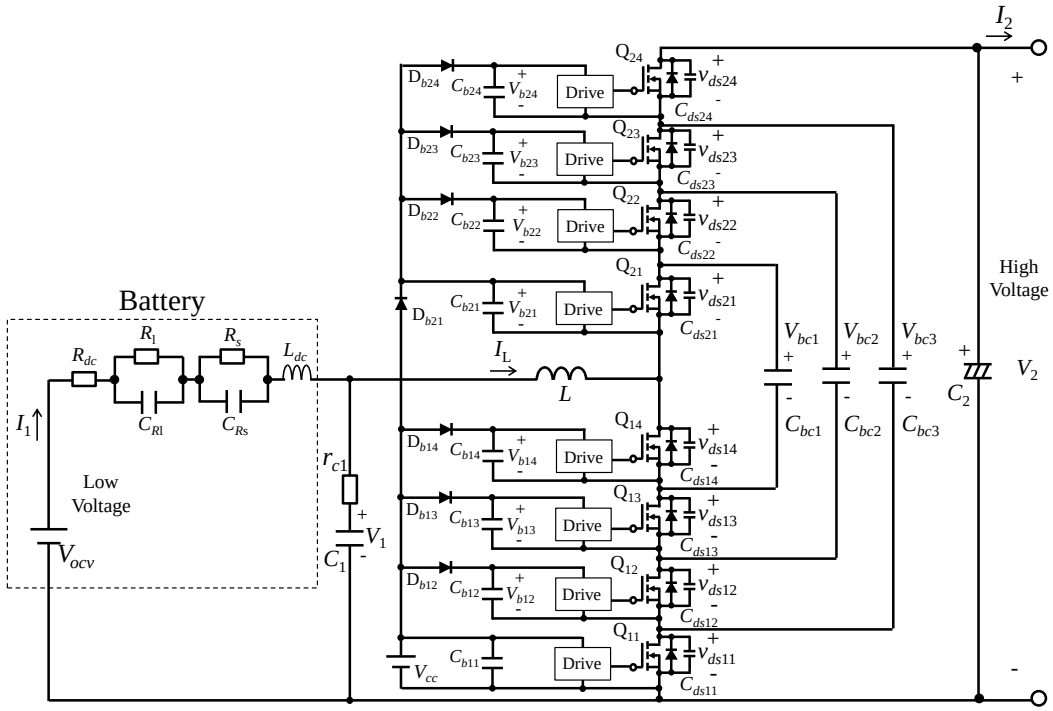


図 5.4　多段 FET 双方向コンバータ

側電源にバッテリを用いる。多段FET双方向コンバータの具体的な構成や動作については，第2章と第3章で述べている。

5.2.3 コンバータ性能指標 FOM を用いた電力損失計算

エネルギーマネジメント蓄電システムにおける総合エネルギー効率の解析に向けて, コンバータの電力損失を計算する。第 3 章で述べたコンバータ性能指標 FOM を用いて，電力損失を見積もる。

コンバータの動作条件を高圧側電圧 V_2 = 340V，スイッチング周波数 f_s = 40kHz とし，耐圧 600V の FET を用いてコンバータ性能指標 FOM を計算する。表 5.1 に示す 150V 耐圧 FET と 600V 耐圧 FET の電気仕様を用いて，コンバータ性能指標 FOM の計算結果を図 5.5 に示す。開発構成は，4 石の 150V 耐圧 FET 用いて耐圧条件を 600V とする。現行構成は，1 石の 600V 耐圧 FET を用いて耐圧条件を 600V とする。コンバータ性能指標 FOM は，開発構成では 30W，現行構成では 85W となる。開発構成のコンバータ性能指標 FOM は，現行構成のコンバータ性能指標 FOM よりも 65%小さく，1 石当たりは 7.5W となり，88%小さくなる。駆動回路の損失

表 5.1　150V 耐圧 FET と 600V 耐圧 FET の電気仕様

Product model	BSC093N15NS5 (Infineon Technology AG)	IPB60R040C7 (Infineon Technology AG)
V_{ds_max} [V]	150	600
I_{d_max} [A]	55	32
R_{on} [mΩ]	9.3	40
C_{oss} [pF]	604	85
V_{gs} [V]	10	10
Q_g [nC]	33	107
t_r [ns]	4.3	11
t_f [ns]	3.8	3.2
Q_{rr} [nC]	58	9200
t_{rr} [ns]	49	460
i_{rr} [A]	2.4	40

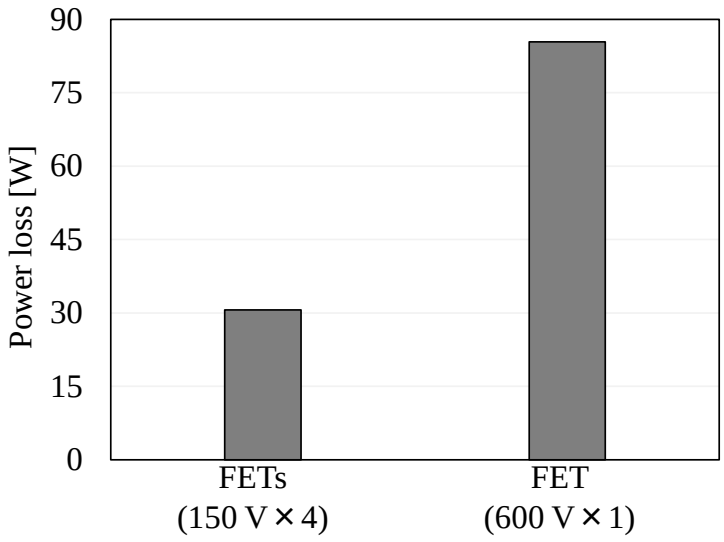


図 5.5　コンバータ性能指標 FOM による電力損失計算

があまり変わらない条件において, 開発構成である 4 石の 150V 耐圧 FET を用いたコンバータは，1 石の 600V 耐圧 FET を用いた現行構成のコンバータよりも，電力変換効率の向上を図ることができる。

5.2.4 バッテリの化学特性

5.2.4.1 充放電サイクル劣化

バッテリ性能を最大に引き出す高性能なエネルギーマネジメント蓄電システム

の開発に向けて，リチウムイオンバッテリの充放電サイクル劣化特性について検討する。リチウムイオンバッテリでの充放電サイクル劣化の主な要因として，SEI被膜（SEI: Solid Electrolyte Interphase）の形成，電極活物質の膨張収縮，リチウム金属の析出などがある。SEI被膜は，電解液の分解を防ぎ負極の安定化に寄与するが，充放電サイクルにおいて，リチウムイオンと反応して徐々に厚くなる。リチウムイオンと反応してSEI被膜が形成されることにより，移動可能なリチウムイオンが減少し，バッテリ容量が小さくなる。また，SEI被膜が厚くなることにより，内部抵抗が大きくなる。電極活物質の膨張収縮は，電極活物質内にリチウムイオンの挿入脱離により生じる。膨張収縮により電極活物質が劣化し，内部抵抗が増加する。SEI被膜の形成と電極活物質の膨張収縮は，特に，高い充電率，大きい充電電流，高温で進行する。リチウム金属の析出は，負極活物質表面で発生する。リチウム金属の析出により，移動可能なリチウムイオンが減少し，バッテリ容量の低下を招く。リチウムイオンバッテリでは，過充電や低温環境での充電を行うと，負極表面にリチウムデンドライト状のリチウム金属が析出する。リチウム金属の析出は，特に，高い充電率，低温で進行する。

バッテリの充放電サイクルは，SEI被膜の形成，電極活物質の膨張収縮，リチウム金属の析出などの化学特性に影響され，移動可能なリチウムイオンの減少や電極活物質の膨張収縮による内部抵抗の増加などを招く。

5.2.4.2 FORTRLION®とバッテリの化学特性の活用

エネルギーマネジメント蓄電システムでは，株式会社村田製作所製のオリビン型リン酸鉄リチウムイオンバッテリ「FORTELION®」を用いる。バッテリFORTELION®は，正極活物質材料にオリビン型リン酸鉄，負極活物質材料にグラファイトで構成される。オリビン型リン酸鉄は，酸素がリン酸と共有結合してポリアニオンとなり，安定した結晶構造となり，結晶構造は強固で，高温でも酸素が放出され難い。バッテリFORTELION®は，安全性が高く，長寿命特性の特徴を得ることができる。バッテリ性能を最大に引き出すために，実際にバッテリFORTELION®を用いて，充放電サイクル特性とバッテリ状態によって変化する内部抵抗を測定し，化学特性を電気

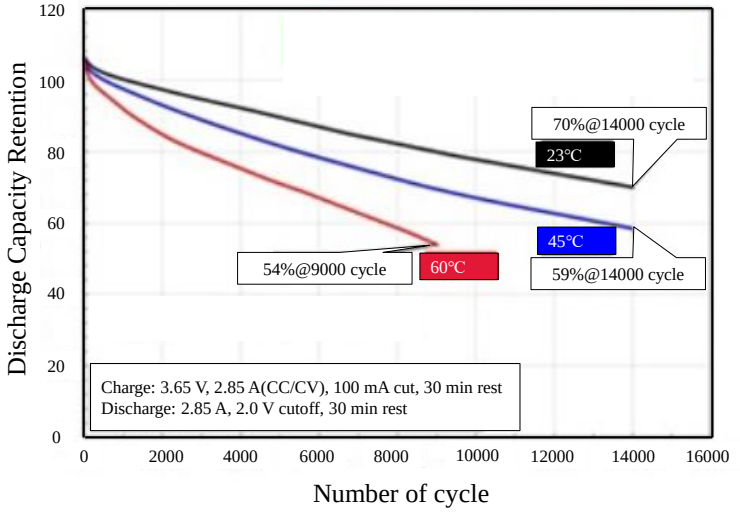


図 5.6　バッテリ FORTELION®の充放電サイクル特性

特性として評価する。

バッテリFORTELION®における充放電サイクル特性の測定結果を図5.6に示す。バッテリの寿命を残容量70%とし，周囲温度23℃において，充放電サイクル数14000回を達成できる。提案する電力制御法では，エネルギーマネジメント蓄電システムにバッテリFORTELION®を用い，1日2サイクルで充放電を行う。1日2サイクルで充放電を行う場合，1年間では730サイクル，20年間では，14600サイクルとなる。充放電サイクル数14000回を達成するバッテリFORTELION®を用いることにより，バッテリの充放電回数を増やしても，エネルギーマネジメント蓄電システムは，約20年の寿命が期待できる。

本研究におけるバッテリFORTELION®を用いた内部抵抗の測定では，充電率SOC（State of charge）に対して，バッテリを0.3C，0.5C，1.0Cのパルス電流で同じ時間だけ放電し，開回路にした直後に見られる過渡的な電圧プロファイルを測定し，電解質などに起因する直流抵抗と電流遮断後の緩和抵抗を測定する。界面抵抗は，直流抵抗および緩和抵抗に比べて十分に小さいと仮定し，直流抵抗と緩和抵抗の和を見かけ上の内部抵抗R_{int}として扱う。バッテリFORTELION®を用いた内部抵抗R_{int}の測定値を図5.7に示す。充電率S_{soc}が大きい状態において，見かけ上の内部抵抗R_{int}は，小さな値として測定される。例えば，1.0C充電に相当する電流の大きさの場合，内

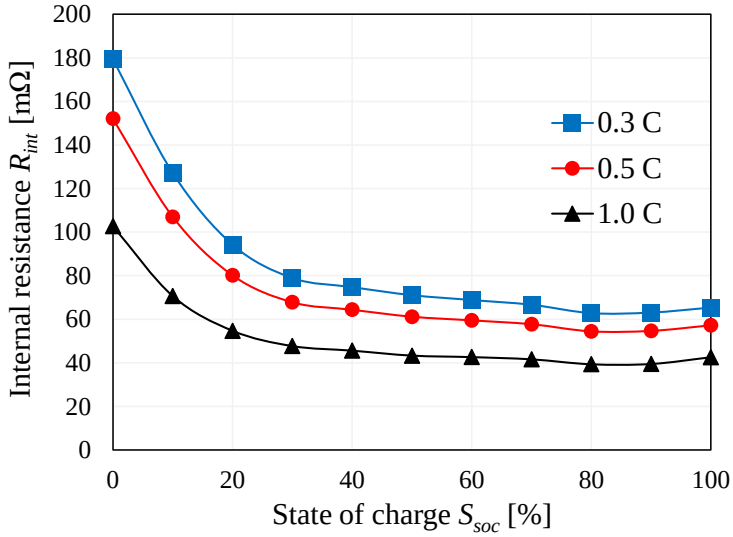


図 5.7　バッテリ FORTELION®における内部抵抗の測定

部抵抗R_{int}の測定値は，S_{soc} = 10%では71mΩ，S_{soc} = 80%では39mΩとなり45%小さい。また，充電電流が小さい状態において，見かけ上の内部抵抗R_{int}は，大きな値として測定される。例えば，充電率S_{soc} = 20%の場合，内部抵抗R_{int}の測定値は，1.0C充電に相当する電流の大きさでは55mΩ，0.3C充電に相当する電流の大きさでは94mΩとなり45%大きい。

5.2.4.3 バッテリ充電効率の解析

バッテリを一定電流で充電し，充電率S_{soc}が変化した場合におけるバッテリの充電効率η_{charge}を解析する。バッテリ充電電力P_{charge}，内部抵抗での電力損失P_{loss}を用いて，充電効率η_{charge}は，次式となる。

$$\eta_{charge} = \frac{P_{charge}}{P_{charge} + P_{loss}} \quad \cdots\cdots (5.1)$$

図5.7に示す内部抵抗の測定値を用いて，0.3C充電に相当する電流，0.5C充電に相当する電流，1.0C充電に相当する電流でバッテリを充電する場合における充電効率η_{charge}の解析結果を図5.8に示す。充電率S_{soc}=10～90%において，0.3C充電に相当する電流ではη_{charge} = 96.6～98.4%，0.5C充電に相当する電流ではη_{charge} = 94.8～97.4%，1.0C充電に相当する電流ではη_{charge} = 93.3～96.4%となる。例えば，S_{soc}=10%の場合，充電効率は，1.0C充電に相当する電流ではη_{charge} = 93.3%，0.5C充電に相当する電流

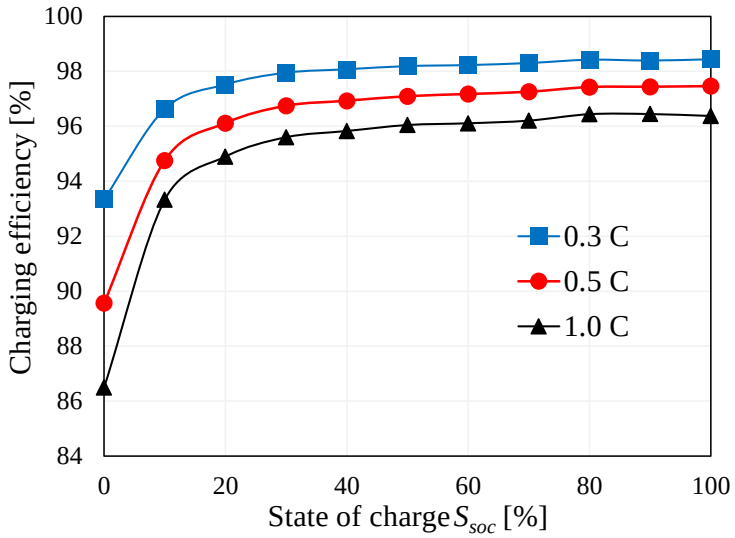


図 5.8　バッテリ充電効率の解析

ではη_{charge} = 94.8%となり, 1.5ポイント向上する。0.3C充電に相当する電流ではη_{charge} = 96.6%となり，3.3ポイント向上する。充電電流を調整することにより，η_{charge}を向上できる。

エネルギーマネジメント蓄電システムでは, バッテリの化学特性で決まる内部抵抗を電気特性として評価し，充電電流を調整する電力制御により，バッテリの充電効率η_{charge}を向上させる。η_{charge}を向上させることにより，バッテリで発生する発熱を低減でき，バッテリの劣化を抑制することができる。

5.2.4.4 バッテリ充電損失量の解析

バッテリを一定の電流で充電し，充電率S_{soc}が変化した場合におけるバッテリの充電損失量E_{loss1}を解析する。内部抵抗での電力損失P_{loss}，充電期間t_{charge}用いて，バッテリの充電損失量E_{loss1}は，次式となる。

$$E_{loss1} = P_{loss} t_{charge} \quad \cdots\cdots (5.2)$$

図5.7に示す内部抵抗R_{int}の測定値と図5.8に示す充電効率η_{charge}の解析結果を用いて，0.3C充電に相当する電流，0.5C充電に相当する電流，1.0C充電に相当する電流でバッテリを充電する場合における充電損失量E_{loss1}の解析結果を図5.9に示す。バッテリを一定の電流で充電した場合，バッテリの充電率S_{soc}=0%からS_{soc}=100%までの完全充電において，1.0C充電に相当する電流での充電損失量1837Jと比較して，

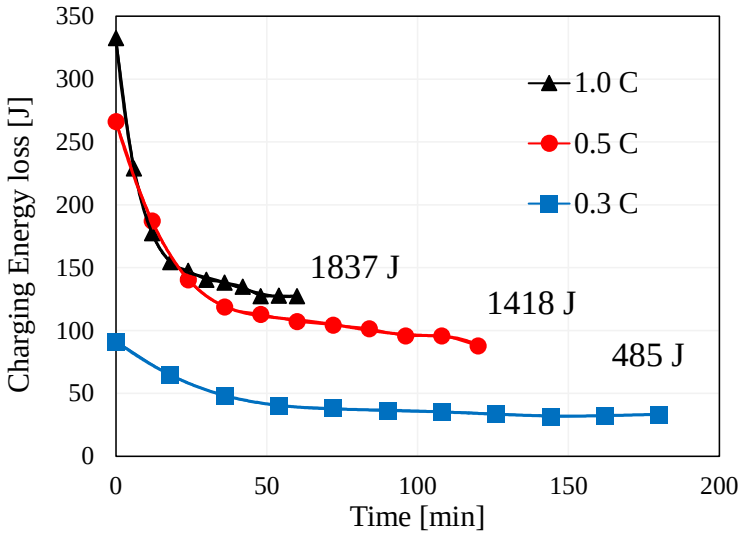


図 5.9　バッテリ充電損失量の解析

0.5C充電に相当する電流では1418Jとなり23%低減, 0.3C充電に相当する電流では充電損失量485Jとなり74%低減する。充電電流を調整することで，充電損失量E_{loss1}を低減できる。更に，充電電流を調整することにより，充電率S_{soc}が高い状態での待機期間を短くできる。リチウム金属の析出が抑えられ，バッテリの劣化を抑制することができる。

5.2.5 バッテリとコンバータにより構成されるシステムの伝達特性

5.2.5.1 バッテリの伝達特性

高性能なエネルギーマネジメント蓄電システムを実現するため，バッテリと双方向コンバータにより構成されるシステムにおける伝達特性の解析に向けて, バッテリの伝達特性を解析する。図 5.4 に示すバッテリ等価回路モデルとラプラス演算子 s を用いて, 開回路電圧 V_{ocv} から端子電圧 V_1 までのバッテリの伝達関数 $G_v(s)$は, 次式で表される。

$$G_v(s) = \frac{V_1(s)}{V_{ocv}(s)} = \frac{r_{c1} + \dfrac{1}{sC_1}}{R_{dc} + sL_{dc} + \dfrac{R_l}{1 + sR_lC_{Rl}} + \dfrac{R_s}{1 + sR_sC_{Rs}} + r_{c1} + \dfrac{1}{sC_1}} \quad \cdots\cdots (5.3)$$

解析では，図 5.7 に示す内部抵抗 R_{int} の測定値を用い，バッテリは，電池セルを

表 5.2　バッテリの解析条件

Open circuit voltage	V_{ocv}	203 V
Solution resistance	R_{dc}	291 mΩ
Diffusion resistance	R_l	315 mΩ
Diffusion capacitance	C_{Rl}	1250 F
Surface resistance	R_s	525 mΩ
Surface capacitance	C_{Rs}	81 F

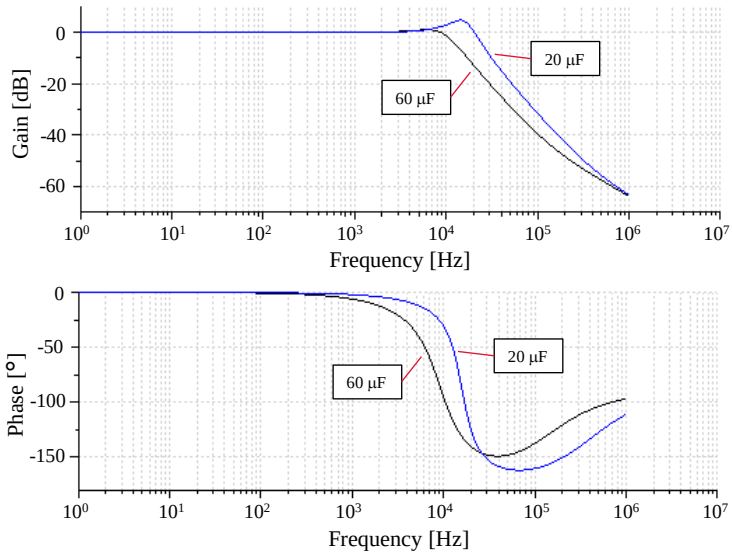


図 5.10　並列キャパシタを備えたバッテリ伝達特性

4 並列 16 直列接続したモジュールを 4 直列接続した構成とする。充電率 S_{soc}=10%におけるバッテリの解析条件を表 5.2 に示す。キャパシタ C_1 の影響を確認するため，静電容量を変化させて，バッテリの伝達特性を解析する。式(5.3)と表 5.2 を用いて，寄生インダクタンス L_{dc} を 5μH，キャパシタ C_1 の等価直列抵抗 r_{c1} を 20mΩ，キャパシタ C_1 の静電容量を 20μF と 60μF とした場合について，バッテリの伝達特性を解析した結果を図 5.10 に示す。キャパシタ C_1 = 60μF では，共振周波数と電圧利得の最大値は，キャパシタ C_1= 20μF の最大値と比べて小さくなる。バッテリの伝達特性は，キャパシタ C_1 による影響が大きく，回路設計においてキャパシタ C_1 の静電容量の設定が重要となる。

5.2.5.2 双方向コンバータの伝達特性

双方向コンバータの伝達特性を解析する。双方向コンバータの簡易解析モデルを図5.11に示す。解析では，Q_1とQ_2をそれぞれ理想スイッチとし，デッドタイムT_dは十分短い期間のため省略し，インダクタの直流抵抗をr_L，キャパシタの等価直列抵抗をr_{c1}とする。スイッチQ_2が導通となるコンバータのオン期間とスイッチQ_2が非導通となるコンバータのオフ期間に対する状態方程式から状態平均化方程式を求め，コンバータの動特性により伝達関数を導出する。時間t，インダクタ電流$i_L(t)$とキャパシタ電圧$v_{c1}(t)$を状態変数とすると，コンバータのオン期間では，状態方程式は，次式で表される。

$$\begin{cases} \dfrac{d}{dt}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} = \begin{bmatrix} -\dfrac{r_L+r_{c1}}{L} & -\dfrac{1}{L} \\ \dfrac{1}{C_1} & 0 \end{bmatrix}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} + \begin{bmatrix} \dfrac{1}{L} \\ 0 \end{bmatrix} V_2 + \begin{bmatrix} \dfrac{r_{c1}}{L} \\ -\dfrac{1}{C_1} \end{bmatrix} I_1 \\ v_1(t) = \begin{bmatrix} r_{c1} & 1 \end{bmatrix}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} - r_c I_1 \end{cases} \quad \cdots\cdots (5.4)$$

コンバータのオフ期間では，状態方程式は，次式となる。

$$\begin{cases} \dfrac{d}{dt}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} = \begin{bmatrix} -\dfrac{r_L+r_{c1}}{L} & -\dfrac{1}{L} \\ \dfrac{1}{C_1} & 0 \end{bmatrix}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} V_2 + \begin{bmatrix} \dfrac{r_{c1}}{L} \\ -\dfrac{1}{C_1} \end{bmatrix} I_1 \\ v_1(t) = \begin{bmatrix} r_{c1} & 1 \end{bmatrix}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} - r_c I_1 \end{cases} \quad \cdots\cdots (5.5)$$

オン期間とオフ期間の状態方程式を時比率Dで重み付けして平均すると，状態平

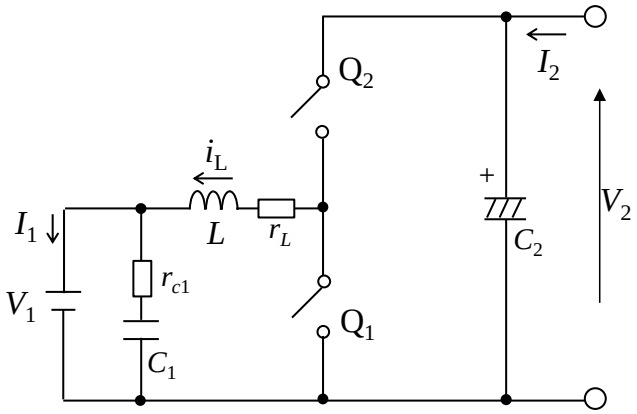


図 5.11　双方向コンバータの簡易解析モデル

均化方程式は，次式で表される。

$$\begin{cases} \dfrac{d}{dt}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} = \begin{bmatrix} -\dfrac{r_L+r_{c1}}{L} & -\dfrac{1}{L} \\ \dfrac{1}{C_1} & 0 \end{bmatrix}\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} + \begin{bmatrix} \dfrac{D}{L} \\ 0 \end{bmatrix} V_2 + \begin{bmatrix} \dfrac{r_{c1}}{L} \\ -\dfrac{1}{C_1} \end{bmatrix} I_1 \\ v_o(t) = [r_{c1} \quad 1]\begin{bmatrix} i_L(t) \\ v_{c1}(t) \end{bmatrix} - r_{c1} I_1 \end{cases} \cdots\cdots (5.6)$$

式(5.6)より，定常状態近傍における小信号解析により伝達関数を求めてコンバータの動特性を解析する。ラプラス演算子s，減衰係数δ，共振角周波数ω_nを用いて，時比率Dの変化に対するインダクタ電流i_Lの応答を表す伝達関数$G_{di}(s)$は，次式で表される。

$$\begin{cases} G_{di}(s) = \dfrac{\Delta i_L(s)}{\Delta D(s)} = \dfrac{V_2}{P(s)} s C_1(s) \\ P(s) = 1 + 2\delta\left(\dfrac{s}{\omega_n}\right) + \left(\dfrac{s}{\omega_n}\right)^2 \\ \omega_n = \dfrac{1}{LC}, \delta = \dfrac{r_{c1}+r_L}{2}\sqrt{\dfrac{C_1}{L}} \end{cases} \cdots\cdots (5.7)$$

5.2.5.3 伝達特性の解析と位相補償回路の設計

バッテリと双方向コンバータにより構成されるシステムにおける伝達特性を解析する。式(5.3)と式(5.7)を用いて，時比率Dの変化に対するインダクタ電流i_Lの応答を表す伝達関数$G_{bat}(s)$は，次式となる。

$$G_{bat}(s) = \frac{\Delta i_L(s)}{\Delta D(s)} = \frac{G_v(s) V_{ocv}}{P(s) D} s C_1(s) \cdots\cdots (5.8)$$

伝達関数G_{bat}(s)，位相補償回路の伝達関数G_c(s)，PWM制御利得k_{pwm}，フィードバック利得k_1を用いて，バッテリと双方向コンバータにより構成されるシステムにおける伝達関数T_sは，次式となる。

$$T_s = G_c(\mathrm{s}) k_{pwm} G_{bat}(\mathrm{s}) k_1 \cdots\cdots (5.9)$$

式(5.9)を用いて，位相補償回路の伝達関数G_c(s)を設計する。位相補償回路の伝達関数G_c(s)には，極が2個と零点が1個となるタイプ2補償回路を用いる。零点をω_{z1}，極をω_1，ω_{p1}とすると，位相補償回路の伝達関数は，次式で表される。

$$G_c(s) = \frac{\omega_1}{s}\frac{\left(1+\frac{s}{\omega_{z1}}\right)}{\left(1+\frac{s}{\omega_{p1}}\right)} \quad \cdots\cdots (5.10)$$

双方向コンバータの解析条件を表5.3に示す。PWM制御回路での利得k_{pwm}=1，フィードバック回路での利得k_1=1とし，式(5.8)，(5.9)，(5.10)，および表5.2に示すバッテリ解析条件と表5.3に示す双方向コンバータの解析条件を用いて，利得が0dBとなる利得交差周波数はスイッチング周波数(40kHz)の1/5～1/10，かつ，位相余裕は45°以上となる位相補償回路を設計する。

位相補償回路がない場合と，ω_1=0.1，ω_{z1}=4kHz，ω_{p1}=700kHzとする位相補償回路

表 5.3　双方向コンバータの解析条件

Low side DC Voltage	V_1	203 V
High side DC Voltage	V_2	340 V
Inductance	L	500 μH
DC resistance	r_L	50 mΩ
Capacitance	C_1	60 μF
Equivalent series resistance	r_{c1}	20 mΩ
Switching frequency	f_s	40 kHz

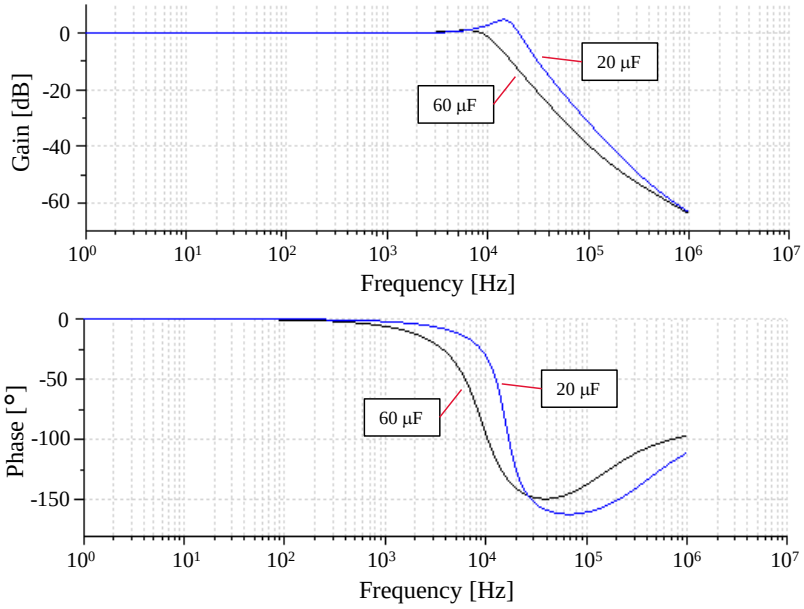


図 5.12　位相補償回路の有無における伝達特性

がある場合において，伝達特性を図5.12に示す。位相補償回路がない場合，利得が0dB以上となる周波数では位相遅れは180°以上となり，バッテリと双方向コンバータにより構成されるシステムの制御は不安定となる。一方，設計した位相補償回路がある場合, 利得交差周波数は4kHz, 位相余裕は45°, 位相交差角周波数は8kHz, 利得余裕は10dBとなり，バッテリと双方向コンバータにより構成されるシステムの制御は安定となる。

5.2.6 エネルギーマネジメント蓄電システムの実験検証

5.2.6.1 回路シミュレータによる検証

回路シミュレータ PLECS®（Plexim GmbH）を用いて，バッテリと双方向コンバータにより構成されるシステムにおける電力変換動作について検証する。バッテリの解析条件を表 5.2, 双方向コンバータの解析条件を表 5.3 に示す。充電電流 I_1=0A から 5A に変化させた場合における充電電流の変化を図 5.13 に示す。充電電流の変化は，オーバシュートすることなく，50ms の時間で充電電流は応答し，バッテリと双方向コンバータにより構成されるシステムの安定動作が確認できる。

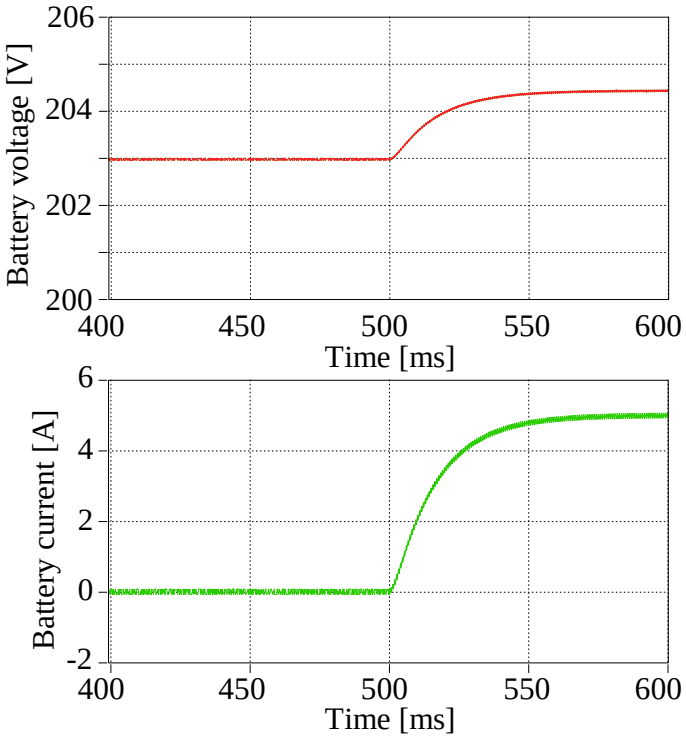


図 5.13　充電電流の変化

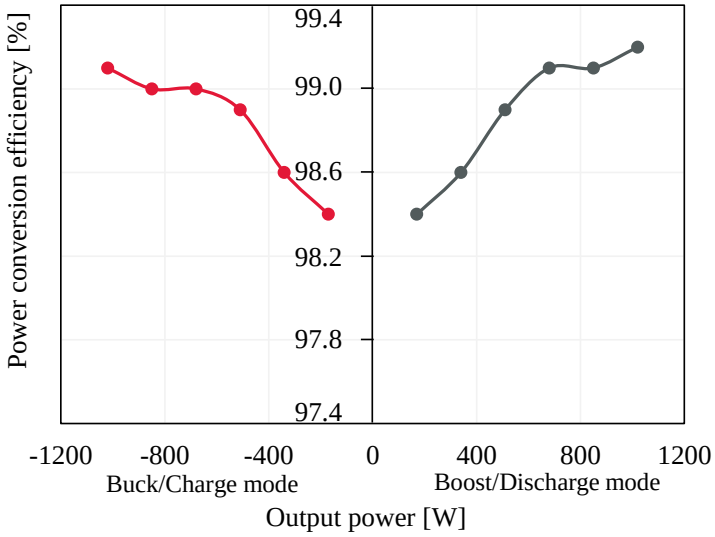


図 5.14　電力変換効率特性

5.2.6.2 電力変換効率特性

多段 FET 双方向コンバータ（図 5.4）の電力変換効率特性を評価する。コンバータの実験条件は，低圧側電圧 V_1 = 240V，高圧側電圧 V_2 = 340V，スイッチング周波数 f_s = 40kHz，インダクタンス L = 520μH，C_{bc1}~C_{bc3} = 0.1μF とする。出力電力を 170W から 1000W まで変化させ，降圧充電動作と昇圧放電動作のそれぞれにおける電力変換効率特性を図 5.14 に示す。出力電力 170W 以上から電力変換効率 98%以上，最高 99.2%を達成している。多段 FET 双方向コンバータを用いて，バッテリの充電特性に応じて充電電流を調整する電力制御により，高効率な電力変換動作が実現できる。

5.2.7 総合エネルギー効率と CO_2 排出量

5.2.7.1 総合エネルギー効率の解析

エネルギーマネジメント蓄電システムにおける充電動作をもとに，総合エネルギー効率を解析する。ここでは，コンバータにおける電力変換効率とバッテリにおける充電効率を積算した値を用いて総合エネルギー効率を求める。総合エネルギー効率の解析では，提案する電力制御法を適用した150V耐圧FETを用いて構成する多段FET双方向コンバータを開発システムとし，一般的な電力制御を適用した600V耐圧

FETを用いて構成する双方向コンバータを現行システムとし，開発システムと現行システムの総合エネルギー効率を比較する。システム構成では，バッテリFORTELION®を用い，電池セルを4並列16直列接続したモジュールを4直列接続して合計256セル，2.3kWhとし，総合エネルギー効率は，コンバータの出力電力2.4kWにおいて比較する。

図5.5に示すコンバータ性能指標FOMの計算結果を用いてコンバータの電力変換効率を算出する。コンバータの電力変換効率は，開発システムでは98.8%，現行システムでは96.6%となる。また，図5.8に示すバッテリ充電効率の解析結果を用いて，対象のシステム構成におけるバッテリ充電効率を算出する。バッテリ充電効率は，バッテリ充電率S_{soc}=0.5において，0.3C充電に相当する充電電流により開発システムでは98.2%，1.0C充電に相当する充電電流により現行システムでは96.0%となる。コンバータの電力変換効率とバッテリの充電効率を用いた総合エネルギー効率は，開発システムでは97.0%となり，現行システムでの92.7%よりも4.3ポイント高い。提案するエネルギーマネジメント蓄電システムは，総合エネルギー効率の向上を実現できる。

5.2.7.2 CO_2 排出量の見積もり

図5.9に示すバッテリ充電損失量の解析結果と図5.5に示すコンバータ性能指標FOMの計算結果を用い，バッテリを1日2サイクルで充放電した場合において，エネルギーマネジメント蓄電システムにおける年間充電損失量E_{total}を算出する。バッテリを構成する電池セル数N，バッテリ充電損失量E_{loss1}，コンバータ電力損失量E_{loss2}を用いて，システムの年間充電損失量E_{total} [kWh]は，次式となる。

$$E_{total} = \frac{365}{3600}(E_{loss1}N + E_{loss2}) \quad \cdots\cdots (5.11)$$

また，年間充電損失量E_{total}，CO_2排出係数k_{CO2} = 0.455kg・CO_2／kWh[64]を用いて，バッテリを1日2サイクルで充放電した場合において，年間CO_2排出量E_{CO2}を算出する。年間CO_2排出量E_{CO2}は，CO_2排出係数k_{CO2}を用いて次式となる。

$$E_{CO2} = k_{CO2}E_{total} \quad \cdots\cdots (5.12)$$

表 5.4　年間電力損失量と年間 CO_2 排出量

	Battery charging energy loss E_{loss1}	Power conversion energy loss E_{loss2}	Total charging energy loss E_{total}	CO_2 emissions E_{co2}
Proposed system	25.2 kWh (0.3C charging)	70.0 kWh (3.3 hour operating)	95.2 kWh	43.3 kg
Conventional system	95.4 kWh (1.0C charging)	59.6 kWh (1 hour operating)	155.0 kWh	70.5 kg

年間充電損失量E_{total}と年間CO_2排出量E_{CO2}の算出結果を表5.4に示す。年間充電損失量E_{total}は，開発システムでは95.2kWhとなり，現行システムでの155.0kWhと比較して, 59.8kWh低減できる。年間CO_2排出量E_{CO2}は, 開発システムでは43.3kgとなり, 現行システムでの70.5kgよりも，27.2kg，39%低減できる。バッテリFORTELION®の推定寿命20年間では，約0.5トンのCO_2を削減できることに相当する。

5.5 まとめ

第 5 章では，エネルギーマネジメント蓄電システムの高性能化に関して，リチウムイオンバッテリ応用技術として，5.1 ではバッテリの原理を解説し，5.2 ではシステムの高性能化について述べた。システムの高性能化では，エネルギーマネジメント蓄電システムにおいて，バッテリ性能を最大に引き出す電力制御，すなわちバッテリにおける充放電の電力管理と充放電の回数管理による電力の有効活用, およびエネルギーマネジメント蓄電システムにおける総合エネルギーの高効率化として期待する効果などを論じた。次項に要点をまとめる。

(1)バッテリの化学特性で決まる内部抵抗を電気特性として評価し，充電電流を調整する電力制御により, エネルギーマネジメント蓄電システムにおけるバッテリの充電効率を向上できる。

(2)バッテリの寿命を残容量 70%とし，周囲温度 23℃において，バッテリ FORTELION®は，14000 回の充放電サイクルが達成できる。バッテリ FORTELION® を用いたエネルギーマネジメント蓄電システムにおいて，提案する電力制御法で

は，1 日 2 サイクルのバッテリ充放電を行う。バッテリ FORTELION®を用いることにより，バッテリの充放電回数を増やしても，エネルギーマネジメント蓄電システムの寿命は，約 20 年が期待できる。

(3)エネルギーマネジメント蓄電システムにおける伝達特性を解析し，システムの安定動作条件を導出し，利得交差周波数は 4kHz，位相余裕は 45°，位相交差角周波数は 8kHz，利得余裕は 10dB となって，バッテリと双方向コンバータにより構成されるシステムの制御は安定となる。

(4)双方向コンバータの電力変換動作実験では，出力電力を 170W から 1000W まで変化させ，降圧充電動作と昇圧放電動作のそれぞれにおける電力変換効率特性を検討し，電力変換効率 98%以上，最高 99.2%を達成する。多段 FET 双方向コンバータを用いて，バッテリの充電電流を調整する電力制御により，高効率な電力変換動作が実現できる。

(5)提案する電力制御法を適用した多段 FET 双方向コンバータを用いた開発システムについて，バッテリ容量 2.3kWh，コンバータ出力電力 2.4kW において，コンバータの電力変換効率とバッテリの充電効率より総合エネルギー効率を解析し，現行システムと比較して 4.3 ポイント高い総合エネルギー効率 97.0%を達成する。

(6)開発システムでは，バッテリを 1 日 2 サイクルで充放電して，現行システムと比較して，年間充電損失量 E_{total} は，現行システムと比較して 59.8kWh を低減でき，年間 CO_2 排出量 E_{CO2} は，27.2kg を削減できる。バッテリ FORTELION®の推定寿命 20 年間においては，約 0.5 トンの CO_2 を削減することに相当する。

開発したエネルギーマネジメント蓄電システムは，バッテリ FORTELION®と多段 FET 双方向コンバータを用いて構成される。バッテリの化学特性で決まる内部抵抗を電気特性として評価し，充放電の電力管理および充放電の回数管理を実行するバッテリ性能を最大に引き出す電力制御法により，長寿命で総合エネルギーが高く，実用的なエネルギーマネジメント蓄電システムを実現できる。

第 6 章　結言

本論文では，家庭用電力貯蔵システム用途への適用に向けて，電力変換回路やエネルギーマネジメント蓄電システムに関して，高性能化および実用性を高める技術開発について論じた。本研究における要点と成果について各章ごとにまとめて総括する。

第 1 章では，研究の背景，研究の目的，研究の対象範囲について述べ，研究方針を示した。

研究の背景では，再生可能エネルギーの導入拡大に向けて，太陽光による発電を無駄なく活用する電力貯蔵技術について取り上げ，家庭用電力貯蔵システムの高性能化には，電力変換回路技術やバッテリ技術が重要であることを述べている。

研究の目的では，エネルギーマネジメント蓄電システムの高性能化および実用性の向上を掲げ，研究の対象範囲は，エネルギーマネジメント蓄電システムを構成する個別要素技術として，(1)パワー半導体応用技術，(2)パワーインダクタ技術，(3)バッテリ応用技術に焦点を当てることを示している。

研究方針では，「有機的結合」に重点を置き，システム全体の高性能化および総合エネルギー効率の向上を目指すことを述べている。

第 2 章では，エネルギーマネジメント蓄電システムに関する先行研究と研究アプローチを示した。研究アプローチでは，エネルギーマネジメント蓄電システムを構成する個別要素技術の性能向上とともに，個別最適から全体最適に発展させ，個別要素技術の有機的結合により，エネルギーマネジメント蓄電システム全体の高性能化を目指して研究を進めることを述べている。

本論文における有機的結合の概念を示し，具体的には，電力変換回路技術，(1)パワー半導体応用技術，(2)パワーインダクタ技術，(3)バッテリ応用技術といった 2 つ以上の基盤技術に基づく個別要素技術を密接な関連を持たせて結び付け，エネルギーマネジメント蓄電システムとして統合することを「有機的結合」と定義付けている。複数の基盤技術を統合する総合技術に重点を置き，電力変換回路の高性能化や

エネルギーマネジメント蓄電システム全体における総合エネルギーの高効率化について研究する。

また，(1)パワー半導体応用技術，(2)パワーインダクタ技術，(3)バッテリ応用技術について，課題と課題解決への取り組みを述べている。各個別要素技術に関する主な目的と課題解決への取り組みは，次の通りである。

(1)パワー半導体応用技術では，電力変換回路の高性能化に向けて，パワー半導体における電力損失の低減を目指して，パワー半導体開発と新しい電力変換回路開発について研究する。

(2)パワーインダクタ技術では，パワーインダクタにおける電力損失の低減に向けて，実際の開発や設計の現場で有用なパワーインダクタの設計法と電力損失算出法の確立を目指して，複合磁性材料パワーインダクタ開発とパワーインダクタの電力損失算出法開発について研究する。

(3)バッテリ応用技術では，リチウムイオンバッテリ応用技術の発展に向けて，エネルギーマネジメント蓄電システムの高性能化を目指して，バッテリ性能を最大に引き出してバッテリ電力の活用を図り，エネルギーマネジメント蓄電システム全体における総合エネルギー効率の向上を図ることを研究する。

更に第 2 章では，研究対象とするエネルギーマネジメント蓄電システムの構成と動作を示し，システムを構成する双方向コンバータの回路構成と電力変換動作を解説している。

第 3 章では，電力変換回路の高性能化において，高効率化を実現する手段であるパワー半導体応用技術に関して，3.1 ではパワー半導体開発，3.2 では電力変換回路開発を示した。

3.1 では，パワー半導体開発における半導体構造や材料技術による性能向上の現状について述べている。

3.2 では，複数の低耐圧パワー半導体を活用する新しい電力変換回路として，多段 FET 双方向コンバータの開発について論じている。コンバータを実際に設計する前に電力損失を見積もるコンバータ性能指標 FOM を用いて電力損失を計算し，

4 石の 150V 耐圧 FET を用いた提案するコンバータは，1 石の 650V 耐圧 SiC-FET を用いたコンバータと比較して，電力損失を低減できる可能性を示している。実用的な製品技術として，多段 FET 駆動技術を用いた駆動回路と電圧バランス制御機能を提案し，動作原理を明らかにし，実験では，出力電力 170W から 1000W までの電力変換効率特性において，電力変換効率 98%以上，最高 99.2%を達成することを述べている。

パワー半導体応用技術と電力変換回路技術の有機的結合では，多段 FET 駆動技術と電圧バランス制御機能を用いて, パワー半導体技術と電力変換回路技術を密接に関連付ける新しい電力変換回路を開発し，電力変換効率を向上させ，実用的なコンバータを実現できる。

第 4 章では，パワーインダクタにおける電力損失の低減に関して，4.1 では主なパワーインダクタ用の磁性材料と電力損失算出法について述べ，4.2 では複合磁性材料パワーインダクタの開発，4.3 ではパワーインダクタの電力損失算出法開発を示した。

4.1 では，パワーインダクタ用の磁性材料は，更なる高性能な磁性材料として，ナノ結晶合金の研究や, 異なる磁気特性を有する複数の磁性材料を活用する複合磁性材料の研究が進められ, 更なる性能向上が期待できること, 電力損失算出法では, 更なる実用性向上が期待できることを述べている。

4.2 では，異なる磁気特性を有する複数の磁性材料を用いて構成する複合磁性材料パワーインダクタについて, 比透磁率の直流重畳特性を考慮した磁気設計法を提案している。実験では，インダクタの電流リップルにおいて，設計値と実測値がほぼ一致することを示し，提案する磁気設計法の有効性を明らかにしている。また，複合磁性材料パワーインダクタにより構成したコンバータは, 単一磁性材料を用いたパワーインダクタで構成した 2 種類のコンバータとそれぞれ比較して, 軽負荷または重負荷において電力変換効率を向上し，広い負荷範囲において，平均的に高い電力変換効率を維持できることを示している。

4.3 では，2 つの鉄損算出法，すなわち分割鉄損算出法と方形波鉄損算出法を提

案している。分割鉄損算出法では，磁束密度の不均一性による影響を考慮して鉄損を算出し，実験では，平均磁束密度を用いた鉄損算出値よりも算出精度が高いことを示し，有効性を明らかにしている。また，方形波鉄損算出法では，コンバータ動作を考慮して鉄損を算出し，実験では，スタインメッツの実験式を用いた鉄損算出よりも算出精度が高く，算出手順が少ないことを示し，有効性と実用性を明らかにしている。

パワーインダクタ技術と電力変換回路技術の有機的結合では，パワーインダクタにおける磁性材料と構造を電力変換動作に密接に関連付けて磁気設計した複合磁性材料パワーインダクタの開発，および電力損失算出法の開発により，電力変換効率を向上し，実用的なコンバータを実現できる。

実際の開発や設計の現場では，電力変換回路の開発やパワーインダクタの設計において，シンプルで実用性に優れた磁気設計法や電力損失算出法が求められ，今後，開発した鉄損算出法がパワーインダクタの最適設計に活用されることが大いに期待され，今後も継続して，電気と磁気の融合を推進し，更なる電力変換回路の高性能化を目指すことを述べている。

第 5 章では，エネルギーマネジメント蓄電システムの高性能化に関して，リチウムイオンバッテリ応用技術として，5.1 ではバッテリ動作を解説し，5.2 ではシステムの高性能化について述べた。

5.1 では，リチウムイオンバッテリについてバッテリの重量および体積エネルギー密度の関係やリチウムイオンバッテリの原理から動作を示し，リチウムイオンバッテリの化学特性を整理している。

5.2 では，エネルギーマネジメント蓄電システムにおいて，バッテリ性能を最大に引き出す電力制御，すなわちバッテリにおける充放電の電力管理と充放電の回数管理によるバッテリ電力の有効活用，およびエネルギーマネジメント蓄電システムにおける総合エネルギーの高効率化として期待する効果などを論じている。バッテリの化学特性で決まる内部抵抗を電気特性として評価し，充電電流を調整する電力制御により，エネルギーマネジメント蓄電システムにおけるバッテリの充電効率を

向上できることを示している。バッテリ FORTELION®を用いたエネルギーマネジメント蓄電システムにおいて, 提案する電力制御法により 1 日 2 サイクルのバッテリ充放電を行い, バッテリの充放電回数を増やしても, エネルギーマネジメント蓄電システムの寿命は, 約 20 年が期待できる。提案する電力制御法を適用した多段 FET 双方向コンバータを用いた開発システムについて, バッテリ容量 2.3kWh とコンバータ出力電力 2.4kW において, コンバータの電力変換効率とバッテリの充電効率より総合エネルギー効率を解析し, 現行システムと比較して 4.3 ポイント高い総合エネルギー効率 97.0%を達成できることを論じている。

バッテリ応用技術と電力変換回路技術の有機的結合では, バッテリの化学特性で決まる内部抵抗を電気特性として評価し, バッテリにおける充放電の電力管理および充放電回数管理により, バッテリと電力変換回路を密接に関連付けてバッテリ電力を有効活用して, バッテリ性能を最大に引き出す電力制御法を開発し, エネルギーマネジメント蓄電システムにおける総合エネルギーの高効率化を実現できる。

全体を総括して本研究では, エネルギーマネジメント蓄電システムにおいて, これまでにない構成や方法により, 高性能化および実用性の向上を図り, 特に, エネルギーマネジメント蓄電システムにおける総合エネルギー効率を向上できることを明らかにしている。

今後の展開や応用では, 各章ごとに次が期待できる。

第 3 章におけるパワー半導体応用技術では, FET のオン抵抗は耐圧の 2.4~2.6 乗に比例するため, Si パワー半導体に限らず, SiC や GaN などの WBG パワー半導体でも同様に, 多段 FET 駆動技術と電圧バランス制御機能を用いて, 複数の低耐圧 FET を活用して電力変換回路を構成し, 電力変換回路の高効率化が期待できる。

第 4 章におけるパワーインダクタ技術では, 電力変換回路を用いたアプリケーションに応じて, 開発した電力損失算出法を用いて磁性材料を選定し, パワーインダクタを設計することにより, シンプルで実用的な最適設計が可能となり, 電力変換回路の更なる高効率化が期待できる。

第 5 章におけるバッテリ応用技術にでは, バッテリの内部抵抗を電気特性で評価

してバッテリが有する特性を十分に把握し，バッテリを用いたアプリケーションに応じて，バッテリの性能を最大に引き出すエネルギーマネジメントを実現し，エネルギーマネジメント蓄電システム全体における総合エネルギー効率の更なる向上が期待できる。

今後，本研究で得られた技術や見識を活かして，エネルギーマネジメント蓄電システムに関して，省エネルギーで長寿命な製品開発を進める。

本研究によりエネルギーマネジメント蓄電システムの開発が推進されることを期待する。本研究における成果の普及を促進し，我が国における学術および科学技術の発展に寄与し，低炭素社会の実現に向けた社会実装を積極的に推進していく。

参考文献

(1) UNITED NATIONS, “PARIS AGREEMENT,” [Online]. Available: https://unfccc.int/files/essential_background/convention/application/pdf/english_paris_agreement.pdf

(2) 経済産業省資源エネルギー庁, “エネルギー基本計画, ” [Online]. Available: https://www.enecho.meti.go.jp/category/others/basic_plan/pdf/180703.pdf

(3) 経済産業省資源エネルギー庁, “エネルギー基本計画策定後の動向と今後の対応の方向性について, ” [Online]. Available: https://www.meti.go.jp/shingikai/enecho/denryoku_gas/denryoku_gas/pdf/016_s01_00.pdf

(4) 経済産業省資源エネルギー庁,
“事業計画策定ガイドライン（太陽光発電）, ” [Online]. Available: https://www.enecho.meti.go.jp/category/saving_and_new/saiene/kaitori/dl/fit_2017/legal/guideline_sun.pdf

(5) 経済産業省資源エネルギー庁, “水素基本戦略, ” [Online]. Available: https://www.meti.go.jp/press/2017/12/20171226002/20171226002-1.pdf

(6) International Energy Agency, “Technology roadmap Hydrogen and fuel cells,” [Online]. Available: http://ieahydrogen.org/pdfs/TechnologyRoadmapHydrogenandFuelCells-(1).aspx

(7) 大山祥平, “欧州における Power to Gas のプロジェクト動向と今後の展望, ” みずほ情報総研レポート, Vol. 14, pp.1-7 (2017)

(8) 川本真也, 森田浩史, 水谷麻実, “調整力の確保と再生可能エネルギーの導入拡大を両立させる蓄電ソリューション, ” 東芝レビュー, Vol.72, No.4, pp.61-64 (2017)

(9) 一般社団法人日本電機工業会, “JEMA 蓄電システムビジョン（家庭用蓄電システム版）, ”

[Online]. Available: https://www.jema-net.or.jp/jema/data/s7216(20190417).pdf

(10) X. She, A. Q. Huang, O. Lucia and B. Ozpineci, “Review of silicon carbide power devices and their applications,” IEEE Trans. on Industrial Electronics, Vol. 64, No. 10, pp. 8193-8205 (2017)

(11) K. J. Chen, O. Haberlen, A. Lidow, C. L. Tsai, T. Ueda, Y. Uemoto and Y. Wu, “Gan-on-Si power technology: devices and applications,” IEEE Trans. on Electron Devices, Vol. 64, No. 3, pp. 779-795 (2017)

(12) 北村達也，山田正樹，原田茂樹，小山正人，“SiC を用いた高パワー密度インターリーブ型 DC/DC コンバータの開発，” 電学論 D, Vol. 134, No. 11, pp. 956-961 (2014)

(13) J. A. Anderson, E. J. Hanak, L. Schrittwieser, M. Guacci, J. W. Kolar and G. Deboy, “All-silicon 99.35% efficient three-phase seven-level hybrid neutral point clamped/flying capacitor inverter,” CPSS Trans. on Power electronics and applications, Vol. 4, No. 1, pp. 50-61 (2019)

(14) 溝端達也，タムゼンウー，渡辺健一，加治充，船倉正三，垣内隆志，“集合住宅 EMS における系統安定化制御技術の開発，” Panasonic Technical Journal，Vol.60, No.1, pp.9-14 (2014)

(15) 嘉藤貴洋，久保山裕，泉喜久夫，奥田達也，“電気自動車用パワーコンディショナの基本制御方式の検討，” 電学論 D，Vol.138，No.3, pp.227-233 (2018)

(16) 今岡淳，今井慎，松盛裕明，笹谷卓也，関屋大雄，佐藤祐樹，岩城聡明，長井，真一郎，清水 敏久，“パワーコンバータに用いられるインダクタ最新技術動向，” 2019 年電気学会産業応用部門大会講演論文集，1-S1-2 (2019)

(17) J. Imaoka, K. Okamoto, S. Kimura, M. Noah, W. Martinez M. Yamamoto and M. Shoyama, “A magnetic design method considering DC-biased magnetization for integrated magnetic components used in multiphase boost converters,” IEEE Trans. on Power Electronics, Vol. 33, No. 4, pp. 3346-3362 (2018)

(18) 吉野彰，“リチウムイオン電池総論，” ぶんせき，Vol.10，No.466，pp.580-584

(2013)

(19) N. Nitta, F. Wu, J. T. Lee and G. Yushin, “Li-ion battery materials: present and future,” Materials Today, Vol.18, No.5, pp.252-264, (2015)

(20) 猿渡秀郷，阿佐美義明，江草俊，“リチウムイオン電池概要と応用事例，”日本 AEM 学会誌，Vol.24，No.4，pp.287-292 (2016)

(21) 早乙女英夫，“パワーマグネティクスのための応用電磁気学，”日本磁気学会 (2015)

(22) 足立修一，廣田幸嗣，押上勝憲，馬場厚志，丸田一郎，“バッテリマネジメント工学，”東京電機大学出版局 (2015)

(23) T. Ueda, “Reliability issues in GaN and SiC power devices,” 2014 IEEE International Reliability Physics Symposium, 3D.4.1-3D.4.6 (2014)

(24) 小倉常雄，小谷和也，田井裕通，竹内宏行，谷内利明，松本寿彰，“実践パワーエレクトロニクス入門 パワー半導体デバイス，”オーム社 (2016)

(25) G. Deboy, N. Marz, J.-P. Stengl, H. Strack, J. Tihanyi and H. Weber, “A new generation of high voltage MOSFETs breaks the limit line of silicon,” in Proc. International Electron Devices Meeting 1998, Technical Digest (Cat. No.98CH36217), pp.683-685 (1998)

(26) G. Deboy, O. Haeberlen and M. Treu, “Perspective of loss mechanisms for silicon and wide band-gap power devices,” CPSS Trans. on Power Electronics and Applications, Vol.2, No.2, pp.89-100 (2017)

(27) M. Schweizer and T. B. Soeiro, “Heatsink-less quasi 3-level flying capacitor inverter based on low voltage SMD MOSFETs,” in Proc. The 19th European Conference on Power Electronics and Applications (EPE’17 ECCE Europe), pp.1-10 (2017)

(28) 菅沼克昭, “SiC/GaN パワー半導体の実装と信頼性評価技術，”日刊工業新聞社 (2014)

(29) 引田正洋，柳原学，上本康裕，上田哲三，田中毅，上田大輔，“GaN パワーデバイス，” Panasonic Technical Journal，Vol.55，No.2, pp.21-25 (2009)

(30) Analog Devices Inc., “ADuM5210/ADuM5211/ADuM5212 Data Sheet,” [Online]. Available: https://www.analog.com/en/products/adum5211.html

(31) M. Yamaji, A. Jonishi, T. Tanaka, H. Sumida and Y. Hashimoto, “A 600 V high-voltage IC technique with a new self-shielding structure for high noise tolerance and die shrink,” IEEE Trans. on Electron Devices, Vol.62, No.5, pp.1524-1529 (2015)

(32) 神宮克哉，和田圭二，“ディジタル回路を適用した SiC-MOSFET 直列接続における電圧不平衡の改善法，” 電学論 D，Vol.138，No.5, pp.417-424 (2018)

(33) Z. Zhang, H. Gui, J. Niu, R. Chen, F. Wang, L. M. Tolbert, D. J. Costinett and B. J. Blalock, “High precision gate signal timing control based active voltage balancing scheme for series-connected fast switching field-effect transistors,” in Proc. Applied Power Electronics Conference and Exposition (APEC), pp.925-930 (2018)

(34) 上野友之，鶴田聖，斎藤達哉，渡辺麻子，伊志嶺朝之，山田浩司，“磁気特性に優れる圧粉磁心の開発経緯と実用化事例及び今後の展開，” SEI テクニカルレビュー, No. 188, pp. 4-9 (2016)

(35) 牧野彰宏，“超低磁心損失・高鉄濃度軟磁性合金「NANOMET®」の最新研究開発動向，” まてりあ，Vol.55，No.3, pp.89-96 (2016)

(36) T. Saito, S. Takemoto and T. Iriyama, “Resistivity and core size dependencies of eddy current loss for Fe-Si compressed cores,” IEEE Trans. on Magnetics, Vol. 41, No. 10, pp. 3301-3303 (2005)

(37) B. G. You, J. S. Kim, B. K. Lee, G. B. Choi, and D. W. Yoo, “Optimization of powder core inductors of buck-boost converters for hybrid electric vehicles,” in Proc. 2009 IEEE Vehicle Power and Propulsion Conference, pp. 730-735 (2009)

(38) C. Appino, O. Bottauscio, O. d. l. Barriere, F. Fiorillo, A. Manzin, and C. Ragusa, “Computation of eddy current losses in soft magnetic composites,” IEEE Trans. on Magnetics, Vol. 48, No. 11, pp. 3470-3473 (2012)

(39) J. Imaoka, K. Okamoto, M. Shoyama, Y. Ishikura, M. Noah and M. Yamamoto, “Modeling, magnetic design, simulation methods, and experimental evaluation of

various powder cores used in power converters considering their DC superimposition characteristics," IEEE Trans. on Power Electronics, Vol. 34, No. 9, pp. 9033-9051, (2019)

(40) L. Wang, Z. Hu, Y. F. Liu, Y. Pei, X. Yang and Z. Wang, "A horizontal-winding multipermeability LTCC inductor for a low-profile hybrid DC/DC Converter," IEEE Trans. on Power Electronics, Vol. 28, No. 9, pp. 4365-4375 (2013)

(41) L. Liu, C. Ding, S. Lu; T. Ge, Y. Yan, Y. Mei, K. D. T. Ngo and G. Q. Lu, "Design and additive manufacturing of multipermeability magnetic cores," IEEE Trans. on Industry Applications, Vol. 54, No. 4, pp. 3541-3547 (2018)

(42) C. P. Steinmetz, "On the law of hysteresis," Proc. IEEE, Vol. 72, No. 2, pp. 197–221 (1984)

(43) K. Venkatachalam, C. R. Sullivan, T. Abdallah, and H. Tacca, "Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only steinmetz parameters," in Proc. IEEE Workshop Comput. Power Electronics. ,IEEE Workshop on, pp. 36-41 (2002)

(44) J. Muhlethaler, J. Biela, J. Kolar, and A. Ecklebe, "Core losses under the DC bias condition based on steinmetz parameters," IEEE Trans. on Power Electronics, Vol. 27, No. 2, pp. 953-963 (2012)

(45) R. P. Wojda and M. K. Kazimierczuk, "Analytical optimization of solid-round-wire windings," IEEE Trans. on Industrial Electronics, Vol. 60, No. 3, pp. 1033-1041 (2013)

(46) H. Igarashi, "Semi-analytical approach for finite-element analysis of multi-turn coil considering skin and proximity effects," IEEE Trans. on Magnetics, Vol. 53, No. 1, Article Sequence Number 7400107 (2017)

(47) N. F. Javidi, M. Nymand and A. J. Forsyth, "New method for error compensation in high frequency loss measurement of powder cores," in Proc. Applied Power Electronics Conference and Exposition (APEC), pp. 876-881 (2017)

(48) H. Sato and T. Shimizu, "Study on an accurate iron loss calculation method considering

the non-uniformity of the magnetic flux density," in Proc. IEEE Energy Convers Congr. Expo (ECCE), pp. 3032-3039 (2015)

(49) A. Kahveci, P. Szary, F. Herget, A. K. Putri and K. Hameyer, "Methods for hysteresis losses determinations at non-standard ring core geometries equivalent to Epstein measurements," in Proc. 2016 6th International Electric Drives Production Conference (EDPC), (2016)

(50) T. Hatakeyama and K. Onda, "Core loss estimation of various materials magnetized with the symmetrical/asymmetrical rectangular voltage," IEEE Trans. on Power Electronics, Vol. 29, No. 12, pp. 6628-6635 (2014)

(51) Z. Yan, C. Qimi and Z. Junbo, "Predicting core losses under the DC bias based on the separation model," IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 5, No. 2, pp. 833-840 (2017)

(52) 清水敏久，嘉数圭右，高野耕至，石井仁，"高精度鉄損計測装置を用いたロスマップ鉄損計算法の検証，" 電学論 D，Vol.133，No.1, pp.84-93 (2013)

(53) 三輪明寛，清水敏久，高野耕至，石井仁，"鉄損の直流磁界バイアス特性を考慮した降圧チョッパ回路用インダクタの低鉄損設計，" 電学論 D，Vol.137，No.5, pp.385-394 (2017)

(54) C. Xiao, G. Chen and W. G. H. Odendaal, "Overview of power loss measurement techniques in power electronics systems," IEEE Trans. on Industry Applications, Vol. 43, No. 3, pp. 657-664 (2007)

(55) S. D. J. Weier, M. A. Shafi and R. A. Mcmahon, "Precision calorimetry for the accurate measurement of losses in power electronic devices," in Proc. IEEE Industry Applications Society Annual Meeting, pp. 1-7 (2008)

(56) C. Wei, H. Jiannong, and Y. Xiangdong, "Novel accurate core loss test method for powder core materials in power electronics," in Proc. of 4th IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG) (2013)

(57) 秋田知樹，田淵光春，"分析電子顕微鏡による高容量リチウムイオン電池正極材

料の構造解析，”まてりあ，Vol.54，No.7, pp.347-350 (2015)

(58)浅井雄太，黒角翔太，増田香奈，本多達郎，鵜川晋作，イ・ホジン，山下隆徳，“Si 負極向けバインダーの開発および電極膨張評価，”JETI, Vol.66, No.11, pp.38-42 (2018)

(59)吉野彰，大塚健司，中島孝之，小山章，中條聡，“リチウムイオン二次電池の開発と最近の技術動向，”日本化学会誌（化学と工業化学）, Vol. 2000, No.8, pp.524-534 (2000)

(60)L. R. Chen, J. J Chen, C.M. Ho, S. L. Wu and D.T. Shieh, “Improvement of Li-ion battery discharging performance by pulse and sinusoidal current strategies,” IEEE Trans. on Industrial Electronics, Vol. 60, No.12, pp.5620-5628 (2013)

(61)Y. D. Lee and S. Y. Park, “Electrochemical state-based sinusoidal ripple current charging control,” IEEE Trans. on Power Electronics, Vol. 30, No. 8, pp. 4232-4243, (2015)

(62)馬場厚志，足立修一，“対数化 UKF を用いたリチウムイオン電池の状態とパラメータの同時推定，”電学論 D，Vol.133，No.12, pp.1139-1147 (2013)

(63)T. W. Noh, H. C. Han and B. K. Lee, “An online state-of-health estimation algorithm for electric vehicles through aging tendency of open circuit voltage,” 2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia), pp.693-698 (2019)

(64)環境省・経済産業省，“電気事業者別排出係数（特定排出者の温室効果ガス排出量算定用）－平成 29 年度実績－，”
[Online]. Available: https://www.env.go.jp/press/files/jp/110465.pdf

研究業績

本論文は以下の内容をまとめたものである。

学術論文（査読あり）

(1) **Yuki Ishikura**, Jun Imaoka, Mostafa Noah, and Masayoshi Yamamoto, “Comparative evaluation of electrical and calorimetric methods to estimate core loss in powder cores,” IEEJ Journal of Industry Applications, Vol. 8, No. 3, pp. 386-393 (2019)

(2) **Yuki Ishikura**, Jun Imaoka, Mostafa Noah, and Masayoshi Yamamoto, “An improved core loss calculation method considering the non-uniform distribution of magnetic flux density in powder cores,” IET Power Electronics, Vol. 12, No. 6, pp. 1393-1399 (2019)

(3) 石倉祐樹，細谷達也，山本真義，“バリアブルキャパシタによる電圧バランス制御機能を備えた多段 FET 双方向コンバータ，” 電学論 D，Vol. 140, No. 3 pp. 168-174 (2020)

(4) 石倉祐樹，細谷達也，山本真義，“多段 FET 駆動技術を用いた双方向コンバータ，” 信学論(B)，Vol.J103-B, No.4,pp. 154-161, (2020)

国際会議論文（査読あり）

(1) **Yuki Ishikura**, Jun Imaoka, Mostafa Noah, and Masayoshi Yamamoto, “Core loss evaluation in powder cores: a comparative comparison between electrical and calorimetric methods,” in Proc. the 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia) (2018)

(2) **Yuki Ishikura**, Jun Imaoka, Mostafa Noah, and Masayoshi Yamamoto, “Bidirectional converter with balancing capacitor using multi-stage FET driving technique,” in proc. The 2019 IEEE Third International Conference on DC Microgrids (ICDCM) (2019)

(3) Jun Imaoka, **Yuki Ishikura**, Koichiro Ito, Tatsuya Aoki, Mostafa Noah, and Masayoshi

Yamamoto, “Magnetic design method for multi-material powder core inductor to improve efficiency of bidirectional DC/DC converter within wide load range,” in Proc. The 2019 International Power Electronics Conference (ICPE- 2019 -ECCE Asia) (2019)

(4) **Yuki Ishikura**, Jun Imaoka, Mostafa Noah, and Masayoshi Yamamoto, “Experimental evaluation of balancing capacitors for multi-stage FET bidirectional converter,” in Proc. The 2019 International Conference on Materials and Systems for Sustainability (ICMaSS) (2019)

(5) **Yuki Ishikura**, Tatsuya Hosotani, Mostafa Noah, Jun Imaoka, and Masayoshi Yamamoto, "Voltage balancing control method using variable capacitors with simple turn-on adjusting function for multi-stage FET bidirectional converter,” in Proc. The 2020 IEEE Applied Power Electronics Conference and Exposition (APEC), D13-5, (2020)

国内学会発表（査読なし）

(1) 伊藤広一郎，青木達也，今岡淳，石倉祐樹，山本真義，“異なる磁気特性を有するパウダーコアの複合化による DC/DC コンバータ用インダクタの性能向上に関する研究，” 平成 30 年電気学会産業応用部門大会，1-34 (2018)

(2) 石倉祐樹，細谷達也，山本真義，“多段ブートストラップ駆動技術を用いた双方向 DCDC コンバータ，” 信学技報，Vol.118, No.226, EE2018-18, pp. 1-6 (2018)

(3) 石倉祐樹，細谷達也，山本真義，“電圧バランス機能を備えた多段 FET 駆動技術を用いた双方向コンバータ，” 第 225 回パワーエレクトロニクス学会定例研究会，JIPE-44-14 (2018)

(4) 石倉祐樹，細谷達也，山本真義，“バリアブルキャパシタによる電圧バランス制御技術を用いた多段 FET 双方向コンバータ，” 半導体電力変換／モータドライブ合同研究会，SPC-19-005 / MD-19-005 (2019)

(5) 伊藤広一郎，青木達也，今岡淳，石倉祐樹，山本真義，“異なる磁性特性を有するパウダーコアを複合化させたインダクタの直流重畳特性シミュレーション評価，” 平成 31 年電気学会全国大会，4-042 (2018)

(6) 石倉祐樹，今岡淳，山本真義，“圧粉磁心における磁束密度の不均一性を考慮したコアロス計算方法，” 東海支部連合大会 (2019)

(7) 石倉祐樹，細谷達也，山本真義，“バッテリの充放電特性を活かした多段 FET 双方向コンバータを備えたエネルギーマネジメント蓄電システム，” 信学技報，Vol.119, No.217, EE2019-31, pp. 29-34 (2019)

(8) 石倉祐樹，細谷達也，山本真義，“パワーエレクトロニクスにおける電力磁気部品の電力算出法，” マグネティックス／モータドライブ／リニアドライブ合同研究会，MAG-19-194 / MD-19-132 / LD-19-098 (2019)

(9) 石倉祐樹，細谷達也，山本真義，“バッテリの化学特性を活かした多段 FET 双方向コンバータによる蓄電エネルギーマネジメントシステム，” 半導体電力変換／モータドライブ合同研究会，SPC-20-011 / MD-20-011 (2020)

参考（査読中）

(1) 石倉祐樹，細谷達也，山本真義，“バッテリの化学特性を活かした多段 FET 双方向コンバータによるエネルギーマネジメント蓄電システム，” 電学論 D,（査読中）

(2) 石倉祐樹，細谷達也，山本真義，“パワーコンバータにおける電力磁気部品の電力損失算出法，” 電学論 A,（査読中）

(3) 石倉祐樹，細谷達也，山本真義，“バッテリの特性を活かしたエネルギーマネジメント蓄電システム，” 信学論(B),（査読中）

謝辞

本研究は，名古屋大学未来材料・システム研究所 附属未来エレクトロニクス集積研究センター 教授 山本真義 博士のご指導のもとに遂行されたものであり，本研究に取り組む機会とともに，終始あたたかいご指導を戴きました。ここに深謝の意を表します。長岡技術科学大学大学院工学研究科 技術科学イノベーション専攻 教授 伊東淳一 博士，名古屋大学未来材料・システム研究所 附属高度計測技術実践センター 教授 加藤剛志 博士，並びに名古屋大学大学院工学研究科 電気工学専攻 教授 福塚友和 博士には，副査としてご助言を戴くとともに本論文の細部にわたりご指導を戴きました。ここに感謝の意を表します。名古屋大学大学院工学研究科 電気工学専攻 助教 今岡淳 博士には，本研究を遂行するにあたり多くのご指導とご助言を戴きました。ここに感謝の意を表します。

株式会社村田製作所 技術・事業開発本部 専任部長 中平浩二 氏，並びにパワーモジュール事業部 サブシステムプロダクツ商品部 部長 神谷岳 氏には，本研究の遂行にご理解とご支援を戴きました。ここに感謝の意を表します。同商品部 シニアマネージャー 佐藤和三 氏，シニアマネージャー 廣野敦 氏，並びにマネージャー 北尾文美 氏には，常日頃から丁寧に，ご指導とご支援を戴きました。ここに感謝の意を表します。株式会社村田製作所 技術・事業開発本部 デバイスセンター 応用技術開発部 プリンシパルリサーチャー，名古屋大学 客員教授 細谷達也 博士には，本研究を遂行するにあたり，厳しくも優しいご指導，日常の議論を通じて多くのご示唆とともに，研究開発に取り組む姿勢を教えて戴きました。ここに感謝の意を表します。株式会社村田製作所の関係各位には，本研究を遂行するにあたり，有益なご助言とご示唆を戴きました。ここに感謝の意を表します。名古屋大学パワーエレクトロニクス研究室の方々には，多くのご支援やご助言を戴きました。ここに感謝の意を表します。

最後に，研究活動に理解を示し，家庭を支えるとともに明るく励まし続けてくれた妻 朋美，娘 梨央，息子 理来に感謝致します。